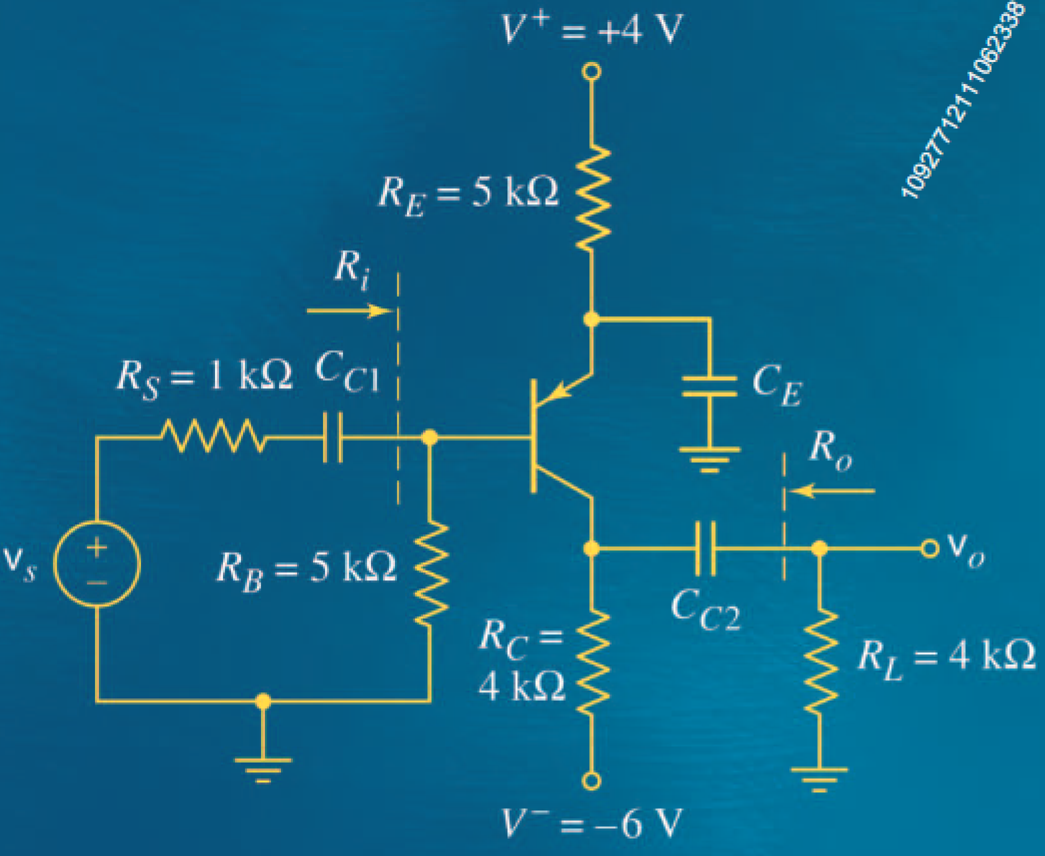
CUARTA EDICIÓN

Dispositivos y circuitos electrónicos



1092771211062338

Mc Graw Hill Education

DONALD A. NEAMEN

Dispositivos y circuitos electrónicos

Bernardo Pérez 1092771-2111062338
10927712111062338

Bernardo Pérez 1092771-2111062338
1092771-2111062338

Dispositivos y circuitos electrónicos

Cuarta edición

Donald A. Neamen
University of New Mexico

Revisión técnica

Beatriz Eslava Arellanes
Universidad Nacional Autónoma de México

Luis Mauro Ortega González
Instituto Tecnológico y de Estudios Superiores de Monterrey
Campus Estado de México

Manuel Antonio Rivas Gómez
Universidad Simón Bolívar
Caracas, Venezuela

Mc Graw Hill Education

MÉXICO • BOGOTÁ • BUENOS AIRES • CARACAS • GUATEMALA • MADRID
NUEVA YORK • SAN JUAN • SANTIAGO • SAO PAULO • AUCKLAND
LONDRES • MILÁN • MONTREAL • NUEVA DELHI • SAN FRANCISCO
SINGAPUR • SAN LUIS • SIDNEY • TORONTO

Bernardo Pérez 1092771-2111062338
1092771-2111062338

Director general México: Miguel Ángel Toledo Castellanos
Editor sponsor: Pablo E. Roig Vázquez
Coordinadora editorial: Marcela Imelda Rocha Martínez
Editor de desarrollo: Edmundo Carlos Zúñiga Gutiérrez
Supervisor de producción: Zeferino García García

Traductores: Efrén Alatorre Miguel
Hugo Villagómez Velázquez
Carlos Roberto Cordero Pedraza

DISPOSITIVOS Y CIRCUITOS ELECTRÓNICOS
Cuarta edición

Prohibida la reproducción total o parcial de esta obra,
por cualquier medio, sin la autorización escrita del editor.

DERECHOS RESERVADOS © 2015, respecto a la primera edición en español por
McGRAW-HILL/INTERAMERICANA EDITORES, S.A. DE C.V.
A Subsidiary of ***The McGraw-Hill*** *Companies, Inc.*
Prolongación Paseo de la Reforma 1015, Torre A
Piso 17, Colonia Desarrollo Santa Fe,
Delegación Álvaro Obregón
C.P. 01376, México, D.F.
Miembro de la Cámara Nacional de la Industria Editorial Mexicana, Reg. Núm. 736

Bernardo Pérez 1092771-2111062339

ISBN: 978-1-4562-3973-2

Obra original: *Dispositivos y circuitos electrónicos. Cuarta ediciónа* © 2012,
respecto a la segunda edición en español, por McGraw-Hill Interamericana Editores, S. A. de C. V.

ISBN edición original: 978-607-15-0795-2

Translated from the 4th edition of *Microelectronics: Circuit analysis and design* by Donald A. Neamen.
Copyright © 2010, 2007, 2001 and 1996 by The McGraw-Hill Companies, Inc. All rights reserved.
ISBN 978-0-07-338064-3

1234567890 1345678902

Dedicatoria

A la gran cantidad de estudiantes a quienes he tenido el privilegio de enseñar a través de los años y que han contribuido de muchas maneras en el campo de la ingeniería eléctrica, y a los futuros estudiantes que contribuirán en formas que ahora no imaginamos.

Bernardo Pérez 1092771-2111062339

1092771-2111062339

Acerca del autor

Donald A. Neamen es profesor emérito del Departamento de Ingeniería Eléctrica y Computación de la Universidad de Nuevo México, donde ha enseñado por más de 25 años. Obtuvo su doctorado en la Universidad de Nuevo México y después trabajó como ingeniero en electrónica en el Laboratorio de Ciencias de Estado Sólido de la Base Hanscom de la Fuerza Aérea estadounidense. En 1976 ingresó al cuerpo docente del departamento de Ingeniería Eléctrica y Computación de la Universidad de Nuevo México, donde se especializó en la enseñanza de cursos sobre dispositivos y física de semiconductores, así como en cursos sobre circuitos electrónicos. Aún es profesor de tiempo parcial en el departamento. En fechas recientes impartió cátedra durante un semestre en el Instituto Conjunto Universidad Michigan-Universidad Shanghai Jiao Tong, en Shanghai.

En 1980, el profesor Neamen recibió el Premio a la Excelencia Académica de la Universidad de Nuevo México. En 1990, y cada año de 1994 a 2001, recibió el Premio al Mérito Académico otorgado por los estudiantes de posgrado del Departamento de Ingeniería Eléctrica y Computación. Asimismo, recibió el Premio al Mérito Docente de la Facultad de Ingeniería en 1994.

Además de dedicarse a la enseñanza, el profesor Neamen fue jefe asociado del Departamento de Ingeniería Eléctrica y Computación durante varios años, y también ha trabajado en la industria para diferentes compañías, como Martin Marietta, Sandia National Laboratories y Raytheon Company. Ha publicado una gran cantidad de artículos y es autor de *Semiconductor Physics and Devices: Basic Principles*, tercera edición, y de *An Introduction to Semiconductor Devices*.

Bernardo Pérez 1092771-2111062339

Contenido breve

I PRÓLOGO A LA ELECTRÓNICA 1

Capítulo 1 Materiales semiconductores y diodos 9

Capítulo 2 Circuitos con diodos 65

Capítulo 3 El transistor de efecto de campo 121

Capítulo 4 Amplificadores FET básicos 199

Capítulo 5 El transistor de unión bipolar 277

Capítulo 6 Amplificadores básicos BJT 357

Capítulo 7 Respuesta de frecuencia 451

Capítulo 8 Etapas de salida y amplificadores de potencia 541

II PRÓLOGO AL DISEÑO ELECTRÓNICO 595

Capítulo 9 Amplificadores operacionales ideales y circuitos AMP-OP 601

Apéndice A Constantes físicas y factores de conversión 665

Apéndice B Hojas de datos de fabricantes seleccionados 667

Apéndice C Valores estándar de resistores y capacitores 679

Apéndice D Lista de lecturas 683

Apéndice E Respuestas a problemas seleccionados 687

Índice analítico 699

Bernardo Pérez 1092771-2111062339

1092771-2111062339

Bernardo Pérez 1092771-2111062339
1092771211062339

Contenido

I PRÓLOGO A LA ELECTRÓNICA 3
Bosquejo histórico 3
Dispositivos activos y pasivos 4
Circuitos electrónicos 4
Circuitos discretos e integrados 5
Señales analógicas y digitales 5
Notación 6
Resumen 7

Capítulo 1 **Materiales semiconductores y diodos 9**
Vista previa 9
1.1 Materiales semiconductores y sus propiedades 10
1.2 La unión PN 22
1.3 Circuitos con diodos: modelos y análisis en CD 33
1.4 Circuitos con diodos. Circuito equivalente en CA 41
1.5 Otros tipos de diodos 46
1.6 Aplicación de diseño. Termómetro de diodos 51
1.7 Resumen 53
Problemas 55

Capítulo 2 **Circuitos con diodos 65**
Vista previa 65
2.1 Circuitos rectificadores 66
2.2 Circuitos con diodos Zener 82
2.3 Circuitos recortadores y sujetadores 88
2.4 Circuitos de diodos múltiples 95
2.5 Fotodiodos y circuitos LED 103
2.6 Aplicaciones de diseño: fuente de alimentación de CD 105
2.7 Resumen 107
Problemas 108

Capítulo 3 **El transistor de efecto de campo 121**
Vista previa 121
3.1 Transistor de efecto de campo MOS 122
3.2 Análisis de circuitos MOSFET de CD 141
3.3 Aplicaciones básicas del MOSFET: conmutador, compuerta lógica digital y amplificador 160
3.4 Polarización de corriente constante 165
3.5 Circuitos MOSFET de etapas múltiples 170
3.6 Transistor de efecto de campo de unión 175
3.7 Aplicación en diseño: termómetro de diodos con un transistor MOS 185
3.8 Resumen 187
Problemas 188

Bernardo Pérez 1092771-2111062339
1092771-2111062339

Capítulo 4 **Amplificadores FET básicos 199**
Vista previa 199
4.1 El amplificador MOSFET 200
4.2 Configuraciones básicas del amplificador de transistor 210
4.3 El amplificador de fuente común 210
4.4 Amplificador de drenaje común (seguidor-fuente) 220
4.5 Configuración de compuerta común 227
4.6 Las tres configuraciones básicas del amplificador: resumen y comparación 231
4.7 Amplificadores MOSFET de circuito integrado de una sola etapa 231
4.8 Amplificadores de etapas múltiples 246
4.9 Amplificadores JFET básicos 250
4.10 Aplicación de diseño: amplificador de dos etapas 256
4.11 Resumen 258
Problemas 260

Capítulo 5 **El transistor de unión bipolar 277**
Vista previa 277
5.1 Transistor de unión bipolar básico 278
5.2 Análisis de CD de circuitos de transistores 293
5.3 Aplicaciones básicas de transistores 313
5.4 Polarización del transistor bipolar 321
5.5 Circuitos de etapas múltiples 334
5.6 Diseño de aplicaciones: termómetro de diodo con un transistor bipolar 338
5.7 Resumen 340
Problemas 341

Capítulo 6 **Amplificadores básicos BJT 357**
Vista previa 357
6.1 Señales analógicas y amplificadores lineales 358
6.2 Amplificador lineal bipolar 359
6.3 Configuraciones básicas del transistor amplificador 382
6.4 Amplificadores de emisor común 384
6.5 Análisis de línea de carga de CA 398
6.6 Amplificador de colector común (seguidor de emisor) 405
6.7 Amplificador de base común 415
6.8 Los tres amplificadores básicos: resumen y comparación 419
6.9 Amplificadores multietapa 420
6.10 Consideraciones de potencia 426
6.11 Aplicación en diseño: amplificador de audio 428
6.12 Resumen 433
Problemas 434

Capítulo 7 **Respuesta de frecuencia 451**
Vista previa 451
7.1 Respuesta de frecuencia del amplificador 452
7.2 Funciones de transferencia del sistema 454

Bernardo Pérez 1092771-2111062339

7.3 Respuesta de frecuencia: amplificadores de transistores con circuitos de capacitores 467
7.4 Respuesta de frecuencia: transistor bipolar 484
7.5 Respuesta de frecuencia: FET 496
7.6 Respuesta en alta frecuencia de circuitos con transistores 502
7.7 Aplicación en diseño: amplificador de dos etapas con capacitores de acoplamiento 519
7.8 Resumen 521
Problemas 522

Capítulo 8 Etapas de salida y amplificadores de potencia 541
Vista previa 541
8.1 Amplificadores de potencia 542
8.2 Transistores de potencia 542
8.3 Clases de amplificadores 553
8.4 Amplificadores de potencia clase A 567
8.5 Etapas de salida complementarias equilibradas clase AB 572
8.6 Aplicación de diseño: una etapa de salida con MOSFET 581
8.7 Resumen 583
Problemas 585

II PRÓLOGO AL DISEÑO ELECTRÓNICO 597
Vista previa 597
Enfoque de diseño 597
Diseño del sistema 598
Diseño electrónico 599
Conclusión 600

Capítulo 9 Amplificadores operacionales ideales y circuitos AMP-OP 601
Vista previa 601
9.1 El amplificador operacional 602
9.2 Amplificador inversor 607
9.3 Amplificador sumador 615
9.4 Amplificador no inversor 618
9.5 Aplicaciones del AMP-OP 620
9.6 Amplificadores operacionales de transconductancia 636
9.7 Diseño de circuitos AMP-OP 637
9.8 Aplicación de diseño: termómetro electrónico con un amplificador de instrumentación 644
9.9 Resumen 646
Problemas 648

Apéndice A **Constantes físicas y factores de conversión 665**
Apéndice B **Hojas de datos de fabricantes seleccionados 667**
Apéndice C **Valores estándar de resistores y capacitores 679**
Apéndice D **Lista de lecturas 683**
Apéndice E **Respuestas a problemas seleccionados 687**

Índice analítico 699

Bernardo Pérez 1092771-2111062339
1092771211062339

Bernardo Pérez 1092771-2111062339
1092771-2111062339

Prefacio

Filosofía y objetivos

El objetivo de *Dispositivos y circuitos electrónicos* es que sirva como texto sobre electrónica para estudiantes de licenciatura en ingeniería eléctrica y en computación. El propósito de la cuarta edición del libro es continuar ofreciendo las bases para el análisis y el diseño de circuitos electrónicos analógicos y digitales. Un objetivo es que este libro sea legible y accesible para el estudiante.

En la actualidad, la mayor parte del diseño de circuitos electrónicos tiene que ver con circuitos integrados (CI), en los que la totalidad del circuito se fabrica en una sola pieza de material semiconductor. El CI llega a contener millones de dispositivos semiconductores y otros elementos, y lleva a cabo funciones muy complejas. El microprocesador es un ejemplo clásico de dicho circuito. El objetivo final de este libro es exponer la operación, características y limitaciones de los circuitos básicos que conforman estos complejos circuitos integrados. A pesar de que un gran número de ingenieros harán uso de CI existentes en aplicaciones de diseño especializadas, deben conocer las características fundamentales de los circuitos con el fin de comprender su operación y limitaciones.

Como punto inicial se analizan y diseñan los circuitos de transistores discretos. La complejidad de los circuitos que se estudian aumenta a lo largo del texto de manera que, al final, el lector será capaz de analizar y diseñar los elementos básicos de los circuitos integrados, como amplificadores lineales y compuertas lógicas digitales.

Este libro es una introducción al complejo tema de los circuitos electrónicos, por lo que no se incluye material más avanzado. Tampoco se estudian tecnologías específicas, como el arseniuro de galio, el cual se usa en aplicaciones especiales, aunque se puede hacer referencia a algunas aplicaciones especializadas. Por último, no se estudia el diseño y fabricación de los CI, pues dichos temas abarcarían libros enteros.

Bernardo Pérez 1092771-2111062339
1092771-2111062339

Prioridad del diseño

El diseño es la parte medular de la ingeniería. Un buen diseño es el resultado de mucha experiencia en el análisis de circuitos. En este libro hacemos hincapié en las diferentes características y propiedades de los circuitos a medida que se avanza en el análisis. El objetivo es desarrollar cierto grado de intuición aplicable al proceso de diseño.

Se incluye en este libro un gran número de ejemplos de diseño, problemas con ejercicios de diseño y problemas de diseño al final de cada capítulo. Estos últimos se identifican con una "D". Muchos de estos ejemplos y problemas cuentan con un conjunto de especificaciones que llevan a una solución única. A pesar de que el diseño en ingeniería en su sentido más real no conduce a una solución única, estos ejemplos y problemas de diseño iniciales constituyen un primer paso, de acuerdo con el autor, en el aprendizaje del proceso de diseño. La sección independiente titulada "Problemas de diseño", al final de cada capítulo, contiene problemas de este tipo con varias soluciones.

Análisis y diseño asistido por computadora

El análisis por computadora y el diseño asistido por computadora (CAD) representan factores de gran importancia en la electrónica. Uno de los programas más importantes sobre simulación de circuitos electrónicos es el Simulation Program with Integrated Circuit Emphasis (SPICE), desarrollado en la Universidad de California. Una versión específica de SPICE diseñada para computadoras personales se llama PSpice, la cual se utilizará en este libro.

Aquí se destaca el análisis y diseño convencional con el fin de concentrarse en los conceptos básicos de circuitos. Sin embargo, en varias partes de la obra se incluyen los resultados de PSpice para correlacionarlos con los resultados del análisis convencional. Como es obvio, a criterio del profesor, la simulación por computadora puede incorporarse en cualquier parte del texto. En los problemas al final de cada capítulo se encuentra una sección independiente titulada "Problemas de simulación por computadora".

En algunos capítulos, sobre todo en los que abordan la respuesta en frecuencia y realimentación, se utiliza extensivamente el análisis por computadora, aunque éste se realiza sólo después de estudiar las propiedades fundamentales del circuito. La computadora es una herramienta útil en el análisis y diseño de circuitos electrónicos, pero no reemplaza al análisis minucioso de los conceptos básicos del análisis de circuitos.

Bernardo Pérez 1092771-2111062339

Requisitos

Este libro está dirigido a estudiantes de la licenciatura en ingeniería eléctrica y en computación. Entre los requisitos para comprender el material se cuentan el análisis de CD y el análisis senoidal en estado estable de circuitos eléctricos, así como el análisis transitorio de circuitos RC. Se recurre en gran medida a varios conceptos sobre redes, como los teoremas de Thèvenin y Norton. Puede resultar de gran utilidad contar con conocimientos previos acerca de las técnicas de la transformada de Laplace. No se requiere de un conocimiento previo acerca de la física de dispositivos electrónicos.

Contenido

El capítulo 1 presenta los materiales semiconductores y la unión PN, lo cual lleva a los circuitos con diodos y a las aplicaciones del capítulo 2. El capítulo 3 estudia el transistor de efecto de campo con un marcado acento en el FET semiconductor de metal-óxido (MOSFET), y el capítulo 4, los amplificadores lineales básicos tipo FET. El capítulo 5 analiza al transistor bipolar de juntura, y en el capítulo 6 se presentan aplicaciones básicas del amplificador lineal bipolar.

La respuesta en frecuencia de los transistores y circuitos transistorizados se estudian en el capítulo 7. El interés en los capítulos 3 a 6 se centra en las técnicas de análisis y diseño, por lo que sería confuso mezclar los dos tipos de transistores dentro de un determinado capítulo. Sin embargo, a partir del capítulo 7 se estudian los circuitos MOSFET y los circuitos bipolares dentro del mismo capítulo. El capítulo 8 estudia las etapas de salida y los amplificadores operacionales.

Por último, en el capítulo 9 se estudia el amplificador operacional ideal y los circuitos formados por amplificadores operacionales ideales.

Apéndices

Se incluyen cinco apéndices al final del libro. El apéndice A contiene las constantes físicas y los factores de conversión. En el apéndice B se incluyen las hojas de datos de los fabricantes de varios dispositivos y circuitos. En el apéndice C se proporcionan valores de resistencias y capacitores estándar, mientras que en el apéndice D se ofrecen referencias y otras fuentes bibliográficas. Por último, en el apéndice E se proporcionan las respuestas a algunos problemas de final de capítulo.

Orden de presentación

Este libro se escribió con cierto grado de flexibilidad, de forma que los profesores puedan diseñar el orden de la presentación de los diferentes temas como lo deseen.

1. *Circuitos AMP-OP:* Para los profesores que deseen presentar los circuitos con AMP-OP ideales como primer tema en electrónica, el capítulo 9 se escribió de manera que se puedan estudiar las secciones 9.1 a 9.5.5 como primer capítulo sobre electrónica.

> Presentación del capítulo
> Circuitos AMP-OP ideales:
> 1. Capítulo 9, secciones 9.1 a 9.5.5.
> 2. Capítulos 1, 2, etcétera.

2. *MOSFET contra bipolares*: Los capítulos que estudian los MOSFET (3 y 4) y los que estudian los transistores bipolares (5 y 6) se escribieron de forma independiente entre sí. Por tanto, los profesores tienen la opción de enseñar los MOSFET antes que los bipolares como se muestran en el libro, o estudiar los bipolares antes que los MOSFET, como se hace de manera convencional.

Presentación del capítulo

Texto		**Tradicional**	
Capítulo	**Tema**	**Capítulo**	**Tema**
1	Uniones PN	1	Uniones PN
2	Circuitos con diodos	2	Circuitos con diodos
3	Transistores MOS	5	Transistores bipolares
4	Circuitos MOSFET	6	Circuitos bipolares
5	Transistores bipolares	3	Transistores MOS
6	Circuitos bipolares	4	Circuitos MOSFET
etc.		etc.	

Lo nuevo en la cuarta edición

- Se agregaron problemas en las secciones "Problemas para ejercitar" y "Ponga a prueba su comprensión", al final de cada capítulo, de diseño libre en las secciones de problemas al final de capítulo y de simulación por computadora en las secciones de problemas al final de capítulo.
- Se actualizaron los niveles de voltaje de los circuitos de acuerdo con los que se encuentran en la electrónica moderna.
- Se actualizaron los parámetros de los dispositivos MOSFET de acuerdo con los que se encuentran en la electrónica moderna.
- Se reescribió el capítulo 9 de forma que los circuitos con amplificadores operacionales ideales puedan estudiarse como primer tema acerca de la electrónica.
- Se conservó el rigor matemático necesario para que se comprendan con más claridad la operación y características de los circuitos básicos.

Lo que se mantuvo en el texto

- Una breve introducción al comienzo de cada capítulo sirve como enlace entre el nuevo capítulo y el material de los capítulos anteriores. Los objetivos del capítulo, es decir, lo

Bernardo Pérez 1092771-2111062339
1092771-2111062339

que el lector debe aprender en dicho capítulo, se presenta en la sección Vista previa y se presentan en forma de lista para fácil referencia.

- La sección principal de cada capítulo comienza con la mención del objetivo correspondiente a esta parte del capítulo.
- Se utiliza un número significativo de ejemplos resueltos a lo largo del libro con el fin de reforzar los conceptos teóricos que se están desarrollando. Dichos ejemplos contienen todos los detalles del análisis y diseño, por lo que el lector no tiene que preocuparse si faltan ciertos pasos.
- Después de cada ejemplo se encuentra un problema para ejercitar. Dicho problema es muy similar al ejemplo resuelto, de forma que los lectores pueden medir de forma inmediata su comprensión acerca del material estudiado. Se proporcionan las respuestas de todos los problemas para que los lectores no tengan que buscar las respuestas al final del libro. Dichos problemas sirven para reforzar la comprensión del material antes de continuar con la siguiente sección.
- Se incluyen problemas de "Ponga a prueba su comprensión" al final de las secciones principales del capítulo. Dichos problemas son en general más complejos que los que se presentan al final de un ejemplo. Estos problemas reforzarán también la comprensión del lector del material antes de continuar con la siguiente sección. También se proporcionan las respuestas a estos problemas.
- Se proporcionan técnicas para la resolución de problemas a lo largo de cada capítulo con el fin de ayudar al lector en el análisis de circuitos. A pesar de que puede haber más de un método para resolver un problema, dichas técnicas para la resolución de problemas tienen como objetivo ayudar al lector a emprender el análisis de circuitos.
- En la última sección de cada capítulo se incluye una "Aplicación de diseño". Se presenta un diseño electrónico específico relacionado con el capítulo en cuestión. Conforme se avance en el libro, los estudiantes aprenderán a diseñar los circuitos de un termómetro electrónico. Aunque no todas las secciones "Aplicación de diseño" tienen que ver con el termómetro, todas las aplicaciones muestran la forma como los estudiantes aplicarán el diseño en el mundo real.
- Después del texto de cada capítulo se encuentra un "Resumen". Dicha sección revisa los resultados obtenidos en el capítulo y los conceptos básicos desarrollados. Esta sección está escrita en forma de lista para fácil referencia.
- A continuación de la sección "Resumen" se encuentra la sección de "Verificación". Dicha sección define los objetivos que debieron alcanzarse y establece las habilidades que debió adquirir el lector. Esta sección servirá de ayuda para evaluar el progreso antes de continuar con el siguiente capítulo.
- Al final de cada capítulo se incluye una lista con preguntas de repaso. Dichas preguntas actúan como autoevaluación que sirve de apoyo al estudiante para que determine su dominio sobre los conceptos estudiados en el capítulo.
- Se proporciona un gran número de problemas al final de cada capítulo, organizados de acuerdo con el tema de cada sección. En esta cuarta edición se incorporó una gran cantidad de problemas novedosos: problemas orientados al diseño, así como también problemas con varios grados de dificultad. Con la letra "D" se identifican los problemas de diseño y con asterisco (*) los de mayor grado de dificultad. Asimismo, se incluyen problemas de simulación por computadora y de diseño abierto.
- El apéndice E contiene las respuestas de problemas seleccionados. Saber la respuesta de un problema puede ayudar al estudiante a reforzar su habilidad para resolver problemas.
- En el apéndice B se proporcionan las hojas de datos de los fabricantes de algunos dispositivos y circuitos. Dichas hojas de datos sirven de ayuda al estudiante para relacionar los conceptos básicos y las características de los circuitos estudiados con las características y limitaciones de los circuitos reales.

Bernardo Pérez 1092771-2111062340

Complementos

Esta obra cuenta con interesantes materiales de apoyo para reforzar el aprendizaje de la materia, y se otorgan a los profesores que adoptan este texto para sus cursos. Para mayor información acerca de estos materiales, contacte a su representante McGraw-Hill.

Agradecimientos

Estoy en deuda con la enorme cantidad de estudiantes a los que he impartido clases a lo largo de los años y con quienes cooperaron en la evolución de este libro. Su entusiasmo y crítica constructiva han sido invaluables, y el interés que mostraron cuando pensaron que su profesor había cometido algún error no tiene precio. También quiero agradecer a los profesores Hawkins y Fleddermann, así como al doctor Ed Graham de la Universidad de Nuevo México, quienes han impartido clases con la tercera edición de este libro y han hecho excelentes sugerencias para su mejora.

Quiero agradecer a la gran cantidad de personas que trabajan en McGraw-Hill por su invaluable ayuda. Estoy agradecido con Raghu Srinivasan, editor, y con Lora Neyens, editora de desarrollo, por su valioso apoyo. También quiero agradecer a John Griffith por sus sugerencias constructivas. Asimismo, agradezco los esfuerzos de los administradores de proyecto, quienes sirvieron como guías a lo largo de este trabajo hasta su fase final y publicación. Dicho esfuerzo implicó un amable compromiso hasta su revisión final.

Permítanme expresar mi agradecimiento a los revisores de este libro, quienes leyeron el manuscrito original en todas sus etapas, al grupo de personas que se dieron a la labor de analizar y evaluar el proyecto original, y a los revisores que trabajaron con los ejemplos, ejercicios y problemas originales con el fin de detectar los errores que pude haber cometido. Mi agradecimiento también es para las personas que han seguido revisando el libro antes de que se publicaran sus nuevas ediciones. Sus contribuciones y sugerencias para la mejora continua de esta obra son invaluables.

Bernardo Pérez 1092771-2111062340

1092771211062340

Revisores de la cuarta edición

Doran Baker
Universidad Estatal de Utah
Marc Cahay
Universidad de Cincinatti
Richard H. Cockrum
Universidad Estatal de California, Pomona
Norman R. Cox
Universidad de Ciencias e Ingeniería Tecnológica de Missouri
Stephen M. Goodnick
Universidad Estatal de Arizona
Rongqing Hui
Universidad de Kansas
Syed K Islam
Universidad de Tennessee
Richard Kwor
Universidad de Colorado, Colorado Springs
Juin J. Liou
Universidad Central de Florida
Sannasi Ramanan
Instituto Tecnológico de Rochester
Ron Roscoe
Instituto Tecnológico de Massachusetts
John Scalzo
Universidad Estatal de Lousiana
Mark J. Wharton
Universidad Estatal de Pennsylvania
Weizhong Wang
Universidad de Wisconsin, Milwaukee

Donald A. Neamen

Bernardo Pérez 1092771-2111062340
1092771-2111062340

Prólogo I

Bernardo Pérez 1092771-2111062340
10927712111062340

Bernardo Pérez 109271-211106240

109271211106240

Prólogo a la electrónica

Cuando la mayoría de nosotros escuchamos la palabra "electrónica", pensamos en televisiones, computadoras portátiles, teléfonos celulares o iPods. En realidad, dichos dispositivos son *sistemas* electrónicos formados por subsistemas o circuitos electrónicos, como amplificadores, fuentes de señales, fuentes de alimentación y circuitos lógicos digitales.

El término **electrónica** se define como la ciencia que describe el movimiento de cargas en un gas, en el vacío o en semiconductores. (Observe que el movimiento de carga en un metal queda fuera de esta definición.) Esta definición se empezó a utilizar a principios del siglo XX para separar el campo de la ingeniería eléctrica, el cual trata de motores, generadores y comunicaciones alámbricas, del novedoso campo de la ingeniería electrónica, el cual trataba en esa época acerca de los tubos al vacío. En la actualidad, la electrónica suele implicar el estudio de transistores y circuitos transistorizados. La **microelectrónica** se refiere a la tecnología de circuitos integrados (CI), la cual genera un circuito con varios millones de componentes en una sola pieza de material semiconductor.

Un ingeniero eléctrico normal suele llevar a cabo funciones muy diversas, y es muy probable que use, diseñe y construya sistemas que incorporen alguna forma de electrónica. En consecuencia, la división entre ingeniería eléctrica y electrónica ya no es tan clara como se definió antes.

Bernardo Pérez 1092771-2111062340

10927712111062340

BOSQUEJO HISTÓRICO

El desarrollo del transistor y del circuito integrado ha significado enormes avances en la electrónica. El CI está presente en casi todas las facetas de nuestra vida, desde las comunicaciones por teléfono celular hasta el automóvil. Un ejemplo espectacular de la tecnología de los CI es la pequeña computadora portátil, la cual en la actualidad tiene mayor capacidad que el equipo que hace apenas unos cuantos años ocupaba todo un cuarto. El teléfono celular ha sido testigo de enormes cambios, y no sólo ofrece la facilidad de mensajería instantánea sino que también cuenta con una cámara integrada para enviar fotos casi de forma instantánea virtualmente a cualquier punto sobre el planeta.

En diciembre de 1947 apareció una innovación muy importante en la electrónica cuando William Shockley, John Bardeen y Walter Brattain demostraron el primer transistor en los laboratorios Bell Telephone. Desde entonces y hasta al año 1959, aproximadamente, el transistor sólo fue un dispositivo discreto, pues la fabricación de circuitos requería soldar las terminales del transistor directamente a las terminales de otros componentes.

En septiembre de 1958, Jack Kilby, de la compañía Texas Instruments, demostró el primer circuito integrado fabricado de germanio. Más o menos en las mismas fechas, Robert Noyce, de la compañía Fairchild Semiconductor, presentó el circuito integrado hecho de silicio. El desarrollo del CI continuó a una velocidad enorme durante la década de 1960, y aplicaba sobre todo la tecnología de transistor bipolar.

Desde entonces, las tecnologías de transistor de efecto de campo de semiconductor de óxido de metal (MOSFET) y de circuitos integrados MOS surgieron como la tecnología dominante, en particular en cuanto a circuitos integrados digitales se refiere.

Desde la invención del primer CI, el diseño de circuitos requirió más elaboración y el circuito integrado fue más complejo. Su tamaño continúa disminuyendo y el número de dispositivos fabricados en un solo chip continúa incrementándose a una velocidad vertiginosa. En la actualidad, un CI puede contener circuitos con funciones aritméticas, lógicas y de memoria en un solo chip semiconductor. El ejemplo más ilustrativo de este tipo de circuito integrado es el microprocesador.

DISPOSITIVOS ACTIVOS Y PASIVOS

En los dispositivos eléctricos pasivos, la potencia temporal promedio entregada al dispositivo durante un periodo infinito es siempre mayor o igual a cero. Los resistores, capacitores e inductores representan ejemplos de **dispositivos pasivos**. Los inductores y capacitores pueden almacenar energía, pero no pueden entregar una potencia promedio mayor a cero a lo largo de un intervalo infinito.

Los dispositivos activos, como fuentes de poder, baterías y generadores de señal de CA, son capaces de suministrar tipos de potencia particulares. Los transistores también se consideran **dispositivos activos** en el sentido de que también pueden suministrar una señal de mayor potencia a la carga que la que reciben. A este fenómeno se le conoce como amplificación. La potencia adicional de la señal de salida es el resultado de una redistribución de la potencia de CA y CD dentro del dispositivo.

Bernardo Pérez 1092771-2111062340

CIRCUITOS ELECTRÓNICOS

En la mayoría de los circuitos electrónicos hay dos entradas (figura PR1.1). Una entrada proviene de una fuente de alimentación que proporciona los voltajes y corrientes de DC para establecer la polarización adecuada de los transistores. La segunda entrada es una señal. Las señales variantes en el tiempo provenientes de una fuente en particular con mucha frecuencia necesitan **amplificarse** antes de que la señal se considere "útil". Por ejemplo, la figura PR1.1 muestra una fuente de señal que es la salida de un sistema de disco compacto. La señal de música a la salida proveniente del sistema de disco compacto consiste en pequeños voltajes y corrientes variantes en el tiempo, lo cual significa que la potencia de la señal es relativamente pequeña. La potencia requerida para operar las bocinas es mayor que la señal de salida proveniente del disco compacto, por lo que la señal del disco compacto debe amplificarse antes de controlar las bocinas con el objeto de escuchar el sonido.

Otros ejemplos de señales que deben amplificarse antes de controlar cargas son la salida de un micrófono, las señales de voz recibidas en la Tierra provenientes de un nave tripulada puesta en órbita, las señales de video de un satélite meteorológico en órbita y la salida de un electrocardiograma (ECG). A pesar de que la señal de salida puede ser mayor que la de en-

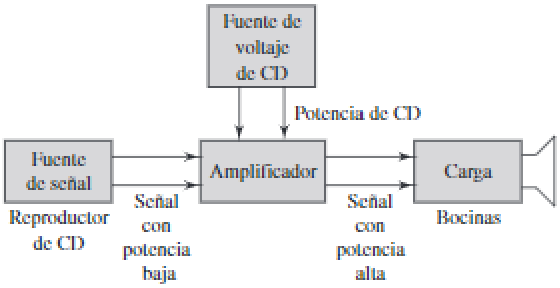


Figura PR1.1 Esquema de un circuito electrónico con dos señales de entrada: entrada de la fuente de poder de CD y entrada de señal.

trada, la potencia de salida nunca excederá a la potencia de entrada de CD. Por tanto, la magnitud de la fuente de poder de CD representa una limitante de la respuesta de la señal de salida.

Así, el análisis de los circuitos electrónicos se divide en dos partes: una tiene que ver con la entrada de CD y su respuesta en el circuito, y otra, con la señal de entrada y la respuesta del circuito resultante. Con las fuentes de corriente y voltaje dependientes se modelan los dispositivos activos y se representa la amplificación o ganancia de la señal. En general, se deben utilizar diferentes modelos de circuitos equivalentes para los análisis de CD y CA.

CIRCUITOS DISCRETOS E INTEGRADOS

En este libro hablamos sobre todo de circuitos electrónicos discretos, es decir, circuitos con componentes discretos, como resistores, capacitores y transistores. Nos enfocaremos en los tipos de circuitos que conforman los bloques funcionales de un CI. Por ejemplo, analizaremos los diferentes circuitos que conforman un amplificador operacional, el cual es un CI de gran importancia en la electrónica analógica. Asimismo estudiaremos varios circuitos lógicos que se utilizan en los CI digitales.

SEÑALES ANALÓGICAS Y DIGITALES

Señales analógicas

La señal de voltaje que se muestra gráficamente en la figura PR1.2*a*) se llama señal analógica. La magnitud de una señal analógica puede adoptar cualquier valor dentro de ciertos límites, y variar continuamente en el tiempo. Los circuitos electrónicos que procesan las señales analógicas se llaman **circuitos analógicos**. Un ejemplo de un circuito analógico es el amplificador lineal. Un **amplificador lineal** magnifica una señal de entrada y produce una señal de salida cuya amplitud es mayor y directamente proporcional a la señal de entrada.

Bernardo Pérez 1092771-2111062340

1092771211062340

La gran mayoría de señales en "la vida real" son analógicas. Las comunicaciones de voz y música son sólo dos ejemplos. La amplificación de dichas señales es en gran parte electrónica, y hacerlo con pequeña o nula distorsión representa una consideración muy importante. Por tanto, en los amplificadores de señales, la salida debe ser una función lineal de la entrada. Un ejemplo es el circuito amplificador de potencia de un sistema estéreo. Dicho circuito suministra suficiente potencia para "controlar" el sistema de bocinas; sin embargo, debe mantenerse en operación lineal con el fin de reproducir el sonido sin distorsión.

Señales digitales

Otro tipo de señal es la que en todo momento está en uno de dos niveles distintos y se llama señal digital (figura PR1.2*b*). Como la señal digital tiene valores discretos, se dice que se cuantifica. Los circuitos electrónicos que procesan señales digitales se llaman **circuitos digitales**.

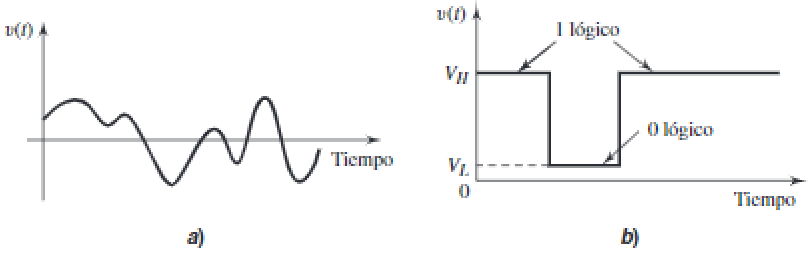


Figura PR1.2 Gráficas de señales analógicas y digitales: *a*) señal analógica contra tiempo y *b*) señal digital contra tiempo.

Tabla PR1.1 Resumen de la notación

Variable	Significado
i_B, v_{BE}	Valores instantáneos totales
I_B, V_{BE}	Valores de CD
i_b, v_{be}	Valores de CA instantáneos totales
I_b, V_{be}	Valores fasoriales

En muchos sistemas electrónicos, las señales se procesan, transmiten y reciben en forma digital. Los sistemas digitales y el procesamiento de señales son hoy en día una parte fundamental de la electrónica debido a los enormes avances en el diseño y fabricación de los circuitos digitales. El procesamiento digital permite realizar una gran variedad de funciones que serían imprácticas con medios analógicos. En muchos casos, las señales digitales deben convertirse en señales analógicas y viceversa. Dichas señales necesitan procesarse por medio de convertidores analógico a digital (A/D) y digital a analógico (D/A). Una gran parte de la electrónica tiene que ver con estas conversiones.

NOTACIÓN

En este libro se utiliza la notación de la tabla PR1.1. Una letra en minúscula con un subíndice en mayúsculas, como i_B y v_{BE}, indica un *valor instantáneo total*. Una letra en mayúsculas con un subíndice en mayúsculas, como I_B y V_{BE}, indica una *cantidad de CD*. Una letra en minúsculas con un subíndice en minúsculas, como i_b y v_{be}, indica el *valor instantáneo* de una señal variante en el tiempo. Por último, una letra en mayúsculas con un subíndice en minúsculas, como I_b y V_{be}, indica una *cantidad fasorial*.

Como ejemplo, la figura PR1.3 muestra un voltaje sinusoidal sobrepuesto en un voltaje de CD. Con nuestra notación, escribiríamos

$$v_{BE} = V_{BE} + v_{be} = V_{BE} + V_M \cos(\omega t + \phi_m)$$

El concepto de fasor tiene su origen en la identidad de Euler, y relaciona la función exponencial con la trigonométrica. Escribimos el voltaje sinusoidal como

$$v_{be} = V_M \cos(\omega t + \phi_m) = V_M \operatorname{Re}\{e^{j(\omega t+\phi_m)}\} = \operatorname{Re}\{V_M e^{j\phi_m} e^{j\omega t}\}$$

donde Re significa "la parte real de". El coeficiente de $e^{j\omega t}$ es un número complejo que representa la amplitud y el ángulo de fase del voltaje sinusoidal. Así, este número complejo es el fasor de ese voltaje, o

$$V_{be} = V_M e^{j\phi_m}$$

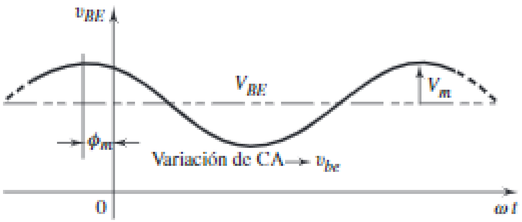


Figura PR1.3 Voltaje sinusoidal sobrepuesto al voltaje de CD, con la notación que se usará en este libro.

Bernardo Pérez 1092771-2111062340

En algunos casos en esta obra, las señales de entrada y salida serán cantidades cuasiestáticas. En estos casos podemos usar ya sea la notación instantánea total, como i_B and v_{BE}, o la notación de CD I_B y V_{BE}.

RESUMEN

Los dispositivos semiconductores son los componentes básicos de los circuitos electrónicos. Las características eléctricas de dichos dispositivos proporcionan por ejemplo la conmutación controlada que requiere el procesamiento de señales. La mayoría de los ingenieros en electrónica son usuarios de la electrónica más que diseñadores de circuitos electrónicos y CI. Sin embargo, como en cualquier otra disciplina, se deben dominar los fundamentos antes de comprender las características y limitaciones del sistema en su totalidad. En electrónica, se debe estudiar y analizar minuciosamente el circuito discreto para comprender la operación, propiedades y limitaciones de un CI determinado.

Bernardo Pérez 1092771-2111062340

1092771-2111062340

Bernardo Pérez 1092771-2111062340
1092771211062340

Materiales semiconductores y diodos

1 Capítulo

Este libro trata del análisis y diseño de circuitos que contienen dispositivos electrónicos como diodos y transistores. Dichos dispositivos electrónicos se fabrican mediante el uso de materiales semiconductores, por lo que comenzamos el capítulo 1 con un breve análisis de las propiedades y características de los semiconductores. La intención de este breve estudio es familiarizar al lector con la terminología de los materiales semiconductores y contribuir a la comprensión de los mecanismos que generan corrientes en los semiconductores.

El diodo PN de juntura es un dispositivo electrónico básico. El diodo es un dispositivo de dos terminales, pero su característica corriente-voltaje no es lineal. Como el diodo es un elemento no lineal, el análisis de los circuitos que contienen diodos no es tan sencillo como el de los circuitos que contienen resistores lineales simples. Un objetivo de este capítulo es que el lector se familiarice con el análisis de circuitos con diodos.

Bernardo Pérez 1092771-2111062340

VISTA PREVIA

1092771211062340

En este capítulo:

- Comprenderemos algunas propiedades de los materiales semiconductores, como los dos tipos de portadores de carga que existen en un semiconductor y los dos mecanismos que generan corrientes en un semiconductor.
- Determinaremos las propiedades de la unión PN, como las características ideales corriente-voltaje del diodo de juntura PN.
- Examinaremos las técnicas de análisis de CD de los circuitos con diodos mediante diferentes modelos para describir las características no lineales del diodo.
- Desarrollaremos el circuito equivalente de un diodo que se utiliza cuando se aplica una señal pequeña variante en el tiempo a un circuito con diodos.
- Comprenderemos las propiedades y características de algunos diodos especiales.
- Como aplicación, diseñaremos un termómetro electrónico simple con las características de temperatura del diodo.

1.1 MATERIALES SEMICONDUCTORES Y SUS PROPIEDADES

Objetivo: • Comprender algunas propiedades de los materiales semiconductores, incluso los dos tipos de portadores de carga que existen en un semiconductor y los dos mecanismos que generan corrientes en un semiconductor.

La mayoría de los dispositivos electrónicos se fabrica mediante el uso de materiales semiconductores junto con conductores y aislantes. Para comprender mejor el comportamiento de los dispositivos electrónicos en los circuitos debemos primero comprender algunas características del material semiconductor. El silicio es definitivamente el material semiconductor más común en la fabricación de dispositivos semiconductores y circuitos integrados. En aplicaciones especializadas se utilizan otros tipos de materiales semiconductores. Por ejemplo, el arseniuro de galio y otros compuestos parecidos se utilizan en dispositivos de muy alta velocidad y en dispositivos ópticos. En la tabla 1.1 se muestra una lista con algunos materiales semiconductores.

1.1.1 Semiconductores intrínsecos

Un átomo está compuesto de un núcleo que contiene protones con carga positiva, neutrones con carga neutra y electrones con carga negativa que, en el sentido tradicional, giran alrededor del núcleo. Los electrones se distribuyen en varias "capas" ubicadas a diferentes distancias respecto del núcleo y la energía del electrón aumenta a medida que lo hace también el radio de las capas. Los electrones en la capa más alejada del núcleo se llaman **electrones de valencia** y la actividad química de un material se determina sobre todo por el número de dichos electrones.

Los elementos de la tabla periódica se agrupan de acuerdo con el número de electrones de valencia. La tabla 1.2 muestra una parte de la tabla periódica en la que se encuentran los semiconductores más comunes. El silicio (Si) y el germanio (Ge) están en el grupo IV y se definen como **semiconductores elementales**. En cambio el arseniuro de galio es un **semiconductor compuesto** del grupo III-V. Demostraremos que los elementos del grupo III y V son también importantes en los semiconductores.

La figura 1.1*a*) muestra cinco átomos de silicio que no interactúan, donde los cuatro electrones de valencia de cada átomo se muestran con líneas punteadas que emanan del átomo. A medida que los átomos de silicio se aproximan entre sí, los electrones de valencia interactúan para formar un cristal. La estructura cristalina final es una configuración tetraédrica en la que cada átomo de silicio tiene cuatro vecinos cercanos, como se muestra en la figura 1.1*b*). Los átomos comparten los electrones de valencia y así forman lo que se conoce como **enlaces covalentes**. El germanio, el arseniuro de galio y muchos otros materiales semiconductores tienen esta misma configuración tetraédrica.

Tabla 1.1 Lista de algunos materiales semiconductores

Semiconductores elementales		Semiconductores compuestos	
Si	Silicio	GaAs	Arseniuro de galio
Ge	Germanio	GaP	Fosfuro de galio
		AlP	Fosfuro de aluminio
		AlAs	Arseniuro de aluminio
		InP	Fosfuro de indio

Bernardo Pérez 1092771-2111062352

Tabla 1.2 Porción de la tabla periódica

III	IV	V
5 **B** Boro	6 **C** Carbono	
13 **Al** Aluminio	14 **Si** Silicio	15 **P** Fósforo
31 **Ga** Galio	32 **Ge** Germanio	33 **As** Arsénico
49 **In** Indio		51 **Sb** Antimonio

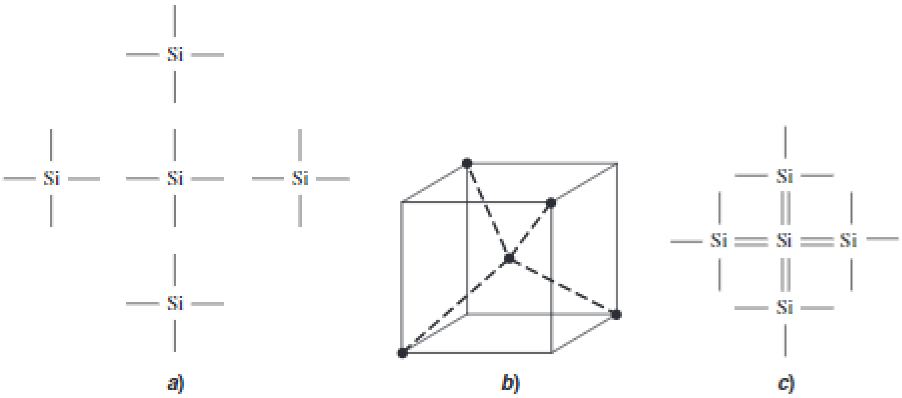


Figura 1.1 Átomos de silicio en una matriz cristalina: *a*) cinco átomos de silicio sin interacción, cada uno con cuatro electrones de valencia, *b*) configuración tetraédrica, *c*) representación bidimensional que muestra los enlaces covalentes.

Bernardo Pérez 1092771-2111062352

La figura 1.1*c*) es una representación bidimensional de un enrejado formado por los cinco átomos de silicio que se muestran en la figura 1.1*a*). Una propiedad importante de dicho enrejado es que los electrones de valencia se encuentran siempre disponibles en la orilla exterior del cristal de silicio de manera que se pueden agregar átomos adicionales para formar estructuras monocristalinas muy grandes.

En la figura 1.2 se muestra una representación bidimensional de un monocristal de silicio para $T = 0$ K, donde T = temperatura. Cada línea entre átomos representa un electrón de valencia. Con un valor de $T = 0$ K, cada electrón está en su estado más bajo de energía posible, por lo que todas las posiciones de unión covalente están ocupadas. Si se aplica un pequeño campo eléctrico a este material los electrones no se mueven porque todavía están unidos a sus átomos individuales. Por tanto, con $T = 0$ K, el silicio es un **aislante**; es decir, no fluye ninguna carga a través de él.

Cuando los átomos de silicio se unen para formar un cristal, los electrones ocupan bandas de energía permitidas particulares. Con una temperatura $T = 0$ K, todos los electrones de valencia ocupan la banda de valencia. Si la temperatura aumenta, los electrones de valencia pueden adquirir energía térmica. Cualquiera de estos electrones puede adquirir la suficiente energía térmica para romper el enlace covalente y alejarse de su posición original, como se muestra de manera esquemática en la figura 1.3. Con la finalidad de romper el enlace covalente, el electrón de valencia debe adquirir una cantidad de energía mínima, E_g, que recibe el nombre de **espacio de energía entre bandas**. Los electrones que adquieren esta cantidad mínima de energía ahora están en la banda de conducción y se les conoce con el nombre de

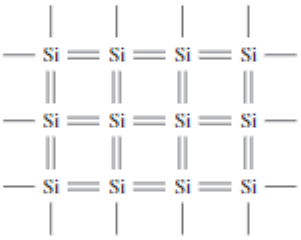


Figura 1.2 Representación bidimensional de un solo cristal de silicio a $T = 0$ K; todos los electrones de valencia están unidos a los átomos de silicio mediante enlaces covalentes.

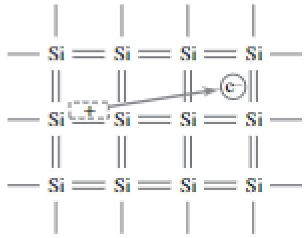


Figura 1.3 Ruptura de un enlace covalente para $T > 0$ K que genera un electrón en la banda de conducción y un "estado vacío" con carga positiva.

electrones libres. Dichos electrones libres en la banda de conducción se desplazan por todo el cristal. El flujo neto de electrones en la banda de conducción genera una corriente.

En la figura 1.4*a*) se muestra un diagrama de bandas de energía. La energía E_v es la energía máxima de la banda de energía de valencia, mientras que la energía E_c es la energía mínima de la banda de conducción. La energía de banda E_g es la diferencia entre E_c y E_v y la región entre dichas energías se llama **espacio de energía entre bandas prohibida**. No pueden existir electrones dentro del espacio de energía entre bandas prohibida. La figura 1.4*b*) muestra de manera cualitativa cómo un electrón de la banda de valencia adquiere suficiente energía y se mueve hacia la banda de conducción. A este proceso se le llama generación.

Los materiales que tienen espacio de energía entre bandas muy grande, de 3 a 6 electron-volts[1] (eV), son aislantes porque, a temperatura ambiente, no existen electrones libres en la banda de conducción. En cambio los materiales que contienen una gran cantidad de electrones libres a temperatura ambiente se llaman conductores. En un *semiconductor*, el espacio de energía entre bandas es del orden de 1 eV.

La carga neta de un semiconductor es cero; es decir, el semiconductor tiene una carga neutra. Si un electrón con carga negativa rompe su enlace covalente y se aleja de su posición original, se crea un estado "vacío" con carga positiva en dicha posición (figura 1.3). A medida que la temperatura aumenta, se rompen más enlaces covalentes y se genera un mayor número de electrones libres y estados vacíos con carga positiva.

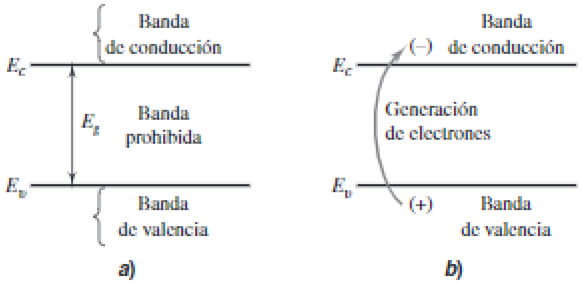


Figura 1.4 *a*) Diagrama de bandas de energía. La escala vertical es la energía del electrón mientras que la horizontal es la distancia a través del semiconductor, aunque dichas escalas no suelen mostrarse de manera explícita. *b*) Diagramas de bandas de energía que muestran el proceso de generación de un electrón en la banda de conducción y el "estado vacío" con carga positiva en la banda de valencia.

Tabla 1.3 Constantes de los semiconductores

Material	E_g (eV)	B ($cm^{-3}K^{-3/2}$)
Silicio (Si)	1.1	5.23×10^{15}
Arseniuro de galio (GaAs)	1.4	2.10×10^{14}
Germanio (Ge)	0.66	1.66×10^{15}

Un electrón de valencia que tiene una cierta energía térmica y está en una posición adyacente a un estado vacío puede moverse a esa posición, como se muestra en la figura 1.5, lo que da la impresión de que una carga positiva se desplazará a través del semiconductor. A esta "partícula" con carga positiva se le conoce como **hueco**. Así, en los semiconductores existen dos tipos de partículas cargadas que contribuyen a formar una corriente: el electrón libre con carga negativa y el hueco con carga positiva. (Esta descripción de hueco está muy simplifi-

[1] Un electrón-volt es la energía que posee un electrón acelerado a través de una diferencia de potencial de 1 volt y 1 eV = 1.6×10^{-19} joules.

Bernardo Pérez 1092771-2111062352
1092771-2111062352

cada, pues sólo pretende dar a entender el concepto de movimiento de una carga positiva.) Podemos observar que la carga de un hueco tiene la misma magnitud que la de un electrón.

Las concentraciones (#/cm^3) de electrones y huecos son parámetros importantes en las características de un material semiconductor, pues influyen directamente en la magnitud de la corriente. Un **semiconductor intrínseco** es un material semiconductor semicristalino sin ningún otro tipo de átomos dentro del cristal. En un semiconductor intrínseco, las densidades de los electrones y huecos son las mismas, pues los electrones y huecos generados térmicamente son la única fuente de dichas partículas. Por tanto, utilizaremos la notación n_i como la **concentración de portadores intrínsecos** para la concentración de electrones libres, así como para la de huecos. La ecuación para encontrar n_i es la siguiente:

$$n_i = BT^{3/2}e^{\left(\frac{-E_g}{2kT}\right)} \qquad \textbf{(1.1)}$$

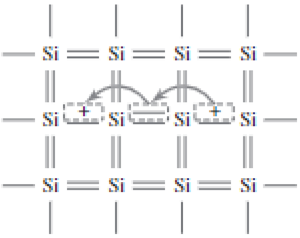


Figura 1.5 Representación bidimensional de un cristal de silicio que muestra el movimiento del "estado vacío" con carga positiva.

donde B es un coeficiente relacionado con el material semiconductor específico, E_g es el espacio de energía entre bandas (eV), T es la temperatura (K), k es la constante de Boltzmann (86×10^{-6} eV/K) y e, en este contexto, representa la función exponencial. En la tabla 1.3 se proporcionan los valores de B y E_g para varios materiales semiconductores. El espacio de energía entre bandas E_g y el coeficiente B no son funciones muy dependientes de la temperatura. La concentración intrínseca n_i es un parámetro que aparece a menudo en las ecuaciones corriente-voltaje de los dispositivos semiconductores.

Bernardo Pérez 1092771-2111062353

EJEMPLO 1.1

Objetivo: Calcular la concentración de portadores intrínsecos en el silicio a una temperatura de $T = 300$ K.

Solución: Para el silicio a una $T = 300$ K, escribimos

$$n_i = BT^{3/2}e^{\left(\frac{-E_g}{2kT}\right)}$$

$$= (5.23 \times 10^{15})(300)^{3/2}e^{\left(\frac{-1.1}{2(86\times 10^{-6})(300)}\right)}$$

o

$$n_i = 1.5 \times 10^{10}\text{cm}^{-3}$$

Comentario: Una concentración de electrones intrínsecos de 1.5×10^{10} cm^{-3} puede parecer muy alta; sin embargo, es relativamente baja en comparación con la concentración de átomos de silicio, la cual es de 5×10^{22} cm^{-3}.

10927712111062353

PROBLEMA PARA EJERCITAR

Ejercicio 1.1: Calcular la concentración de portadores intrínsecos del arseniuro de galio y el germanio a una $T = 300$ K. (Respuesta: GaAs, $n_i = 1.80 \times 10^6$ cm^{-3}; Ge, $n_i = 2.40 \times 10^{13}$ cm^{-3})

1.1.2 Semiconductores extrínsecos

Como las concentraciones de electrones y huecos en un semiconductor intrínseco son relativamente pequeñas, sólo se pueden generar corrientes muy pequeñas. Sin embargo, dichas concentraciones se incrementan en gran medida al agregar cantidades controladas de ciertas impurezas. Una impureza deseable es una tal que entre en el enrejado cristalino y reemplace (es decir, sustituya) a uno de los átomos del semiconductor a pesar de que el átomo impuro no

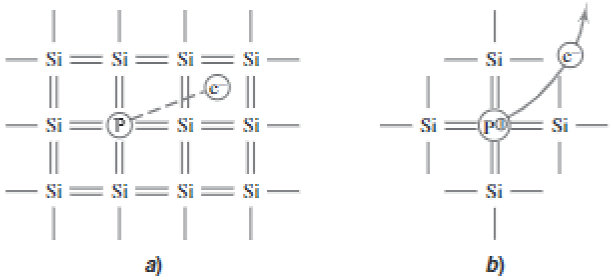


Figura 1.6 *a*) Representación bidimensional de un enrejado de silicio dopado con átomos de fósforo que muestra el quinto electrón de valencia del fósforo, *b*) el ion de fósforo con carga positiva resultante después de que el quinto electrón de valencia se desplaza a la banda de conducción.

tenga la misma estructura del electrón de valencia. En el caso del silicio, las impurezas deseables para sustituirse son los elementos de los grupos III y V (véase la tabla 1.2).

Los elementos más comunes del grupo V para este propósito son el fósforo y el arsénico. Por ejemplo, cuando un átomo de fósforo sustituye a uno de silicio, como se muestra en la figura 1.6*a*), cuatro de sus electrones de valencia satisfacen los requerimientos del enlace covalente. El quinto electrón de valencia se enlaza más débilmente al átomo de fósforo. A temperatura ambiente, este electrón cuenta con la energía térmica suficiente para romper el enlace, lo que lo libera para moverse a través del cristal y contribuir a la formación de la corriente de electrones en el semiconductor. Cuando el quinto electrón de valencia del fósforo se desplaza a la banda de conducción, se crea un ion de fósforo con carga positiva, como se muestra en la figura 1.6*b*).

Al átomo de fósforo se le llama **impureza donadora**, pues dona un electrón con libertad de movimiento. A pesar de que el átomo de fósforo restante tiene una carga neta positiva, el átomo está inmóvil en el cristal y no puede contribuir a la formación de la corriente. Por tanto, cuando se agrega una impureza donadora a un semiconductor, se crean electrones libres sin generar huecos. A este proceso se le llama **dopado** y permite controlar la concentración de electrones libres en un semiconductor.

Un semiconductor que contiene átomos con impurezas donadoras se llama **semiconductor tipo N** (por los electrones de carga negativa) y tiene una preponderancia de electrones respecto de los huecos.

El elemento del grupo III más común para dopar al silicio es el boro. Cuando un átomo de boro reemplaza a uno de silicio, sus tres electrones de valencia satisfacen los requerimientos del enlace covalente de tres de los cuatros átomos de silicio más cercanos (figura 1.7*a*). Esto deja una posición libre. A temperatura ambiente, los electrones de valencia adyacentes del silicio cuentan con suficiente energía térmica para moverse a esta posición y crean, por ende, un hueco. En la figura 1.7*b*) se muestra este efecto. El átomo de boro tiene así una carga

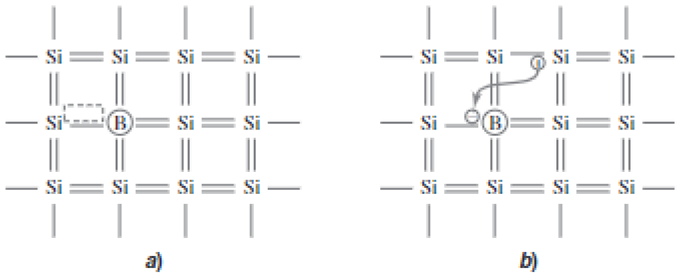


Figura 1.7 *a*) Representación bidimensional de un enrejado de silicio dopado con un átomo de boro que muestra la posición vacante del enlace covalente, *b*) ion de boro resultante con carga negativa después de que acepta un electrón de la banda de valencia. Se crea un hueco con carga positiva.

Bernardo Pérez 1092771-2111062353

negativa neta, pero no se puede mover y se crea un hueco que contribuye a formar una corriente de huecos.

Como el átomo de boro aceptó un electrón de valencia, al boro se le llama **impureza aceptora**. Los átomos aceptores propician la creación de huecos sin generar electrones. Mediante este proceso, también conocido como dopado, se controla la concentración de huecos en un semiconductor.

A un semiconductor que contenga átomos con impurezas aceptoras se le conoce como **semiconductor tipo P** (por los huecos de carga positiva que se forman) y tiene una preponderancia de huecos en comparación con los electrones.

Los materiales que contienen átomos con impurezas se llaman **semiconductores extrínsecos o semiconductores dopados**. El proceso de dopado, el cual permite controlar la concentración de electrones libres y huecos, determina la conductividad y las corrientes en el material.

Una relación fundamental entre las concentraciones de electrones y huecos en un semiconductor en *equilibrio térmico* está dada por la siguiente ecuación:

$$n_o p_o = n_i^2 \tag{1.2}$$

donde n_o es la concentración en equilibrio térmico de electrones libres, p_o es la concentración de huecos en equilibrio térmico y n_i es la concentración de portadores intrínsecos.

A temperatura ambiente ($T = 300$ K), cada átomo donador cede un electrón libre al semiconductor. Si la concentración de átomos donadores N_d es mucho mayor que la concentración intrínseca, aproximamos

$$n_o \cong N_d \tag{1.3}$$

Entonces, a partir de la ecuación (1.2), la concentración de huecos es

$$p_o = \frac{n_i^2}{N_d} \tag{1.4}$$

De igual manera, a temperatura ambiente, cada átomo aceptor recibe un electrón de valencia y crea así un hueco. Si la concentración de átomos aceptores N_a es mucho mayor que la concentración intrínseca, aproximamos

$$p_o \cong N_a \tag{1.5}$$

Así, de la ecuación (1.2), la concentración de electrones es

$$n_o = \frac{n_i^2}{N_a} \tag{1.6}$$

EJEMPLO 1.2

Objetivo: Calcular las concentraciones de electrones y huecos en equilibrio térmico.

a) Considere el silicio a $T = 300$ K dopado con fósforo en una concentración de $N_d = 10^{16}\ \text{cm}^{-3}$. Recuerde, del ejemplo 1.1, que $n_i = 1.5 \times 10^{10}\ \text{cm}^{-3}$.

Solución: Como $N_d \gg n_i$, la concentración de electrones es

$$n_o \cong N_d = 10^{16}\ \text{cm}^{-3}$$

y la concentración de huecos es

$$p_o = \frac{n_i^2}{N_d} = \frac{(1.5 \times 10^{10})^2}{10^{16}} = 2.25 \times 10^4\ \text{cm}^{-3}$$

b) Considere el silicio a $T = 300$ K dopado con boro en una concentración de $N_a = 5 \times 10^{16}$ cm^{-3}.

Bernardo Pérez 1092771-2111062353
1092771-2111062353

Solución: Como $N_a \gg n_i$, la concentración de huecos es

$$p_o \cong N_a = 5 \times 10^{16}\ \text{cm}^{-3}$$

y la concentración de electrones es

$$n_o = \frac{n_i^2}{N_a} = \frac{(1.5 \times 10^{10})^2}{5 \times 10^{16}} = 4.5 \times 10^3\ \text{cm}^{-3}$$

Comentario: Vemos que en un semiconductor dopado con donadores, la concentración de electrones es mucho mayor que la de huecos. Al contrario, en un semiconductor dopado con aceptores, la concentración de huecos es mucho mayor que la de electrones. Es importante observar también que la diferencia en concentraciones entre electrones y huecos en un determinado semiconductor en particular es de muchos órdenes de magnitud.

PROBLEMA PARA EJERCITAR

Ejercicio 1.2: *a*) Calcule las concentraciones de portadores mayoritarios y minoritarios en el silicio a una $T = 300$ K para *i*) $N_d = 2 \times 10^{16}\ \text{cm}^{-3}$ y *ii*) $N_a = 10^{15}\ \text{cm}^{-3}$. *b*) Repita el inciso *a*) para el GaAs. (Respuestas: *a*) *i*) $n_o = 2 \times 10^{16}\ \text{cm}^{-3}$, $p_o = 1.125 \times 10^4\ \text{cm}^{-3}$; *ii*) $p_o = 10^{15}\ \text{cm}^{-3}$, $n_o = 2.25 \times 10^5\ \text{cm}^{-3}$; *b*) *i*) $n_o = 2 \times 10^{16}\ \text{cm}^{-3}$, $p_o = 1.62 \times 10^{-4}\ \text{cm}^{-3}$; *ii*) $p_o = 10^{15}\ \text{cm}^{-3}$, $n_o = 3.24 \times 10^{-3}\ \text{cm}^{-3}$.)

En un semiconductor tipo N, los electrones se llaman **portadores mayoritarios** porque existen en mucho mayor cantidad que los huecos, los cuales se llaman **portadores minoritarios**. Los resultados que se obtuvieron en el ejemplo 1.2 aclaran esta definición. En cambio, en un semiconductor tipo P, los huecos representan los portadores mayoritarios y los electrones son los minoritarios.

1.1.3 Corrientes de deriva y difusión

Describimos la creación de electrones con carga negativa y huecos con carga positiva en un semiconductor. Si dichas partículas cargadas se mueven, se genera una corriente. Dichos huecos y electrones cargados se conocen simplemente como **portadores**.

Los dos procesos básicos que provocan el movimiento de electrones y huecos en un semiconductor son *a*) **deriva**, el movimiento causado por campos eléctricos, y *b*) **difusión**, el flujo causado por variaciones en la concentración, es decir, gradientes de concentración. Dichos gradientes pueden ser resultado de una distribución de dopado no homogénea o de la inyección de una cantidad de electrones o huecos en una región mediante métodos que se estudiarán más adelante en este capítulo.

Densidad de la corriente de deriva

Para comprender lo que es la corriente de deriva, suponga que se aplica un campo eléctrico a un semiconductor; dicho campo produce una fuerza que actúa sobre los electrones libres y huecos, los cuales experimentan una velocidad neta de deriva y un movimiento neto. Considere un semiconductor tipo N con un enorme número de electrones libres (figura 1.8*a*). Un campo eléctrico E aplicado en una dirección produce una fuerza en los electrones en la dirección *opuesta*, debida a la carga negativa de los electrones. Los electrones adquieren una velocidad de deriva v_{dn} (en cm/s) que se escribe como

$$v_{dn} = -\mu_n E \tag{1.7}$$

donde μ_n es una constante llamada **movilidad de electrones** y tiene unidades de $\text{cm}^2/\text{V-s}$. En silicio con bajo dopado, el valor de μ_n es por lo general de 1 350 $\text{cm}^2/\text{V-s}$. Puede pensarse que

Bernardo Pérez 1092771-2111082353

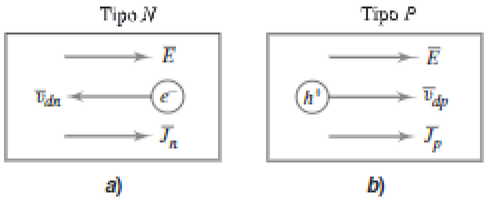


Figura 1.8 Direcciones del campo eléctrico aplicado, velocidad de deriva de los portadores resultante y densidad de la corriente de deriva en *a*) un semiconductor tipo N y *b*) un semiconductor tipo P.

la movilidad es un parámetro que indica cuán bien se mueve un electrón en un semiconductor. El signo negativo de la ecuación (1.7) indica que la velocidad de deriva del electrón es opuesta a la del campo eléctrico aplicado, como se muestra en la figura 1.8*a*). La deriva del electrón produce una densidad de corriente de deriva J_n (A/cm^2) dada por

$$J_n = -env_{dn} = -en(-\mu_n E) = +en\mu_n E \quad \textbf{(1.8)}$$

donde n es la concentración de electrones (#/cm^3) y e, en este contexto, es la magnitud de la carga electrónica. La corriente de deriva convencional circula en dirección opuesta al flujo de carga negativa, lo que significa que la corriente de deriva en un semiconductor tipo N circula en la misma dirección que el campo eléctrico aplicado.

En seguida considere un semiconductor tipo P con un gran número de huecos (figura 1.8*b*). Un campo eléctrico E aplicado en una dirección produce una fuerza de huecos en la *misma* dirección, debido a la carga positiva de los huecos. Los huecos adquieren una velocidad de deriva v_{dp} (en cm/s), que se escribe como

$$v_{dp} = +\mu_p E \quad \textbf{(1.9)}$$

donde μ_p es una constante llamada **movilidad de huecos** y de nuevo tiene unidades de cm^2/V-s. Para el silicio con bajo dopado, el valor de μ_p suele ser de 480 cm^2/V-s, el cual es menor que la mitad del valor de la movilidad de electrones. El signo positivo en la ecuación (1.9) indica que la velocidad de deriva de los huecos circula en la misma dirección que el campo eléctrico aplicado que se muestra en la figura 1.8*b*). La deriva de los huecos produce una densidad de corriente de deriva J_p (A/cm^2) dada por

$$J_p = +epv_{dp} = +ep(+\mu_p E) = +ep\mu_p E \quad \textbf{(1.10)}$$

donde p es la concentración de huecos (#/cm^3) y e es de nuevo la magnitud de la carga electrónica. La corriente de deriva convencional circula en la misma dirección que el flujo de carga positiva, lo que significa que la corriente de deriva en un material tipo P también circula en la misma dirección que el campo eléctrico aplicado.

Como un semiconductor contiene tanto electrones como huecos, la densidad total de corriente de deriva es la suma de las componentes de electrones y huecos. Por tanto, la densidad total de corriente de deriva se escribe como

$$J = en\mu_n E + ep\mu_p E = \sigma E = \frac{1}{\rho}E \quad \textbf{(1.11a)}$$

donde

$$\sigma = en\mu_n + ep\mu_p \quad \textbf{(1.11b)}$$

y donde σ es la **conductividad** del semiconductor en $(\Omega\text{-cm})^{-1}$ y donde $\rho = 1/\sigma$ es la **resistividad** del semiconductor en (Ω-cm). La conductividad está relacionada con la concentración de electrones y huecos. Si el campo eléctrico es el resultado de la aplicación de un voltaje al semiconductor, entonces la ecuación (1.11*a*) representa una relación lineal entre la corriente y el voltaje y es una forma de la ley de Ohm.

Bernardo Pérez 1092771-2111062353

A partir de la ecuación (1.11*b*) vemos que la conductividad puede modificarse de una tipo N fuerte, $n \gg p$, dopando con impurezas donadoras a un tipo P fuerte, $p \gg n$, dopando con impurezas aceptoras. **Tener la capacidad de controlar la conductividad de un semiconductor mediante el dopado selectivo es lo que nos permite fabricar la variedad de dispositivos electrónicos disponibles.**

EJEMPLO 1.3

Objetivo: Calcular la densidad de corriente de deriva para un semiconductor determinado.

Considere el silicio a una $T = 300$ K dopado con átomos de arsénico con una concentración de $N_d = 8 \times 10^{15}$ cm^{-3}. Suponga que los valores de movilidad son $\mu_n = 1\,350$ cm^2/V-s y $\mu_p = 480$ cm^2/V-s. Suponga que el campo eléctrico aplicado es de 100 V/cm.

Solución: Las concentraciones de electrones y huecos son

$$n \cong N_d = 8 \times 10^{15}\,\text{cm}^{-3}$$

y

$$p = \frac{n_i^2}{N_d} = \frac{(1.5 \times 10^{10})^2}{8 \times 10^{15}} = 2.81 \times 10^4\,\text{cm}^{-3}$$

Por la diferencia en magnitudes entre las dos concentraciones, la conductividad está dada por

$$\sigma = e\mu_n n + e\mu_p p \cong e\mu_n n$$

o

$$\sigma = (1.6 \times 10^{-19})(1\,350)(8 \times 10^{15}) = 1.73(\Omega\text{-cm})^{-1}$$

Así, la densidad de corriente de deriva es

$$J = \sigma E = (1.73)(100) = 173\,\text{A/cm}^2$$

Comentario: Como $n \gg p$, la conductividad es esencialmente una función sólo de la concentración y movilidad de los electrones. Podemos observar que en un semiconductor se genera una densidad de corriente de sólo algunos cientos de amperes por centímetro cuadrado.

PROBLEMA PARA EJERCITAR

Ejercicio 1.3: Considere GaAs tipo N a $T = 300$ K dopado con una concentración de $N_d = 2 \times 10^{16}$ cm^{-3}. Suponga valores de movilidad de $\mu_n = 6\,800$ cm^2/V-s y $\mu_p = 300$ cm^2/V-s. *a*) Determine la resistividad del material. *b*) Determine el campo eléctrico aplicado que producirá una densidad de corriente de deriva de 175 A/cm^2. (Respuestas: *a*) 0.0460 Ω-cm, *b*) 8.04 V/cm.)

Nota: Es necesario mencionar dos factores que tienen que ver con la velocidad de deriva y la movilidad. Las ecuaciones (1.7) y (1.9) implican que las velocidades de deriva de los portadores son funciones lineales del campo eléctrico aplicado. Esto es válido para campos eléctricos relativamente pequeños. A medida que se incrementa el campo eléctrico, las velocidades de deriva de los portadores alcanzarán un valor máximo aproximado de 10^7 cm/s. Ningún incremento adicional en el campo eléctrico producirá un aumento en la velocidad de deriva. A este fenómeno se le conoce como saturación de la velocidad de deriva.

En el ejemplo 1.3 se proporcionaron los valores de movilidad de electrones y huecos. Los valores de movilidad están en realidad en función de las concentraciones de impurezas dona-

Bernardo Pérez 1092771-2111062353
1092771-2111062353

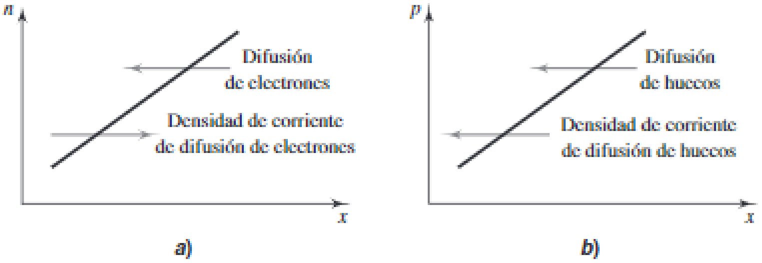


Figura 1.9 *a*) Concentración de electrones asumida respecto de la distancia en un semiconductor y la difusión de electrones y la densidad de corriente de difusión electrónica resultantes, *b*) concentración de huecos asumida respecto de la distancia en un semiconductor y la difusión de huecos y la densidad de corriente de difusión de huecos resultantes.

doras y/o aceptoras. A medida que se incrementa la concentración de impurezas, los valores de movilidad disminuyen. Este efecto significa por ende que la conductividad, ecuación (1.11*b*), no es una función lineal del dopado con impurezas.

Estos dos factores son importantes en el diseño de dispositivos semiconductores, pero no se tomarán en cuenta en detalle en este libro.

Densidad de la corriente de difusión

En el proceso de difusión, las partículas fluyen de una región de alta concentración a otra de baja concentración. Esto se debe a un fenómeno estadístico relacionado con la teoría cinética. Como explicación, los electrones y los huecos en un semiconductor están en continuo movimiento, con una velocidad promedio determinada por la temperatura y con direcciones aleatorias determinadas por las interacciones con los átomos de enrejado. Estadísticamente, suponemos que en cualquier instante más o menos la mitad de las partículas en la región de alta concentración se *aleja* de esa región hacia la de menor concentración. También asumimos que al mismo tiempo más o menos la mitad de las partículas en la región de menor concentración se desplaza *hacia* la región de mayor concentración. Sin embargo, por definición, hay menos partículas en la región de menor concentración que en la de alta concentración. Por tanto, el resultado neto es un flujo de partículas que se alejan de la región de alta concentración y se mueven hacia la región de baja concentración. Éste es el proceso básico de difusión.

Por ejemplo, considere una concentración de electrones que varía en función de la distancia x, como se muestra en la figura 1.9*a*). La difusión de electrones de una región de alta concentración a una de baja concentración genera un flujo de electrones en la dirección negativa de x. Como los electrones tienen carga negativa, la dirección convencional de la corriente es en el sentido positivo de las x.

La densidad de la corriente de difusión debida a la difusión de electrones se escribe como (para una dimensión)

$$J_n = eD_n \frac{dn}{dx} \tag{1.12}$$

donde e, en este contexto, es la magnitud de la carga electrónica, dn/dx es el gradiente de la concentración de electrones y D_n es el **coeficiente de la difusión de electrones**.

En la figura 1.9*b*), la concentración de huecos está en función de la distancia. La difusión de huecos desde una región de alta concentración a una de baja concentración produce un flujo de huecos en la dirección negativa de las x. (La corriente convencional circula en la dirección del flujo de carga positiva.)

La densidad de la corriente de difusión debida a la difusión de huecos se escribe como (para una dimensión)

$$J_p = -eD_p \frac{dp}{dx} \tag{1.13}$$

Bernardo Pérez 1092771-2111062353
1092771-2111062353

donde e es la magnitud de la carga de electrones, dp/dx es el gradiente de la concentración de huecos y D_p es el **coeficiente de difusión de los huecos**. Observe el cambio de signo entre las dos ecuaciones de la corriente de difusión. Dicho cambio de signo obedece a la diferencia de signo de la carga de electrones entre el electrón con carga negativa y el hueco con carga positiva.

EJEMPLO 1.4

Objetivo: Calcule la densidad de la corriente de difusión para un semiconductor dado.

Considere el silicio a una $T = 300$ K. Suponga que la concentración de electrones varía linealmente desde $n = 10^{12}$ cm^{-3} hasta $n = 10^{16}$ cm^{-3} a lo largo de una distancia de $x = 0$ a $x = 3\ \mu$m. Suponga que $D_n = 35$ cm^2/s.

Solución: Tenemos

$$J_n = eD_n \frac{dn}{dx} = eD_n \frac{\Delta n}{\Delta x} = (1.6 \times 10^{-19})(35)\left(\frac{10^{12} - 10^{16}}{0 - 3 \times 10^{-4}}\right)$$

o

$$J_n = 187 \text{ A/cm}^2$$

Comentario: En un semiconductor también se pueden generar densidades de corriente de difusión del orden de algunos cientos de amperes por centímetro cuadrado.

PROBLEMA PARA EJERCITAR

Ejercicio 1.4: Considere el silicio a $T = 300$ K. Suponga que la concentración de huecos está dada por $p = 10^{16} e^{-x/L_p}$ (cm^{-3}), donde $L_p = 10^{-3}$ cm. Calcule la densidad de corriente de difusión de huecos en *a*) $x = 0$ y *b*) $x = 10^{-3}$ cm. Suponga que $D_p = 10$ cm^2/s. (Respuestas: *a*) 16 A/cm^2, *b*) 5.89 A/cm^2.)

Bernardo Pérez 1092771-2111062353

Los valores de movilidad en las ecuaciones de la corriente de deriva y los valores del coeficiente de difusión en las ecuaciones de corriente de difusión no son cantidades independientes. Se encuentran relacionadas mediante la **relación de Einstein**, que es

$$\frac{D_n}{\mu_n} = \frac{D_p}{\mu_p} = \frac{kT}{e} \cong 0.026 \text{ V} \tag{1.14}$$

a temperatura ambiente.

La densidad *total* de corriente es la suma de las componentes de deriva y difusión. Por fortuna, en la mayoría de los casos sólo una componente domina la corriente en cualquier momento en una determinada región del semiconductor.

IDEA DE DISEÑO

En los dos ejemplos anteriores se calcularon densidades de corriente del orden de 200 A/cm^2. Esto implica que, por ejemplo, si se requiere una corriente de 1 mA en un dispositivo semiconductor, el tamaño del dispositivo es pequeño. La corriente total está dada por $I = JA$, donde A es la sección transversal. Para $I = 1$ mA $= 1 \times 10^{-3}$ A y $J = 200$ A/cm^2, la sección transversal es $A = 5 \times 10^{-6}$ cm^2. Este simple cálculo demuestra por qué los dispositivos semiconductores tienen un tamaño reducido.

1.1.4 Portadores en exceso

Hasta el momento hemos supuesto que el semiconductor se encuentra en equilibrio térmico. En el análisis de las corrientes de deriva y difusión supusimos implícitamente que no se afectaba de forma significativa el equilibrio. Sin embargo, cuando se aplica un voltaje o existe una corriente en un dispositivo semiconductor, éste no está en equilibrio en realidad. En esta sección analizaremos el comportamiento de las concentraciones de huecos y electrones que no están en equilibrio.

Los electrones de valencia pueden adquirir suficiente energía para romper el enlace covalente y convertirse en electrones libres si interactúan con fotones con alta energía que incidan en el semiconductor. Cuando esto sucede, se produce tanto un electrón como un hueco, lo que genera un par electrón-hueco. A estos electrones y huecos adicionales se les llama **electrones en exceso** y **huecos en exceso**.

Cuando se producen dichos electrones y huecos en exceso, las concentraciones de electrones y huecos libres aumentan por encima de sus valores en equilibrio térmico. Esto se puede representar por medio de

$$n = n_o + \delta n \tag{1.15a}$$

y

$$p = p_o + \delta p \tag{1.15b}$$

donde n_o y p_o son las concentraciones de electrones y huecos en equilibrio térmico y δn y δp son las concentraciones de electrones y huecos en exceso.

Si el semiconductor está en la condición de estado estable, la generación de electrones y huecos en exceso no provoca que la concentración de portadores aumente indefinidamente, pues un electrón libre puede combinarse con un hueco en un proceso llamado **recombinación electrón-hueco**. Tanto el electrón libre como el hueco desaparecen, lo que provoca la concentración en exceso necesaria para alcanzar el estado estable. El tiempo promedio durante el cual existen un electrón en exceso y un hueco antes de la recombinación se conoce como **tiempo de vida del portador en exceso**.

Los portadores en exceso participan en los mecanismos que generan corriente de, por ejemplo, celdas solares y fotodiodos. Dichos dispositivos se estudian en la sección 1.5.

Bernardo Pérez 1092771-2111062353

1092771-2111062353

Ponga a prueba su comprensión

PPC 1.1 Determine la concentración de portadores intrínsecos del silicio, germanio y GaAs a *a*) $T = 400$ K y *b*) $T = 250$ K. (Respuestas: *a*) Si: $n_i = 4.76 \times 10^{12}$ cm^{-3}, Ge: $n_i = 9.06 \times 10^{14}$ cm^{-3}, GaAs: $n_i = 2.44 \times 10^{9}$ cm^{-3}; *b*) Si: $n_i = 1.61 \times 10^{8}$ cm^{-3}, Ge: $n_i = 1.42 \times 10^{12}$ cm^{-3}, GaAs: $n_i = 6.02 \times 10^{3}$ cm^{-3}.)

PPC 1.2 *a*) Considere silicio a $T = 300$ K. Suponga que $\mu_n = 1\,350$ cm^2/V-s y $\mu_p = 480$ cm^2/V-s. Determine la conductividad y resistividad si *a*) $N_a = 2 \times 10^{15}$ cm^{-3} y *b*) $N_d = 2 \times 10^{17}$ cm^{-3}. (Respuestas: *a*) $\sigma = 0.154$ $(\Omega\text{-cm})^{-1}$, $\rho = 6.51$ Ω-cm; *b*) $\sigma = 43.2$ $(\Omega\text{-cm})^{-1}$, $\rho = 0.0231$ Ω-cm.)

PPC 1.3 Con los resultados de PPC 1.2, determine la densidad de corriente de deriva si se aplica un campo eléctrico de 4 V/cm a un semiconductor. (Respuestas: *a*) 0.616 A/cm^2, *b*) 172.8 A/cm^2.)

PPC 1.4 Los coeficientes de difusión de electrones y huecos en el silicio son $D_n = 35$ cm^2/s y $D_p = 12.5$ cm^2/s, respectivamente. Calcule las densidades de la corriente de difusión de electrones y huecos *a*) si la concentración de electrones varía linealmente desde $n = 10^{15}$ cm^{-3} hasta $n = 10^{16}$ cm^{-3} a través de una distancia de $x = 0$ a $x = 2.5$ μm y *b*) si la concentración

de huecos varía linealmente desde $p = 10^{14}$ cm^{-3} hasta $p = 5 \times 10^{15}$ cm^{-3} a través de una distancia de $x = 0$ a $x = 4.0$ μm. (Respuestas: *a*) $J_n = 202$ A/cm^2, *b*) $J_p = -24.5$ A/cm^2.)

PPC 1.5 Una muestra de silicio a $T = 300$ K está dopada con $N_d = 8 \times 10^{15}$ cm^{-3}. *a*) Calcule n_o y p_o. *b*) Si se generan huecos y electrones en exceso de forma que sus respectivas concentraciones son $\delta n = \delta p = 10^{14}$ cm^{-3}, determine las concentraciones totales de huecos y electrones. (Respuestas: *a*) $n_o = 8 \times 10^{15}$ cm^{-3}, $p_o = 2.81 \times 10^4$ cm^{-3}; *b*) $n = 8.1 \times 10^{15}$ cm^{-3}, $p \approx 10^{14}$ cm^{-3}.)

1.2 LA UNIÓN PN

Objetivo: • Determinar las propiedades de una unión PN, inclusive las características ideales corriente-voltaje del diodo de juntura PN.

En las secciones anteriores revisamos las características de los materiales semiconductores. El poder real de la electrónica con semiconductores se presenta cuando las regiones P y N se colocan directamente adyacentes entre sí y forman una **unión PN**. Un concepto importante que hay que recordar es que, en la mayoría de las aplicaciones de los circuitos integrados, todo el material semiconductor constituye un solo cristal con una región dopada tipo P y otra adyacente dopada tipo N.

1.2.1 La unión PN en equilibrio

La figura 1.10*a*) muestra un diagrama de bloques simplificado de una unión PN. La figura 1.10*b*) muestra las concentraciones respectivas de dopado tipo P y tipo N, suponiendo un dopado uniforme en cada región, así como las concentraciones de portadores minoritarios en

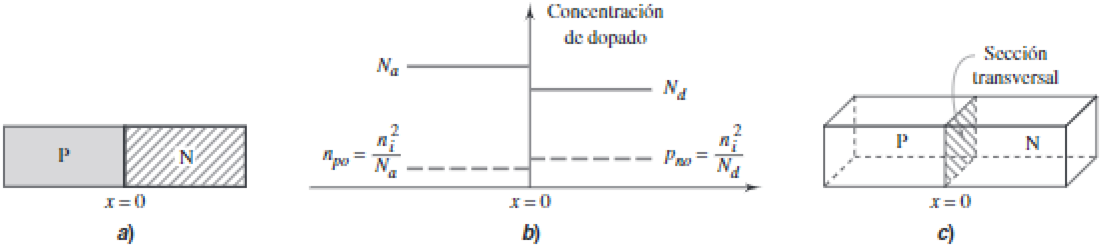


Figura 1.10 *a*) Unión PN: *a*) geometría unidimensional simplificada, *b*) perfil de dopado de una unión PN ideal dopada uniformemente y *c*) representación tridimensional que muestra la sección transversal.

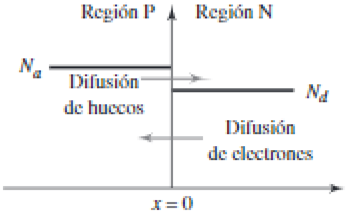


Figura 1.11 Difusión de electrones y huecos inicial a través de la unión metalúrgica en el "instante" en el que las regiones P y N se ponen en contacto.

Bernardo Pérez 1092771-2111062353

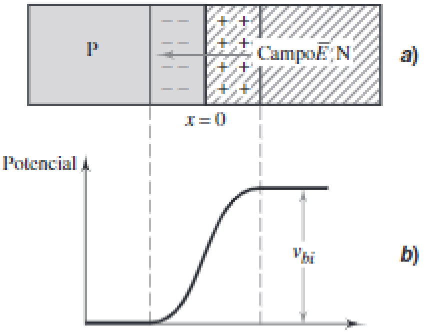


Figura 1.12 Unión PN en equilibrio térmico. *a*) Región de carga espacial con iones aceptores cargados negativamente en la región P e iones donadores cargados positivamente en la región N; campo eléctrico resultante de la región N a la región P. *b*) Potencial a través de la unión y barrera de potencial integrada V_{bi} a través de la unión.

cada región, asumiendo un equilibrio térmico. La figura 1.10*c*) muestra un diagrama tridimensional de la unión PN que despliega el área de la sección transversal del dispositivo.

La interfase en $x = 0$ se llama **unión metalúrgica**. En el punto de la unión se presenta un gradiente de gran densidad en las concentraciones de huecos y electrones. Así, al principio existe una difusión de huecos de la región P a la región N y una difusión de electrones de la región N a la región P (figura 1.11). El flujo de huecos provenientes de la región P pone al descubierto los iones aceptores con carga negativa y el flujo de electrones proveniente de la región N pone al descubierto los iones donadores con carga positiva. Esta acción produce una separación de carga (figura 1.12*a*), la cual establece un campo eléctrico orientado en el sentido de la carga positiva a la negativa.

Si no se aplica ningún voltaje a la unión PN, la difusión de huecos y electrones dejará de existir de un momento a otro. La dirección del campo eléctrico inducido provocará que la fuerza resultante repela la difusión de huecos provenientes de la región P y la difusión de electrones provenientes de la región N. El equilibrio térmico se presenta cuando la fuerza producida por el campo eléctrico y la "fuerza" producida por el gradiente de densidad se encuentran en total equilibrio.

La región cargada positivamente y la cargada negativamente conforman la región de **carga espacial** o **región de agotamiento** de la unión PN, en la que esencialmente no hay electrones o huecos en movimiento. Debido al campo eléctrico en la región espacio-carga, hay una diferencia de potencial en toda esa región (figura 1.12*b*). Esta diferencia de potencial se llama **barrera de potencial integrada**, o voltaje integrado y está dada por

$$V_{bi} = \frac{kT}{e} \ln\left(\frac{N_a N_d}{n_i^2}\right) = V_T \ln\left(\frac{N_a N_d}{n_i^2}\right) \tag{1.16}$$

donde $V_T \equiv kT/e$, k = constante de Boltzmann, T = temperatura absoluta, e = la magnitud de la carga electrónica y N_a y N_d son las concentraciones aceptoras y donadoras netas en las regiones P y N, respectivamente. El parámetro V_T se llama **voltaje térmico**, y su valor es $V_T = 0.026$ V a temperatura ambiente, $T = 300$ K.

EJEMPLO **1.5**

Objetivo: Calcular la barrera de potencial integrada de una unión PN.

Considere una unión PN de silicio a una $T = 300$ K, dopada a $N_a = 10^{16}\ \text{cm}^{-3}$ en la región P y $N_d = 10^{17}\text{cm}^{-3}$ en la región N.

Bernardo Pérez 1092771-2111062353
1092771-2111062353

Solución: A partir de los resultados del ejemplo 1.1, tenemos $n_i = 1.5 \times 10^{10}\ \text{cm}^{-3}$ para el silicio a temperatura ambiente. Vemos entonces que

$$V_{bi} = V_T \ln\left(\frac{N_a N_d}{n_i^2}\right) = (0.026) \ln\left[\frac{(10^{16})(10^{17})}{(1.5 \times 10^{10})^2}\right] = 0.757\ \text{V}$$

Comentario: Debido a la función log, la magnitud de V_{bi} no está ligada con fuerza a las concentraciones de dopado. Por tanto, el valor de V_{bi} para las uniones PN de silicio está por lo general en el rango de 0.1 a 0.2 V de este valor calculado.

PROBLEMA PARA EJERCITAR

Ejercicio 1.5: *a*) Calcule V_{bi} para una unión PN de GaAs a $T = 300$ K para $N_a = 10^{16}\ \text{cm}^{-3}$ y $N_d = 10^{17}\ \text{cm}^{-3}$. *b*) Repita la parte *a*) para una unión PN de germanio con las mismas concentraciones de dopado. (Respuestas: *a*) $V_{bi} = 1.23$ V, *b*) $V_{bi} = 0.374$ V.)

La diferencia de potencial, o barrera de potencial integrada, a lo largo de la región espacio-carga no puede medirse por medio de un voltímetro debido a que se forman nuevas barreras de potencial entre las puntas de prueba del voltímetro y el semiconductor, lo que cancela así los efectos de V_{bi}. En esencia, V_{bi} mantiene el equilibrio, por lo que este voltaje no genera ninguna corriente. Sin embargo, la magnitud de V_{bi} cobra importancia cuando aplicamos un voltaje de polarización directa, como se comentará más adelante en este capítulo.

Bernardo Pérez 1092771-2111062353

1.2.2 Unión PN polarizada en inversa

Suponga que se aplica un voltaje positivo a la región N de una unión PN, como se muestra en la figura 1.13. El voltaje aplicado V_R genera un campo eléctrico aplicado, E_A, en el semiconductor. La dirección de dicho campo es la misma que la del campo E en la región espacio-carga. La magnitud del campo eléctrico *en* la región espacio-carga se incrementa por arriba del valor de equilibrio térmico. Este campo eléctrico aumentado detiene a los huecos de la región P y a los electrones de la región N, por lo que en esencia no existe ninguna corriente que cruce la unión PN. Por definición, a esta polaridad del voltaje aplicado se le llama **polarización inversa**.

Cuando el campo eléctrico en la región espacio-carga aumenta, el número de cargas positivas y negativas debe aumentar. Si las concentraciones de dopado no varían, un incremento en la carga fija sólo se presentaría si el ancho W de la región espacio-carga aumentara. Por

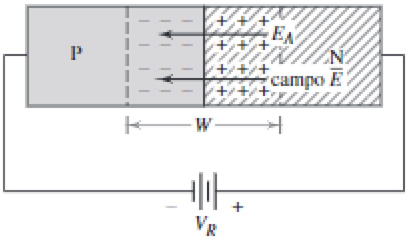


Figura 1.13 Unión PN con un voltaje de polarización inversa aplicado que muestra la dirección del campo eléctrico inducido por V_R y dirección del campo eléctrico de carga espacial original. Ambos campos eléctricos tienen la misma dirección, lo genera un campo eléctrico neto mayor así como una mayor barrera entre las regiones P y N.

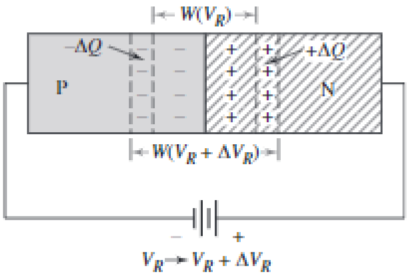


Figura 1.14 Incremento de anchura de la carga espacial a medida que aumenta el voltaje de polarización inversa de V_R a $V_R + \Delta V_R$. La creación de cargas adicionales $+\Delta Q$ y $-\Delta Q$ provoca la creación de una capacitancia de unión.

tanto, si aumenta el voltaje de polarización inversa V_R, el ancho espacio-carga W también aumenta. Este efecto se muestra en la figura 1.14.

Debido a las cargas positivas y negativas adicionales inducidas en la región espacio-carga con un incremento en el voltaje de polarización inversa, se asocia una capacitancia a la unión PN cuando se aplica un voltaje de polarización inversa. Esta **capacitancia de juntura**, o capacitancia de la capa de agotamiento, se escribe en la forma

$$C_j = C_{jo}\left(1 + \frac{V_R}{V_{bi}}\right)^{-1/2} \tag{1.17}$$

donde C_{jo} es la capacitancia de la unión a un voltaje aplicado igual a cero.

La capacitancia de juntura afectará las características de conmutación de la unión PN, como veremos más adelante en este capítulo. El voltaje en los extremos de una capacitancia no puede cambiar de forma instantánea, por lo que no habrá cambios instantáneos de voltajes en circuitos que contengan uniones PN.

Las características capacitancia-voltaje pueden hacer que la unión PN sea de utilidad en los circuitos resonantes sintonizados eléctricamente. Las uniones fabricadas específicamente para este propósito se llaman **diodos varactores**. Dichos diodos se utilizan en osciladores sintonizados eléctricamente, como los amplificadores sintonizados, que se verán en el capítulo 8.

Bernardo Pérez 1092771-2111062353

EJEMPLO 1.6

Objetivo: Calcular la capacitancia de juntura de la unión PN.

Considere una unión PN de silicio a una $T = 300$ K con concentraciones de dopado de $N_a = 10^{16}$ cm^{-3} y $N_d = 10^{15}$ cm^{-3}. Suponga que $n_i = 1.5 \times 10^{10}$ cm^{-3} y sea $C_{jo} = 0.5$ pF. Calcule la capacitancia de la unión a $V_R = 1$ V y $V_R = 5$ V.

1092771-2111062353

Solución: El potencial integrado se determina mediante

$$V_{bi} = V_T \ln\left(\frac{N_a N_d}{n_i^2}\right) = (0.026)\ln\left[\frac{(10^{16})(10^{15})}{(1.5 \times 10^{10})^2}\right] = 0.637 \text{ V}$$

La capacitancia de juntura para $V_R = 1$ V se calcula como

$$C_j = C_{jo}\left(1 + \frac{V_R}{V_{bi}}\right)^{-1/2} = (0.5)\left(1 + \frac{1}{0.637}\right)^{-1/2} = 0.312 \text{ pF}$$

Para $V_R = 5$ V

$$C_j = (0.5)\left(1 + \frac{5}{0.637}\right)^{-1/2} = 0.168 \text{ pF}$$

Comentario: La magnitud de la capacitancia de juntura está en el rango de los picofarad o por debajo y disminuye su valor a medida que aumenta el voltaje de polarización inversa.

PROBLEMA PARA EJERCITAR

Ejercicio 1.6: Una unión PN de silicio a una $T = 300$ K se dopa a $N_d = 10^{16}$ cm^{-3} y $N_a = 10^{17}$ cm^{-3}. La capacitancia de juntura será de $C_j = 0.8$ pF cuando se aplica un voltaje de polarización inversa de $V_R = 5$ V. Encuentre la capacitancia de juntura sin polarización C_{jo}. (Respuesta: $C_{jo} = 2.21$ pF.)

Como se establece en la sección anterior, la magnitud del campo eléctrico en la región espacio-carga aumenta a medida que el voltaje de polarización inversa aumenta y el campo eléctrico máximo se presenta en la unión metalúrgica. Sin embargo, ni el campo eléctrico en la región espacio-carga ni el voltaje de polarización inversa aplicado pueden incrementarse indefinidamente porque en algún punto se presenta la ruptura y se genera una corriente de polarización inversa significativa. Este concepto se describirá a detalle más adelante en este capítulo.

1.2.3 Unión PN polarizada directa

Vimos que la región N contiene una cantidad de electrones libres mucho mayor que la región P; de igual manera, la región P contiene una cantidad de huecos mucho mayor que la región N. Sin ningún voltaje aplicado, la barrera de potencia integrada evita que dichos portadores mayoritarios se difundan a lo largo de la región espacio-carga; por tanto, la barrera mantiene el equilibrio entre las distribuciones de portadores en cada uno de los lados de la unión PN.

Si se aplica un voltaje positivo v_D a la región P, la barrera de potencial disminuye (figura 1.15). Los campos eléctricos en la región espacio-carga son muy intensos en comparación con lo que queda de las regiones P y N, así que esencialmente la totalidad del voltaje aplicado se presenta en la región de la unión PN. El campo eléctrico aplicado, E_A, inducido por el voltaje aplicado se presenta en dirección opuesta respecto de la del campo E espacio-carga en equilibrio térmico. Sin embargo, el campo eléctrico neto va *siempre* de la región N a la P. El resultado neto es que el campo eléctrico en la región espacio-carga es menor al valor de equilibrio. Esto desequilibra el delicado balance entre la difusión y la fuerza del campo E. Los electrones portadores mayoritarios de la región N se difunden hacia la región P y los huecos portadores mayoritarios de la región P, hacia la región N. El proceso continúa siempre y cuando se aplique el voltaje v_D, lo que crea una corriente en la unión PN. Este proceso se parece a bajar ligeramente la cortina de una presa. Una ligera disminución de la altura de la cortina puede provocar el derrame de una gran cantidad de agua (corriente) por encima de la barrera.

Esta polaridad del voltaje aplicado (es decir, la polarización) se conoce con el nombre de **polarización directa**. El voltaje de polarización directa v_D siempre debe ser menor que la barrera de potencial integrada V_{bi}.

A medida que los portadores mayoritarios cruzan a las regiones opuestas, se convierten en portadores minoritarios en estas regiones, lo que provoca que las concentraciones de portadores minoritarios aumenten. La figura 1.16 muestra las concentraciones de portadores minoritarios en exceso resultantes en las orillas de la región espacio-carga. Dichos portadores minoritarios en exceso se difunden en las regiones neutrales N y P, donde se recombinan con los portadores mayoritarios y establecen así una condición de estado estable, como se muestra en la figura 1.16.

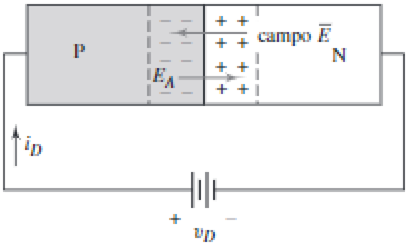


Figura 1.15 Unión PN con un voltaje de polarización directa aplicado que muestra la dirección del campo eléctrico inducido por V_D y dirección del campo eléctrico de carga espacial original. Los dos campos eléctricos tienen direcciones opuestas, lo que genera un campo eléctrico neto más pequeño y una barrera más reducida entre las regiones P y N. El campo eléctrico neto va siempre de la región N a la P.

Bernardo Pérez 1092771-2111062354

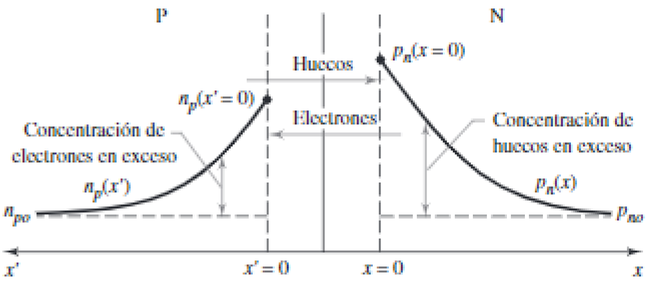


Figura 1.16 Concentraciones de portadores minoritarios en estado estable en una unión PN polarizada directamente. Los gradientes de las concentraciones de portadores minoritarios generan corriente de difusión en el dispositivo.

1.2.4 Relación corriente-voltaje ideal

Como se muestra en la figura 1.16, un voltaje aplicado resulta en un gradiente en las concentraciones de portadores minoritarios, los cuales a su vez provocan corrientes de difusión. La relación teórica entre el voltaje y la corriente en la unión PN está dada por

$$i_D = I_S\left[e^{\left(\frac{v_D}{nV_T}\right)} - 1\right] \tag{1.18}$$

El parámetro I_S es la **corriente de saturación en polarización inversa**. En el caso de las uniones PN de silicio, los valores habituales de I_S se encuentran en el rango de 10^{-18} a 10^{-12} A. El valor real depende de las concentraciones de dopado y es también proporcional al área transversal de la unión. El parámetro V_T es el voltaje térmico, definido en la ecuación (1.16) y es de aproximadamente $V_T = 0.026$ V a temperatura ambiente. El parámetro n suele denominarse coeficiente de emisión o factor ideal y su valor se encuentra en el rango de $1 \leq n \leq 2$.

El coeficiente de emisión n toma en cuenta toda recombinación de electrones y huecos en la región espacio-carga. Con niveles de corriente muy bajos, la recombinación puede representar un factor significativo y el valor de n puede ser muy cercano a 2. Con niveles de corriente mayores, la recombinación no es un factor y el valor de n será de 1. A menos que se especifique otra cosa, se asumirá que el coeficiente de emisión es $n = 1$.

Esta unión PN con características de corriente rectificadora no lineales se llama **diodo de unión PN**.

EJEMPLO 1.7

Objetivo: Determinar la corriente en un diodo de juntura PN.

Considere una unión PN a $T = 300$ K en la que $I_S = 10^{-14}$ y $n = 1$. Encuentre la corriente en el diodo para $v_D = +0.70$ V y $v_D = -0.70$ V.

Solución: Para $v_D = +0.70$ V, la unión PN está polarizada en directa y podemos decir que

$$i_D = I_S\left[e^{\left(\frac{v_D}{V_T}\right)} - 1\right] = (10^{-14})\left[e^{\left(\frac{+0.70}{0.026}\right)} - 1\right] \Rightarrow 4.93 \text{ mA}$$

Para $v_D = -0.70$ V, la unión PN está polarizada en inversa y tenemos que

$$i_D = I_S\left[e^{\left(\frac{v_D}{V_T}\right)} - 1\right] = (10^{-14})\left[e^{\left(\frac{-0.70}{0.026}\right)} - 1\right] \cong -10^{-14} \text{ A}$$

Comentario: A pesar de que el valor de I_S es muy pequeño, aun un valor relativamente pequeño de voltaje de polarización directa puede inducir una corriente de unión moderada. Cuando se aplica un voltaje de polarización inversa, la corriente en la unión es virtualmente igual a cero.

Bernardo Pérez 1092771-2111062354
1092771-2111062354

PROBLEMA PARA EJERCITAR

Ejercicio 1.7: *a*) Una unión PN de silicio a $T = 300$ K tiene una corriente de saturación inversa de $I_S = 2 \times 10^{-14}$ A. Determine el voltaje de polarización directa requerido para producir una corriente de *i*) $I_D = 50\ \mu$A y *ii*) $I_D = 1$ mA. *b*) Repita la parte *a*) para $I_S = 2 \times 10^{-12}$ A. (Respuestas: *a*) *i*) 0.563 V, *ii*) 0.641 V; *b*) *i*) 0.443 V, *ii*) 0.521 V.)

1.2.5 Diodo de juntura PN

La figura 1.17 es una gráfica de las características corriente-voltaje de una unión PN. Para un voltaje de polarización directa, la corriente es una función exponencial del voltaje. La figura 1.18 muestra la corriente de polarización directa graficada en una escala logarítmica. Apenas con un pequeño cambio en el voltaje de polarización directa, la corriente de polarización directa correspondiente aumenta varios órdenes de magnitud. Para un voltaje de polarización directa $v_D > +0.1$ V, se ignora el término (-1) en la ecuación (1.18). En la dirección de polarización inversa, la corriente es casi cero.

La figura 1.19 muestra el símbolo del circuito del diodo y la dirección convencional de la corriente y la polaridad del voltaje. El diodo puede considerarse y utilizarse como un interruptor controlado por voltaje, donde "apagado" es para un voltaje de polarización inversa y "encendido" para un voltaje de polarización directa. En el estado de "encendido", o de polarización directa, se produce una corriente relativamente grande mediante la aplicación de un pequeño voltaje; en el estado de "apagado", o de polarización inversa, sólo se genera una corriente muy pequeña.

Cuando un diodo está polarizado en inversa por al menos 0.1 V, la corriente en el diodo es $i_D = -I_S$. La corriente circula en la dirección inversa y es constante, de ahí el nombre de corriente de saturación de polarización inversa. Sin embargo, los diodos reales exhiben corrientes de polarización inversa considerablemente mayores que I_S. Esta corriente adicional se llama corriente de generación y se debe a la generación de electrones y huecos dentro de la

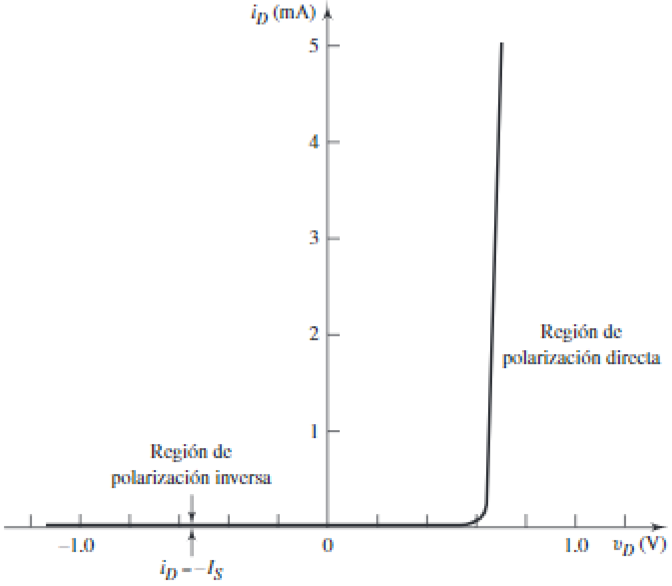


Figura 1.17 Características *I-V* ideales de un diodo de unión PN para una corriente $I_S = 10^{-14}$ A. La corriente del diodo es una función exponencial de su voltaje en la región polarizada directamente y es casi cero en la región polarizada inversamente. El diodo de unión PN es un dispositivo electrónico no lineal.

Bernardo Pérez 1092771-2111062354

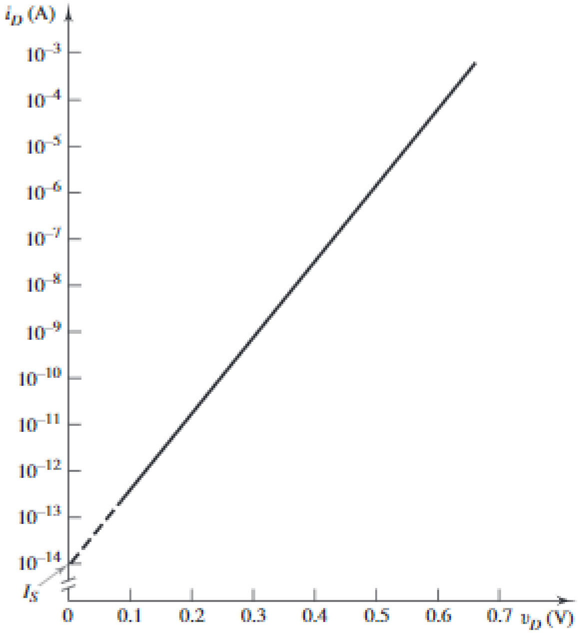


Figura 1.18 Características *I-V* ideales de polarización directa de un diodo de unión PN donde la corriente está trazada con una escala logarítmica para $I_S = 10^{-14}$ A y $n = 1$. La corriente del diodo se incrementa más o menos un orden de magnitud por cada incremento de 60 mV en el voltaje del diodo.

Bernardo Pérez 1092771-2111062354

región espacio-carga. Mientras que un valor habitual de I_S puede ser de 10^{-14} A, un valor común de corriente de polarización inversa puede ser de 10^{-9} A o 1 nA. Aunque esta corriente es mucho mayor que I_S, aún es pequeña e insignificante en la mayoría de los casos.

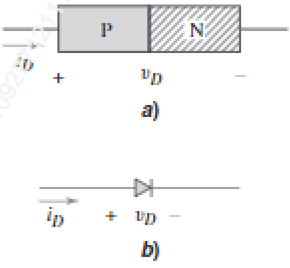


Figura 1.19 Diodo de unión PN básico: *a*) geometría simplificada y *b*) símbolo del circuito y dirección de la corriente y polaridad de voltaje convencionales.

Efectos de la temperatura

Puesto que tanto I_S como V_T varían en función de la temperatura, las características del diodo también varían con la temperatura. En la figura 1.20 se muestran las variaciones relacionadas con la temperatura de las características de la polarización directa. Para una determinada corriente, el voltaje de polarización directa requerido disminuye a medida que aumenta la temperatura. En el caso de los diodos de silicio, dicha variación es más o menos de 2 mV/°C.

El parámetro I_S varía en función de la concentración de portadores intrínsecos n_i, la cual a su vez depende en gran medida de la temperatura. Como consecuencia, el valor de I_S casi se duplica por cada incremento de 5 °C en la temperatura. La corriente real del diodo en polarización inversa, por regla general, se duplica por cada incremento de 10 °C en la temperatura. Como ejemplo de la importancia de este efecto, el valor relativo de n_i en el germanio es grande, lo cual resulta en una corriente de saturación inversa grande en los diodos basados en germanio. El incremento de esta corriente inversa a medida que se incrementa la temperatura hace que los diodos de germanio sean imprácticos en la mayoría de las aplicaciones en circuitos.

Voltaje de ruptura

Cuando se aplica un voltaje de polarización inversa a una unión PN, aumenta el campo eléctrico en la región espacio-carga. El campo eléctrico se torna lo bastante grande para que se rompan los enlaces covalentes y se generen pares electrón-hueco. Los electrones se desplazan a la región N y los huecos a la región P por efecto del campo eléctrico, lo que genera una corriente de polarización inversa significativa. A este fenómeno se le conoce como **ruptura**. La corriente de polarización inversa generada por el mecanismo de ruptura está limitada sólo por el circuito externo. Si la corriente no está lo bastante limitada, se disipa una potencia conside-

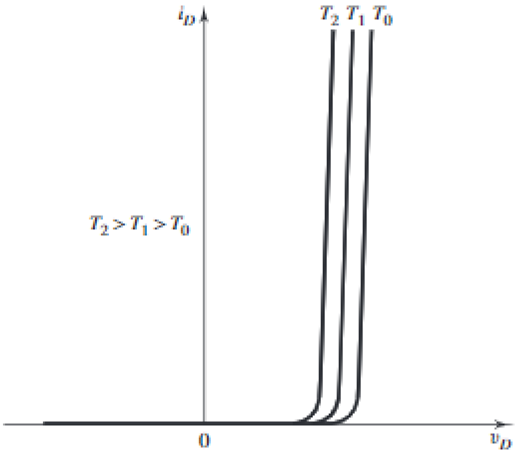


Figura 1.20 Características de la unión PN polarizada directamente respecto de la temperatura. El voltaje en las terminales del diodo que se requiere para generar una determinada corriente disminuye a medida que se incrementa la temperatura.

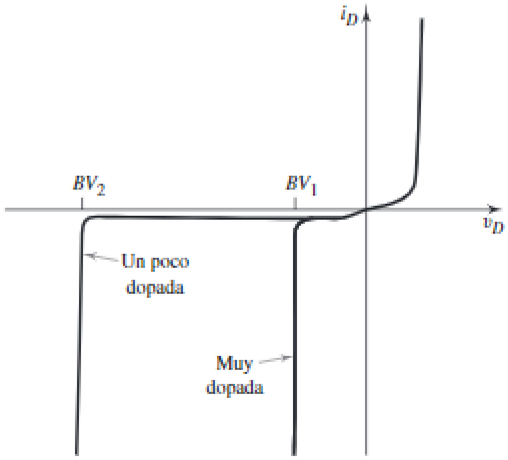


Figura 1.21 Características del diodo polarizado inversamente donde se muestra el punto de ruptura en el caso de una unión PN un poco dopada y de una unión PN muy dopada. La corriente de polarización inversa aumenta rápidamente una vez que se presenta la ruptura.

Bernardo Pérez 1092771-2111062354

rable en la unión, la cual puede dañar al dispositivo provocando su destrucción. En la figura 1.21 se presenta la característica corriente-voltaje del diodo en estado de ruptura.

El mecanismo de ruptura más popular se llama **ruptura de avalancha**, el cual se presenta cuando los portadores que cruzan la región espacio-carga adquieren suficiente energía cinética del elevado campo eléctrico para romper los enlaces covalentes durante un proceso de colisión. En la figura 1.22 se demuestra el proceso básico de multiplicación en avalancha. Los pares electrón-hueco generados pueden en sí mismos involucrarse en un proceso de colisión para generar pares electrón-hueco adicionales y, por tanto, el proceso de avalancha. El voltaje de ruptura está en función de las concentraciones de dopado en las regiones N y P de la unión. Las concentraciones más grandes de dopado dan como resultado menores voltajes de ruptura.

Un segundo mecanismo de ruptura se llama **ruptura Zener**, y es una consecuencia del efecto de túnel que presentan los portadores a través de la unión. Dicho efecto es más notorio en concentraciones de dopado muy elevadas y tiene como consecuencia la ruptura con voltajes menores de 5 V.

El voltaje al que se presenta la ruptura depende de los parámetros de fabricación de la unión PN, pero por lo general se encuentra en el rango de 50 a 200 V en dispositivos discretos, aunque son posibles los voltajes fuera de este rango, de más de 1 000 V, por ejemplo. Una

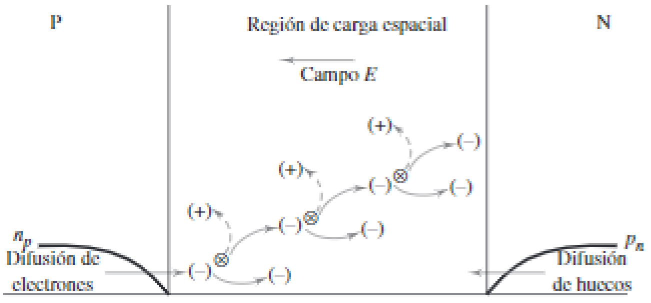


Figura 1.22 Proceso de multiplicación en avalancha en la región de carga espacial. Se muestran las colisiones de los electrones que generan pares electrón-hueco adicionales. Los huecos pueden también colisionarse, lo que genera más pares elecrón-hueco.

unión PN suele evaluarse en términos de su **voltaje inverso pico** o **PIV**. Nunca debe excederse el PIV de un diodo en un circuito en operación si se desea evitar el punto de ruptura inversa.

Existen diodos que se fabrican con un voltaje de ruptura específico y están diseñados para trabajar en la región de ruptura. Dichos diodos se llaman diodos Zener y se estudiarán más adelante en este capítulo y en el siguiente.

Transitorio de conmutación

Como el diodo de unión PN sirve como interruptor eléctrico, un parámetro importante es su respuesta transitoria, es decir, su velocidad y características cuando conmuta de un estado a otro. Por ejemplo, suponga que el diodo conmuta del estado "encendido" de polarización directa al estado de "apagado" de polarización inversa. La figura 1.23 muestra un circuito simple que conmuta el voltaje aplicado en el instante $t = 0$. Para $t < 0$, la corriente de polarización directa i_D es

$$i_D = I_F = \frac{V_F - v_D}{R_F} \tag{1.19}$$

En la figura 1.24 se muestran las concentraciones de portadores minoritarios para un voltaje de polarización directa y un voltaje de polarización inversa aplicados. En esta figura ignoramos el cambio del ancho de la región de carga espacial. Cuando se aplica un voltaje de polarización directa, la carga de portadores minoritarios en exceso se almacena en las regiones P y N. La carga en exceso es la diferencia entre las concentraciones de portadores minoritarios para un voltaje de polarización directa y las correspondientes para un voltaje de polarización inversa, como se indica en la figura. Dicha carga debe eliminarse cuando el diodo conmuta de polarización directa a inversa.

A medida que se retira el voltaje de polarización directa, se generan corrientes de difusión relativamente grandes en la dirección de polarización inversa. Esto es así porque los electrones portadores minoritarios en exceso fluyen de regreso a través de la unión hacia la región N y los huecos portadores minoritarios en exceso fluyen de regreso a través de la unión hacia la región P.

La gran corriente de polarización inversa está limitada al principio por el resistor R_R a un valor aproximado de

$$i_D = -I_R \cong \frac{-V_R}{R_R} \tag{1.20}$$

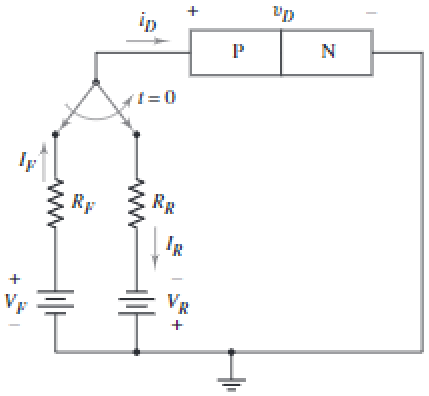


Figura 1.23 Circuito simple para conmutar un diodo en estado de polarización directa al de inversa.

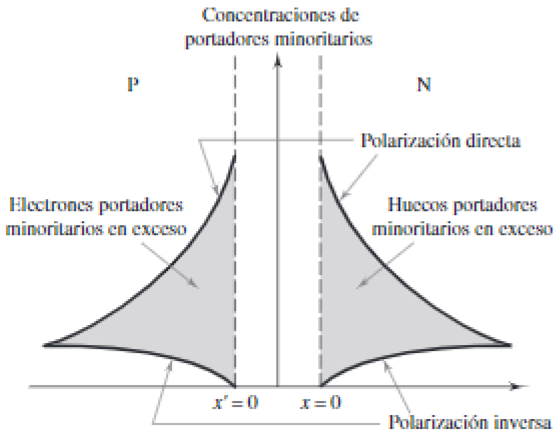


Figura 1.24 Carga de portadores minoritarios en exceso almacenada en condiciones de polarización directa en comparación con las condiciones en polarización inversa. Esta carga debe desaparecer a medida que el diodo se conmute de polarización directa a inversa.

Bernardo Pérez 1092771-2111062354
1092771-2111062354

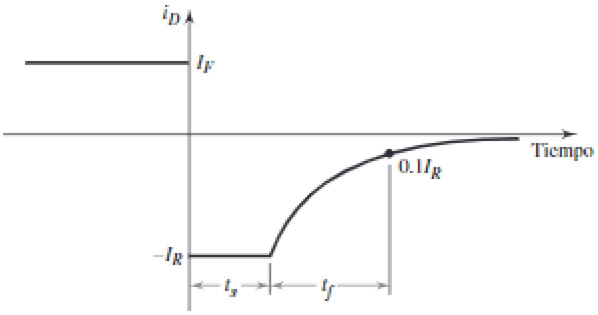


Figura 1.25 Característica de corriente respecto del tiempo durante la conmutación del diodo.

Las capacitancias de unión no permiten que el voltaje de la unión cambie instantáneamente. La corriente inversa I_R es más o menos constante para $0^+ < t < t_s$, donde t_s es el **tiempo de almacenamiento**, el cual es el intervalo que se requiere para que las concentraciones de portadores minoritarios en las orillas de la región espacio-carga alcancen valores de equilibrio térmico. Después de este tiempo el voltaje en la unión empieza a cambiar. El tiempo de caída t_f suele definirse como el tiempo que se requiere para que la corriente alcance un valor de 10 por ciento de su valor inicial. El **tiempo total de apagado** es la suma del tiempo de almacenamiento y el tiempo de caída. La figura 1.25 muestra las características de corriente prevalecientes durante el tiempo que tarda todo el proceso.

Con la finalidad de cambiar con rapidez el estado de un diodo, éste debe tener un breve tiempo de vida de portadores minoritarios en exceso y debemos ser capaces de generar un pulso de corriente inversa grande. Por tanto, en el diseño de circuitos con diodos debemos suministrar una trayectoria para el pulso transitorio de corriente polarizada en inversa. Los mismos efectos transitorios afectan la conmutación de los transistores. Por ejemplo, la velocidad de conmutación de los transistores en los circuitos digitales afecta la velocidad de las computadoras.

El transitorio de encendido se presenta cuando el diodo conmuta del estado "apagado" al estado de "encendido" en polarización directa, el cual se inicia al aplicar un pulso de corriente en polarización directa. El **tiempo transitorio de encendido** es el tiempo que se requiere para establecer las distribuciones de portadores minoritarios polarizados en directa. Durante este tiempo, el voltaje en la unión se incrementa poco a poco hacia su valor en estado estable. A pesar de que el tiempo de encendido del diodo de unión PN es diferente de cero, por lo general es menor que el tiempo transitorio de apagado.

Bernardo Pérez 1092771-2111062354

Ponga a prueba su comprensión

PPC 1.6 *a*) Determine V_{bi} en una unión PN de silicio a $T = 300$ K para $N_a = 10^{15}$ cm^{-3} y $N_d = 5 \times 10^{16}$ cm^{-3}. *b*) Repita la parte *a*) con un diodo PN de GaAs. *c*) Repita la parte *a*) con una unión PN de Ge. (Respuestas: *a*) 0.679 V, *b*) 1.15 V, *c*) 0.296 V.)

PPC 1.7 Un diodo de unión PN de silicio a $T = 300$ K tiene una corriente de saturación inversa de $I_S = 10^{-16}$ A. *a*) Determine la corriente del diodo en polarización directa para *i*) $V_D = 0.55$ V, *ii*) $V_D = 0.65$ V y *iii*) $V_D = 0.75$ V. *b*) Calcule la corriente de diodo en polarización inversa para *i*) $V_D = -0.55$ V y *ii*) $V_D = -2.5$ V. (Respuestas: *a*) *i*) 0.154 μA, *ii*) 7.20 μA, *iii*) 0.337 mA; *b*) *i*) -10^{-16} A, *ii*) -10^{-16} A.)

PPC 1.8 Recuerde que el voltaje del diodo polarizado en directa disminuye más o menos 2 mV/ºC en diodos de silicio con una determinada corriente. Si $V_D = 0.650$ V con una $I_D = 1$ mA a una temperatura de 25 °C, determine el voltaje del diodo a $I_D = 1$ mA con $T = 125$ °C. (Respuesta: $V_D = 0.450$ V.)

1.3 CIRCUITOS CON DIODOS: MODELOS Y ANÁLISIS EN CD

Objetivo: • Estudiar las técnicas de análisis en CD de los circuitos con diodos mediante varios modelos que describen las características de los diodos.

En esta sección comenzamos el estudio del diodo con diferentes configuraciones de circuito. Como ya se analizó anteriormente, el diodo es un dispositivo de dos terminales con características *i*-*v* no lineales, en contraste con el resistor de dos terminales, el cual tiene una relación lineal entre la corriente y el voltaje. El análisis de circuitos electrónicos no lineales no es tan sencillo como el de los circuitos eléctricos lineales. Sin embargo, existen funciones electrónicas que pueden implantarse sólo como circuitos no lineales. Algunos ejemplos incluyen la generación de voltajes de CD a partir de voltajes senoidales y la implantación de funciones lógicas.

Las relaciones o **modelos** matemáticos que describen las características corriente-voltaje de los elementos eléctricos nos permiten analizar y diseñar circuitos sin tener que fabricarlos y probarlos en el laboratorio. Un ejemplo es la ley de Ohm, la cual describe las propiedades de un resistor. En esta sección desarrollaremos las técnicas de análisis y modelado de CD de los circuitos con diodos.

Esta sección toma en cuenta las características corriente-voltaje del diodo de unión PN con el fin de diseñar varios modelos de circuitos. En un principio se desarrollan modelos de señal grande que describen el comportamiento del dispositivo con cambios en voltajes y corrientes relativamente grandes. Dichos modelos simplifican el análisis de los circuitos con diodos y facilitan el análisis de circuitos relativamente complejos. En la siguiente sección estudiaremos un modelo de señal pequeña del diodo que describirá el comportamiento de la unión PN con pequeños cambios en voltajes y corrientes. Es importante comprender la diferencia entre modelos de señal pequeña y grande y las condiciones en que se usan.

Para comenzar a comprender los circuitos con diodos, considere una aplicación sencilla con diodos. En la figura 1.17 se proporcionaron las características corriente-voltaje del diodo de unión PN. Un **diodo ideal** (a diferencia de un diodo con características *I*-*V* ideales) tiene las características que se muestran en la figura 1.26*a*). Cuando se aplica un voltaje de polarización inversa, la corriente que circula a través del diodo es cero (figura 1.26*b*); cuando la corriente que circula a través del diodo es mayor que cero, el voltaje en las terminales del diodo es cero (figura 1.26*c*). Se debe diseñar un circuito externo conectado al diodo con el fin de controlar la corriente en directa que circula a través del diodo.

Un circuito con diodos es el circuito **rectificador** que se muestra en la figura 1.27*a*). Suponga que el voltaje de entrada v_I es una señal senoidal, como la que se muestra en la figura 1.27*b*) y el diodo es un diodo ideal (véase la figura 1.26*a*). Durante la mitad del ciclo positivo de la entrada senoidal se presenta una corriente polarizada en directa en el diodo y el voltaje en las terminales de éste es cero. En la figura 1.27*c*) se muestra un circuito equivalente que describe esta condición. El voltaje de salida v_O es entonces igual al voltaje de entrada. Durante la mitad del ciclo negativo de la entrada senoidal, el diodo está polarizado en inversa. El cir-

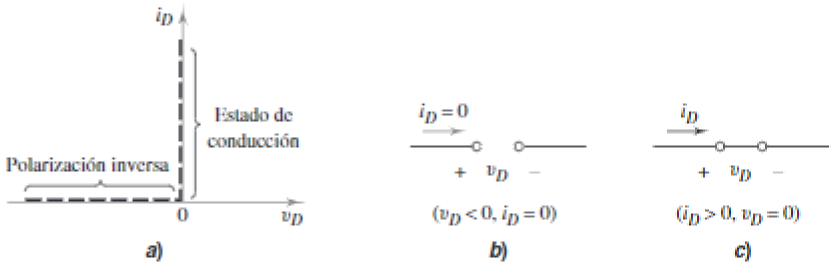


Figura 1.26 Diodo ideal: *a*) características *I*-*V* del diodo ideal, *b*) circuito equivalente en condiciones de polarización inversa (circuito abierto) y *c*) circuito equivalente en el estado de conducción (cortocircuito).

Bernardo Pérez 1092771-2111062354
1092771-2111062354

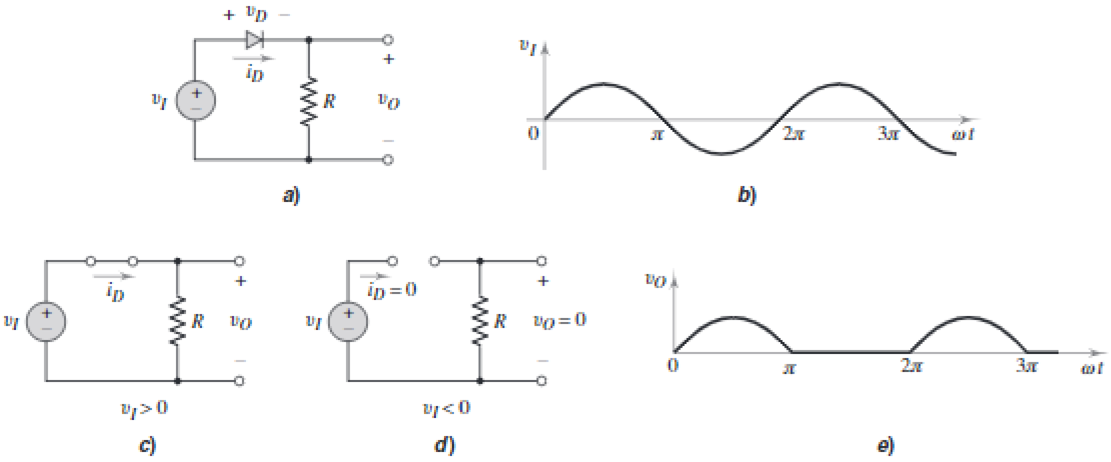


Figura 1.27 Diodo rectificador: *a*) circuito, *b*) señal de entrada senoidal, *c*) circuito equivalente para $v_I > 0$, *d*) circuito equivalente para $v_I < 0$ y *e*) señal de salida rectificada.

cuito equivalente de esta condición se muestra en la figura 1.27*d*). En esta parte del ciclo, el diodo trabaja como un circuito abierto, la corriente es cero y el voltaje de salida también es cero. En la figura 1.27*e*) se muestra el voltaje de salida del circuito.

A lo largo del ciclo completo, la señal de entrada es senoidal y tiene un valor promedio igual a cero; sin embargo, la señal de salida contiene sólo valores positivos y por ende tiene un valor promedio positivo. En consecuencia, se dice que este circuito **rectifica** la señal de entrada, la cual representa el primer paso para generar un voltaje de CD a partir de un voltaje senoidal (CA). Se requiere un voltaje de CD en casi todos los circuitos electrónicos.

Como ya se mencionó, el análisis de circuitos no lineales no es tan sencillo como el de los circuitos lineales. En esta sección estudiaremos cuatro métodos para el análisis en CD de circuitos con diodos: *a*) por iteraciones, *b*) por técnicas gráficas, *c*) a base de modelado lineal por componente y *d*) con análisis por computadora. Los métodos *a*) y *b*) se relacionan de manera estrecha, por lo que se presentan juntos.

Bernardo Pérez 1092771-2111062354

1.3.1 Técnicas de análisis por iteración y gráficas

Iteración significa aplicar prueba y error hasta encontrar la solución de un problema. La técnica de análisis gráfica implica dibujar dos ecuaciones simultáneas y localizar su punto de intersección, el cual representa la solución de las dos ecuaciones. Con ambas técnicas resolveremos ecuaciones de circuitos, como la ecuación del diodo. Es difícil resolver a mano dichas ecuaciones porque contienen términos lineales y exponenciales.

Considere, por ejemplo, el circuito que se muestra en la figura 1.28, donde un voltaje de CD V_{PS} se aplica a un resistor y un diodo. La **ley de voltajes de Kirchhoff** se aplica tanto a circuitos lineales como no lineales, por lo que escribimos

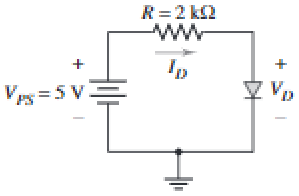


Figura 1.28 Circuito simple con diodos.

$$V_{PS} = I_D R + V_D \quad \textbf{(1.21}\textbf{\textit{a}}\textbf{)}$$

que se escribe de nuevo como

$$I_D = \frac{V_{PS}}{R} - \frac{V_D}{R} \quad \textbf{(1.21}\textbf{\textit{b}}\textbf{)}$$

[*Nota*: En lo que resta de esta sección, que se dedica al análisis de CD, las variables de CD se expresan con letras mayúsculas y subíndices en minúsculas.]

El voltaje de diodo V_D y la corriente I_D están relacionadas mediante la ecuación del diodo ideal como

$$I_D = I_S\left[e^{\left(\frac{v_D}{V_T}\right)} - 1\right] \tag{1.22}$$

donde se supone que I_S es un dato conocido para un diodo en particular.

Al combinar las ecuaciones (1.21*a*) y (1.22), obtenemos

$$V_{PS} = I_S R\left[e^{\left(\frac{v_D}{V_T}\right)} - 1\right] + V_D \tag{1.23}$$

la cual contiene sólo una incógnita, V_D. Sin embargo, la ecuación (1.23) es una ecuación trascendental y no puede resolverse en forma directa. En el ejemplo siguiente se demuestra una solución a esta ecuación mediante iteración.

EJEMPLO **1.8**

Objetivo: Determine el voltaje y la corriente del diodo en el circuito que se muestra en la figura 1.28.

Considere un diodo con una corriente de saturación inversa de $I_S = 10^{-13}$ A.

Solución: Escribimos la ecuación (1.23) como

$$5 = (10^{-13})(2 \times 10^{3})\left[e^{\left(\frac{V_D}{0.026}\right)} - 1\right] + V_D \tag{1.24}$$

Si tratamos primero con $V_D = 0.60$ V, el segundo miembro de la ecuación (1.24) es 2.7 V, por lo que la ecuación no está balanceada y debemos intentar otra vez. Si hacemos el intento con $V_D = 0.65$ V, el segundo miembro de la ecuación (1.24) es 15.1 V. De nuevo, la ecuación no está balanceada, pero vemos que el valor de V_D se encuentra entre 0.6 y 0.65 V. Si continuamos mejorando nuestros intentos, podremos demostrar que, cuando $V_D = 0.619$ V, el segundo miembro de la ecuación (1.29) es 4.99 V, el cual tiene esencialmente el mismo valor que el primer miembro de la ecuación.

Así, la corriente del circuito se determina al dividir la diferencia de voltaje en las terminales de la resistencia entre el valor de la resistencia, o

$$I_D = \frac{V_{PS} - V_D}{R} = \frac{5 - 0.619}{2} = 2.19 \text{ mA}$$

Comentario: Una vez que se conoce el voltaje del diodo, la corriente puede también determinarse a partir de la ecuación del diodo ideal. Sin embargo, suele ser más fácil dividir la diferencia de voltaje en el resistor entre la resistencia y este método se utiliza mucho en el análisis de circuitos con diodos y transistores.

PROBLEMA PARA EJERCITAR

Ejercicio 1.8: Considere el circuito de la figura 1.28. Sea $V_{PS} = 4$ V, $R = 4$ kΩ e $I_S = 10^{-12}$ A. Determine V_D e I_D con la ecuación del diodo ideal y el método iterativo. (Respuestas: $V_D = 0.535$ V, $I_D = 0.866$ mA.)

Para usar un método gráfico con el fin de analizar el circuito, regresamos a la ley de voltajes de Kirchhoff como se expresa en la ecuación (1.21*a*), la cual es $V_{PS} = I_D R + V_D$. Despejamos la corriente I_D y tenemos

$$I_D = \frac{V_{PS}}{R} - \frac{V_D}{R}$$

Bernardo Pérez 1092771-2111062354

1092771211062354

que también proporcionó la ecuación (1.21*b*). Dicha ecuación ofrece una relación lineal entre la corriente del diodo I_D y el voltaje del diodo V_D para un determinado voltaje de fuente de alimentación V_{PS} y una resistencia R. A esta ecuación se le conoce como **línea de carga** del circuito y suele trazarse en una gráfica donde el eje vertical I_D es la corriente y el eje horizontal V_D es el voltaje.

De la ecuación (1.21*b*) vemos que si $I_D = 0$, entonces $V_D = V_{PS}$, el cual es la intercepción con el eje horizontal. Asimismo, a partir de esta ecuación, si $V_D = 0$, entonces $I_D = V_{PS}/R$, el cual es la intercepción con el eje vertical. Se traza una línea de carga entre estos dos puntos. A partir de la ecuación (1.21*b*) vemos que la pendiente de la línea de carga es $-1/R$.

Con los valores proporcionados en el ejemplo (1.8) trazamos la línea recta que se muestra en la figura 1.29. La segunda gráfica en la figura es la de la ecuación (1.22), la cual es la ecuación del diodo ideal que relaciona la corriente con el voltaje del diodo. La intersección de la línea de carga con la curva característica del dispositivo proporciona la corriente de CD $I_D \approx$ 2.2 mA que circula a través del diodo y el voltaje de CD $V_D \approx 0.62$ V en las terminales del diodo. A este punto se le conoce con el nombre **punto estable** o **punto *Q***.

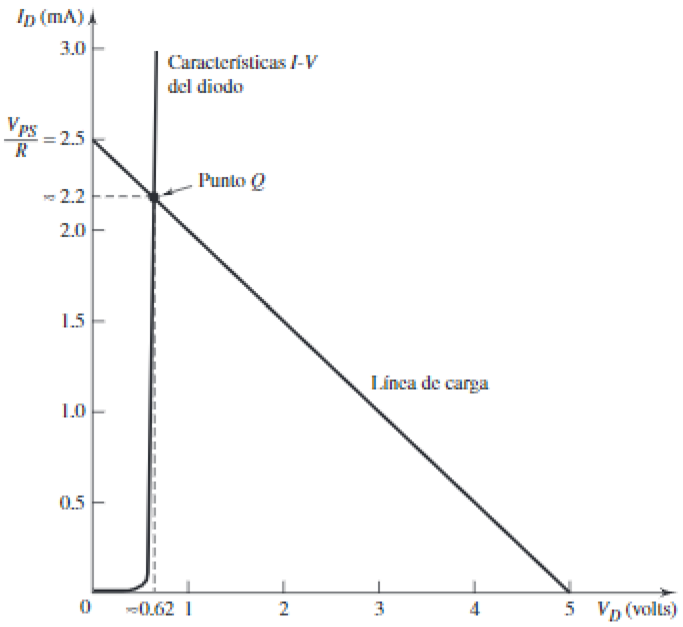


Figura 1.29 Diodo y características lineales de carga del circuito que se muestra en la figura 1.28.

Bernardo Pérez 1092771-2111062354

El método de análisis gráfico ofrece resultados precisos, pero es hasta cierto punto tedioso. Sin embargo, el concepto de la línea de carga y el método gráfico son útiles para "visualizar" la respuesta de un circuito y la línea de carga es muy común en la evaluación de circuitos electrónicos.

1.3.2 Modelo lineal por partes

Otra forma más sencilla de analizar circuitos con diodos es *aproximar* las características corriente-voltaje del diodo mediante relaciones lineales o líneas rectas. La figura 1.30, por ejemplo, muestra las características corriente-voltaje ideales y dos aproximaciones lineales.

Para $V_D \geq V_\gamma$, suponemos una aproximación en línea recta cuya pendiente es $1/r_f$, donde V_γ es el **voltaje de encendido** o **apagado** del diodo y r_f es la **resistencia del diodo en directa**. El circuito equivalente para esta aproximación lineal es una fuente de voltaje constante

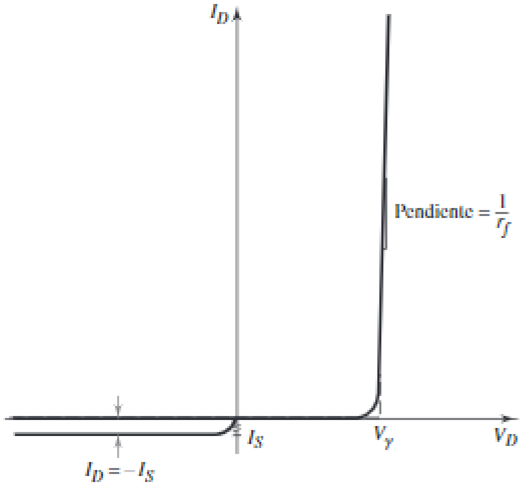


Figura 1.30 Características *I-V* del diodo y dos aproximaciones lineales. Las aproximaciones lineales forman el modelo lineal por partes del diodo.

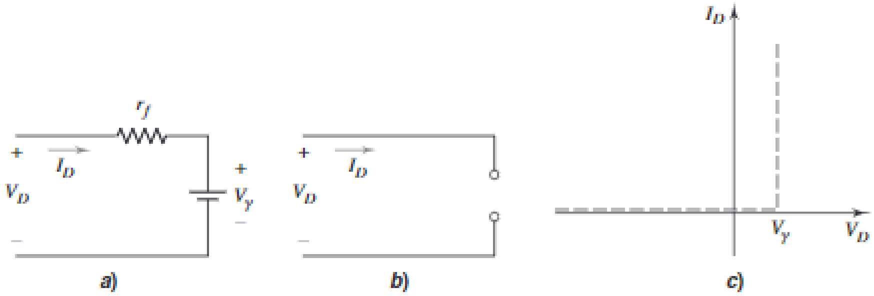


Figura 1.31 Circuito equivalente por partes del diodo *a*) en la condición de "encendido" cuando $V_D \geq V_\gamma$, *b*) en la condición de "apagado" cuando $V_D < V_\gamma$ y *c*) aproximación lineal por partes cuando $r_f = 0$. Cuando $r_f = 0$, el voltaje en las terminales del diodo es una constante en $V_D = V_\gamma$ cuando el diodo está en estado de conducción.

Bernardo Pérez 1092771-2111062354

1092771-2111062354

en serie con un resistor (figura 1.31*a*).[2] Para $V_D < V_\gamma$, suponemos una aproximación de línea recta paralela al eje V_D a un nivel de corriente igual a cero. En este caso, el circuito equivalente es un circuito abierto (figura 1.31*b*).

Este método es un modelado del diodo con segmentos de líneas rectas; por eso se llama **modelo lineal por partes**. Si suponemos que $r_f = 0$, la figura 1.31*c*) muestra las características del diodo lineal por partes.

EJEMPLO **1.9**

Objetivo: Determine el voltaje y la corriente del diodo en el circuito que se muestra en la figura 1.28 mediante un modelo lineal por partes. Asimismo, determine la potencia disipada en el diodo.

Suponga que los parámetros del modelo del diodo lineal por partes son $V_\gamma = 0.6$ V y $r_f = 10\ \Omega$.

[2] Es importante tener en cuenta que la fuente de voltaje de la figura 1.31*a*) sólo representa una caída de voltaje para $V_D \geq V_\gamma$. Cuando $V_D < V_\gamma$, la fuente V_γ *no* produce una corriente negativa en el diodo. Para $V_D < V_\gamma$ se debe utilizar el circuito equivalente de la figura 1.31*b*).

Solución: Con la polaridad dada del voltaje de entrada, el diodo está polarizado en directa o "encendido", por lo que $I_D > 0$. En la figura 1.31*a*) se muestra el circuito equivalente. La corriente del diodo está determinada por

$$I_D = \frac{V_{PS} - V_\gamma}{R + r_f} = \frac{5 - 0.6}{2 \times 10^3 + 10} \Rightarrow 2.19\,\text{mA}$$

y el voltaje del diodo es

$$V_D = V_\gamma + I_D r_f = 0.6 + (2.19 \times 10^{-3})(10) = 0.622\,\text{V}$$

La potencia disipada en el diodo está dada por

$$P_D = I_D V_D$$

Así, tenemos

$$P_D = (2.19)(0.622) = 1.36\,\text{mW}$$

Comentario: Esta solución, a partir del modelo lineal por partes, es casi igual a la solución que se obtuvo en el ejemplo 1.8, con la ecuación del diodo ideal. Sin embargo, el análisis mediante el modelo lineal por partes aplicado a este ejemplo es mucho más sencillo que utilizar las características *I-V* reales del diodo, como hicimos en el ejemplo 1.8. En general, estamos en la posición de aceptar una ligera imprecisión en el análisis a cambio de la sencillez.

Bernardo Pérez 1092771-2111062355

PROBLEMA PARA EJERCITAR

Ejercicio 1.9: *a*) Considere el circuito que se muestra en la figura 1.28. Sea $V_{PS} = 8$ V y $V_\gamma = 0.7$ V. Suponga que $r_f = 0$. Calcule el valor de R tal que $I_D = 1.20$ mA. *b*) Si V_{PS} se reduce a 4 V y el valor de R se cambia a 3.5 kΩ, determine la potencia disipada en el diodo. (Respuesta: *a*) 6.08 kΩ, *b*) 0.66 mW.)

1092771-2111062355

Como la resistencia del diodo en directa r_f en el ejemplo 1.9 es mucho menor que la resistencia R del circuito, la corriente de diodo I_D es esencialmente independiente del valor de r_f. Además, si el voltaje de corte es 0.7 V en lugar de 0.6 V, la corriente de diodo calculada será de 2.15 mA, la cual no es significativamente diferente de la obtenida en los resultados anteriores. Por tanto, la corriente calculada del diodo no varía mucho en función del voltaje de corte. En consecuencia, a menudo supondremos un voltaje de corte de 0.7 V para el caso de diodos de unión PN de silicio.

El concepto de línea de carga y el modelo lineal por partes pueden combinarse en el análisis de circuitos con diodos. A partir de la ley de voltajes de Kirchhoff, la línea de carga del circuito que se muestra en la figura 1.28 y del modelo lineal por partes del diodo se escribe como

$$V_{PS} = I_D R + V_\gamma$$

donde V_γ es el voltaje de corte del diodo. Podemos suponer que $V_\gamma = 0.7$ V. Se pueden determinar y graficar varias líneas de carga para las condiciones del circuito siguientes:

A: $V_{PS} = 5$ V, $R = 2$ kΩ
B: $V_{PS} = 5$ V, $R = 4$ kΩ
C: $V_{PS} = 2.5$ V, $R = 2$ kΩ
D: $V_{PS} = 2.5$ V, $R = 4$ kΩ

En la figura 1.32*a*) se muestra la gráfica de la línea de carga para la condición A. Asimismo, en la figura se grafican las características lineales por partes del diodo. La intersección de las

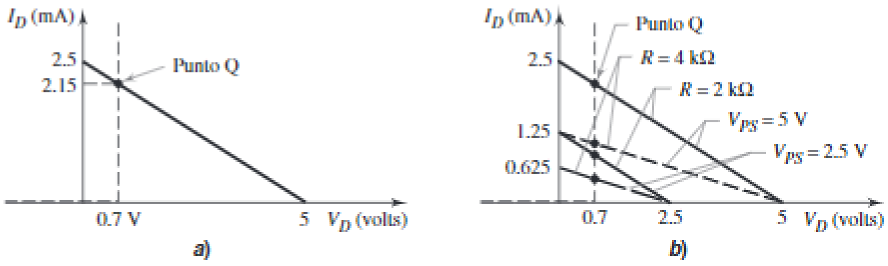


Figura 1.32 Aproximación del diodo lineal por parte sobrepuesta en *a*) línea de carga para $V_{PS} = 5$ V, $R = 2$ kΩ y *b*) varias líneas de carga. El punto Q del diodo cambia cuando la línea de carga también lo hace.

dos curvas corresponde al punto Q. En este caso, la corriente estable del diodo es $I_{DQ} \cong 2.15$ mA.

La figura 1.32*b*) muestra las mismas características lineales por partes del diodo. Además se grafican en la figura las cuatro líneas de carga definidas por las condiciones que se muestran en la lista anterior y se identifican con las letras A, B, C y D. Vemos que el punto Q del diodo está en función de la línea de carga. El punto Q varía con cada línea de carga.

El concepto de línea de carga es también de utilidad cuando el diodo se encuentra polarizado en inversa. La figura 1.33*a*) muestra el mismo circuito con diodos anterior pero con la dirección de la flecha del diodo invertida. La corriente de diodo I_D y el voltaje V_D que se muestran son los parámetros de polarización directa usuales. Se aplica la ley de voltajes de Kirchhoff y escribimos

$$V_{PS} = I_{PS}R - V_D = -I_D R - V_D \tag{1.25a}$$

o

$$I_D = -\frac{V_{PS}}{R} - \frac{V_D}{R} \tag{1.25b}$$

donde $I_D = -I_{PS}$. La ecuación (1.25*b*) es la ecuación de la línea de carga. Los dos puntos extremos se calculan de modo que $I_D = 0$, lo cual nos da $V_D = -V_{PS} = -5$ V y que el valor de $V_D = 0$, lo cual nos da $I_D = -V_{PS}/R = -5/2 = -2.5$ mA. Las características del diodo y de la línea de carga se grafican en la figura 1.33*b*). Vemos que la línea de carga está ahora en el tercer cuadrante, donde intersecta a la curva característica del diodo en $V_D = -5$ V e $I_D = 0$, lo que demuestra que el diodo se encuentra polarizado en inversa.

A pesar de que el modelo lineal por partes puede ofrecer soluciones menos precisas que las que se obtienen con la ecuación del diodo ideal, el análisis es mucho más sencillo.

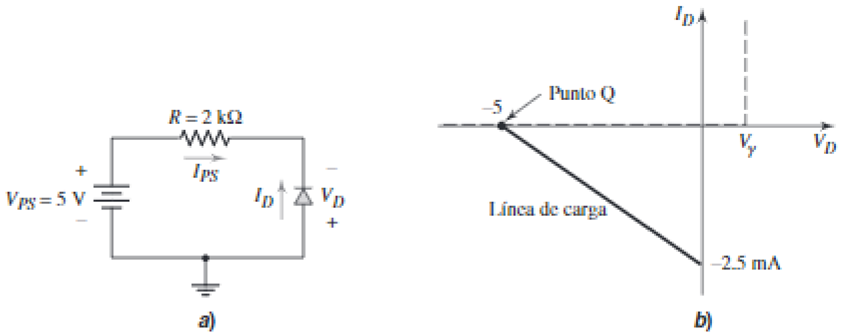


Figura 1.33 Diodo polarizado en inversa: *a*) circuito y *b*) aproximación lineal por partes y línea de carga.

Bernardo Pérez 1092771-2111062355
1092771-2111062355

1.3.3 Simulación y análisis por computadora

Las computadoras actuales pueden utilizar modelos de simulación detallados de varios componentes y llevar a cabo análisis de circuitos complejos de manera rápida y relativamente sencilla. Dichos modelos pueden ser un factor determinante en condiciones diversas, como la dependencia de varios parámetros con la temperatura. Uno de los programas de análisis de circuitos más antiguos y comunes hoy en día es el programa de simulación de circuitos integrados (*simulation program with integrated circuit emphasis*, SPICE). Dicho programa, desarrollado en la Universidad de California en Berkeley, se lanzó en 1973 y desde entonces se ha mejorado continuamente. Una variante es PSpice, diseñado para computadoras personales.

EJEMPLO **1.10**

Objetivo: Determine las características de corriente y voltaje del diodo del circuito que se muestra en la figura 1.28 mediante el programa de análisis PSpice.

Solución: La figura 1.34*a*) muestra el diagrama esquemático del circuito en PSpice. En este análisis se utilizó el diodo 1N4002 estándar de la biblioteca de PSpice. El voltaje de entrada V_1 se cambió (barrido en CD) de 0 a 5 V. Las figuras 1.34*b*) y *c*) muestran las características de corriente y de voltaje del diodo respecto del voltaje de entrada.

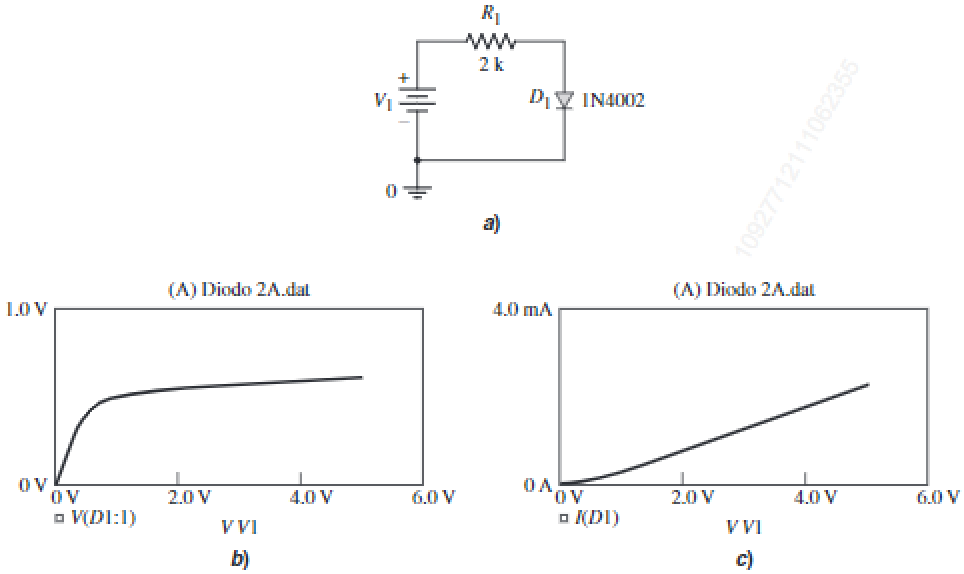


Figura 1.34 *a*) Esquema del circuito en PSpice, *b*) voltaje del diodo y *c*) corriente del diodo del ejemplo 1.10.

Análisis: A partir de los resultados se pueden realizar varias observaciones. El voltaje del diodo aumenta a casi un valor lineal hasta aproximadamente 400 mV sin que se mida ninguna corriente perceptible (mA). Para un voltaje de entrada mayor que más o menos 500 mV, el voltaje del diodo se incrementa poco a poco hasta un valor aproximado de 610 mV con un voltaje de entrada máximo. La corriente también aumenta a un valor máximo aproximado de 2.2 mA con un voltaje de entrada máximo. El modelo lineal por partes predice con mucha exactitud los resultados con un voltaje de entrada máximo. Sin embargo, dichos resultados muestran que sin duda existe una relación no lineal entre la corriente y el voltaje del diodo. Debemos tener presente que el modelo lineal por partes es una técnica de aproximación que opera muy bien en muchas aplicaciones.

Bernardo Pérez 1092771-2111062355

PROBLEMA PARA EJERCITAR

Ejercicio 1.10: El valor del resistor en el circuito que se muestra en la figura 1.28 se modifica a un valor $R = 20\ \text{k}\Omega$. Mediante el análisis de PSpice, grafique la corriente del diodo I_D y el voltaje del diodo V_D respecto del voltaje de la fuente de poder V_{PS} en el rango $0 \leq V_{PS} \leq 10$ V.

1.3.4 Resumen de los modelos de diodos

Los dos modelos de diodos en CD en el análisis a mano de los circuitos con diodos son: la ecuación del diodo ideal y la aproximación lineal por partes. Para la ecuación del diodo ideal, se debe especificar la corriente de saturación inversa I_S. Para el modelo lineal por partes se deben especificar el voltaje de corte V_γ y la resistencia del diodo en directa r_f. Sin embargo, en la mayoría de los casos se asume que r_f es igual a cero, a menos que se proponga otro valor.

El modelo particular que debe usarse en una aplicación o situación específica representa un compromiso entre precisión y facilidad de cálculo. Esta decisión se basa en la experiencia. En general, se emplea un modelo sencillo en un diseño inicial con fines de facilidad de cálculo. En el diseño final es muy probable que deseemos utilizar una simulación por computadora en aras de una mayor precisión. Sin embargo, es muy importante comprender que el modelo del diodo o sus parámetros que se utilicen en la simulación por computadora deben corresponder a los parámetros reales de los diodos que se empleen en el circuito con el fin de garantizar que los resultados sean significativos.

Bernardo Pérez 1092771-2111062356

Ponga a prueba su comprensión

PPC 1.9 Considere el diodo y el circuito del ejercicio 1.8. Determine V_D e I_D mediante la técnica gráfica. (Respuesta: $V_D \cong 0.54$ V, $I_D \cong 0.87$ mA.)

PPC 1.10 Considere el circuito de la figura 1.28. Sea $R = 4\ \text{k}\Omega$ y $V_\gamma = 0.7$ V. Determine I_D para *a)* $V_{PS} = 0.5$ V, *b)* $V_{PS} = 2$ V, *c)* $V_{PS} = 5$ V, *d)* $V_{PS} = -1$ V y *e)* $V_{PS} = -5$ V. (Respuestas: *a)* 0, *b)* 0.325 mA, *c)* 1.075 mA, *d)* 0, *e)* 0.)

PPC 1.11 El voltaje (de entrada) de la fuente de poder en el circuito de la figura 1.28 es $V_{PS} = 10$ V y el voltaje de corte del diodo es $V_\gamma = 0.7$ V (suponga que $r_f = 0$). La potencia disipada en el diodo no debe ser mayor que 1.05 mW. Determine la corriente máxima del diodo y el valor mínimo de R que cumplan con la especificación de la potencia. (Respuestas: $I_D = 1.5$ mA, $R = 6.2\ \text{k}\Omega$.)

1.4 CIRCUITOS CON DIODOS. CIRCUITO EQUIVALENTE EN CA

Objetivo: • Desarrollar un circuito equivalente para un diodo que se use cuando se aplique una pequeña señal variante en el tiempo a un circuito con diodos.

Hasta el momento, sólo hemos estudiado las características de CD del diodo de unión PN. Cuando se utilizan dispositivos semiconductores con uniones PN en circuitos con amplificadores lineales, las características variantes en el tiempo o de CA de la unión PN cobran impor-

tancia, debido a que las señales senoidales pueden estar sobrepuestas en las corrientes y voltajes de CD. Las secciones siguientes estudian dichas características de CA.

1.4.1 Análisis senoidal

En el circuito que se muestra en la figura 1.35*a*), se asume que la fuente de voltaje v_i es una senoidal variante en el tiempo. El voltaje de entrada total v_I consta de una componente de CD V_{PS} y una componente de CA v_i sobrepuesta en el valor de CD. Para analizar este circuito, utilizaremos dos tipos de análisis: un análisis de CD que sólo implica voltajes y corrientes de CD y un análisis de CA que sólo implica voltajes y corrientes de CA.

Relaciones corriente-voltaje

Como el voltaje de entrada contiene una componente de CD mezclada con una señal de CA sobrepuesta, la corriente del diodo también contendrá una componente de CD con una señal de CA sobrepuesta, como se muestra en la figura 1.35*b*). En dicha figura, I_{DQ} es la corriente del diodo en estado estable de CD. Además, el voltaje del diodo incluirá un valor de CD con una señal de CA sobrepuesta, como se muestra en la figura 1.35*c*). Para este análisis, suponga que la señal de CA es pequeña comparada con la componente de CD, por lo que se puede desarrollar un modelo lineal de CA a partir del diodo no lineal.

La relación entre la corriente y el voltaje del diodo se escribe como

$$i_D \cong I_S e^{\left(\frac{v_D}{V_T}\right)} = I_S e^{\left(\frac{V_{DQ}+v_d}{V_T}\right)} \quad \textbf{(1.26)}$$

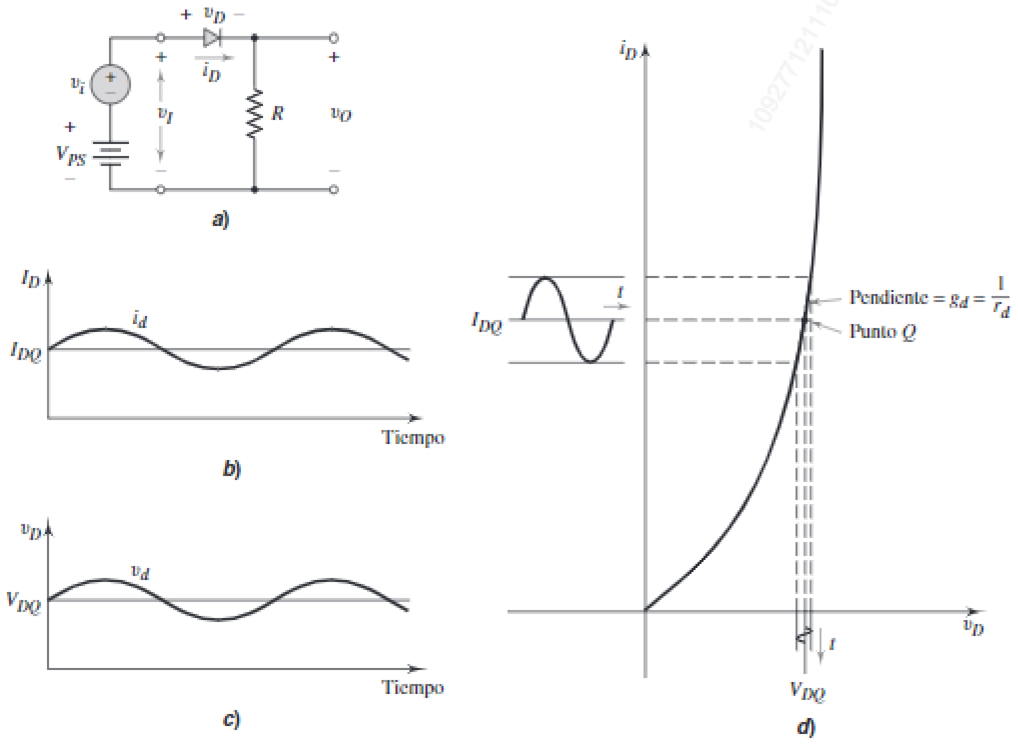


Figura 1.35 Análisis de CA del circuito: *a*) circuito con voltajes de CD y de entrada senoidal combinados, *b*) corriente senoidal del diodo sobrepuesta en la corriente de operación en estado estable, *c*) voltaje senoidal del diodo sobrepuesto en el valor de operación en estado estable y *d*) características *I-V* del diodo polarizado en directa con una corriente senoidal y un voltaje sobrepuesto en los valores de operación en estado estable.

Bernardo Pérez 1092771-2111062356

donde V_{DQ} es el voltaje estable de CD y v_d es la componente de CA. Ignoramos el término -1 en la ecuación del diodo proporcionado por la ecuación (1.22). La ecuación (1.26) se escribe de nuevo como

$$i_D = I_S\left[e^{\left(\frac{V_{DQ}}{V_T}\right)}\right]\cdot\left[e^{\left(\frac{v_d}{V_T}\right)}\right] \quad (1.27)$$

Si la señal de CA es "pequeña", entonces $v_d \ll V_T$ y expandimos la función exponencial a una serie lineal de la siguiente manera:

$$e^{\left(\frac{v_d}{V_T}\right)} \cong 1 + \frac{v_d}{V_T} \quad (1.28)$$

También podemos escribir la corriente estable del diodo como

$$I_{DQ} = I_S e^{\left(\frac{V_{DQ}}{V_T}\right)} \quad (1.29)$$

La relación corriente-voltaje del diodo que se muestra en la ecuación (1.27) se escribe entonces como

$$i_D = I_{DQ}\left(1 + \frac{v_d}{V_T}\right) = I_{DQ} + \frac{I_{DQ}}{V_T}\cdot v_d = I_{DQ} + i_d \quad (1.30)$$

donde i_d es la componente de CA de la corriente del diodo. Así, la relación entre las componentes en CA del voltaje y la corriente del diodo es

$$i_d = \left(\frac{I_{DQ}}{V_T}\right)\cdot v_d = g_d \cdot v_d \quad (1.31a)$$

o

$$v_d = \left(\frac{V_T}{I_{DQ}}\right)\cdot i_d = r_d \cdot i_d \quad (1.31b)$$

Los parámetros g_d y r_d, respectivamente, son la **conductancia** y **resistencia incremental en pequeña señal**, también llamadas **conductancia de difusión** y **resistencia de difusión**. A partir de estas dos ecuaciones vemos que

$$r_d = \frac{1}{g_d} = \frac{V_T}{I_{DQ}} \quad (1.32)$$

Esta ecuación nos dice que la resistencia incremental varía en función de la corriente de polarización en CD I_{DQ} y es inversamente proporcional a la pendiente de la curva característica *I-V*, como se muestra en la figura 1.35*d*).

Análisis del circuito

Para analizar el circuito que se muestra en la figura 1.35*a*), en primera instancia llevamos a cabo un análisis de CD y luego un análisis de CA. Dichos tipos de análisis harán uso de dos circuitos equivalentes. La figura 1.36*a*) muestra el circuito equivalente de CD que ya hemos analizado. Si el diodo se encuentra polarizado en directa, entonces el voltaje en las terminales del diodo es el voltaje de encendido lineal por partes.

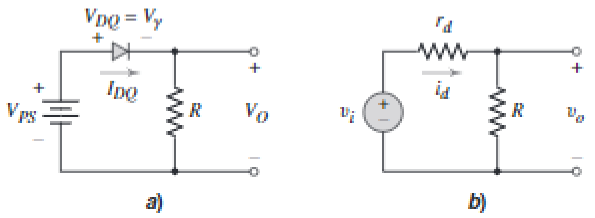


Figura 1.36 Circuitos equivalentes: *a*) CD y *b*) CA.

Bernardo Pérez 1092771-2111062356

La figura 1.36*b*) es el circuito equivalente de CA. El diodo se reemplazó por su resistencia equivalente, r_d. Todos los parámetros en este circuito son los parámetros variantes en el tiempo en pequeña señal.

EJEMPLO 1.11

Objetivo: Analizar el circuito que se muestra en la figura 1.35*a*).

Suponga que los parámetros de circuito y de diodo son $V_{PS} = 5$ V, $R = 5$ kΩ, $V_\gamma = 0.6$ V y $v_i = 0.1$ sen ωt (V).

Solución: Divida el análisis en dos partes: el análisis de CD y el análisis de CA.

Para *el análisis de CD*, fijamos el valor de $v_i = 0$ y después determinamos la corriente de CD en estado estable a partir de la figura 1.36*a*) como

$$I_{DQ} = \frac{V_{PS} - V_\gamma}{R} = \frac{5 - 0.6}{5} = 0.88 \text{ mA}$$

El valor de CD del voltaje de salida es

$$V_o = I_{DQ}R = (0.88)(5) = 4.4 \text{ V}$$

Para *el análisis de CA*, sólo consideramos las señales y parámetros de CA en el circuito de la figura 1.36*b*). En otras palabras, asignamos el valor de $V_{PS} = 0$. La ecuación de la ley de voltajes de Kirchhoff (KVL) para CA se convierte en

$$v_i = i_d r_d + i_d R = i_d(r_d + R)$$

donde r_d es la resistencia de difusión del diodo en pequeña señal. De la ecuación (1.32) tenemos

$$r_d = \frac{V_T}{I_{DQ}} = \frac{0.026}{0.88} = 0.0295 \text{ k}\Omega$$

La corriente en CA que circula por el diodo es

$$i_d = \frac{v_i}{r_d + R} = \frac{0.1 \text{ sen } \omega t}{0.0295 + 5} \Rightarrow 19.9 \text{ sen } \omega t \ (\mu\text{A})$$

La componente de CA del voltaje de salida es

$$v_o = i_d R = 0.0995 \text{ sen } \omega t \ (\text{V})$$

Comentario: A lo largo de este libro dividiremos el análisis de circuitos en análisis en CD y análisis en CA. Para hacerlo, utilizaremos modelos de circuitos equivalentes independientes por cada análisis.

PROBLEMA PARA EJERCITAR

Ejercicio 1.11: *a*) Los valores del circuito y del diodo para el circuito que se muestra en la figura 1.35*a*) son $V_{PS} = 8$ V, $R = 20$ kΩ, $V_\gamma = 0.7$ V y $v_i = 0.25$ sen ωt (V). Determine la corriente del diodo en estado estable y la corriente del diodo variante en el tiempo. *b*) Repita la parte *a*) si el valor del resistor cambia a $R = 10$ kΩ. (Respuestas: *a*) $I_{DQ} = 0.365$ mA, $i_d = 12.5$ sen $\omega t(\mu$A); *b*) $I_{DQ} = 0.730$ mA, $i_d = 24.9$ sen $\omega t(\mu$A).)

Respuesta en frecuencia

En el análisis anterior asumimos implícitamente que la frecuencia de la señal de CA era lo bastante pequeña para ignorar los efectos de capacitancia en el circuito. Si la frecuencia de la

Bernardo Pérez 1092771-2111062359

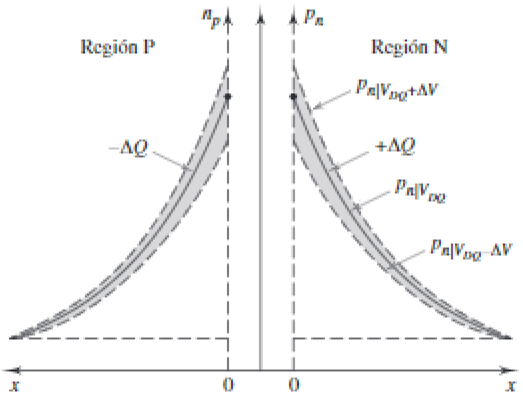


Figura 1.37 Cambio en la carga almacenada de portadores minoritarios respecto de un voltaje variante en el tiempo sobrepuesto en un voltaje de diodo en operación de CD. El cambio en la carga almacenada genera una capacitancia de difusión en el diodo.

Bernardo Pérez 1092771-2111062359

señal de entrada de CA aumenta, cobra importancia la **capacitancia de difusión** asociada a la unión PN polarizada en directa. La fuente de la capacitancia de difusión se muestra en la figura 1.37.

Considere la concentración de huecos portadores minoritarios en el lado derecho de la figura. A un voltaje de diodo en estado estable, V_{DQ}, la concentración de huecos portadores minoritarios se muestra como una línea continua y se indica por medio de $p_n|_{V_{DQ}}$.

Si el voltaje total en el diodo aumenta en ΔV durante el medio ciclo positivo de una señal senoidal sobrepuesta en el valor de estado estable, la concentración de huecos se incrementará en la forma mostrada por la línea punteada que se indica como $p_n|_{V_{DQ}+\Delta V}$. Ahora, si el voltaje total del diodo disminuye en ΔV durante el medio ciclo negativo de una señal senoidal sobrepuesta en el valor de estado estable, la concentración de huecos disminuirá en la forma mostrada por la línea punteada que se indica como $p_n|_{V_{DQ}-\Delta V}$. La carga $+\Delta Q$ es cargada y descargada alternativamente a través de la unión PN a medida que varía el voltaje en las terminales de la unión.

1092771-2111062359

El mismo proceso se presenta con los electrones portadores minoritarios de la región P.

La capacitancia de difusión se define como el cambio en la carga de portadores minoritarios almacenada provocada por un cambio del voltaje, o

$$C_d = \frac{dQ}{dV_D} \tag{1.33}$$

La capacitancia de difusión C_D suele ser mucho mayor que la capacitancia de unión C_j, debido a la magnitud de las cargas involucradas.

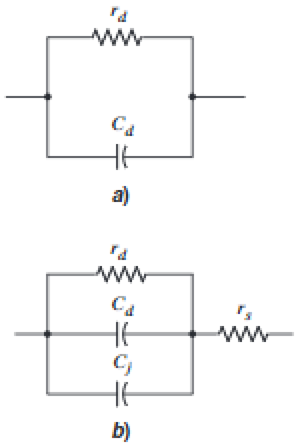


Figura 1.38 Circuito equivalente en pequeña señal del diodo: *a*) versión simplificada y *b*) circuito completo.

1.4.2 Circuito equivalente en pequeña señal

El circuito equivalente en pequeña señal de la unión PN polarizada en directa se muestra en la figura 1.38 y se desarrolla parcialmente de la ecuación de la **admitancia**, la cual está dada por

$$Y = g_d + j\omega C_d \tag{1.34}$$

donde g_d y C_D son la conductancia y capacitancia de difusión, respectivamente. También debemos añadir la capacitancia de unión, la cual está en paralelo con la resistencia y capacitancia de difusión y en serie con la resistencia, la cual se requiere debido a las resistencias finitas en las regiones neutrales N y P.

Con el circuito equivalente en pequeña señal de la unión PN se obtiene la respuesta en CA de un circuito con un diodo sujeto a las señales de CA sobrepuestas en los valores del punto Q.

Con los circuitos equivalentes en pequeña señal de las uniones PN también se desarrollan modelos de transistores a pequeña señal y dichos modelos sirven en el análisis y diseño de amplificadores transistorizados.

Ponga a prueba su comprensión

PPC 1.12 Determine la conductancia de difusión de un diodo de unión PN a una $T = 300$ K que se polariza con una corriente de 0.8 mA. (Respuesta: $g_d = 30.8$ mS.)

PPC 1.13 Determine la resistencia de difusión en pequeña señal de un diodo de unión PN a $I_D = 10\ \mu$A, 100 μA y 1 mA. (Respuestas: 2.6 kΩ, 260 Ω, 26 Ω.)

PPC 1.14 La resistencia de difusión de un diodo de unión PN a una $T = 300$ K es $r_d = 50\ \Omega$. ¿Cuál es la corriente del diodo en estado estable? (Respuesta: $I_{DQ} = 0.52$ mA.)

1.5 OTROS TIPOS DE DIODOS

Objetivo: • Comprender las propiedades y características de algunos diodos especializados.

Bernardo Pérez 1092771-2111070000

Existen muchos otros tipos de diodos con características especializadas que son de mucha utilidad en aplicaciones particulares. Sólo consideraremos brevemente algunos de ellos. Estudiaremos la celda solar, el fotodiodo, el diodo emisor de luz, el diodo Schottky y el diodo Zener.

1.5.1 Celda solar

Una **celda solar** es un dispositivo de unión PN al que no se le aplica directamente ningún voltaje entre sus terminales. La unión PN, la cual convierte energía solar en energía eléctrica, está conectada a una carga, como se indica en la figura 1.39. Cuando la luz impacta en la región espacio-carga, se generan electrones y huecos, que de inmediato se separan y alejan de la región espacio-carga por medio del campo eléctrico, lo que crea una **fotocorriente**. La fotocorriente generada produce un voltaje en las terminales de la carga, lo que significa que la celda solar suministra potencia. Las celdas solares suelen fabricarse con silicio, pero también es posible hacerlo a partir de GaAs u otros compuestos semiconductores de los grupos III-V.

Las celdas solares se han utilizado por mucho tiempo para alimentar los componentes electrónicos de satélites y vehículos espaciales, así como en fuentes de alimentación de algu-

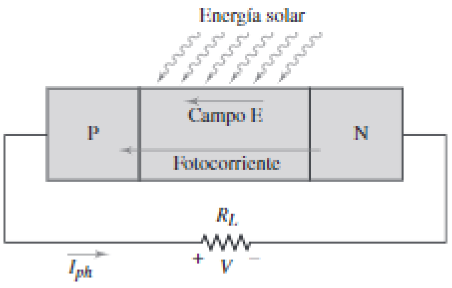


Figura 1.39 Celda solar de unión PN conectada a una carga.

nas calculadoras. Las celdas solares también suministran potencia a los autos de carreras en el Sunrayce; grupos universitarios en Estados Unidos diseñan, construyen y manejan estos autos de carreras. Por lo general, un auto Sunrayce cuenta con 8 m^2 de paneles de celdas solares que generan hasta 800 W de potencia en un día soleado al mediodía. La potencia proveniente de los paneles solares alimenta motores eléctricos o carga baterías.

1.5.2 Fotodiodo

Los **fotodetectores** son dispositivos que convierten señales ópticas en eléctricas. Un ejemplo es el **fotodiodo**, el cual es similar a una celda solar excepto que la unión PN se activa con un voltaje de polarización inversa. Los fotones incidentes u ondas luminosas generan electrones y huecos en exceso en la región espacio-carga. Dichos portadores en exceso de inmediato se separan y alejan de la región espacio-carga por medio del campo eléctrico, lo que crea una "fotocorriente". Esta fotocorriente generada es directamente proporcional al flujo de fotones incidente.

1.5.3 Diodos emisores de luz

El **diodo emisor de luz (LED)** convierte la corriente en luz. Como ya se explicó, cuando se aplica un voltaje de polarización directa a las terminales de una unión PN, los electrones y los huecos circulan a través de la región espacio-carga y se convierten en portadores minoritarios en exceso. Dichos portadores minoritarios en exceso se difunden hacia las regiones semiconductoras neutrales, donde se recombinan con los portadores mayoritarios. Si el semiconductor es un **material de banda directa**, como el GaAs, el electrón y el hueco se recombinan sin ningún cambio de impulso y de esta forma se emite un fotón u onda luminosa. Al contrario, en un **material de banda indirecta**, como el silicio, cuando se recombinan un electrón y un hueco, se deben conservar tanto la energía como el impulso, por lo que es muy poco probable que se emita un fotón. Por tanto, los LED se fabrican con GaAs u otros materiales semiconductores compuestos. En un LED, la corriente que circula por el diodo es directamente proporcional a la velocidad de recombinación, lo que significa que la intensidad luminosa de salida es también proporcional a la corriente del diodo.

Se fabrican arreglos monolíticos de LED para pantallas alfanuméricas, como la pantalla de un voltímetro digital.

Un LED puede estar integrado a una cavidad óptica con el fin de producir una salida fotónica coherente con un ancho de banda muy angosto. Dicho dispositivo es un diodo láser, el cual se utiliza en aplicaciones de comunicaciones ópticas.

El LED, junto con un fotodiodo, crea un sistema óptico como el que se muestra en la figura 1.40. La señal luminosa generada puede viajar a través de distancias relativamente gran-

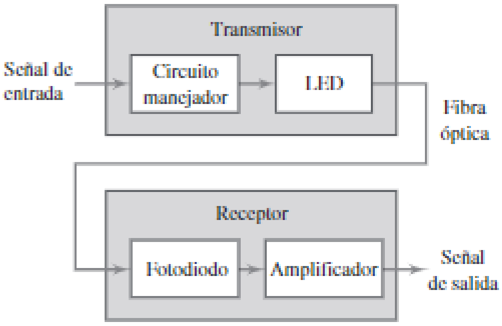


Figura 1.40 Elementos básicos de un sistema de transmisión óptico.

Bernardo Pérez 1092771-2111070000
1092771211070000

des por medio de la fibra óptica, debido a la reducida absorción óptica que tienen las fibras ópticas de alta calidad.

1.5.4 Diodo de barrera tipo Schottky

Un **diodo de barrera Schottky**, o simplemente diodo Schottky, se forma cuando un metal, como el aluminio, se pone en contacto con un semiconductor *moderadamente* dopado tipo N para formar una unión rectificadora. La figura 1.41*a*) muestra el contacto metal-semiconductor y la figura 1.41*b*), el símbolo del circuito donde se indica el sentido de la corriente y la polaridad del voltaje.

Las características corriente-voltaje de un diodo Schottky son muy similares a las del diodo de juntura PN. Se aplica la misma ecuación del diodo ideal en ambos dispositivos. Sin embargo, existen dos diferencias importantes entre los dos diodos que afectan directamente la respuesta del diodo Schottky.

En primer lugar, el mecanismo que genera la corriente en los dos dispositivos es diferente. La corriente en un diodo de juntura PN está controlada por la difusión de portadores minoritarios. La corriente en un diodo Schottky es consecuencia del flujo de portadores mayoritarios a través de la barrera de potencial en la unión metalúrgica. Esto significa que no existe almacenamiento de portadores minoritarios en el diodo Schottky, por lo que el tiempo de conmutación de una polarización directa a una inversa es muy reducido comparado con el correspondiente de un diodo de juntura PN. El tiempo de almacenamiento, t_s, de un diodo Schottky es prácticamente cero.

En segundo lugar, la corriente de saturación inversa I_S de un diodo Schottky es mayor que la de un diodo de juntura PN para áreas de dispositivo similares. Esta propiedad significa que requiere una menor cantidad de voltaje de polarización directa para producir una determinada corriente en comparación con un diodo de juntura PN.

La figura 1.42 muestra una comparación de las características de los dos diodos. Al aplicar el modelo lineal por partes podemos determinar que el diodo Schottky tiene un voltaje de encendido menor que el correspondiente al diodo de juntura PN. En capítulos posteriores veremos que este menor voltaje de encendido y tiempo de conmutación más corto hace del diodo Schottky un dispositivo muy útil en aplicaciones con circuitos integrados.

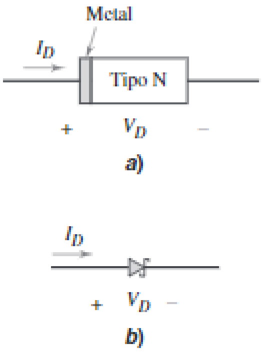


Figura 1.41 Diodo de barrera Schottky: *a*) geometría simplificada y *b*) símbolo del circuito.

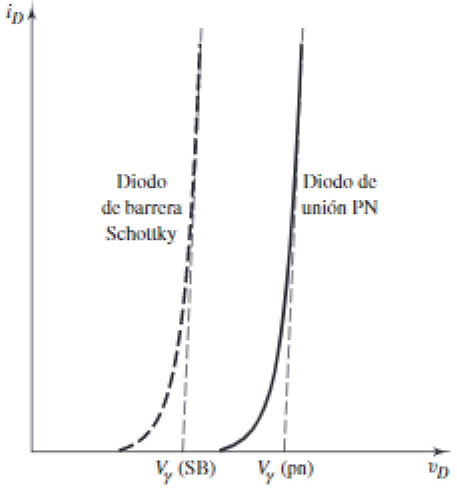


Figura 1.42 Comparación entre las características *I-V* de polarización directa de un diodo de unión PN y un diodo de barrera Schottky.

Bernardo Pérez 1092771-2111070000

EJEMPLO 1.12

Objetivo: Determinar los voltajes de los diodos.

Las corrientes de saturación inversa de un diodo de juntura PN y un diodo Schottky son $I_S = 10^{-12}$ A y 10^{-8} A, respectivamente. Determine los voltajes de polarización directa que se requieren para producir 1 mA en cada diodo.

Solución: La relación corriente-voltaje del diodo está dada por

$$I_D = I_S e^{V_D/V_T}$$

Despejamos el voltaje del diodo y obtenemos

$$V_D = V_T \ln\left(\frac{I_D}{I_S}\right)$$

Después encontramos, para el diodo de juntura PN,

$$V_D = (0.026)\ln\left(\frac{1 \times 10^{-3}}{10^{-12}}\right) = 0.539 \text{ V}$$

y para el diodo Schottky,

$$V_D = (0.026)\ln\left(\frac{1 \times 10^{-3}}{10^{-8}}\right) = 0.299 \text{ V}$$

Comentario: Como la corriente de saturación inversa del diodo Schottky es relativamente grande, se requiere un voltaje reducido en las terminales de este diodo para producir una determinada corriente en comparación con el diodo de juntura PN.

Bernardo Pérez 1092771-2111070000

PROBLEMA PARA EJERCITAR

Ejercicio 1.12: Un diodo de juntura PN y un diodo Schottky tienen corrientes de polarización directa de 1.2 mA. La corriente de saturación inversa del diodo de juntura PN es $I_S = 4 \times 10^{-15}$ A. La diferencia de voltajes de polarización directa es de 0.265 V. Determine la corriente de saturación inversa del diodo Schottky. (Respuesta: $I_S = 1.07 \times 10^{-10}$ A.)

1092771211070000

También existe otro tipo de juntura metal-semiconductor. Cuando se aplica un metal a un semiconductor muy dopado se forma, en la mayoría de los casos, un *contacto óhmico*: es decir, un contacto que conduce la misma corriente en ambas direcciones y sólo tiene una pequeña caída de voltaje en las terminales de la unión. Los contactos óhmicos se utilizan para conectar un dispositivo semiconductor a otro en un CI, o para conectar un CI a sus terminales externas.

1.5.5 Diodo Zener

Como ya se mencionó en este capítulo, no se puede incrementar indiscriminadamente el voltaje de polarización inversa aplicado. En un punto se presentará la ruptura y la corriente en la dirección de polarización inversa aumentará con rapidez. El voltaje en este punto se llama voltaje de ruptura. En la figura 1.43 se muestran las características *I-V* del diodo, incluso el voltaje de ruptura.

Los diodos, llamados **diodos Zener**, se diseñan y fabrican para proporcionar un voltaje de ruptura específico V_{Z0}. (Aunque el voltaje de ruptura esté en el eje de voltaje negativo [polarización inversa], su valor se expresa como cantidad positiva.) La corriente significativa que puede existir en la ruptura puede provocar efectos de calentamiento y la falla catastrófica del

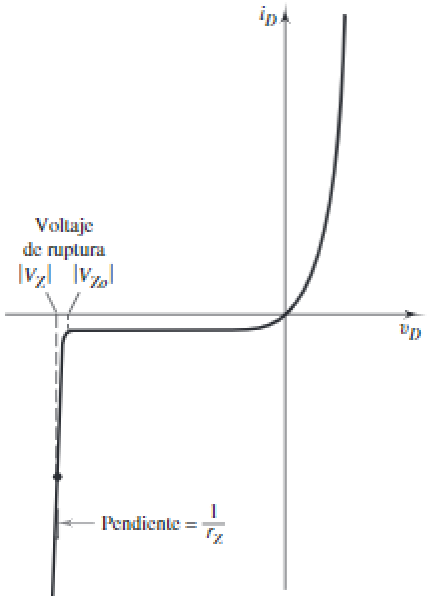


Figura 1.43 Características *I-V* del diodo que muestran los efectos de la ruptura.

Bernardo Pérez 1092771-2111070000

diodo debido a la enorme disipación de potencia en el dispositivo. Sin embargo, puede hacerse que los diodos operen en la región de ruptura al limitar la corriente a un valor acorde con las capacidades del dispositivo. Dicho diodo sirve como referencia de voltaje constante en un circuito. El voltaje de ruptura del diodo es esencialmente constante a lo largo de un amplio rango de temperaturas y corrientes. La pendiente de la curva característica *I-V* en el punto de ruptura es muy pronunciada, por lo que la resistencia incremental r_z es pequeña. Por lo general, r_z se encuentra en el rango de algunos ohms o decenas de ohms.

En la figura 1.44 se muestra el símbolo del circuito del diodo Zener. (Observe la ligera diferencia entre este símbolo y el símbolo del diodo Schottky.) El voltaje V_Z es el voltaje de ruptura Zener y la corriente I_Z es la corriente de polarización inversa cuando el diodo opera en la región de ruptura. En el capítulo siguiente estudiaremos algunas aplicaciones del diodo Zener.

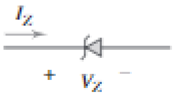


Figura 1.44 Símbolo de circuito del diodo Zener.

EJEMPLO DE DISEÑO 1.13

Objetivo: Considerar un circuito simple con referencia de voltaje constante y diseñar el valor de la resistencia requerida para limitar la corriente en este circuito.

Considere el circuito que se muestra en la figura 1.45. Suponga que el voltaje de ruptura del diodo Zener es $V_Z = 5.6$ V y la resistencia Zener es $r_z = 0$. La corriente que circula a través del diodo se limitará a un valor de 3 mA.

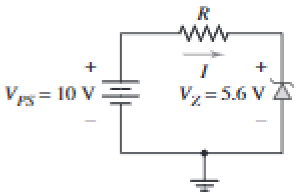


Figura 1.45 Circuito simple que contiene un diodo Zener en el que dicho diodo está polarizado en la región de ruptura.

Solución: Como antes, determinamos la corriente a partir de la diferencia de voltaje en las terminales de R dividida entre la resistencia. Es decir,

$$I = \frac{V_{PS} - V_Z}{R}$$

La resistencia es entonces

$$R = \frac{V_{PS} - V_Z}{I} = \frac{10 - 5.6}{3} = 1.47\,\text{k}\Omega$$

La potencia disipada en el diodo Zener es

$$P_Z = I_Z V_Z = (3)(5.6) = 16.8 \text{ mW}$$

El diodo Zener debe ser capaz de disipar 16.8 mW de potencia sin sufrir daño alguno.

Comentario: La resistencia externa del diodo Zener limita la corriente cuando opera en la región de ruptura. En el circuito que se muestra en la figura, el voltaje de salida permanecerá constante a 5.6 V, a pesar de que el voltaje de suministro de alimentación y la resistencia pueden cambiar a lo largo de un rango limitado; es por esto que este circuito proporciona un voltaje de salida constante. En el próximo capítulo estudiaremos otras aplicaciones del diodo Zener.

PROBLEMA PARA EJERCITAR

Ejercicio 1.13: Considere el circuito que se muestra en la figura 1.45. Determine el valor de resistencia R requerido para limitar la potencia disipada en el diodo Zener con un valor de 10 mW. (Respuesta: $R = 2.46$ kΩ.)

Ponga a prueba su comprensión

PPC 1.15 Considere el circuito que se muestra en la figura 1.46. El diodo puede ser un diodo de juntura PN o un diodo Schottky. Asuma que los voltajes de corte son $V_\gamma = 0.7$ V y $V_\gamma = 0.3$ V para el diodo de juntura PN y para el diodo Schottky, respectivamente. Sea $r_f = 0$ en ambos diodos. Calcule la corriente I_D en el momento en que se inserta cada diodo en el circuito. (Respuestas: diodo PN, 0.825 mA; diodo Schottky, 0.925 mA.)

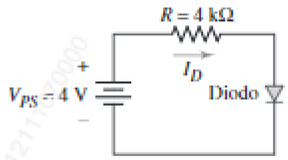


Figura 1.46 Circuito del ejercicio PPC 1.15. El diodo puede ser un diodo de unión PN o un diodo Schottky.

PPC 1.16 Un diodo Zener tiene una resistencia en serie equivalente de 20 Ω. Si el voltaje en las terminales del diodo es de 5.20 V con una $I_Z = 1$ mA, determine el voltaje en las terminales del diodo en $I_Z = 10$ mA. (Respuesta: $V_Z = 5.38$ V.)

PPC 1.17 El resistor del circuito que se muestra en la figura 1.45 tiene un valor $R = 4$ kΩ, el voltaje de ruptura del diodo Zener es $V_Z = 3.6$ V y el valor de potencia del diodo Zener es de $P = 6.5$ mW. Determine la corriente máxima que circula por el diodo y el voltaje máximo de la fuente de alimentación que puede aplicarse sin dañar el diodo. (Respuestas: 1.81 mA, 10.8 V.)

1.6 APLICACIÓN DE DISEÑO. TERMÓMETRO DE DIODOS

Objetivo: • Diseñar un termómetro electrónico simple a partir de las características de temperatura del diodo.

Especificaciones: El rango de temperatura será de 0 a 100 °F.

Método de diseño: Utilizaremos las características de temperatura del diodo polarizado en directa que se muestran en la figura 1.20. Si la corriente del diodo se mantiene constante, la variación en el voltaje del diodo está en función de la temperatura.

Opciones: Suponga que dispone de un diodo de juntura PN de silicio con una corriente de saturación inversa de $I_S = 10^{-13}$ A con una $T = 300$ K.

Bernardo Pérez 1092771-2111070000

Solución: Se ignora el término (-1) en la relación *I-V* del diodo y tenemos

$$I_D = I_S e^{V_D/V_T} \propto n_i^2 e^{V_D/V_T} \propto e^{-E_g/kT} \cdot e^{V_D/V_T}$$

La corriente de saturación inversa I_S es proporcional a n_i^2 y, a su vez, n_i^2 es proporcional a la función exponencial que involucra al espacio de energía entre bandas E_g y la temperatura.

Escribimos el cociente de la corriente del diodo con dos valores de temperatura, aplicamos la definición de voltaje térmico y tenemos[3]

$$\frac{I_{D1}}{I_{D2}} = \frac{e^{-E_g/kT_1} \cdot e^{eV_{D1}/kT_1}}{e^{-E_g/kT_2} \cdot e^{eV_{D2}/kT_2}} \quad \textbf{(1.35)}$$

donde V_{D1} y V_{D2} son los voltajes de los diodos con temperaturas T_1 y T_2, respectivamente. Si la corriente del diodo se mantiene constante con estas temperaturas, la ecuación (1.35) se escribe como

$$e^{eV_{D2}/kT_2} = e^{-E_g/kT_1} e^{+E_g/kT_2} e^{eV_{D1}/kT_1} \quad \textbf{(1.36)}$$

Se calcula el logaritmo natural en ambos miembros de la ecuación y tenemos

$$\frac{eV_{D2}}{kT_2} = \frac{-E_g}{kT_1} + \frac{E_g}{kT_2} + \frac{eV_{D1}}{kT_1} \quad \textbf{(1.37)}$$

o

$$V_{D2} = \frac{-E_g}{e}\left(\frac{T_2}{T_1}\right) + \frac{E_g}{e} + V_{D1}\left(\frac{T_2}{T_1}\right) \quad \textbf{(1.38)}$$

Para el silicio, el espacio de energía entre bandas es $E_g/e = 1.12$ V. Luego, si suponemos que el espacio de energía entre bandas no varía en el rango de temperatura, tenemos

$$V_{D2} = 1.12\left(1 - \frac{T_2}{T_1}\right) + V_{D1}\left(\frac{T_2}{T_1}\right) \quad \textbf{(1.39)}$$

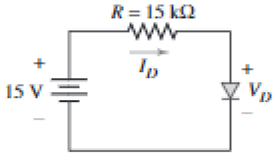


Figura 1.47 Circuito del termómetro de diodo.

Considere el circuito que se muestra en la figura 1.47. Asuma que el diodo tiene una corriente de saturación inversa de $I_S = 10^{-13}$ A con una temperatura $T = 300$ K. A partir del circuito, escribimos

$$I_D = \frac{15 - V_D}{R} = I_S e^{V_D/V_T}$$

o

$$\frac{15 - V_D}{15 \times 10^3} = 10^{-13} e^{V_D/0.026}$$

Con el método de prueba y error tenemos

$$V_D = 0.5976 \text{ V}$$

e

$$I_D = \frac{15 - 0.5976}{15 \times 10^3} \Rightarrow 0.960 \text{ mA}$$

En la ecuación (1.39) podemos fijar el valor de $T_1 = 300$ K y hacer que $T_2 \equiv T$ sea una temperatura variable. Obtenemos

$$V_D = 1.12 - 0.522\left(\frac{T}{300}\right) \quad \textbf{(1.40)}$$

[3] Observe que e, por ejemplo, en $e^{-E_g/kT}$, representa la función exponencial, mientras que e en el exponente, por ejemplo, en eV_{D1}/kT_1, es la magnitud de la carga electrónica. El contexto en el que se use e debe aclarar su significado.

Bernardo Pérez 1092771-2111070000

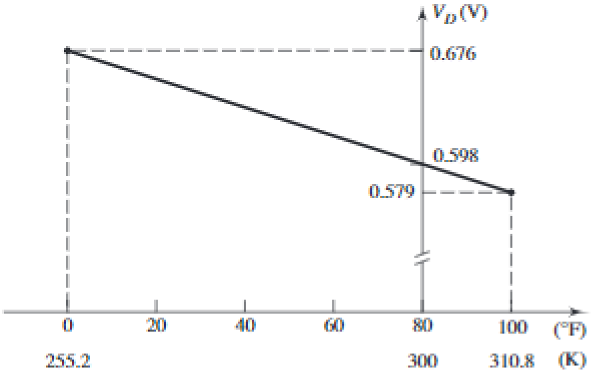


Figura 1.48 Gráfica del voltaje respecto de la temperatura del diodo.

de forma que el voltaje en las terminales del diodo sea una función lineal de la temperatura. Si el rango de temperatura va a ser de 0 a 100 °F, por ejemplo, el cambio correspondiente en grados kelvin será de 255.2 a 310.8. En la figura 1.48 se grafica el voltaje del diodo respecto de la temperatura.

La figura 1.47 muestra un circuito simple que se puede usar. Con un voltaje de fuente de alimentación de 15 V, un cambio de voltaje en el diodo de aproximadamente 0.1 V en el rango de temperatura produce un cambio porcentual aproximado de 0.67 en la corriente que circula a través del diodo. Por tanto, el análisis anterior es válido.

Bernardo Pérez 1092771-2111070000

Comentario: Este ejemplo de diseño muestra que un diodo conectado a un circuito simple sirve como elemento sensor en un termómetro electrónico. Supusimos una corriente de saturación inversa del diodo de $I_S = 10^{-13}$ A con una $T = 300$ K (80 °F). La corriente de saturación inversa real de un determinado diodo puede ser diferente. Dicha diferencia sólo significa que la curva voltaje contra corriente del diodo de la figura 1.48 se desplazaría hacia arriba o hacia abajo con el fin de igualarlo al voltaje real del diodo a temperatura ambiente.

1092771-2111070000

Idea de diseño: Con la finalidad de terminar este diseño, se deben agregar dos componentes o sistemas electrónicos al circuito de la figura 1.47. En primera instancia debemos agregar un circuito que mida el voltaje del diodo. La adición de este circuito no debe alterar las características del diodo ni deben existir efectos de la carga. Para este propósito se puede utilizar algún circuito amplificador operacional, los que se describirán en el capítulo 9. Se requiere un segundo circuito electrónico para convertir el voltaje del diodo a un valor de temperatura. Un convertidor analógico digital puede ser usado para obtener una lectura digital de la temperatura.

1.7 RESUMEN

- Al principio consideramos algunas características y propiedades de los materiales semiconductores, como el concepto de electrones (carga negativa) y huecos (carga positiva) en su calidad de portadores de carga distintos en un semiconductor. El proceso de dopado produce materiales semiconductores de tipo tanto N como P. Los conceptos de materiales tipo N y tipo P se usan a lo largo de este libro.
- Se forma un diodo de juntura PN cuando una región dopada tipo N y una tipo P se colocan adyacentes entre sí. La corriente del diodo es una función exponencial del voltaje en la condición de polarización directa y es esencialmente igual a cero en la condición de polarización inversa.
- Se desarrolló un modelo lineal por partes del diodo de forma que se obtengan con facilidad los resultados aproximados de los cálculos realizados a mano. Las características *i*-*v*

del diodo se dividen en segmentos lineales, lo cual es válido en regiones de operación particulares. Se presentó el concepto de voltaje de encendido del diodo.

- Pueden sobreponerse señales variantes con el tiempo o de CA en un voltaje o corriente de CD del diodo. Se desarrolló un circuito equivalente lineal de pequeña señal para determinar la relación entre la corriente y el voltaje de CA. Este mismo circuito equivalente se aplicará extensivamente al estudiar la respuesta en frecuencia de los transistores.
- Se analizaron dispositivos de juntura PN especializados. En particular, las celdas solares de juntura PN se utilizan para convertir energía solar en energía eléctrica. Los diodos de barrera Schottky son uniones rectificadoras metal-semiconductor que, en general, tienen voltajes de encendido menores que las uniones PN. Los diodos Zener operan en la región de ruptura inversa y se utilizan en circuitos de voltaje constante. Los fotodiodos y los LED también se estudiaron brevemente.
- Como aplicación se diseñó un termómetro de diodos simple basado en las propiedades térmicas de la unión PN.

EVALUACIÓN

Después de estudiar este capítulo, el lector debe poseer la habilidad de:

✓ Comprender el concepto de concentración de portadores intrínsecos, la diferencia entre materiales tipo N y tipo P y el concepto de corriente de deriva y de difusión.
✓ Analizar un circuito simple con diodos a partir de las características corriente-voltaje del diodo ideal y con la técnica de análisis por iteración.
✓ Analizar un circuito con diodos mediante el modelo de aproximación lineal por partes para diodos.
✓ Determinar las características en pequeña señal de un diodo con el circuito equivalente en pequeña señal.
✓ Comprender las características generales de una celda solar, de un diodo emisor de luz, de un diodo de barrera Schottky y de un diodo Zener.

PREGUNTAS DE REPASO

1. Describa un material semiconductor intrínseco. ¿Qué significa una concentración de portadores intrínsecos?
2. Describa el concepto de electrón y hueco como portadores de carga en un material semiconductor.
3. Describa un material semiconductor extrínseco. ¿Qué es la concentración de electrones en términos de la concentración de impurezas donadoras? ¿Qué es la concentración de huecos en términos de la concentración de impurezas aceptoras?
4. Describa los conceptos de corriente de difusión y de deriva en un material semiconductor.
5. ¿Cómo se forma una unión PN? ¿Qué significa barrera de potencial integrada y cómo se forma?
6. ¿Cómo se crea la capacitancia de unión en un diodo de unión PN polarizada en inversa?
7. Escriba la relación corriente-voltaje del diodo ideal. Describa el significado de I_S y V_T.
8. Describa el método de análisis por iteración y cuándo debe utilizarse para analizar un circuito con diodos.
9. Describa el modelo lineal por partes del diodo y por qué razón es útil. ¿Qué es el voltaje de encendido del diodo?
10. Defina la línea de carga de un circuito simple con diodos.
11. ¿En qué condiciones se utiliza el modelo en pequeña señal de un diodo en el análisis de un circuito con diodos?
12. Describa la operación de un circuito de celdas solares simple.

Bernardo Pérez 1092771-2111070000

13. ¿De qué forma las características i-v de un diodo de barrera Schottky difieren de las del diodo de unión PN?
14. ¿Qué característica del diodo Zener se usa en el diseño de los circuitos con diodos Zener?
15. Describa las características de un fotodiodo y de un circuito con fotodiodos.

PROBLEMAS

[Nota: A menos que se especifique otra cosa, suponga que $T = 300$ K en los siguientes problemas; asimismo, que el coeficiente de emisión es $n = 1$ a menos que se especifique otra cosa.]

Sección 1.1 Materiales semiconductores y sus propiedades

1.1 *a*) Calcule la concentración de portadores intrínsecos del silicio a *i*) $T = 250$ K y *ii*) $T = 350$ K. *b*) Repita la parte *a*) para el caso del arseniuro de galio.

1.2 *a*) La concentración de portadores intrínsecos en el silicio no debe ser mayor a $n_i = 10^{12}$ cm^{-3}. Determine la temperatura máxima permitida. *b*) Repita la parte *a*) para $n_i = 10^9$ cm^{-3}.

1.3 Calcule la concentración de portadores intrínsecos en el silicio y el germanio a las temperaturas siguientes: *a*) $T = 100$ K, *b*) $T = 300$ K y *c*) $T = 500$ K.

1.4 *a*) Encuentre la concentración de electrones y huecos en una muestra de germanio que tiene una concentración de átomos donadores de 10^{15} cm^{-3}. ¿Es el semiconductor tipo N o tipo P? *b*) Repita la parte *a*) para el caso del silicio.

1.5 El arseniuro de galio está dopado con átomos con impurezas aceptoras en una concentración de 10^{16} cm^{-3}. *a*) Encuentre la concentración de electrones y huecos. ¿El semiconductor es tipo P o tipo N? *b*) Repita la parte *a*) para el caso del germanio.

1.6 El silicio está dopado con 5×10^{16} átomos de arsénico/cm^3. *a*) ¿El material es tipo P o tipo N? *b*) Calcule la concentración de electrones y huecos a $T = 300$ K. *c*) Repita la parte *b*) con $T = 350$ K.

1.7 *a*) Calcule la concentración de electrones y huecos en silicio que tiene una concentración de átomos aceptores igual a 5×10^{16} cm^{-3}. ¿El semiconductor es tipo P o tipo N? *b*) Repita la parte *a*) para el GaAs.

1.8 Una muestra de silicio está conformada de manera que su concentración de huecos es $p_o = 2 \times 10^{17}$ cm^{-3}. *a*) ¿Se deben agregar átomos de arsénico o boro al silicio intrínseco? *b*) ¿Qué concentración de átomos con impurezas se debe agregar? *c*) ¿Cuál es la concentración de electrones?

1.9 La concentración de electrones en el silicio a $T = 300$ K es $n_o = 5 \times 10^{15}$ cm^{-3}. *a*) Determine la concentración de huecos. *b*) ¿El material es tipo P o tipo N? *c*) ¿Cuál es la concentración del dopado con impurezas?

1.10 *a*) Se va a diseñar material semiconductor de silicio de forma que la concentración de electrones portadores mayoritarios sea de $n_o = 7 \times 10^{15}$ cm^{-3}. ¿Deben agregarse átomos con impurezas aceptoras y donadoras al silicio intrínseco con el fin de lograr esta concentración? ¿Qué concentración de átomos con impurezas dopantes se requiere? *b*) En este material de silicio, la concentración de huecos portadores minoritarios no será mayor que $p_o = 10^6$ cm^{-3}. Determine la temperatura máxima permitida.

1.11 *a*) El campo eléctrico aplicado al silicio tipo P es $E = 10$ V/cm. La conductividad del semiconductor es $\sigma = 1.5$ $(\Omega\text{-cm})^{-1}$ y el área transversal es $A = 10^{-5}$ cm^2. Determine la corriente de deriva. *b*) El área transversal de un semiconductor es $A = 2 \times 10^{-4}$ cm^2 y la resistividad es $\rho = 0.4$ $(\Omega\text{-cm})$. Si la corriente de deriva es $I = 1.2$ mA, ¿qué campo eléctrico debe aplicarse?

Bernardo Pérez 1092771-2111070000
1092771211070000

Bernardo Pérez 1092771-2111070000

1.12 Se establece una densidad de corriente de deriva de 120 A/cm^2 en silicio tipo N con un campo eléctrico aplicado de 18 V/cm. Si las movilidades de los electrones y los huecos son de $\mu_n = 1\,250$ cm^2/V-s y $\mu_p = 450$ cm^2/V-s, respectivamente, determine la concentración de dopado requerida.

1.13 Un material de silicio tipo N tiene una resistividad de $\rho = 0.65$ Ω-cm. *a*) Si la movilidad de los electrones es $\mu_n = 1\,250$ cm^2/V-s, ¿cuál es la concentración de átomos donadores? *b*) Determine el campo eléctrico requerido para establecer una densidad de corriente de deriva de $J = 160$ A/cm^2.

1.14 *a*) La conductividad requerida de un material de silicio debe ser $\sigma = 1.5$ (Ω-cm)$^{-1}$. Si $\mu_n = 1\,000$ cm^2/V-s y $\mu_p = 375$ cm^2/V-s, ¿cuál es la concentración de átomos donadores que se debe agregar? *b*) La conductividad requerida de un material de silicio debe ser $\sigma = 0.8$ (Ω-cm)$^{-1}$. Si $\mu_n = 1\,200$ cm^2/V-s y $\mu_p = 400$ cm^2/V-s, ¿qué concentración de átomos aceptores se debe agregar?

1.15 En GaAs, las movilidades son $\mu_n = 8\,500$ cm^2/V-s y $\mu_p = 400$ cm^2/V-s. *a*) Determine el rango de la conductividad para un intervalo de concentración de donadores de $10^{15} \le N_d \le 10^{19}$ cm^{-3}. *b*) Con los resultados de la parte *a*), determine el rango de densidad de corriente de deriva si el campo eléctrico aplicado es $E = 0.10$ V/cm.

1.16 En la figura P1.16 se muestran las concentraciones de electrones y huecos en una muestra de silicio. Asuma que las movilidades de electrones y huecos son las mismas que en el problema 1.12. Determine la densidad de corriente de difusión total respecto de la distancia x para $0 \le x \le 0.001$ cm.

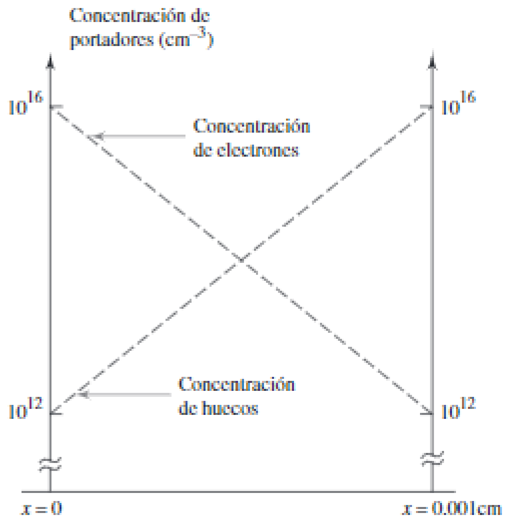


Figura P1.16

1.17 La concentración de huecos en el silicio está dada por

$$p(x) = 10^4 + 10^{15} \exp(-x/L_p) \qquad x \ge 0$$

El valor de L_p es 10 μm. El coeficiente de difusión de huecos es $D_p = 15$ cm^2/s. Determine la densidad de corriente de difusión de huecos con *a*) $x = 0$, *b*) $x = 10$ μm y *c*) $x = 30$ μm.

1.18 GaAs es dopado a $N_a = 10^{17}$ cm^{-3}. *a*) Calcule n_o y p_o. *b*) Se generan huecos y electrones en exceso de forma que $\delta n = \delta p = 10^{15}$ cm^{-3}. Determine la concentración total de electrones y huecos.

Sección 1.2 La unión PN

1.19 *a*) Determine la barrera de potencial integrada V_{bi} en una unión PN de silicio para *i*) $N_d = N_a = 5 \times 10^{15}$ cm^{-3} ; *ii*) $N_d = 5 \times 10^{17}$ cm^{-3} y $N_a = 10^{15}$ cm^{-3}; *iii*) $N_a = N_d = 10^{18}$ cm^{-3}. *b*) Repita la parte *a*) para el GaAs.

1.20 Considere una unión PN de silicio. La región N está dopada a un valor de $N_d = 10^{16}$ cm^{-3}. La barrera de potencial integrada es de $V_{bi} = 0.712$ V. Determine la concentración de dopado tipo P que se requiere.

1.21 La concentración de donadores en la región N de una unión PN de silicio es $N_d = 10^{16}$ cm^{-3}. Grafique V_{bi} respecto de N_a en el rango $10^{15} \leq N_a \leq 10^{18}$ cm^{-3}, donde N_a es la concentración de aceptores en la región P.

1.22 Considere una unión PN de GaAs dopada uniformemente con concentraciones de dopado de $N_a = 5 \times 10^{18}$ cm^{-3} y $N_d = 5 \times 10^{16}$ cm^{-3}. Grafique la barrera de potencial integrada V_{bi} respecto de la temperatura para 200 K $\leq T \leq$ 500 K.

1.23 La capacitancia de unión sin polarización de una unión PN de silicio es $C_{jo} =$ 0.4 pF. Las concentraciones de dopado son $N_a = 1.5 \times 10^{16}$ cm^{-3} y $N_d = 4 \times 10^{15}$ cm^{-3}. Determine la capacitancia de unión con *a*) $V_R = 1$ V, *b*) $V_R = 3$ V y *c*) $V_R =$ 5 V.

*1.24 La capacitancia sin polarización de un diodo de unión PN de silicio es $C_{jo} = 0.02$ pF y el potencial integrado es $V_{bi} = 0.80$ V. El diodo está polarizado en inversa a través de un resistor de 47 kΩ y una fuente de voltaje. *a*) Para $t < 0$, el voltaje aplicado es 5 V y, con $t = 0$, el voltaje aplicado disminuye a cero volts. Calcule el tiempo que tarda el voltaje del diodo en cambiar de 5 V a 1.5 V. (Como aproximación, utilice la capacitancia promedio del diodo entre los dos niveles de voltaje.) *b*) Repita la parte *a*) para un cambio en el voltaje de entrada de 0 V a 5 V y para un cambio de voltaje del diodo de 0 V a 3.5 V. (Utilice la capacitancia promedio del diodo entre estos dos niveles de voltaje.)

1.25 Las concentraciones de dopado de una unión PN de silicio son $N_d = 5 \times 10^{15}$ cm^{-3} y $N_a = 10^{17}$ cm^{-3}. La capacitancia de unión sin polarización es $C_{jo} = 0.60$ pF. Una inductancia de 1.50 mH está conectada en paralelo a la unión PN. Calcule la frecuencia de resonancia f_o del circuito para voltajes de polarización inversa de *a*) $V_R = 1$ V, *b*) $V_R = 3$ V y *c*) $V_R = 5$ V.

1.26 *a*) ¿Con qué voltaje de polarización inversa la corriente de polarización inversa en un diodo de unión PN de silicio alcanza 90 por ciento de su valor de saturación? *b*) ¿Cuál es el cociente entre la corriente para un voltaje de polarización inversa de 0.2 V y la corriente para un voltaje de polarización inversa de 0.2 V?

1.27 *a*) La corriente de saturación inversa de un diodo de unión PN es $I_S = 10^{-11}$ A. Determine la corriente en el diodo para los voltajes 0.3, 0.5, 0.7, −0.02, −0.2 y −2 V. *b*) Repita la parte *a*) para $I_S = 10^{-13}$ A.

1.28 *a*) La corriente de saturación inversa de un diodo de unión PN es $I_S = 10^{-11}$ A. Determine el voltaje del diodo que producirá corrientes de *i*) 10 μA, 100 μA, 1 mA y *ii*) -5×10^{-12} A. *b*) Repita la parte *a*) para $I_S = 10^{-13}$ A y la parte *a*) *ii*) para -10^{-14} A.

1.29 Un diodo de unión PN de silicio tiene un coeficiente de emisión de $n = 1$. La corriente del diodo es $I_D = 1$ mA cuando $V_D = 0.7$ V. *a*) ¿Cuál es la corriente de saturación de polarización inversa? *b*) Trace, en la misma gráfica, $\log_{10} I_D$ respecto de V_D en el rango $0.1 \leq V_D \leq 0.7$ V cuando el coeficiente de emisión es *i*) $n = 1$ y *ii*) $n = 2$.

1.30 Grafique $\log_{10} I_D$ respecto de V_D en el rango $0.1 \leq V_D \leq 0.7$ V para *a*) $I_S = 10^{-12}$ y *b*) $I_S = 10^{-14}$ A.

1.31 *a*) Considere un diodo de unión PN de silicio operando en la región de polarización directa. Determine el incremento en el voltaje de polarización directa que provocará un incremento de corriente en un factor de 10. *b*) Repita la parte *a*) con un incremento en un factor de 100.

Bernardo Pérez 1092771-2111070000
1092771-2111070000

1.32 Un diodo de unión PN tiene una $I_S = 2$ nA. *a*) Determine el voltaje del diodo si *i*) $I_D = 2$ A y *ii*) $I_D = 20$ A. *b*) Determine la corriente del diodo si *i*) $V_D = 0.4$ V y *ii*) $V_D = 0.65$ V.

1.33 La corriente de saturación inversa de un conjunto de diodos varía entre $5 \times 10^{-14} \leq I_S \leq 5 \times 10^{-12}$ A. Todos los diodos se polarizarán a $I_D = 2$ mA. ¿Cuál es el rango de voltajes de polarización directa que debe aplicarse?

1.34 *a*) Una unión PN de germanio tiene una corriente de diodo $I_D = 1.5$ mA cuando se polarizan a un voltaje $V_D = 0.30$ V. ¿Cuál es la corriente de saturación de polarización inversa? *b*) Con los resultados de la parte *a*), determine la corriente en el diodo cuando éste se encuentra polarizado en un voltaje de *i*) $V_D = 0.35$ V y *ii*) $V_D = 0.25$ V.

1.35 *a*) La corriente de saturación inversa de un diodo de unión PN de arseniuro de galio es $I_S = 10^{-22}$ A. Determine la corriente que circula en el diodo para voltajes de diodo de 0.8, 1.0, 1.2, −0.02, −0.2 y −2 V. *b*) Repita la parte *a*) con $I_S = 5 \times 10^{-24}$ A.

*1.36 La corriente de saturación inversa de un diodo de unión PN de silicio a $T = 300$ K es $I_S = 10^{-12}$ A. Determine el rango de temperatura en el que I_S varía de 0.5×10^{-12} A a 50×10^{-12} A.

*1.37 Un diodo de unión PN de silicio tiene un voltaje de polarización inversa aplicado de 0.6 V. Determine el cociente de la corriente entre 100 °C y la corriente a −55 °C.

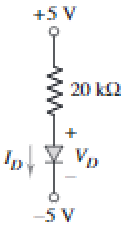


Figura P1.39

Sección 1.3 Análisis de diodos en CD

1.38 Un diodo de unión PN está conectado en serie con un resistor de 1 MΩ y una fuente de alimentación de 2.8 V. La corriente de saturación inversa del diodo es $I_S = 5 \times 10^{-11}$ A. *a*) Determine la corriente y el voltaje del diodo si éste se encuentra polarizado en directa. *b*) Repita la parte *a*) si el diodo está polarizado en inversa.

1.39 Considere el circuito con diodos que se muestra en la figura P1.39. La corriente de saturación inversa del diodo es $I_S = 10^{-12}$ A. Determine la corriente I_D y el voltaje V_D del diodo.

*1.40 El diodo del circuito que se muestra en la figura P1.40 tiene una corriente de saturación inversa $I_S = 5 \times 10^{-13}$ A. Determine el voltaje y la corriente en el diodo.

1.41 *a*) En el circuito que se muestra en la figura P1.41*a*), determine I_{D1}, I_{D2}, V_{D1} y V_{D2} para *i*) $I_{S1} = I_{S2} = 10^{-13}$ A y *ii*) $I_{S1} = 5 \times 10^{-14}$ A, $I_{S2} = 5 \times 10^{-13}$ A. *b*) Repita la parte *a*) con el circuito que se muestra en la figura P1.41*b*).

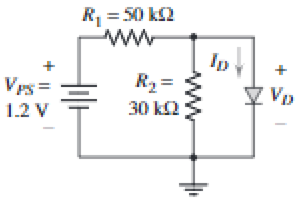


Figura P1.40

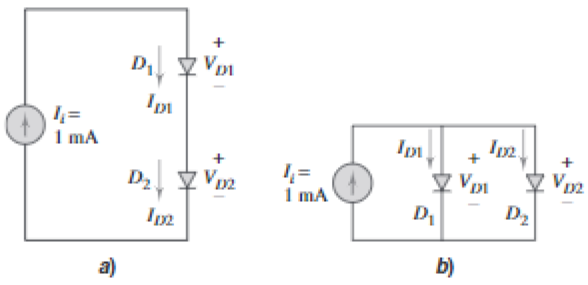


Figura P1.41

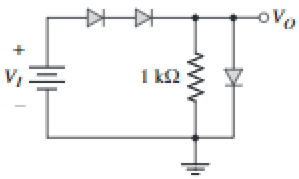


Figura P1.42

1.42 *a*) La corriente de saturación inversa de cada diodo del circuito mostrado en la figura P1.42 es $I_S = 6 \times 10^{-14}$ A. Determine el voltaje de entrada V_I que se requiere para producir un voltaje de salida $V_O = 0.635$ V. *b*) Repita la parte *a*) si el resistor de 1 kΩ se cambia por uno de $R = 500$ Ω.

Bernardo Pérez 1092771-2111070000

1.43 *a*) Considere el circuito que se muestra en la figura P1.40. El valor de R_1 se reduce a $R_1 = 10\ \text{k}\Omega$ y el voltaje de corte del diodo es $V_\gamma = 0.7$ V. Determine I_D y V_D. *b*) Repita la parte *a*) si $R_1 = 50\ \text{k}\Omega$.

1.44 Considere el circuito que se muestra en la figura P1.44. Determine la corriente I_D y el voltaje V_D en el diodo para *a*) $V_\gamma = 0.6$ V y *b*) $V_\gamma = 0.7$ V.

1.45 El voltaje de corte del diodo es $V_\gamma = 0.7$ V en los circuitos que se muestran en la figura P1.45. Grafique V_O e I_D respecto de I_I en el rango $0 \le I_I \le 2$ mA en el circuito que se muestra en *a*) figura P1.45*a*), *b*) figura P1.45*b*) y *c*) figura P1.45*c*).

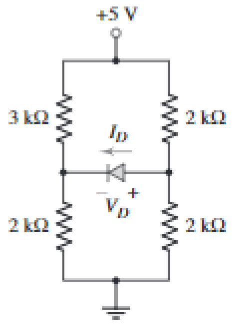


Figura P1.44

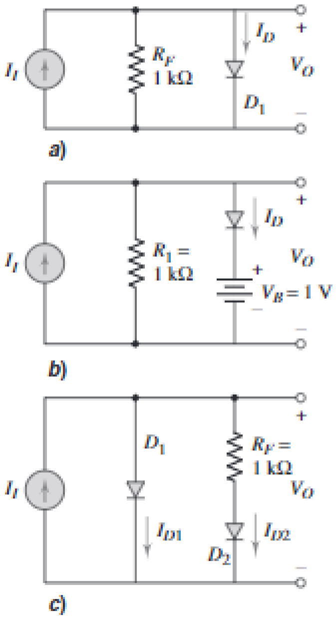


Figura P1.45

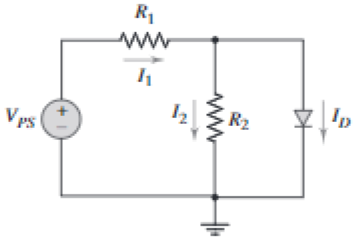


Figura P1.46

*1.46 El voltaje de corte del diodo que se muestra en el circuito de la figura P1.46 es $V_\gamma = 0.7$ V. El diodo permanecerá polarizado en "encendido" para un voltaje de fuente de alimentación en el rango de $5 \le V_{PS} \le 10$ V. La corriente de diodo mínima será de $I_D(\text{mín}) = 2$ mA. La potencia máxima disipada en el diodo no podrá ser mayor que 10 mW. Determine los valores correctos de R_1 y R_2.

1.47 Calcule I y V_O en cada uno de los circuitos que se muestran en la figura P1.47 si *i*) $V_\gamma = 0.7$ V y *ii*) $V_\gamma = 0.6$ V.

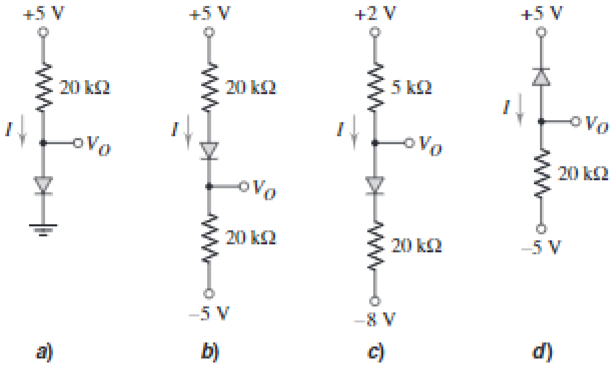


Figura P1.47

*1.48 Repita el problema 1.47 si la corriente de saturación inversa de cada uno de los diodos es $I_S = 5 \times 10^{-14}$ A. ¿Cuál es el voltaje en las terminales de cada diodo?

Bernardo Pérez 1092771-2111070000
1092771211070000

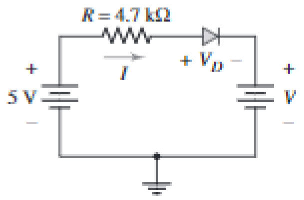


Figura P1.49

1.49 *a*) En el circuito que se muestra en la figura P1.49, calcule el voltaje de diodo V_D y el voltaje de alimentación V tal que la corriente sea $I_D = 0.4$ mA. Suponga que el voltaje de corte del diodo es $V_\gamma = 0.7$ V. *b*) Con los resultados de la parte *a*), determine la potencia disipada en el diodo.

1.50 Asuma que cada uno de los diodos que se muestran en la figura P1.50 tiene un voltaje de corte de $V_\gamma = 0.65$ V. *a*) El voltaje de entrada es $V_I = 5$ V. Determine el valor R_1 que se requiere para que I_{D1} sea la mitad del valor de I_{D2}. ¿Cuáles son los valores de I_{D1} e I_{D2}? *b*) Si $V_I = 8$ V y $R_1 = 2$ kΩ, determine I_{D1} e I_{D2}.

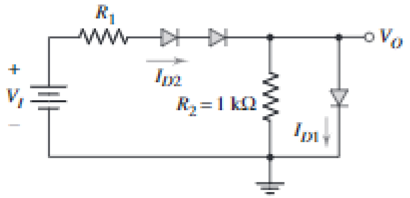


Figura P1.50

Sección 1.4 Análisis del diodo en pequeña señal

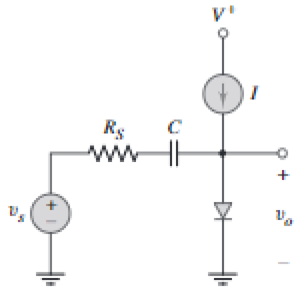


Figura P1.53

1.51 *a*) Considere un diodo de unión PN polarizado en $I_{DQ} = 1$ mA. Se sobrepone un voltaje senoidal V_{DQ} tal que la corriente senoidal pico a pico es $0.05 I_{DQ}$. Calcule el valor del voltaje senoidal pico a pico aplicado. *b*) Repita la parte *a*) si $I_{DQ} = 0.1$ mA.

1.52 Determine la resistencia de difusión en pequeña señal r_d de un diodo polarizado a *a*) $I_D = 26\ \mu$A, *b*) $I_D = 260\ \mu$A y *c*) $I_D = 2.6$ mA.

*1.53 El diodo del circuito que se muestra en la figura P1.53 está polarizado con una fuente de corriente constante I. Un voltaje senoidal v_s está acoplado a través de R_S y C. Suponga que el valor de C es tan grande que actúa como un cortocircuito en la señal. *a*) Demuestre que la componente senoidal del voltaje del diodo está dada por

$$v_o = v_s \left(\frac{V_T}{V_T + I R_S} \right)$$

b) Si $R_S = 260\ \Omega$, calcule v_o / v_s, para $I = 1$ mA, $I = 0.1$ mA e $I = 0.01$ mA.

Sección 1.5 Otros tipos de diodos

1.54 Las corrientes de polarización directa de un diodo de unión PN y un diodo Schottky son de 0.72 mA. Las corrientes de saturación inversa son $I_S = 5 \times 10^{-13}$ A e $I_S = 5 \times 10^{-8}$ A, respectivamente. Determine el voltaje de polarización directa en las terminales de cada diodo.

1.55 Un diodo de unión PN y un diodo Schottky tienen secciones transversales iguales y corrientes de polarización directa de 0.5 mA. La corriente de saturación inversa del diodo Schottky es de $I_S = 5 \times 10^{-7}$ A. La diferencia de voltajes de polarización directa entre los dos diodos es de 0.30 V. Determine la corriente de saturación inversa del diodo de unión PN.

1.56 Las corrientes de saturación inversa de un diodo Schottky y un diodo de unión PN son $I_S = 5 \times 10^{-8}$ A y 10^{-12} A, respectivamente. *a*) Los diodos están conectados en paralelo y la combinación en paralelo está alimentada por medio de una corriente constante de 0.5 mA. *i*) Determine la corriente de cada diodo. *ii*) Determine el voltaje en las terminales de cada diodo. *b*) Repita la parte *a*) con diodos conectados en serie y un voltaje de 0.90 V conectado en la combinación serie.

Bernardo Pérez 1092771-2111070001

*1.57 Considere el circuito con diodo Zener que se muestra en la figura P1.57. El voltaje de ruptura Zener es $V_Z = 5.6$ V a $I_Z = 0.1$ mA y la resistencia incremental Zener es $r_z = 10\ \Omega$. *a*) Determine V_O sin ninguna carga ($R_L = \infty$). *b*) Calcule el cambio en el voltaje de entrada si V_{PS} varía ±1 V. *c*) Calcule V_O si $V_{PS} = 10$ V y $R_L = 2$ kΩ.

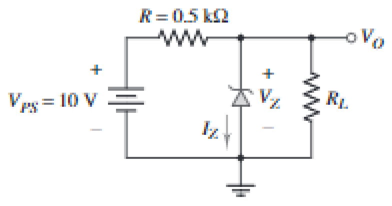


Figura P1.57

1.58 *a*) El diodo Zener de la figura P1.57 es ideal con $V_Z = 6.8$ V. Determine la corriente y potencia máxima disipada en el diodo ($R_L = \infty$). *b*) Determine el valor de R_L tal que I_Z se reduzca a 0.1 de su valor máximo.

*1.59 Considere el diodo Zener que se muestra en la figura P1.57. El voltaje del diodo Zener es $V_Z = 6.8$ V a $I_Z = 0.1$ mA y la resistencia Zener incremental es $r_z = 20\ \Omega$. *a*) Calcule V_O sin carga ($R_L = \infty$). *b*) Calcule el cambio en el voltaje de salida cuando se encuentra conectada la resistencia de carga de $R_L = 1$ kΩ.

1.60 La corriente de salida de un diodo de unión PN utilizada como celda solar está dada por

$$I_D = 0.2 - 5 \times 10^{-14}\left[\exp\left(\frac{V_D}{V_T}\right) - 1\right] \qquad \text{A}$$

La corriente de cortocircuito se define como $I_{SC} = I_D$ cuando $V_D = 0$ y el voltaje de cortocircuito se define como $V_{OC} = V_D$ cuando $I_D = 0$. Calcule los valores de I_{SC} y V_{OC}.

1.61 A partir de las características corriente-voltaje de la celda solar que se describió en el problema 1.60, grafique I_D respecto de V_D.

1.62 *a*) Con las características corriente-voltaje de la celda solar descrita en el problema 1.60, determine V_D cuando $I_D = 0.8I_{SC}$. *b*) Con los resultados de la parte *a*), determine la potencia suministrada por la celda solar.

PROBLEMAS DE SIMULACIÓN POR COMPUTADORA

1.63 Mediante simulación por computadora, genere las características corriente-voltaje ideales de un diodo desde un voltaje de polarización inversa de 5 V hasta una corriente de polarización directa de 1 mA, para un valor de parámetro I_S de *a*) 10^{-15} A y *b*) 10^{-13} A. Use los valores por omisión para todos los demás parámetros.

1.64 Mediante simulación por computadora, calcule la corriente y el voltaje en las terminales del diodo del circuito que se describió en el problema 1.38.

1.65 La corriente de saturación inversa de cada uno de los diodos de la figura P1.42 es $I_S = 10^{-14}$ A. Mediante simulación por computadora, grafique el voltaje de salida V_O respecto del voltaje de entrada V_I dentro del rango $0 \le V_I \le 2.0$ V.

1.66 Mediante simulación por computadora, calcule la corriente y el voltaje en el diodo así como el voltaje de salida de cada uno de los circuitos que se muestran en la figura P1.47. Asuma el valor de $I_S = 10^{-13}$ A en cada uno de los diodos.

Bernardo Pérez 1092771-2111070001
1092771-2111070001

PROBLEMAS DE DISEÑO

[Nota: Cada diseño debe comprobarse con una simulación por computadora.]

*D1.67 Diseñe un circuito con diodos que produzca la línea de carga y el punto Q que se muestran en la figura P1.67. Suponga que los valores de los parámetros lineales por partes son $V_\gamma = 0.7$ V y $r_f = 0$.

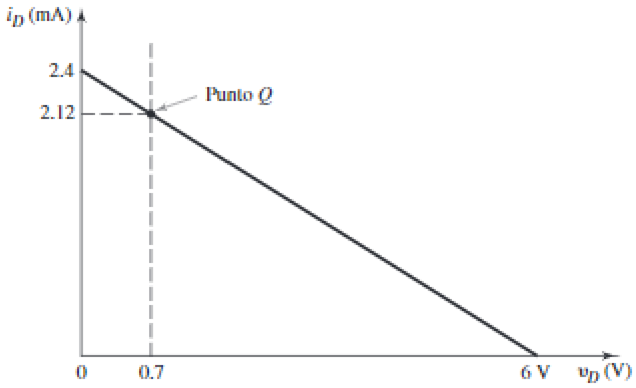


Figura P1.67

*D1.68 Diseñe un circuito que produzca las características que se muestran en la figura P1.68, donde i_D es la corriente que circula por el diodo y v_I es el voltaje de entrada. Asuma que los parámetros lineales por partes del diodo son $V_\gamma = 0.7$ V y $r_f = 0$.

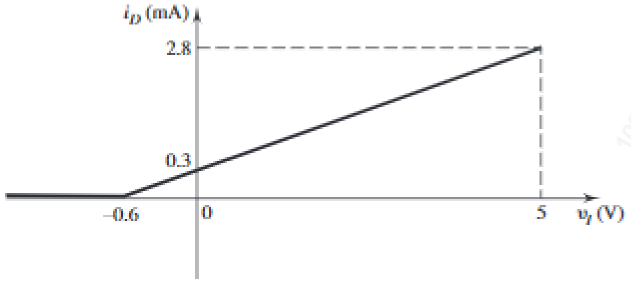


Figura P1.68

*D1.69 Diseñe un circuito que produzca las características que se muestran en la figura P1.69, donde v_O es el voltaje de salida y v_I el de entrada. Suponga parámetros lineales por partes del diodo de $V_\gamma = 0.7$ V y $r_f = 0$.

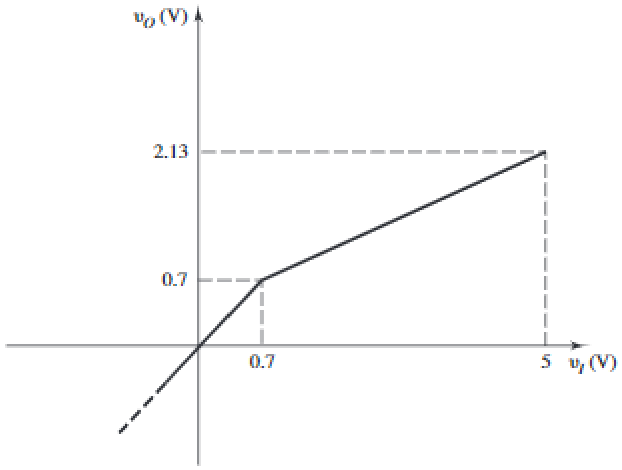


Figura P1.69

Bernardo Pérez 1092771-2111070001

*D1.70 Diseñe un circuito que produzca las características que se muestran en la figura P1.70, donde v_O es el voltaje de salida y v_I es el de entrada. Suponga parámetros lineales por partes del diodo de $V_\gamma = 0.7$ V y $r_f = 0$.

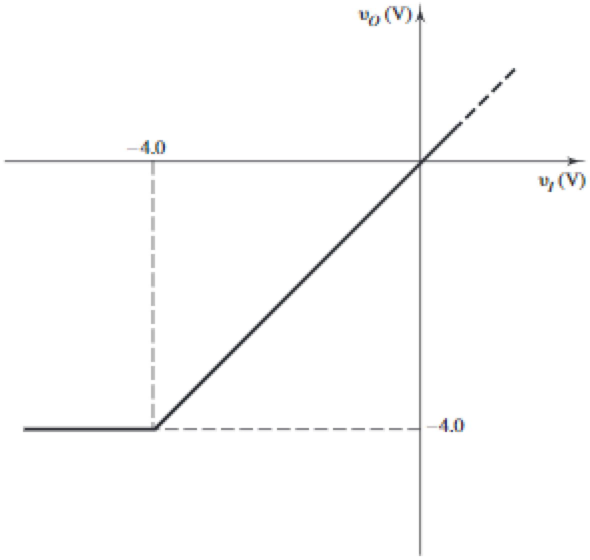


Figura P1.70

Bernardo Pérez 1092771-2111070001
10927712111070001

Bernardo Pérez 1092771-2111070001
10927712111070001

Circuitos con diodos

Capítulo 2

En el capítulo anterior analizamos algunas propiedades de materiales semiconductores y presentamos el diodo. Examinamos la relación ideal de corriente-voltaje del diodo y consideramos el modelo lineal por segmentos, que simplifica el análisis de CD de los circuitos con diodos. En este capítulo, con las técnicas y conceptos del capítulo 1, se analizan y diseñan circuitos electrónicos con diodos. Un objetivo general de este capítulo es desarrollar la capacidad de emplear el modelo lineal por segmentos y las técnicas de aproximación en el análisis y diseño manuales de diversos circuitos con diodos.

Cada uno de los circuitos por considerar acepta una señal de entrada en un conjunto de terminales de entrada y genera una señal de salida en un conjunto de terminales de salida. Este proceso se denomina **procesamiento de señales**. El circuito "procesa" la señal de entrada y produce una señal de salida de una forma diferente o bien una función diferente en comparación con la de la señal de entrada. En este capítulo veremos cómo se utilizan los diodos para realizar las diversas funciones de procesamiento de señales.

Aunque los diodos son dispositivos electrónicos útiles, empezaremos a apreciar sus limitaciones y la conveniencia de contar con algún tipo de dispositivo de "amplificación".

Bernardo Pérez 1092771-2111070001

109277121110700001

VISTA PREVIA

En este capítulo:

- Determinaremos el funcionamiento y características de los circuitos rectificadores de diodos, los cuales en general constituyen la primera etapa en el proceso de conversión de una señal de corriente alterna a una señal de corriente directa o continua en la fuente de alimentación electrónica.
- Aplicaremos las características del diodo Zener a un circuito regulador de voltaje con diodo Zener.
- Aplicaremos las características no lineales de los diodos para crear circuitos limitadores de onda conocidos como recortadores (limitadores) y sujetadores.
- Examinaremos las técnicas para analizar circuitos que contengan más de un diodo.
- Comprenderemos el funcionamiento y características del fotodiodo especializado y de los circuitos con diodos emisores de luz.
- Diseñaremos una fuente básica de suministro de energía de CD que incorpore un circuito rectificador con filtro y diodo Zener.

2.1 CIRCUITOS RECTIFICADORES

Objetivo: • Determinar el funcionamiento y características de los circuitos rectificadores de diodos, que constituyen la primera etapa en el proceso de conversión de una señal de CA (corriente alterna) a una señal de CD (corriente directa o continua) en la fuente de alimentación electrónica.

Una aplicación de los diodos es el diseño de circuitos rectificadores. Un rectificador de diodos constituye la primera etapa de una fuente de alimentación de corriente continua. Es necesario un voltaje continuo (CD) para proporcionar energía prácticamente a todo dispositivo electrónico, como computadoras personales, televisores y equipos de sonido. Por ejemplo, un cable eléctrico conectado a un enchufe de pared y a un televisor también se encuentra conectado a un circuito rectificador dentro de la TV. Además, los cargadores de baterías para los dispositivos electrónicos portátiles, como teléfonos celulares y computadoras portátiles, contienen circuitos rectificadores.

La figura 2.1 es un diagrama de una fuente de alimentación de corriente continua. El voltaje de salida[1] v_O se encuentra generalmente en el intervalo de 3 a 24 V en función de la aplicación de la electrónica en particular. A lo largo de la primera parte de este capítulo vamos a analizar y diseñar las distintas etapas en el circuito de alimentación o de suministro de energía.

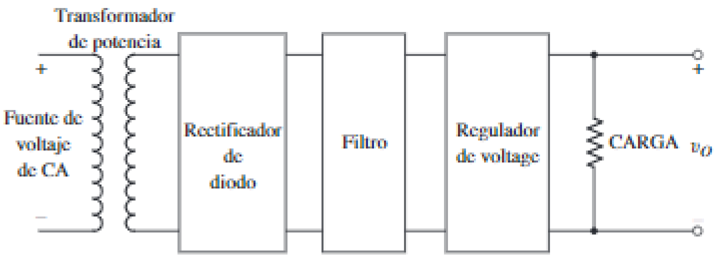


Figura 2.1 Diagrama de una fuente de alimentación electrónica. Los circuitos que caracterizan a cada diagrama de bloques se considerarán en este capítulo.

Bernardo Pérez 1092771-2111070212

La rectificación es el proceso de convertir un voltaje de corriente alterna (CA) en otro que se limite a una sola polaridad. El diodo es útil para esta función por sus características no lineales; es decir, hay corriente para una polaridad del voltaje, pero es prácticamente cero para la polaridad opuesta. La rectificación se clasifica en dos tipos: de **media onda** o de **onda completa**, de las cuales la más simple es la de media onda, y más eficiente la de onda completa.

2.1.1 Rectificación de media onda

La figura 2.2*a*) muestra un transformador de voltaje con un diodo y una resistencia conectados al secundario del transformador. Vamos a utilizar el enfoque lineal por segmentos en el análisis de este circuito, suponiendo que la resistencia directa del diodo es $r_f = 0$ cuando el diodo está "encendido".

La señal de entrada, v_I, es en general una señal de corriente alterna de 120 V (rms) con una frecuencia de 60 Hz. Recordemos que el voltaje secundario v_S, y el voltaje primario, v_I, de un transformador ideal están relacionados mediante

$$\frac{v_I}{v_S} = \frac{N_1}{N_2} \tag{2.1}$$

[1] De manera ideal, el voltaje de salida de un circuito rectificador es un voltaje continuo. Sin embargo, como veremos, puede haber un voltaje oscilante de CA superpuesto a un valor de CD. Por esta razón, vamos a utilizar la notación v_O como el valor instantáneo del voltaje de salida.

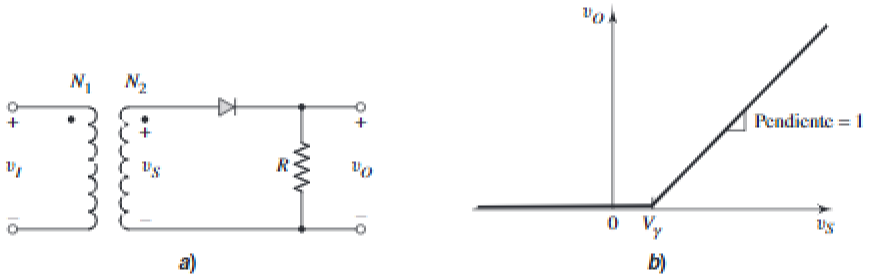


Figura 2.2 Circuito rectificador de media onda *a*), y *b*) características de transferencia de voltaje.

donde N_1 y N_2 son el número de vueltas en el primario y el secundario, respectivamente. La relación N_1/N_2 se conoce como **relación de vueltas de conductor del transformador**. La relación de vueltas del transformador se diseña para proporcionar un voltaje secundario particular, v_S, que a su vez producirá un voltaje de salida particular v_O.

Técnica para resolución de problemas: circuitos con diodos

En el modelo lineal por segmentos del diodo, el primer objetivo es determinar la región lineal (de conducción o de no conducción) en la que el diodo está en funcionamiento. Para ello, podemos:

1. Determinar el estado del voltaje de entrada de manera que un diodo se encuentre en conducción (encendido). A continuación, se busca la señal de salida para esta condición.
2. Determinar el estado del voltaje de entrada de manera que un diodo no se encuentre en conducción (apagado). A continuación, se busca la señal de salida para esta condición.

[Nota: El punto 2 se puede realizar antes del punto 1, si así se desea.]

La figura 2.2*b*) muestra las características de transferencia de voltaje, v_O contra v_S, para el circuito. Para $v_S < 0$, el diodo se polariza inversamente, lo que significa que la corriente es cero y el voltaje de salida es cero. Mientras $v_S < V_\gamma$, el diodo no conduce, por lo que el voltaje de salida seguirá siendo cero. Cuando $v_S > V_\gamma$, el diodo se polariza en directa y se induce una corriente en el circuito. En este caso, escribimos

$$i_D = \frac{v_S - V_\gamma}{R} \quad \textbf{(2.2a)}$$

y

$$v_O = i_D R = v_S - V_\gamma \quad \textbf{(2.2b)}$$

Para $v_S > V_\gamma$, la pendiente de la curva de transferencia es 1.

Si v_S es una señal senoidal, como se muestra en la figura 2.3*a*), el voltaje de salida se encuentra mediante la curva de transferencia de voltaje de la figura 2.2*b*). Para $v_S \le V_\gamma$ el voltaje de salida es cero; para $v_S > V_\gamma$, la salida está dada por la ecuación (2.2*b*), o

$$v_O = v_S - V_\gamma$$

y se muestra en la figura 2.3*b*). Podemos ver que mientras que la señal de entrada v_S alterna su polaridad y por lo tanto tiene un valor promedio de cero en el tiempo, el voltaje de salida v_O es unidireccional y tiene un valor medio que no es cero. Por tanto, la señal de entrada se rectifica. Además, como el voltaje de salida sólo aparece durante el ciclo positivo de la señal de entrada, el circuito se llama **rectificador de media onda**.

Bernardo Pérez 1092771-2111070212
1092771-2111070212

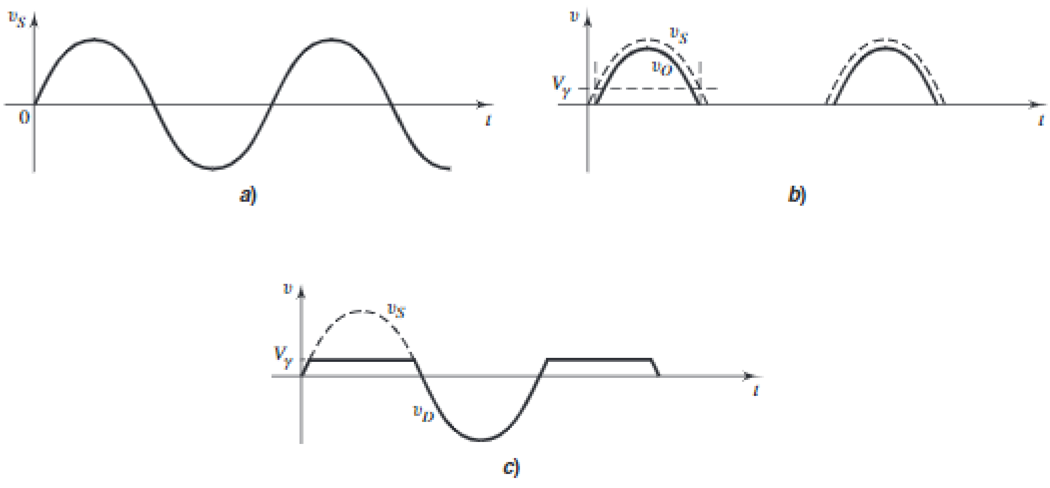


Figura 2.3 Señales del circuito rectificador de media onda: *a*) voltaje de entrada senoidal, *b*) voltaje de salida rectificado y *c*) voltaje del diodo.

Cuando el diodo está en corte y no conduce, no se produce caída de voltaje a través del resistor R; por tanto, aparece en el diodo todo el voltaje de entrada de señal completo (figura 2.3*c*). En consecuencia, el diodo debe ser capaz de manejar la corriente pico en la dirección inicial (hacia adelante) y mantener el mayor voltaje pico inverso (VPI) sin interrupción. Para el circuito de la figura 2.2*a*), el valor del VPI es igual al valor pico de v_S.

Podemos usar un circuito rectificador de media onda para cargar una batería como se muestra en la figura 2.4*a*). La corriente de carga existe siempre que el voltaje de la fuente instantáneo de corriente alterna (CA) sea mayor que el voltaje de la batería más la caída de voltaje del diodo insertado, como se muestra en la figura 2.4*b*). La resistencia R en el circuito es para limitar la corriente. Cuando el voltaje de la fuente de CA es menor que V_B, la corriente es cero. De este modo, la corriente fluye sólo en la dirección para cargar la batería. Una desventaja del rectificador de media onda es que “desperdiciamos” los medios ciclos negativos. La corriente es igual a cero durante los medios ciclos negativos, por lo que no hay disipación de energía, pero al mismo tiempo, no estamos haciendo uso de la energía disponible posible.

EJEMPLO **2.1**

Objetivo: Determinar las corrientes y voltajes en un circuito rectificador de media onda.

Considere el circuito de la figura 2.4. Supongamos que $V_B = 12$ V, $R = 100\ \Omega$ y $V_\gamma = 0.6$ V. También supongamos que $v_S(t) = 24$ sen ωt. Determine la corriente pico del diodo, el voltaje máximo de polarización inversa del diodo y la fracción del ciclo durante el cual el diodo lleva a cabo la conducción.

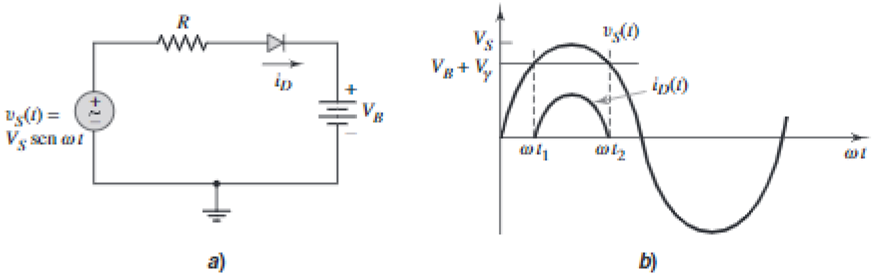


Figura 2.4 *a*) Rectificador de media onda utilizado como cargador de baterías; *b*) formas de onda del voltaje de entrada y de la corriente del diodo.

Bernardo Pérez 1092771-2111070212

Solución: Corriente pico del diodo:

$$i_D(pico) = \frac{V_S - V_B - V_\gamma}{R} = \frac{24 - 12 - 0.6}{0.10} = 114 \text{ mA}$$

Voltaje máximo de polarización inversa del diodo:

$$v_R(\text{máx}) = V_S + V_B = 24 + 12 = 36 \text{ V}$$

Ciclo de conducción del diodo:

$$v_I = 24 \operatorname{sen} \omega t_1 = 12.6$$

o

$$\omega t_1 = \operatorname{sen}^{-1}\left(\frac{12.6}{24}\right) \Rightarrow 31.7^\circ$$

Por simetría,

$$\omega t_2 = 180 - 31.7 = 148.3^\circ$$

Entonces

$$\text{Porcentaje del tiempo} = \frac{148.3 - 31.7}{360} \times 100\% = 32.4\%$$

Comentario: Este ejemplo muestra que el diodo conduce aproximadamente sólo una tercera parte del tiempo, lo que significa que la eficiencia de este cargador de baterías es muy baja.

PROBLEMA PARA EJERCITAR

Ejercicio 2.1: Repita el ejemplo 2.1 si el voltaje de entrada es $v_S(t) = 12 \operatorname{sen} \omega t$ (V), $V_B = 4.5$ V y $R = 250\ \Omega$. (Respuestas: $i_D(\text{pico}) = 27.6$ mA, $v_R(\text{máx}) = 16.5$ V, 36.0%.)

2.1.2 Rectificación de onda completa

El rectificador de onda completa invierte las partes negativas de la onda senoidal de modo que se genere una señal de salida unipolar durante las dos mitades de la señal senoidal de entrada. Un ejemplo de circuito rectificador de onda completa se presenta en la figura 2.5*a*). La entrada al rectificador se compone de un transformador de voltaje en el que la entrada normalmente es una señal de 120 V (rms), a 60 Hz de CA, y las dos salidas provienen de un devanado secundario con derivación central que proporciona voltajes v_S iguales, con las polaridades mostradas. Cuando el voltaje de la línea de entrada es positivo, ambos voltajes v_S de la señal de salida también son positivos.

El devanado primario conectado a la fuente de 120 V de CA tiene N_1 vueltas o espiras, y cada mitad del devanado del secundario tiene N_2 vueltas o espiras. El valor del voltaje de salida v_S es de 120 (N_2/N_1) voltios (rms). La **relación de vueltas** del transformador, designado por lo general por la expresión (N_1/N_2), se puede diseñar para "reducir" el voltaje de la línea de entrada a un valor que producirá un determinado voltaje de salida de corriente directa o continua (CD) del rectificador.

El transformador de voltaje de entrada también proporciona aislamiento eléctrico entre el circuito de la línea eléctrica de alimentación y los circuitos electrónicos que se polarizarán mediante el circuito rectificador. Este aislamiento reduce el riesgo de una descarga eléctrica.

Bernardo Pérez 1092771-2111070213
1092771-2111070213

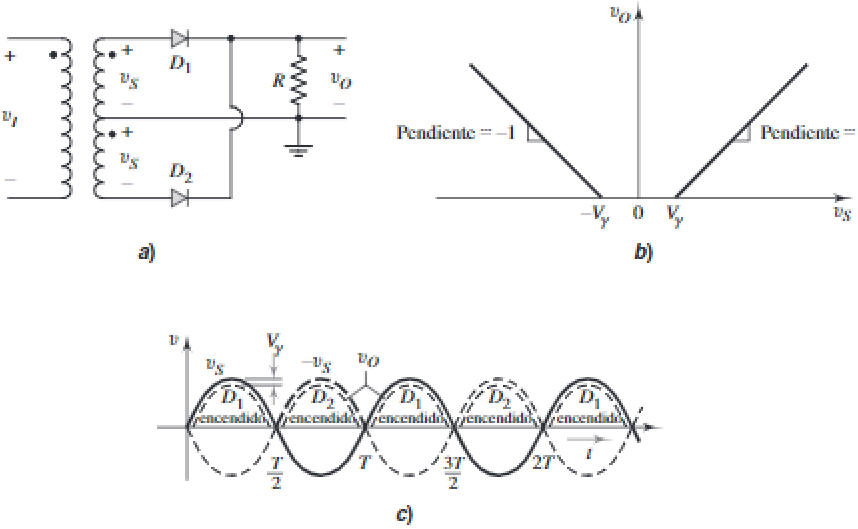


Figura 2.5 Rectificador de onda completa: *a*) circuito con un transformador con derivación central, *b*) características de transferencia de voltaje, y *c*) formas de onda de entrada y de salida.

Bernardo Pérez 1092771-2111070213

Durante la mitad positiva del ciclo de voltaje de entrada, ambos voltajes de salida v_S son positivos; por tanto, el diodo D_1 está polarizado directamente y lleva a cabo la conducción, mientras que D_2 se encuentra en polarización inversa y se encuentra en corte. La corriente a través de D_1 y la resistencia de salida produce un voltaje de salida positivo. Durante el medio ciclo negativo, D_1 está en corte y D_2 está polarizado directamente, o "encendido", mientras que la corriente a través de la resistencia de salida produce de nuevo un voltaje de salida positivo. Si suponemos que la resistencia en sentido directo del diodo r_f de cada diodo es pequeña e insignificante, obtendremos las características de transferencia de voltaje, v_O contra v_S, de la figura 2.5*b*).

Para un voltaje de entrada senoidal, podemos determinar el voltaje de salida en función del tiempo mediante la curva de transferencia de voltaje de la figura 2.5*b*). Cuando $v_S > V_\gamma$, D_1 está encendido y el voltaje de salida es $v_O = v_S - V_\gamma$. Cuando v_S es negativo, entonces, para $v_S < -V_\gamma$ o $-v_S > V_\gamma$, D_2 está encendido y el voltaje de salida es $v_O = -v_S - V_\gamma$. Las señales de voltaje de entrada y salida correspondientes se muestran en la figura 2.5*c*). Como se presenta un voltaje de salida rectificado durante los ciclos tanto positivos como negativos de la señal de entrada, este circuito se llama **rectificador de onda completa**.

Otro ejemplo de un circuito rectificador de onda completa aparece en la figura 2.6*a*). Este circuito es un **puente rectificador**, que todavía proporciona aislamiento eléctrico entre la entrada de la línea de alimentación de voltaje de corriente alterna y la salida del rectificador pero no requiere un devanado secundario con derivación central. Sin embargo, emplea cuatro diodos, en comparación con sólo dos en el circuito anterior.

Durante la mitad positiva del ciclo de voltaje de entrada, v_S es positivo, D_1 y D_2 están directamente polarizados, D_3 y D_4 se encuentran inversamente polarizados y la dirección de la corriente es como se muestra en la figura 2.6*a*). Durante el medio ciclo negativo del voltaje de entrada, v_S es negativo y D_3 y D_4 están directamente polarizados. La dirección de la corriente, que se muestra en la figura 2.6*b*), produce la misma polaridad del voltaje de salida que antes.

La figura 2.6*c*) muestra el voltaje senoidal v_S y el voltaje de salida rectificado v_O. Como hay dos diodos en serie en la trayectoria de conducción, la magnitud de v_O es de dos caídas de diodo menor que la magnitud de v_S.

Una diferencia que cabe observar entre el circuito rectificador de la figura 2.6*a*) y el rectificador de la figura 2.5*a*) es la conexión a tierra. Mientras que la derivación central del deva-

nado secundario del circuito de la figura 2.5*a*) se encuentra al potencial de tierra, el bobinado secundario del circuito puente (figura 2.6*a*) no está directamente a tierra. Un lado de la carga *R* está conectado a tierra, pero el secundario del transformador no lo está.

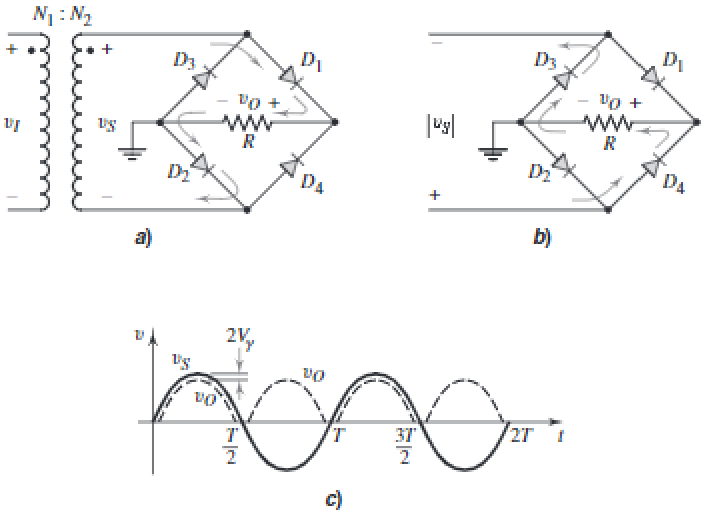


Figura 2.6 Puente rectificador de onda completa: *a*) circuito que muestra la dirección de la corriente para un ciclo de entrada positivo, *b*) dirección de la corriente para un ciclo de entrada negativo, y *c*) formas de onda de voltaje de entrada y salida.

Bernardo Pérez 1092771-2111070213

1092771211070213

EJEMPLO **2.2**

Objetivo: Comparar los voltajes y la relación de vueltas del transformador en dos circuitos rectificadores de onda completa.

Considere los circuitos rectificadores de las figuras 2.5*a*) y 2.6*a*). Suponga que el voltaje de entrada proviene de una fuente de 120 V (rms) y 60 Hz de CA. El voltaje pico de salida deseado v_O es de 9 V, y se supone un voltaje de corte del diodo de $V_\gamma = 0.7$ V.

Solución: Para el circuito transformador de derivación central mostrado en la figura 2.5*a*), un voltaje pico de $v_O(\text{máx}) = 9$ V significa que el valor pico de v_S es

$$v_S(\text{máx}) = v_O(\text{máx}) + V_\gamma = 9 + 0.7 = 9.7 \text{ V}$$

Para una señal senoidal, esto produce un valor rms de

$$v_{S,\text{rms}} = \frac{9.7}{\sqrt{2}} = 6.86 \text{ V}$$

La relación de vueltas del devanado primario al devanado del secundario debe ser entonces de

$$\frac{N_1}{N_2} = \frac{120}{6.86} \cong 17.5$$

Para el circuito puente de la figura 2.6*a*), un voltaje pico de $v_O(\text{máx}) = 9$ V significa que el valor pico de v_S es

$$v_S(\text{máx}) = v_O(\text{máx}) + 2V_\gamma = 9 + 2(0.7) = 10.4 \text{ V}$$

Para una señal senoidal, esto produce un valor rms de

$$v_{S,\text{rms}} = \frac{10.4}{\sqrt{2}} = 7.35 \text{ V}$$

La relación entre vueltas debe ser entonces de

$$\frac{N_1}{N_2} = \frac{120}{7.35} \cong 16.3$$

Para el rectificador con derivación central, el voltaje pico inverso (VPI) de un diodo es

$$\text{VPI} = v_R(\text{máx}) = 2v_S(\text{máx}) - V_\gamma = 2(9.7) - 0.7 = 18.7\text{ V}$$

Para el rectificador puente, el voltaje pico inverso de un diodo es

$$\text{VPI} = v_R(\text{máx}) = v_S(\text{máx}) - V_\gamma = 10.4 - 0.7 = 9.7\text{ V}$$

Comentario: Estos cálculos demuestran las ventajas del rectificador puente respecto del circuito con transformador de derivación central. En primer lugar, sólo se requiere la mitad del devanado para el bobinado secundario en el puente rectificador. Esto es así porque sólo se utiliza la mitad del bobinado secundario del transformador con derivación central en un momento dado. En segundo lugar, para el circuito puente, el voltaje pico inverso que cualquier diodo debe soportar sin ruptura es sólo la mitad del correspondiente al circuito transformador con derivación central.

PROBLEMA PARA EJERCITAR

Ejercicio 2.2: Considere el circuito puente de la figura 2.6*a*) con un voltaje de entrada $v_S = V_M$ sen ωt. Suponga un voltaje de corte del diodo de $V_\gamma = 0.7$ V. Determine la fracción (en porcentaje) del tiempo en que el diodo D_1 lleva a cabo la conducción para voltajes pico senoidales de *a*) $V_M = 12$ V y *b*) $V_M = 4$ V. (Respuestas: *a*) 46.3%, *b*) 38.6%.)

Por las ventajas comprobadas en el ejemplo 2.2, el circuito rectificador puente es más común que el circuito de transformador con derivación central.

Ambos circuitos rectificadores de onda completa que se analizaron (figuras 2.5 y 2.6) producen un voltaje de salida positivo. Como veremos en el próximo capítulo, sobre circuitos con transistores, hay momentos en que también es necesario un voltaje negativo. Podemos producir rectificación negativa mediante la inversión en la dirección de los diodos en cualquier circuito. La figura 2.7*a*) muestra el circuito puente con los diodos invertidos en comparación con los de la figura 2.6. Se muestra la dirección de la corriente durante el semiciclo positivo de v_S. La salida de voltaje es ahora negativa respecto del potencial de tierra. Durante el medio ciclo negativo de v_S se encienden los diodos complementarios y la dirección de la corriente a través de la carga es la misma, lo que produce un voltaje de salida negativo. Los voltajes de entrada y salida se muestran en la figura 2.7*b*).

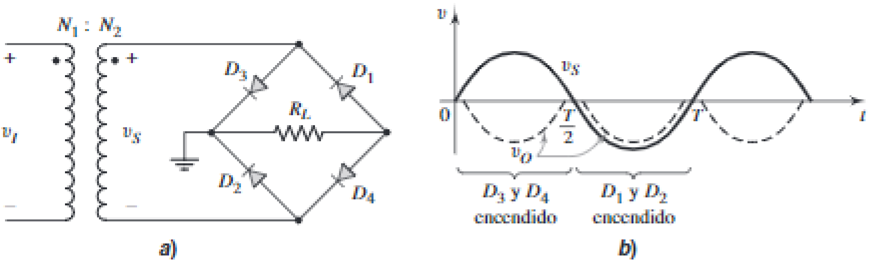


Figura 2.7 *a*) Circuito de puente rectificador de onda completa para producir voltajes de salida negativos. *b*) Formas de onda de entrada y salida.

Bernardo Pérez 1092771-2111070213

2.1.3 Filtros, voltaje de rizo y corriente de diodo

Si se añade un capacitor en paralelo con la resistencia de carga de un rectificador de media onda para formar un circuito de filtro simple (figura 2.8*a*), podemos empezar a transformar la salida senoidal de media onda en un voltaje CD. La figura 2.8*b*) muestra la parte positiva de la onda senoidal de salida, y la parte inicial del voltaje en el capacitor, suponiendo que el capacitor está inicialmente descargado. Si suponemos que la resistencia directa del diodo es $r_f = 0$, lo que significa que la constante de tiempo $r_f C$ es cero, el voltaje a través del capacitor sigue esta parte inicial del voltaje de la señal. Cuando el voltaje de la señal alcanza su punto máximo o pico y comienza a disminuir, el voltaje a través del capacitor también comienza a disminuir, lo que significa que el capacitor comienza a descargarse. La única ruta de la corriente de descarga es a través del resistor. Si la constante de tiempo RC es grande, el voltaje a través del capacitor se descarga de forma exponencial con el tiempo (figura 2.8*c*). Durante este periodo, el diodo se encuentra en corte.

Un análisis más detallado de la respuesta del circuito cuando el voltaje de entrada se encuentra cerca de su valor pico indica una sutil diferencia entre el funcionamiento del circuito real y la descripción cualitativa. Si suponemos que el diodo se apaga inmediatamente cuando el voltaje de entrada comienza a disminuir a partir de su valor pico, entonces el voltaje de salida disminuirá exponencialmente con el tiempo, como ya se indicó. Un esquema exagerado de estos dos voltajes se muestra en la figura 2.8*d*). El voltaje de salida disminuye a un ritmo más rápido que el voltaje de entrada, lo que significa que en el tiempo t_1, la diferencia entre v_I y v_O, es decir, el voltaje a través del diodo, es mayor que V_γ. Sin embargo, esta condición no puede existir. Por tanto, el diodo no se apaga de inmediato. Si la constante de tiempo RC es grande, sólo hay una pequeña diferencia entre el momento del voltaje pico de entrada y el momento en que el diodo se apaga. En esta situación, un análisis de computadora puede proporcionar resultados más exactos que un análisis manual aproximado.

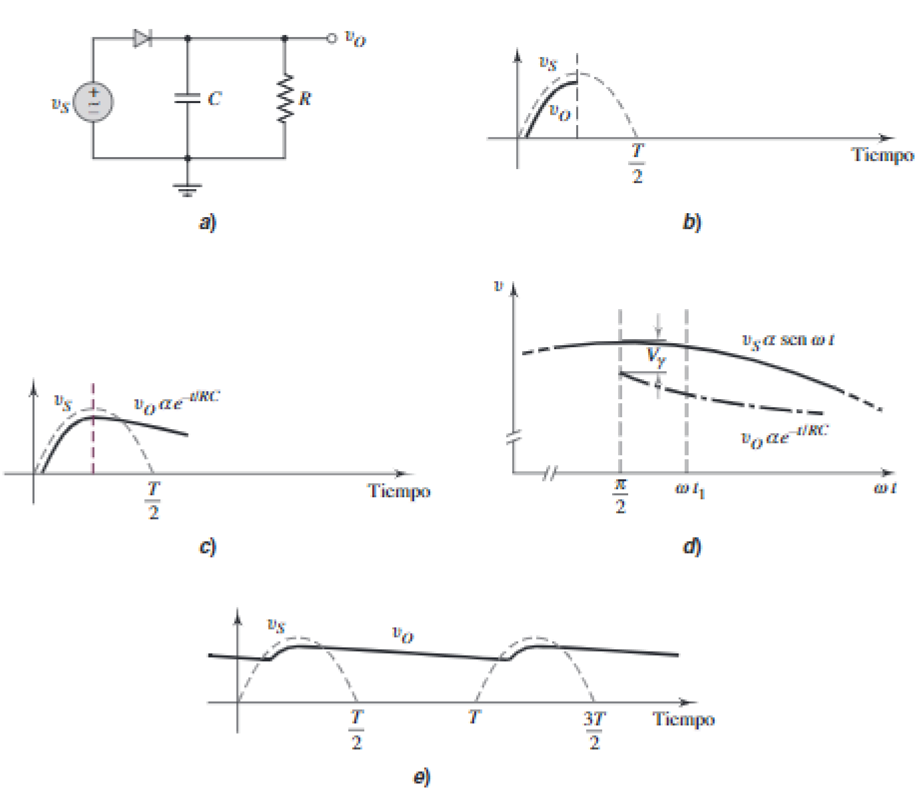


Figura 2.8 Circuito de filtro simple: *a*) rectificador de media onda con un filtro RC, *b*) voltaje de entrada positivo y parte inicial del voltaje de salida, *c*) voltaje de salida resultante de la descarga del capacitor, *d*) vista ampliada de los voltajes de entrada y salida suponiendo que la descarga del capacitor comienza en $\omega t = \pi/2$, y *e*) voltajes estacionarios de entrada y salida.

Bernardo Pérez 1092771-2111070213
1092771-2111070213

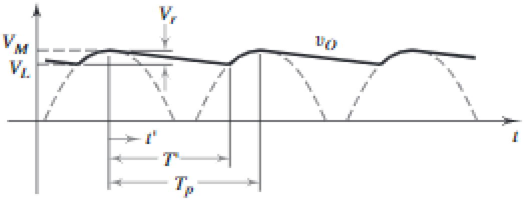


Figura 2.9 Voltaje de salida de un rectificador de onda completa con un filtro *RC* que muestra el voltaje de rizo.

Durante el siguiente ciclo positivo del voltaje de entrada, hay un punto en el que el voltaje de entrada es mayor que el voltaje del capacitor, y el diodo se vuelve a encender. El diodo permanece encendido hasta que la entrada alcanza su valor pico y el voltaje del capacitor se recarga por completo.

Como el capacitor filtra una gran parte de la señal senoidal, se le conoce como **capacitor de filtro**. El voltaje de salida estacionario del filtro *RC* se muestra en la figura 2.8*e*).

El efecto de rizo en la salida de un circuito rectificador filtrado de onda completa se observa en la forma de onda de salida de la figura 2.9. El capacitor se carga hasta su valor de voltaje pico cuando la señal de entrada se encuentra en su valor pico. A medida que la entrada disminuye, el diodo se polariza inversamente y el capacitor se descarga a través del resistor de salida *R*. Es necesario determinar el voltaje de rizo para diseñar un circuito con un nivel aceptable de ondulación o rizado.

Para una buena aproximación, el voltaje de salida, es decir, el voltaje a través del capacitor en el circuito *RC*, se escribe como

$$v_O(t) = V_M e^{-t'/\tau} = V_M e^{-t'/RC} \tag{2.3}$$

donde t' es el tiempo después de que la salida ha alcanzado su valor pico y *RC* es la constante de tiempo del circuito.

El voltaje de salida más pequeño es

$$V_L = V_M e^{-T'/RC} \tag{2.4}$$

donde T' es el tiempo de descarga, como se indica en la figura 2.9.

El **voltaje de rizo** V_r se define como la diferencia entre V_M y V_L, y está determinado por

$$V_r = V_M - V_L = V_M(1 - e^{-T'/RC}) \tag{2.5}$$

Normalmente, se desea que el tiempo de descarga T' sea pequeño en comparación con la constante de tiempo, o $T' \ll RC$. Al expandir la exponencial en una serie y al mantener únicamente los términos lineales de esa expansión, tenemos la aproximación[2]

$$e^{-T'/RC} \cong 1 - \frac{T'}{RC} \tag{2.6}$$

[2] Podemos demostrar que la diferencia entre la función exponencial y la aproximación lineal dada por la ecuación (2.6) es menor que 0.5 por ciento para $RC = 10T'$. Necesitamos una constante de tiempo *RC* relativamente grande para esta aplicación.

Bernardo Pérez 1092771-2111070213

El voltaje de rizo se escribe ahora como

$$V_r \cong V_M\left(\frac{T'}{RC}\right) \tag{2.7}$$

Como el tiempo de descarga T' depende de la constante de tiempo RC, es difícil resolver la ecuación (2.7). Sin embargo, si el efecto de rizo es pequeño, podemos, como una aproximación, dejar que $T' = T_p$, de modo que

$$V_r \cong V_M\left(\frac{T_p}{RC}\right) \tag{2.8}$$

donde T_p es el tiempo entre los valores pico del voltaje de salida. Para un rectificador de onda completa, T_p es la mitad del periodo de la señal. Por tanto, podemos relacionar T_p con la frecuencia de la señal,

$$f = \frac{1}{2T_p}$$

Así, el voltaje de rizo es

$$V_r = \frac{V_M}{2fRC} \tag{2.9}$$

Para un rectificador de media onda, el tiempo T_p corresponde a un periodo completo (no a un medio periodo) de la señal, por lo que el factor 2 no aparece en la ecuación (2.9). El factor 2 muestra que el rectificador de onda completa tiene la mitad del voltaje de rizo del rectificador de media onda.

Con la ecuación (2.9) se determina el valor del capacitor requerido para un voltaje de rizo particular.

EJEMPLO 2.3

Objetivo: Determinar la capacitancia necesaria para producir un voltaje de rizo particular.

Considere la posibilidad de un circuito rectificador de onda completa con una señal de entrada de 60 Hz y un voltaje pico de salida de $V_M = 10$ V. Suponga que la resistencia de carga de salida es $R = 10$ kΩ y que el voltaje de rizo se limita a $V_r = 0.2$ V.

Solución: De la ecuación (2.9), escribimos

$$C = \frac{V_M}{2fRV_r} = \frac{10}{2(60)(10 \times 10^3)(0.2)} \Rightarrow 41.7\ \mu\text{F}$$

Comentario: Si el voltaje de rizo se ha de limitar a un valor más pequeño, debe utilizarse un capacitor de filtro más grande. Tengamos en cuenta que la amplitud del voltaje de rizo y el tamaño del capacitor de filtro están relacionados con la resistencia de carga R.

PROBLEMA PARA EJERCITAR

Ejercicio 2.3: Suponga que la señal de entrada para un circuito rectificador tiene un valor pico de $V_M = 12$ V y una frecuencia de 60 Hz. Suponga que la resistencia de carga de salida es $R = 2$ kΩ y que el voltaje de rizo se limita a $V_r = 0.4$ V. Determine la capacitancia necesaria para producir esta especificación para *a*) un rectificador de onda completa y *b*) un rectificador de media onda. (Respuestas: *a*) $C = 125\ \mu$F, *b*) $C = 250\ \mu$F.)

Bernardo Pérez 1092771-2111070213
1092771-2111070213

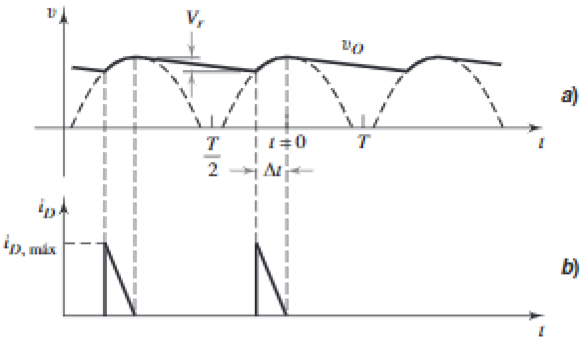


Figura 2.10 Salida de un rectificador de onda completa con un filtro *RC*: *a*) tiempo de conducción del diodo y *b*) corriente del diodo.

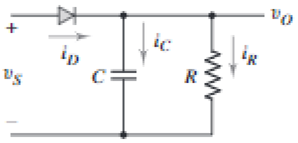


Figura 2.11 Circuito equivalente de un rectificador de onda completa durante el ciclo de carga de un capacitor.

Bernardo Pérez 1092771-2111070213

El diodo en un circuito rectificador de filtrado conduce durante un breve intervalo Δt cerca del pico de la señal de entrada senoidal. La corriente del diodo proporciona la carga perdida por el capacitor durante el tiempo de descarga. La figura 2.10 muestra la salida rectificada desde un rectificador de onda completa y la salida filtrada suponiendo diodos ideales ($V_\gamma = 0$) en el circuito rectificador. Vamos a utilizar este modelo aproximado para estimar la corriente del diodo durante el tiempo de conducción del diodo. La figura 2.11 muestra el circuito equivalente del rectificador de onda completa durante el tiempo de carga. Vemos que

$$i_D = i_C + i_R = C\frac{dv_O}{dt} + \frac{v_O}{R} \tag{2.10}$$

Durante el tiempo de conducción del diodo cerca de $t = 0$ (figura 2.10), escribimos

$$v_O = V_M \cos \omega t \tag{2.11}$$

Para voltajes de rizo pequeños, el tiempo de conducción del diodo es pequeño, por lo que aproximamos el voltaje de salida como

$$v_O = V_M \cos \omega t \cong V_M\left[1 - \frac{1}{2}(\omega t)^2\right] \tag{2.12}$$

La corriente de carga a través del capacitor es

$$i_C = C\frac{dv_O}{dt} = CV_M\left[-\frac{1}{2}(2)(\omega t)(\omega)\right] = -\omega C V_M \omega t \tag{2.13}$$

De la figura 2.10, la conducción en el diodo se presenta durante el tiempo $-\Delta t < t < 0$, por lo que la corriente del capacitor es positiva y es una función lineal del tiempo. Advirtamos que en $t = 0$, la corriente del capacitor es $i_C = 0$. En $t = -\Delta t$, la corriente de carga del capacitor se encuentra en un valor pico y está dada por

$$i_{C,\text{pico}} = -\omega C V_M\,[\omega(-\Delta t)] = +\omega C V_M \omega \Delta t \tag{2.14}$$

La corriente del capacitor durante el tiempo de carga del diodo es aproximadamente triangular y se muestra en la figura 2.10*b*).

De la ecuación (2.11), escribimos que el voltaje V_L está dado por

$$V_L = V_M \cos[\omega(-\Delta t)] \cong V_M\left[1 - \frac{1}{2}(\omega \Delta t)^2\right] \tag{2.15}$$

Se despeja $\omega\Delta t$ y encontramos

$$\omega\Delta t = \sqrt{\frac{2V_r}{V_M}} \tag{2.16}$$

donde $V_r = V_M - V_L$.

De la ecuación (2.9) escribimos

$$fC = \frac{V_M}{2RV_r} \tag{2.17a}$$

o

$$2\pi fC = \omega C = \frac{\pi V_M}{RV_r} \tag{2.17b}$$

Se sustituyen las ecuaciones (2.17*b*) y (2.16) en la ecuación (2.14), y obtenemos

$$i_{C,\,\text{pico}} = \left(\frac{\pi V_M}{RV_r}\right) V_M \left(\sqrt{\frac{2V_r}{V_M}}\right) \tag{2.18a}$$

o

$$i_{C,\text{pico}} = \pi \frac{V_M}{R}\sqrt{\frac{2V_M}{V_r}} \tag{2.18b}$$

Como la corriente de carga a través del capacitor es triangular, tenemos que la corriente media del capacitor durante el tiempo de carga del diodo es

$$i_{C,\,\text{media}} = \frac{\pi}{2}\frac{V_M}{R}\sqrt{\frac{2V_M}{V_r}} \tag{2.19}$$

Durante el tiempo de carga de los capacitores, todavía hay una corriente a través de la carga. Esta corriente también se está suministrando a través del diodo. Si se ignora el voltaje de rizo, la corriente de carga aproximada es

$$i_L \cong \frac{V_M}{R} \tag{2.20}$$

Por tanto, la corriente pico de diodo durante el tiempo de conducción para un rectificador de onda completa es aproximadamente

$$i_{D,\text{pico}} \cong \frac{V_M}{R}\left(1 + \pi\sqrt{\frac{2V_M}{V_r}}\right) \tag{2.21}$$

mientras que la corriente media del diodo durante el tiempo de conducción del diodo es

$$i_{D,\,\text{media}} \cong \frac{V_M}{R}\left(1 + \frac{\pi}{2}\sqrt{\frac{2V_M}{V_r}}\right) \tag{2.22}$$

La corriente media del diodo durante todo el periodo de la señal de entrada es

$$i_D(\text{media}) = \frac{V_M}{R}\left(1 + \frac{\pi}{2}\sqrt{\frac{2V_M}{V}}\right)\frac{\Delta t}{T} \tag{2.23}$$

Para el rectificador de onda completa, tenemos que $1/2\,T = f$, de modo que

$$\Delta t = \frac{1}{\omega}\sqrt{\frac{2V_r}{V_M}} = \frac{1}{2\pi f}\sqrt{\frac{2V_r}{V_M}} \tag{2.24a}$$

Bernardo Pérez 1092771-2111070213
1092771-2111070213

Entonces

$$\frac{\Delta t}{T} = \frac{1}{2\pi f}\sqrt{\frac{2V_r}{V_M}}2f = \frac{1}{\pi}\sqrt{\frac{2V_r}{V_M}} \qquad \textbf{(2.24}\textbf{\textit{b}}\textbf{)}$$

Así, la corriente promedio a través del diodo durante todo el ciclo de un rectificador de onda completa es

$$i_D(\text{media}) = \frac{1}{\pi}\sqrt{\frac{2V_r}{V_M}}\frac{V_M}{R}\left(1 + \frac{\pi}{2}\sqrt{\frac{2V_M}{V_r}}\right) \qquad \textbf{(2.25)}$$

EJEMPLO DE DISEÑO **2.4**

Objetivo: Diseñar un rectificador de onda completa que cumpla con ciertas especificaciones.

Se va a diseñar un rectificador de onda completa para producir un voltaje pico de salida de 12 V, que proporcione 120 mA a la carga y una salida con un rizo de no más de 5 por ciento. Se dispone de un voltaje de alimentación de entrada de 120 V (rms), 60 Hz.

Solución: Se utilizará un rectificador puente de onda completa en virtud de las ventajas ya analizadas. La resistencia de carga efectiva es

$$R = \frac{V_O}{I_L} = \frac{12}{0.12} = 100\,\Omega$$

Suponiendo un voltaje de corte del diodo de 0.7 V, el valor pico de v_S es

$$v_S(\text{máx}) = v_O(\text{máx}) + 2V_\gamma = 12 + 2(0.7) = 13.4\text{ V}$$

Para una señal senoidal, esto produce un valor de voltaje rms de

$$v_{S,\,\text{rms}} = \frac{13.4}{\sqrt{2}} = 9.48\text{ V}$$

La relación de vueltas del transformador es entonces

$$\frac{N_1}{N_2} = \frac{120}{9.48} = 12.7$$

Para un rizo de 5 por ciento, el voltaje de rizo es

$$V_r = (0.05)V_M = (0.05)(12) = 0.6\text{ V}$$

El capacitor de filtrado requerido tiene que ser

$$C = \frac{V_M}{2fRV_r} = \frac{12}{2(60)(100)(0.6)} \Rightarrow 1\,667\,\mu\text{F}$$

La corriente pico del diodo, de la ecuación (2.21), es

$$i_{D,\,\text{pico}} = \frac{12}{100}\left[1 + \pi\sqrt{\frac{2(12)}{0.6}}\right] = 2.50\text{ A}$$

y la corriente promedio del diodo durante el periodo de la señal, de la ecuación (2.25), es

$$i_D(\text{media}) = \frac{1}{\pi}\sqrt{\frac{2(0.6)}{12}}\left(\frac{12}{100}\right)\left(1 + \frac{\pi}{2}\sqrt{\frac{2(12)}{0.6}}\right) \Rightarrow 132\text{ mA}$$

Por último, el voltaje pico inverso que cada diodo debe mantener es

$$\text{VPI} = v_R(\text{máx}) = v_S(\text{máx}) - V_\gamma = 13.4 - 0.7 = 12.7\text{ V}$$

Bernardo Pérez 1092771-2111070213
1092771-2111070213

Comentario: Las especificaciones mínimas para los diodos en este circuito rectificador de onda completa son: una corriente pico de 2.50 A, una corriente media de 132 mA y un voltaje pico inverso de 12.7 V. Con el fin de cumplir con las especificaciones de rizo deseadas, la capacitancia de filtrado requerida debe ser grande, pues la resistencia de carga efectiva es pequeña.

Idea de diseño: 1) Se determinó una relación de vueltas en particular para el transformador. Sin embargo, este diseño particular del transformador tal vez no se encuentre disponible en el mercado. Esto significa que se requiere un costoso diseño personalizado de transformador, o, si se utiliza un transformador estándar, entonces se requiere un diseño de circuitos adicional para cumplir con la especificación de voltaje de salida. 2) Se supone que estará disponible un suministro constante de 120 V (rms) para el voltaje de entrada. Sin embargo, este voltaje puede fluctuar, por lo que el voltaje de salida también variará.

Más adelante veremos cómo diseños más complejos resuelven ambos problemas.

Verificación por computadora: Como sólo utilizamos un supuesto voltaje de activación para el diodo y aproximaciones en el desarrollo de las ecuaciones del voltaje de rizo, se puede utilizar PSpice para obtener una evaluación más precisa del circuito. El esquema del circuito de PSpice y el voltaje de salida estacionario se muestran en la figura 2.12. Observamos que el voltaje pico de salida es de 11.6 V, lo que se acerca a los 12 V deseados. Una razón para esta ligera discrepancia es que la caída de voltaje del diodo para el voltaje máximo de entrada es un poco superior a 0.8 V en lugar de los supuestos 0.7 V. El voltaje de rizo aproximado es 0.5 V, lo que cumple con la especificación de 0.6 V.

Discusión: En la simulación PSpice se utiliza un diodo estándar, 1N4002. Para que la simulación por computadora sea válida, deben coincidir tanto el diodo de la simulación como el del circuito real. En este ejemplo, para reducir el voltaje del diodo y aumentar el voltaje pico de salida debe utilizarse un diodo con una mayor área de sección transversal.

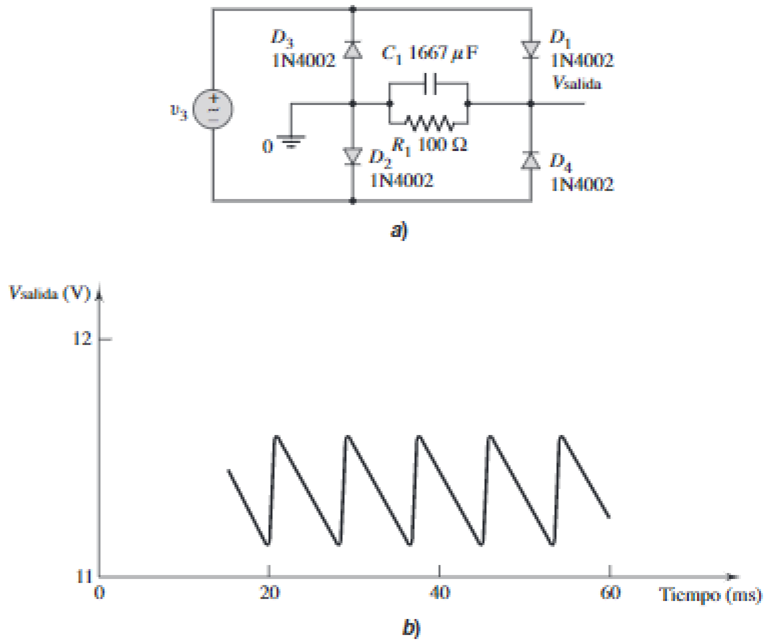


Figura 2.12 *a*) Esquema del circuito PSpice para el circuito puente de diodos con un filtro RC; *b*) voltaje de salida estacionario del análisis de PSpice para el circuito puente de diodos para una onda senoidal de 60 Hz de entrada con un valor pico de 13.4 V.

Bernardo Pérez 1092771-2111070213
10927712111070213

PROBLEMA PARA EJERCITAR

Ejercicio 2.4: El voltaje de entrada para el rectificador de media onda en la figura 2.8*a*) es $v_S = 75\ \text{sen}[2\pi(60)t]$ V. Suponga un voltaje de corte en el diodo de $V_\gamma = 0$. El voltaje de rizo no debe ser mayor que $V_r = 4$ V. Si el capacitor de filtro es de 50 μF, determine la resistencia de carga mínima que puede conectarse a la salida. (Respuesta: $R = 6.25$ kΩ)

2.1.4 Detectores

Una de las primeras aplicaciones de los diodos semiconductores fue como detectores para señales de radio de amplitud modulada (AM). Una señal modulada en amplitud se compone de una onda portadora de radiofrecuencia cuya amplitud varía con una frecuencia de audio, como se muestra en la figura 2.13*a*). El circuito detector se muestra en la figura 2.13*b*) y es un circuito rectificador de media onda con un filtro *RC* en la salida. Para esta aplicación, la constante de tiempo *RC* debe ser aproximadamente igual al periodo de la señal portadora, de modo que el voltaje de salida siga cada valor pico de la señal portadora. Si la constante de tiempo es demasiado grande, la salida no será capaz de cambiar lo bastante rápido y la salida no representará la salida de audio. La salida del detector se muestra en la figura 2.13*c*).

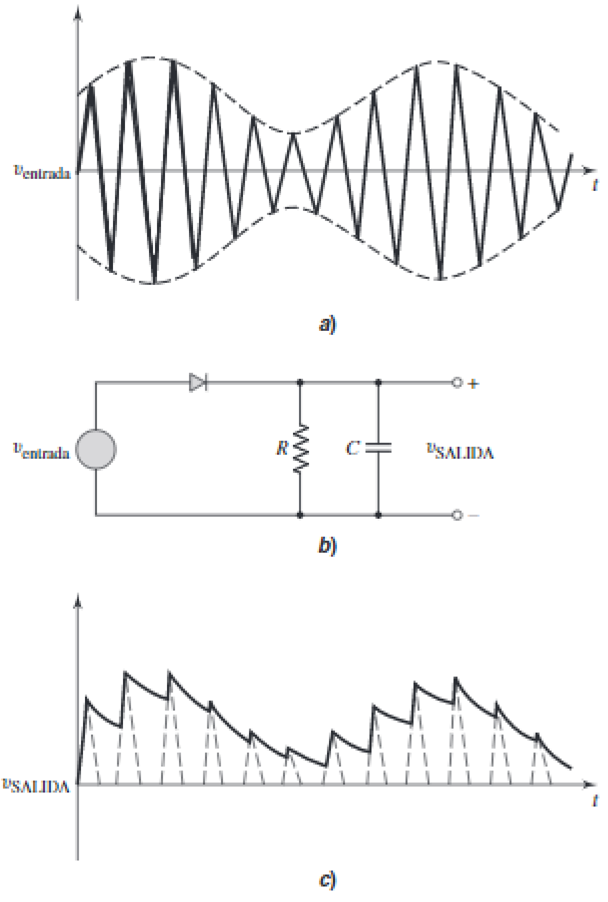


Figura 2.13 Señales y circuito para demodulación de una señal de amplitud modulada. *a*) Señal de entrada de amplitud modulada. *b*) Circuito detector. *c*) Señal de salida demodulada.

Bernardo Pérez 1092771-2111070214

La salida del circuito detector se acopla a continuación a un amplificador a través de un capacitor para eliminar el componente de CD de la señal, y entonces la salida del amplificador se alimenta a un altavoz.

2.1.5 Circuito duplicador de voltaje

Un **circuito duplicador de voltaje** es muy similar al rectificador de onda completa, excepto que dos diodos se sustituyen por capacitores y produce un voltaje aproximadamente igual al doble de la salida pico de un transformador (figura 2.14).

La figura 2.15*a*) muestra el circuito equivalente cuando la polaridad del voltaje en la "parte superior" del transformador es negativa; la figura 2.15*b*) muestra el circuito equivalente de la polaridad opuesta. En el circuito de la figura 2.15*a*), la resistencia directa del diodo D_2 es pequeña; por tanto, el capacitor C_1 se cargará casi al valor pico de v_S. La terminal 2 en C_1 es positiva respecto de la terminal 1. A medida que la magnitud de v_S disminuye desde su valor pico, C_1 descarga a través de R_L y C_2. Suponemos que la constante de tiempo R_LC_2 es muy larga en comparación con el periodo de la señal de entrada.

Conforme la polaridad de v_S cambia a la que se muestra en la figura 2.15*b*), el voltaje a través de C_1 es esencialmente constante en V_M, con la terminal 2 todavía positiva. A medida que v_S alcanza su valor máximo, el voltaje en C_2 se convierte esencialmente en V_M. Por la ley de voltajes de Kirchhoff, el voltaje pico a través de R_L es ahora esencialmente igual a $2V_M$, o el doble de la salida pico del transformador. El mismo efecto de rizo ocurre como en el voltaje de salida del circuito rectificador, pero si C_1 y C_2 son relativamente grandes, entonces el voltaje de rizo V_r es muy pequeño.

Bernardo Pérez 1092771-2111070214

10927712111070214

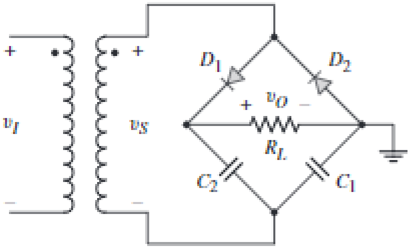


Figura 2.14 Circuito duplicador de voltaje.

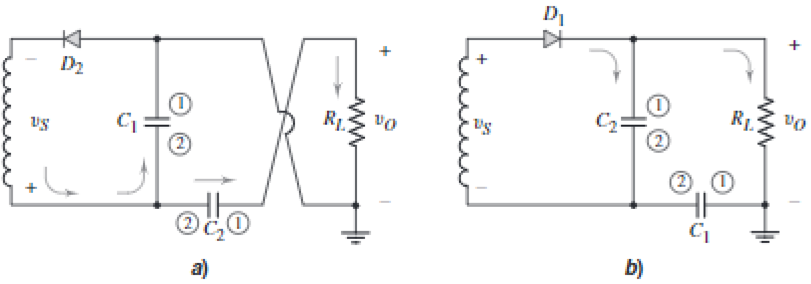


Figura 2.15 Circuito equivalente del circuito duplicador de voltaje: *a*) ciclo de entrada negativo y *b*) ciclo de entrada positivo.

También existen circuitos triplicadores y cuadruplicadores de voltaje. Estos circuitos proporcionan un medio por el cual se generan voltajes múltiples de CD a partir de una única fuente de corriente alterna y el transformador de voltaje.

Ponga a prueba su comprensión

PPC 2.1 Considere el circuito de la figura 2.4. El voltaje de entrada es $v_s(t) = 15$ sen ωt (V) y el voltaje de corte en el diodo es de $V_\gamma = 0.7$ V. El voltaje V_B varía entre $4 \leq V_B \leq 8$ V. La corriente pico se limita a $i_D(\text{pico}) = 18$ mA. *a*) Determine el valor mínimo de R. *b*) Con los resultados del inciso *a*), determine el intervalo en el pico de corriente y el intervalo en el ciclo de trabajo. (Respuestas: *a*) $R = 572\ \Omega$; *b*) $11 \leq i_D(\text{pico}) \leq 18$ mA, $30.3 \leq$ ciclo de trabajo $\leq$ 39.9%.)

PPC 2.2 El circuito de la figura 2.5*a*) sirve para rectificar una señal de entrada senoidal con un voltaje pico de 120 V y una frecuencia de 60 Hz. Un capacitor de filtrado se conecta en paralelo con R. Si el voltaje de salida no puede caer por debajo de 100 V, determine el valor requerido de la capacitancia C. El transformador tiene una relación de vueltas de $N_1 : N_2 = 1 : 1$, donde N_2 es el número de vueltas en cada uno de los bobinados secundarios. Suponga que el voltaje de corte del diodo es de 0.7 V y la resistencia de salida es de 2.5 kΩ. (Respuesta: $C = 20.6\ \mu$F.)

PPC 2.3 El voltaje secundario del transformador del circuito rectificador que se muestra en la figura 2.6*a*) es $v_S = 50$ sen$[2\pi(60)t]$ V. Cada diodo tiene un voltaje de corte de $V_\gamma = 0.7$ V, y la resistencia de carga es $R = 10$ kΩ. Determine el valor del capacitor de filtro que debe conectarse en paralelo con R de modo que el voltaje de rizo no sea mayor que $V_r = 2$ V. (Respuesta: $C = 20.3\ \mu$F.)

PPC 2.4 Determine la fracción (porcentual) del ciclo en que cada diodo lleva a cabo la conducción en *a*) el ejercicio 2.4, *b*) el ejercicio PPC 2.2 y *c*) el ejercicio PPC 2.3. (Respuestas: *a*) 5.2%, *b*) 18.1%, *c*) 9.14%.)

2.2 CIRCUITOS CON DIODOS ZENER

Objetivo: • Aplicar las características del diodo Zener a un circuito regulador de voltaje con diodos Zener.

En el capítulo 1 vimos que el voltaje de ruptura de un diodo Zener era casi constante en una amplia gama de corrientes de polarización inversa (figura 1.21). Esto hace que el diodo Zener sea útil en un **regulador de voltaje** o un circuito de referencia de voltaje constante. En este capítulo examinaremos un circuito de voltaje de referencia ideal y los efectos de la inclusión de una **resistencia Zener** no ideal.

Los circuitos de regulación de voltaje con diodo Zener diseñados en esta sección se sumarán después al diseño de la fuente de alimentación electrónica en la figura 2.1. Debemos tener en cuenta que, en los diseños de fuentes de energía reales, el regulador de voltaje será un circuito integrado más complejo que el diseño más sencillo de diodo Zener que se desarrollará aquí. Una razón es la posibilidad de que no se disponga de un diodo Zener estándar con un voltaje de ruptura particular deseado. Sin embargo, esta sección proporcionará el concepto básico de un regulador de voltaje.

Bernardo Pérez 1092771-2111070214

2.2.1 Circuito ideal de referencia de voltaje

La figura 2.16 muestra un circuito regulador de voltaje Zener. Para este circuito, el voltaje de salida debe permanecer constante, aun cuando la resistencia de carga de salida varíe en un intervalo muy amplio y cuando el voltaje de entrada varíe sobre un intervalo específico. La variación en V_{PS} puede ser el voltaje de rizo de un circuito rectificador.

Al principio podemos determinar la resistencia de entrada R_i adecuada. La resistencia R_i limita la corriente a través del diodo Zener y disminuye el "exceso" de voltaje entre V_{PS} y V_Z. Escribimos

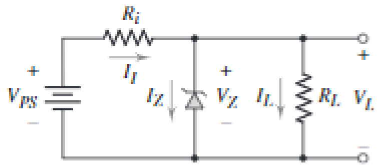


Figura 2.16 Circuito regulador de voltaje de diodo Zener.

$$R_i = \frac{V_{PS} - V_Z}{I_I} = \frac{V_{PS} - V_Z}{I_Z + I_L} \tag{2.26}$$

que supone que la resistencia Zener es cero para el diodo ideal. Se despeja en esta ecuación la corriente del diodo, I_Z, y obtenemos

$$I_Z = \frac{V_{PS} - V_Z}{R_i} - I_L \tag{2.27}$$

donde $I_L = V_Z/R_L$, y las variables son la fuente de voltaje de entrada V_{PS} y la corriente de carga I_L.

Para el correcto funcionamiento de este circuito, el diodo debe permanecer en la región de ruptura y la potencia disipada en el diodo no debe exceder su valor nominal. En otras palabras:

1. La corriente en el diodo es un mínimo, I_Z(mín), cuando la corriente de carga es un máximo, I_L(máx), y el voltaje de la fuente es un mínimo, V_{PS}(mín).
2. La corriente en el diodo es un máximo, I_Z(máx), cuando la corriente de carga es mínima, I_L(mín), y el voltaje de la fuente es un máximo, V_{PS}(máx).

Con la inserción de estas dos especificaciones en la ecuación (2.26) obtenemos

$$R_i = \frac{V_{PS}(\text{mín}) - V_Z}{I_Z(\text{mín}) + I_L(\text{máx})} \tag{2.28a}$$

y

$$R_i = \frac{V_{PS}(\text{máx}) - V_Z}{I_Z(\text{máx}) + I_L(\text{mín})} \tag{2.28b}$$

Se igualan estas dos expresiones y obtenemos

$$\begin{aligned}&[V_{PS}(\text{mín}) - V_Z] \cdot [I_Z(\text{máx}) + I_L(\text{mín})] \\ &\quad = [V_{PS}(\text{máx}) - V_Z] \cdot [I_Z(\text{mín}) + I_L(\text{máx})]\end{aligned} \tag{2.29}$$

Es razonable suponer que conocemos el intervalo del voltaje de entrada, el intervalo de la corriente de carga de salida y el voltaje Zener. La ecuación (2.29) tiene entonces dos incógnitas, I_Z(mín) e I_Z(máx). Además, como requisito mínimo, podemos establecer la corriente Zener mínima a un décimo de la corriente Zener máxima, o $I_Z(\text{mín}) = 0.1 I_Z(\text{máx})$. (Los requisitos de diseño más estrictos pueden requerir que la corriente Zener mínima sea de 20 a 30 por

Bernardo Pérez 1092771-2111070214
10927712111070214

ciento del valor máximo.) A continuación, despejamos I_Z(máx) con la ecuación (2.29) de la siguiente manera:

$$I_Z(\text{máx}) = \frac{I_L(\text{máx}) \cdot [V_{PS}(\text{máx}) - V_Z] - I_L(\text{mín}) \cdot [V_{PS}(\text{mín}) - V_Z]}{V_{PS}(\text{mín}) - 0.9V_Z - 0.1V_{PS}(\text{máx})} \tag{2.30}$$

Con la corriente máxima obtenida a partir de la ecuación (2.30) podemos determinar la potencia nominal máxima requerida del diodo Zener. Entonces, al combinar la ecuación (2.30) ya sea con la ecuación (2.28*a*) o con la (2.28*b*), podremos determinar el valor requerido para la resistencia de entrada R_i.

EJEMPLO DE DISEÑO **2.5**

Objetivo: Diseñar un regulador de voltaje con el circuito de la figura 2.16.

El regulador de voltaje es para alimentar un radio para automóvil con $V_L = 9$ V desde la batería del automóvil, cuyo voltaje puede variar entre 11 y 13.6 V. La corriente en el radio variará entre 0 (apagado) y 100 mA (volumen máximo).

El circuito equivalente se muestra en la figura 2.17.

Solución: La corriente máxima del diodo Zener se determina a partir de la ecuación (2.30) como

$$I_Z(\text{máx}) = \frac{(100)[13.6 - 9] - 0}{11 - (0.9)(9) - (0.1)(13.6)} \cong 300\,\text{mA}$$

La potencia máxima disipada en el diodo Zener es entonces

$$P_Z(\text{máx}) = I_Z(\text{máx}) \cdot V_Z = (300)(9) \Rightarrow 2.7\,\text{W}$$

El valor del resistor limitador de corriente R_i, a partir de la ecuación (2.28*b*), es

$$R_i = \frac{13.6 - 9}{0.3 + 0} = 15.3\,\Omega$$

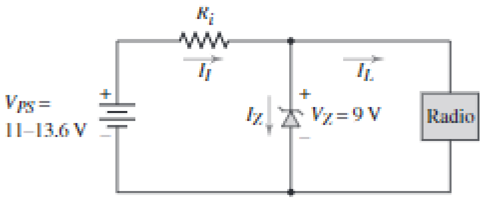


Figura 2.17 Circuito para el ejemplo de diseño 2.5.

La potencia máxima disipada en este resistor es

$$P_{Ri}(\text{máx}) = \frac{(V_{PS}(\text{máx}) - V_Z)^2}{R_i} = \frac{(13.6 - 9)^2}{15.3} \cong 1.4\,\text{W}$$

Encontramos que

$$I_Z(\text{mín}) = \frac{11 - 9}{15.3} - 0.10 \Rightarrow 30.7\,\text{mA}$$

Comentario: A partir de este diseño, vemos que las potencias mínimas nominales del diodo Zener y del resistor de entrada son 2.7 W y 1.4 W, respectivamente. La corriente mínima de

Bernardo Pérez 1092771-2111070214

diodo Zener se presenta para V_{PS}(mín) e I_L(máx). Nos encontramos con que I_Z(mín) = 30.7 mA, que es más o menos 10 por ciento de I_Z(máx), como se especifica en las ecuaciones de diseño.

Idea de diseño: 1) La variable de entrada en este ejemplo se debió a un voltaje de batería variable. Sin embargo, volviendo al ejemplo 2.4, la entrada variable también puede ser una función de la utilización de un transformador estándar con una relación de vueltas dada en oposición a un diseño personalizado con una relación de vueltas particular y/o con unos 120 V (rms) de voltaje de entrada que no sea exactamente constante.

2) La salida de 9 V es el resultado de utilizar un diodo Zener de 9 V. Sin embargo, también es posible que no se disponga de un diodo Zener con un voltaje de ruptura exacto de 9 V. Veremos de nuevo más adelante cómo diseños más complejos resuelven este problema.

PROBLEMA PARA EJERCITAR

Ejercicio 2.5: El circuito regulador de diodo Zener que se muestra en la figura 2.16 tiene un voltaje de entrada que varía entre 10 y 14 V, y una resistencia de carga que varía entre $R_L = 20$ y 100 Ω. Suponga que se utiliza un diodo Zener 5.6, y que $I_Z(\text{mín}) = 0.1 I_Z(\text{máx})$. Encuentre el valor de la R_i requerida y la potencia nominal mínima del diodo. (Respuestas: $P_Z = 3.31$ W, $R_i \cong 13$ Ω.)

El funcionamiento del circuito de diodo Zener ilustrado en la figura 2.17 se visualiza mediante líneas de carga. Al sumar las corrientes en el diodo Zener tenemos que

$$\frac{v_{PS} - V_Z}{R_i} = I_Z + \frac{V_Z}{R_L} \tag{2.31}$$

Se despeja V_Z y obtenemos

$$V_Z = v_{PS}\left(\frac{R_L}{R_i + R_L}\right) - I_Z\left(\frac{R_i R_L}{R_i + R_L}\right) \tag{2.32}$$

que es la ecuación de la línea de carga. Con los parámetros del ejemplo 2.5, la resistencia de carga varía desde $R_L = \infty (I_L = 0)$ hasta $R_L = 9/0.1 = 90\ \Omega (I_L = 100\text{ mA})$. El resistor limitador de corriente es $R_i = 15$ Ω, y el voltaje de entrada varía en el intervalo entre $11 \le v_{PS} \le 13.6$ V.

Podemos escribir las ecuaciones de la línea de carga para las diversas condiciones del circuito.

A: $v_{PS} = 11$ V, $R_L = \infty$; $V_Z = 11 - I_Z(15)$
B: $v_{PS} = 11$ V, $R_L = 90\ \Omega$; $V_Z = 9.43 - I_Z(12.9)$
C: $v_{PS} = 13.6$ V, $R_L = \infty$; $V_Z = 13.6 - I_Z(15)$
D: $v_{PS} = 13.6$ V, $R_L = 90\ \Omega$; $V_Z = 11.7 - I_Z(12.9)$

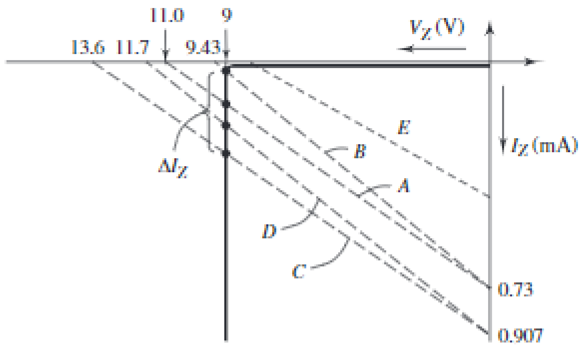


Figura 2.18 Características *I-V* del diodo Zener con diferentes líneas de carga superpuestas.

Bernardo Pérez 1092771-2111070214
1092771-2111070214

La figura 2.18 muestra las características *I-V* del diodo Zener. Superpuestas en la figura se observan las cuatro líneas de carga, denominadas A, B, C y D. Cada línea de carga intercepta las características del diodo en la región de ruptura, que es la condición requerida para el funcionamiento adecuado del diodo. En la figura se muestra la variación ΔI_Z en la corriente de diodo Zener para las diversas combinaciones de voltaje de entrada y resistencia de carga.

Si tuviéramos que elegir la resistencia de entrada como $R_i = 25\ \Omega$ y sea $v_{PS} = 11$ V y $R_L = 90\ \Omega$, la ecuación de la recta de carga, ecuación (2.32), se convertiría en

$$V_Z = 8.61 - I_Z(19.6) \tag{2.33}$$

Esta línea de carga se representa como la curva E en la figura 2.18. Observamos que esta línea de carga no se cruza con las características del diodo en la región de ruptura. Por esta condición, el voltaje de salida no será igual al voltaje de ruptura de $V_Z = 9$ V; el circuito no funciona "correctamente".

2.2.2 La resistencia Zener y la regulación porcentual

En el diodo Zener ideal, la resistencia Zener es cero. Sin embargo, en los diodos Zener reales no sucede así. El resultado es que el voltaje de salida fluctúa un poco con una variación en el voltaje de entrada, y también con los cambios en la resistencia de carga de salida.

La figura 2.19 muestra el circuito equivalente del regulador de voltaje, incluso la resistencia Zener. Debido a la resistencia Zener, el voltaje de salida cambia con una modificación en la corriente del diodo Zener.

Se pueden definir dos medidas de la eficiencia de un regulador de voltaje. La primera es la **regulación de la fuente**, y es una medida del cambio en el voltaje de salida respecto de un cambio en el voltaje de la fuente.

La segunda es la **regulación de la carga**, y es una medida del cambio en el voltaje de salida respecto de un cambio en la corriente de carga.

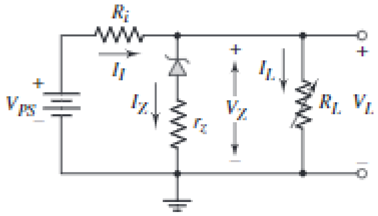


Figura 2.19 Circuito regulador de voltaje de diodo Zener con una resistencia Zener distinta de cero.

La regulación de la fuente se define como

$$\text{Regulación de la fuente} = \frac{\Delta v_L}{\Delta v_{PS}} \times 100\% \tag{2.34}$$

donde Δv_L es el cambio en el voltaje de salida con un cambio de Δv_{PS} en el voltaje de entrada.

La regulación de la carga se define como

$$\text{Regulación de la carga} = \frac{v_{L,\text{ sin carga}} - v_{L,\text{ carga completa}}}{v_{L,\text{ carga completa}}} \times 100\% \tag{2.35}$$

donde $v_{L,\text{sin carga}}$ es el voltaje de salida de cero carga actual y $v_{L,\text{carga completa}}$ es el voltaje de salida para la máxima corriente de salida nominal.

El circuito se acerca al de un regulador de voltaje ideal a medida que los factores de regulación de la fuente y de la carga se aproximan a cero.

Bernardo Pérez 1092771-2111070214

EJEMPLO 2.6

Objetivo: Determinar la regulación de la fuente y la regulación de la carga para un circuito regulador de voltaje.

Considere el circuito descrito en el ejemplo 2.5 y suponga una resistencia Zener de $r_z = 2\ \Omega$.

Solución: Considere el efecto de un cambio en el voltaje de entrada para una condición de ausencia de carga ($R_L = \infty$). Para $v_{PS} = 13.6$ V, encontramos que

$$I_Z = \frac{13.6 - 9}{15.3 + 2} = 0.2659 \text{ A}$$

Luego,

$$v_{L,\text{ máx}} = 9 + (2)(0.2659) = 9.532 \text{ V}$$

Para $v_{PS} = 11$ V, encontramos que

$$I_Z = \frac{11 - 9}{15.3 + 2} = 0.1156 \text{ A}$$

Entonces

$$v_{L,\text{ mín}} = 9 + (2)(0.1156) = 9.231 \text{ V}$$

Obtenemos

$$\text{Regulación de la fuente} = \frac{\Delta v_L}{\Delta v_{PS}} \times 100\% = \frac{9.532 - 9.231}{13.6 - 11} \times 100\% = 11.6\%$$

Ahora consideremos el efecto de un cambio en la corriente de carga para $v_{PS} = 13.6$ V. Para $I_L = 0$, encontramos que

$$I_Z = \frac{13.6 - 9}{15.3 + 2} = 0.2659 \text{ A}$$

y

$$v_{L,\text{ sin carga}} = 9 + (2)(0.2659) = 9.532 \text{ V}$$

Para una corriente de carga de $I_L = 100$ mA, hallamos que

$$I_Z = \frac{13.6 - [9 + I_Z(2)]}{15.3} - 0.10$$

lo que produce

$$I_Z = 0.1775 \text{ A}$$

Entonces

$$v_{L,\text{ carga completa}} = 9 + (2)(0.1775) = 9.355 \text{ V}$$

Ahora obtenemos

$$\text{Regulación de la carga} = \frac{v_{L,\text{ sin carga}} - v_{L,\text{ carga completa}}}{v_{L,\text{ carga completa}}} \times 100\%$$

$$= \frac{9.532 - 9.355}{9.355} \times 100\% = 1.89\%$$

Bernardo Pérez 1092771-2111070214

1092771-2111070214

Comentario: El voltaje de rizo en la entrada de 2.6 V se reduce aproximadamente un factor de 10. El cambio en la carga de salida produce un cambio porcentual pequeño en el voltaje de salida.

PROBLEMA PARA EJERCITAR

Ejercicio 2.6: Repita el ejemplo 2.6 con $r_z = 4\ \Omega$. Suponga que todos los demás parámetros son los mismos que los enunciados en el ejemplo. (Respuesta: regulación de la fuente $= 20.7\%$, regulación de la carga $= 3.29\%$.)

Ponga a prueba su comprensión

PPC 2.5 Considere el circuito de la figura 2.19. Sea $V_{PS} = 12$ V, $V_{ZO} = 6.2$ V y $r_z = 3\ \Omega$. La potencia nominal del diodo es $P = 1$ W. *a)* Determine I_Z(máx) y R_i. *b)* Si I_Z(mín) $= 0.1 I_Z$(máx), determine R_L (mín) y la regulación de carga. (Respuestas: *a)* I_Z(máx) $= 150$ mA, $R_i = 35.7\ \Omega$; *b)* R_L (mín) $= 42.7\ \Omega$, 6.09%.)

PPC 2.6 Suponga que el resistor limitador de corriente en el ejemplo 2.5 se reemplaza por uno cuyo valor es $R_i = 20\ \Omega$. Determine las corrientes de diodo Zener mínima y máxima. ¿El circuito funciona “correctamente”? (Respuesta: I_Z(mín) $= 0$, I_Z(máx) $= 230$ mA.)

PPC 2.7 Suponga que el voltaje de alimentación en el circuito que se muestra en la figura 2.17 cae a $V_{PS} = 10$ V. Sea $R_i = 15.3\ \Omega$. ¿Cuál es la máxima corriente de carga si la corriente mínima de diodo Zener se mantiene en I_Z(mín) $= 30$ mA? (Respuesta: I_L(máx) $= 35.4$ mA.)

2.3 CIRCUITOS RECORTADORES Y SUJETADORES

Objetivo: • Aplicar las características no lineales de los diodos para crear circuitos que modifican la forma de ondas, conocidos como recortadores (limitadores) y sujetadores (fijadores).

En esta sección continuamos nuestro análisis de las aplicaciones de los diodos a circuitos no lineales. Los diodos se utilizan en circuitos para modificar la forma de ondas que limitan o “recortan” partes de una señal, o bien modifican el nivel de voltaje de CD. Los circuitos se llaman ***clippers*** o **recortadores**, y ***clampers*** o **sujetadores**, respectivamente.

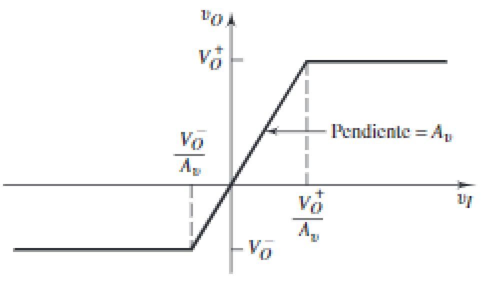


Figura 2.20 Características generales de transferencia de voltaje de un circuito limitador.

Bernardo Pérez 1092771-2111070214

2.3.1 Recortadores (*clippers*)

Los circuitos recortadores, también llamados **circuitos limitadores**, se utilizan para eliminar partes de una señal que se encuentren ya sea por encima o por debajo de un nivel especificado. Por ejemplo, el rectificador de media onda es un circuito recortador, ya que elimina todos los voltajes inferiores a cero. Una aplicación sencilla de un recortador es limitar el voltaje a la entrada de un circuito electrónico para evitar la ruptura de los transistores en el circuito. El circuito puede usarse para medir la frecuencia de la señal si la amplitud no es una parte importante de la señal.

La figura 2.20 muestra las características generales de transferencia de voltaje de un circuito limitador. El limitador es un circuito lineal si la señal de entrada se encuentra en el intervalo $V_O^-/A_v \leq v_I \leq V_O^+/A_v$, donde A_v es la pendiente de la curva de transferencia. Si $A_v \leq 1$, como en los circuitos de diodos, el circuito es un **limitador pasivo**. Si $v_I > V_O^+/A_v$, la salida está limitada a un valor máximo de V_O^+. Del mismo modo, si $v_I < V_O^-/A_v$, la salida está limitada a un valor mínimo de V_O^-. La figura 2.20 muestra la curva de transferencia general de un limitador doble, en el que se recortan tanto los valores positivos como negativos pico de la señal de entrada.

Son posibles varias combinaciones de V_O^+ y V_O^-. Ambos parámetros pueden ser positivos, ambos negativos, o uno positivo y el otro negativo, como se indica en la figura. Si V_O^- se aproximara a menos infinito o V_O^+ a más infinito, entonces el circuito volvería a un solo limitador.

La figura 2.21*a*) es un circuito recortador de un solo diodo. El diodo D_1 está apagado siempre y cuando $v_I < V_B + V_\gamma$. Con D_1 apagado, la corriente es más o menos igual a cero, la caída de voltaje a través de R es esencialmente cero y el voltaje de salida sigue al voltaje de entrada. Cuando $v_I > V_B + V_\gamma$, el diodo se enciende, el voltaje de salida se recorta y v_O es igual a $V_B + V_\gamma$. La señal de salida se muestra en la figura 2.21*b*). En este circuito, la salida se recorta por arriba de $V_B + V_\gamma$.

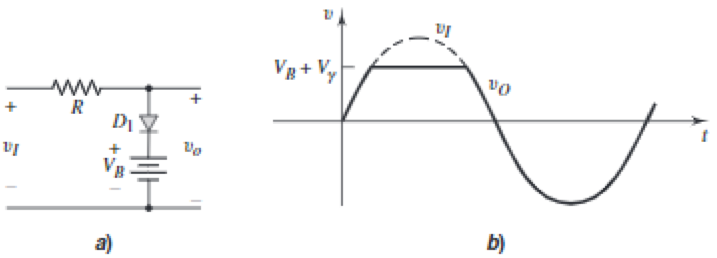


Figura 2.21 Recortador de un solo diodo: *a*) circuito y *b*) respuesta de salida.

El resistor R en la figura 2.21 se selecciona de manera lo bastante grande para que la corriente directa del diodo se limite a valores razonables (por lo general, en el rango de los miliamperios), pero lo bastante pequeño para que la corriente inversa del diodo produzca una caída de voltaje insignificante. Por lo regular, una amplia gama de valores de la resistencia da como resultado un desempeño satisfactorio de un circuito concreto.

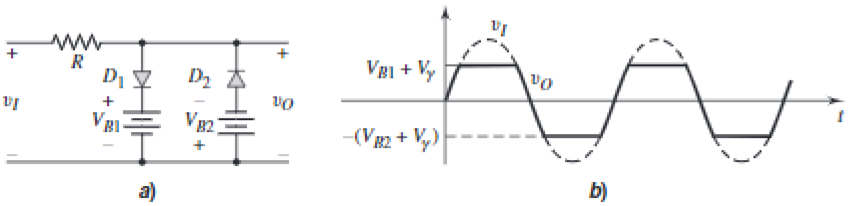


Figura 2.22 Circuito recortador con diodos, polarizado en paralelo y su respuesta de salida.

Bernardo Pérez 1092771-2111070214
1092771-2111070214

Se construyen otros circuitos recortadores mediante la inversión de los diodos, la polaridad de la fuente de voltaje, o ambas cosas.

Se realizan al mismo tiempo recortes positivos y negativos mediante un limitador doble o **recortador paralelo**, como el circuito que se ilustra en la figura 2.22. Las señales de entrada y salida también se muestran en la figura. El recortador polarizado en paralelo está diseñado con dos diodos y dos fuentes de voltaje orientadas en direcciones opuestas.

EJEMPLO 2.7

Objetivo: Encontrar la salida del recortador polarizado en paralelo de la figura 2.23*a*).

Para simplificar, suponga que $V_\gamma = 0$ y $r_f = 0$ en ambos diodos.

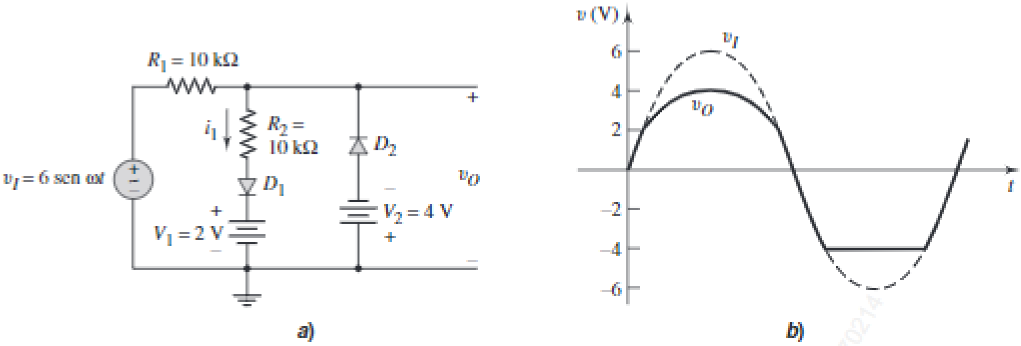


Figura 2.23 Figura para el ejemplo 2.7.

Solución: Para $t = 0$, observamos que $v_I = 0$ y tanto D_1 como D_2 se encuentran inversamente polarizados. Para $0 < v_I \leq 2$ V, D_1 y D_2 permanecen apagados; por tanto, $v_O = v_I$. Para $v_I > 2$ V, D_1 se enciende e

$$i_1 = \frac{v_I - 2}{10 + 10}$$

También

$$v_O = i_1 R_2 + 2 = \tfrac{1}{2}(v_I - 2) + 2 = \tfrac{1}{2} v_I + 1$$

Si $v_I = 6$ V, entonces $v_O = 4$ V.

Para $-4 < v_I < 0$ V, tanto D_1 como D_2 están apagados y $v_O = v_I$. Para $v_I \leq -4$ V, D_2 se enciende y la salida es constante en $v_O = -4$ V. Las formas de onda de entrada y de salida se representan en la figura 2.23*b*).

Comentario: Si suponemos que $V_\gamma \neq 0$, la salida será muy similar a los resultados calculados aquí. La única diferencia serán los puntos en los que los diodos se encienden.

PROBLEMA PARA EJERCITAR

Ejercicio 2.7: Diseñe un recortador polarizado en paralelo que produzca la función de transferencia de voltaje que se muestra en la figura 2.24. Suponga voltajes de corte del diodo de $V_\gamma = 0.7$ V. (Respuesta: Para la figura 2.23*b*), $V_2 = 4.3$, $V_1 = 1.8$ V y $R_1 = 2R_2$.)

Bernardo Pérez 1092771-2111070214

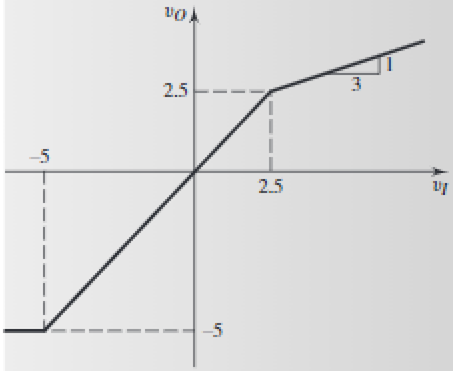


Figura 2.24 Figura para el ejercicio 2.7.

Los circuitos recortadores con diodos también se diseñan de manera que la fuente de alimentación de CD se encuentre en serie con la señal de entrada. La figura 2.25 muestra un ejemplo. La batería en serie con la señal de entrada hace que la señal de entrada esté superpuesta sobre el voltaje V_B de CD. La señal de entrada acondicionada resultante y la correspondiente señal de salida también se muestran en la figura 2.25.

En todos los circuitos recortadores considerados, incluimos baterías que básicamente establecen los límites del voltaje de salida. Sin embargo, las baterías necesitan reemplazarse periódicamente, por lo que estos circuitos no son prácticos. Los diodos Zener, funcionando en la región de ruptura inversa, proporcionan esencialmente una caída de voltaje constante. Podemos cambiar las baterías por diodos Zener.

Bernardo Pérez 1092771-2111070214

1092771-2111070214

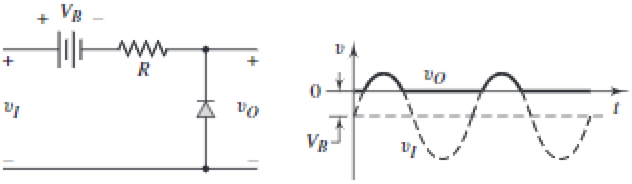


Figura 2.25 Circuito recortador con diodos, polarizado en serie y la respuesta de salida resultante.

La figura 2.26*a*) muestra un circuito recortador polarizado en paralelo con diodos Zener. Las características de transferencia de voltaje se muestran en la figura 2.26*b*). El rendimiento del circuito de la figura 2.26*a*) es esencialmente el mismo que se exhibe en la figura 2.22.

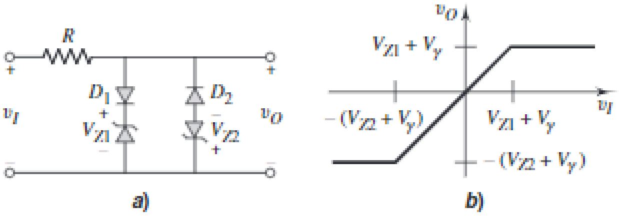


Figura 2.26 *a*) Circuito recortador polarizado en paralelo con diodos Zener; *b*) características de transferencia de voltaje.

2.3.2 Sujetadores (*clampers*)

La fijación o sujeción cambia todo el voltaje de la señal a un nivel diferente de CD. En estado estacionario, la forma de onda de salida es una réplica exacta de la forma de onda de entrada, pero la señal de salida se desplaza en un valor de CD que depende del circuito. La característica distintiva de un sujetador es que ajusta el nivel de CD sin necesidad de conocer la forma de onda exacta.

Un ejemplo de sujeción se muestra en la figura 2.27*a*). La señal de voltaje senoidal de entrada se muestra en la figura 2.27*b*). Suponga que el capacitor está inicialmente descargado. Durante los primeros 90 grados de la onda de entrada, el voltaje a través del capacitor sigue a la entrada, y $v_C = v_I$ (suponiendo que $r_f = 0$ y $V_\gamma = 0$). Después de que v_I y v_C alcanzan sus valores pico, v_I comienza a disminuir y el diodo se polariza inversamente. Lo ideal es que el capacitor no pueda descargarse, por lo que el voltaje a través del mismo se mantiene constante en $v_C = V_M$. Por la ley de voltaje de Kirchhoff,

$$v_O = -v_C + v_I = -V_M + V_M \text{ sen } \omega t \tag{2.36a}$$

o

$$v_O = V_M(\text{sen } \omega t - 1) \tag{2.36b}$$

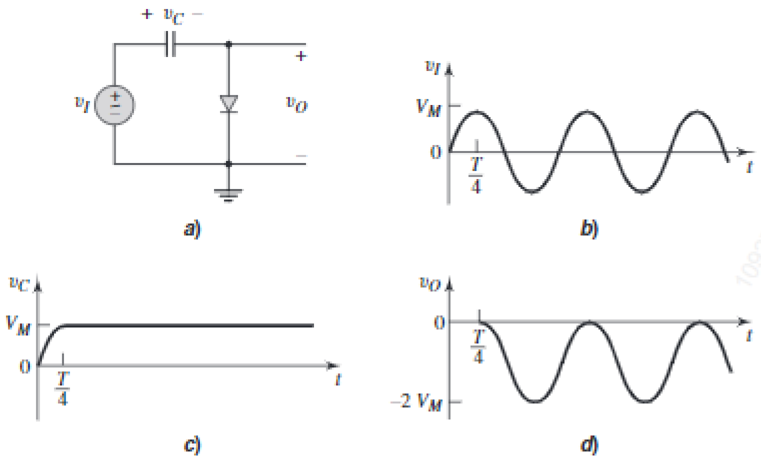


Figura 2.27 Acción de un circuito sujetador con diodos: *a*) circuito común de sujetador con diodos, *b*) señal de entrada senoidal, *c*) voltaje del condensador y *d*) voltaje de salida.

Los voltajes del capacitor y de salida se muestran en las figuras 2.27*c*) y *d*). El voltaje de salida está "sujeto" o "fijado" a cero voltios, es decir, $v_O \leq 0$. En estado estacionario, las formas de onda de las señales de entrada y salida son las mismas, y la señal de salida se desplaza a un cierto nivel de CD en comparación con la señal de entrada.

Un circuito de sujeción que incluye una fuente de voltaje independiente V_B se muestra en la figura 2.28*a*). En este circuito, se supone que la constante de tiempo R_LC es grande, donde R_L es la resistencia de carga conectada a la salida. Si suponemos, por simplicidad, que $r_f = 0$ y $V_\gamma = 0$, entonces la salida se fija en V_B. La figura 2.28*b*) ilustra un ejemplo de una señal senoidal de entrada y la señal resultante de voltaje de salida. Cuando la polaridad de V_B es como se muestra, la salida se desplaza en una dirección de voltaje negativa. Del mismo modo, la figura 2.28*c*) muestra una señal de entrada de onda cuadrada y la señal de voltaje resultante de salida. Para la señal de onda cuadrada, ignoramos los efectos de la capacitancia del diodo y supusimos que el voltaje puede cambiar al instante.

Las señales electrónicas tienden a perder sus niveles de CD durante la transmisión de la señal. Por ejemplo, el nivel de corriente continua (CD) de una señal de televisión se puede

Bernardo Pérez 1092771-2111070214

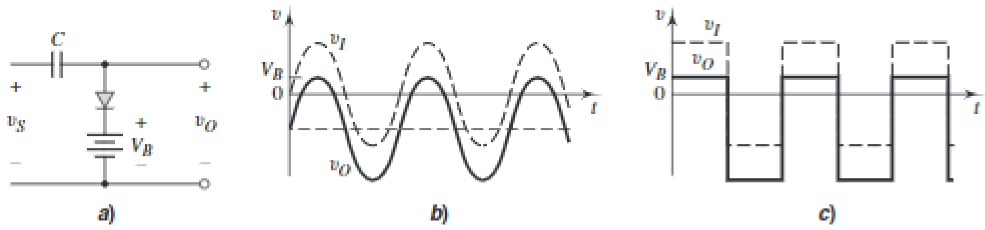


Figura 2.28 Acción de un circuito sujetador con diodos, con una fuente de voltaje suponiendo un diodo ideal ($V_r = 0$): *a*) circuito, *b*) señales senoidales estacionarias de entrada y de salida, y *c*) señales de onda cuadrada estacionarias de entrada y de salida.

perder durante la transmisión, por lo que debe restaurarse el nivel de CD en el receptor de TV. El siguiente ejemplo ilustra este efecto.

EJEMPLO **2.8**

Objetivo: Encontrar la salida en estado estacionario del circuito sujetador con diodos que se muestra en la figura 2.29*a*).

Se supone que la entrada v_I es una señal senoidal cuyo nivel de CD se desplazó respecto de un receptor aterrizado por un valor de V_B durante la transmisión. Suponga que $V_\gamma = 0$ y $r_f = 0$ para el diodo.

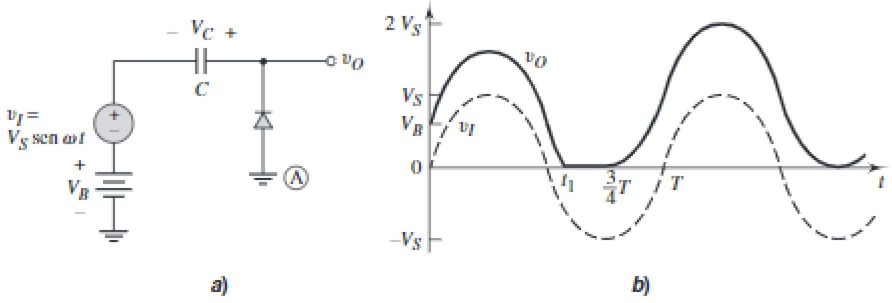


Figura 2.29 *a*) Circuito para el ejemplo 2.8; *b*) formas de onda de entrada y de salida.

Solución: La figura 2.29*b*) muestra la señal de entrada senoidal. Si el capacitor está inicialmente descargado, entonces el voltaje de salida es $v_O = V_B$ en $t = 0$ (diodo inversamente polarizado). Para $0 \le t \le t_1$, la constante de tiempo RC eficaz es infinita, el voltaje a través del capacitor no cambia y $v_O = v_I + V_B$.

En $t = t_1$, el diodo se polariza directamente; la salida no puede hacerse negativa, de manera que el voltaje a través del capacitor cambia (la constante de tiempo $r_f C$ eficaz es cero).

En $t = (\frac{3}{4})T$, la señal de entrada comienza a incrementarse y el diodo se polariza inversamente, por lo que el voltaje a través del capacitor ahora se mantiene constante en $V_C = V_S - V_B$ con la polaridad indicada. El voltaje de salida está dado ahora por

$$v_O = (V_S - V_B) + v_I + V_B = (V_S - V_B) + V_S \operatorname{sen} \omega t + V_B$$

o

$$v_O = V_S(1 + \operatorname{sen} \omega t)$$

Comentario: Con $t > (\frac{3}{4})T$, se alcanza el estado estacionario. La forma de onda de la señal de salida es una réplica exacta de la forma de onda de la señal de entrada y ahora se mide respecto de la referencia de tierra en la terminal A.

Bernardo Pérez 1092771-2111070214
1092771211070214

Bernardo Pérez 1092771-2111070215

PROBLEMA PARA EJERCITAR

Ejercicio 2.8: Trace un esquema del voltaje de salida en estado estacionario de la señal de entrada dada por el circuito mostrado en la figura 2.30. Suponga que $V_\gamma = r_f = 0$. (Respuesta: Onda cuadrada entre +2 V y −8 V.)

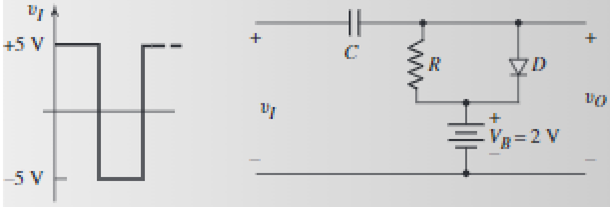


Figura 2.30 Figura para el ejercicio 2.8.

Ponga a prueba su comprensión

PPC 2.8 Considere el circuito de la figura 2.23*a*). Sea $R_1 = 5$ kΩ, $R_2 = 2$ kΩ, $V_1 = 1$ V y $V_2 = 3$ V. Sea $V_\gamma = 0.7$ V para cada diodo. Grafique las características de transferencia de voltaje (v_O contra v_I) para $-5 \le v_I \le 5$ V. (Respuesta: Para $v_I \le -3.7$ V, $v_O = -3.7$ V; para $-3.7 \le v_I \le 1.7$ V, $v_O = v_I$; para $v_I \ge 1.7$ V, $v_O = 0.286\, v_I + 1.21$.)

PPC 2.9 Determine el voltaje de salida estacionario v_O para el circuito de la figura 2.31*a*) si la entrada es como se muestra en la figura 2.31*b*). Suponga que el voltaje de activación en el diodo es $V_\gamma = 0$. (Respuesta: La salida es una onda cuadrada entre +5 V y +35 V.)

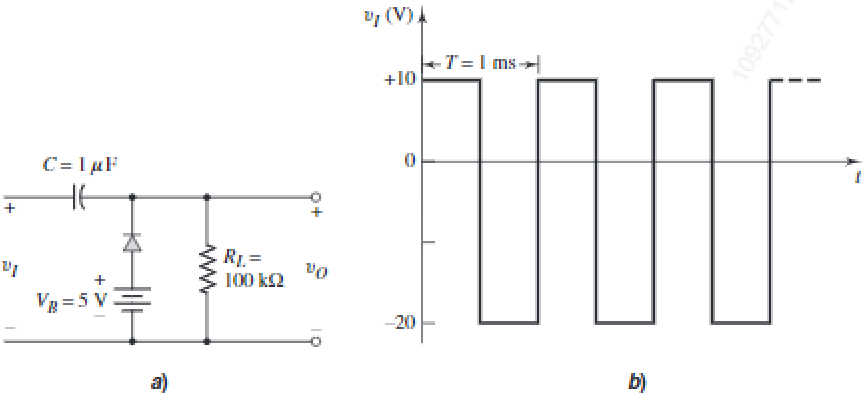


Figura 2.31 Figura para el ejercicio PPC 2.9: *a*) circuito y *b*) señal de entrada.

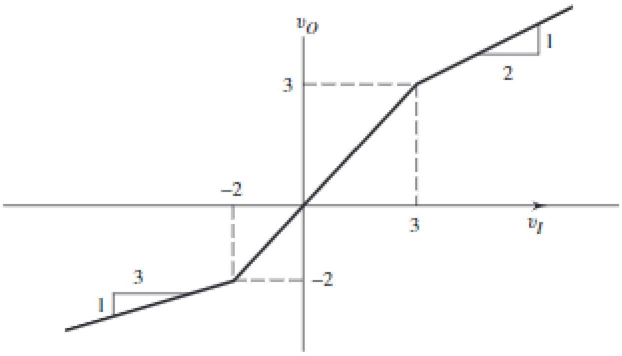


Figura 2.32 Figura para el ejercicio PPC 2.10.

PPC 2.10 Diseñe un circuito recortador polarizado en paralelo que produzca las características de transferencia de voltaje que se muestran en la figura 2.32. Suponga un voltaje de conducción del diodo de $V_\gamma = 0.7$ V. (Respuesta: De la figura 2.23*a*), $V_1 = 2.3$ V, $V_2 = 1.3$ V, $R_1 = R_2$, incluya R_3 en serie con D_2, donde $R_3 = 0.5\ R_1$.)

2.4 CIRCUITOS DE DIODOS MÚLTIPLES

Objetivo: • Examinar las técnicas para analizar los circuitos que contienen más de un diodo.

Como un diodo es un dispositivo no lineal, parte del análisis de un circuito de diodos consiste en determinar si el diodo está encendido o apagado. Si un circuito contiene más de un diodo, el análisis se complica por las diferentes combinaciones posibles de encendido y apagado.

En esta sección examinaremos varios circuitos de diodos múltiples. Vamos a ver, por ejemplo, cómo realizar funciones lógicas con circuitos de diodos.

2.4.1 Ejemplos de circuitos con diodos

Como una breve introducción, consideremos dos circuitos de diodo simple. La figura 2.33*a*) muestra un diodo en serie con un resistor. Un gráfico de las características de transferencia de voltaje, v_O en función de v_I, muestra la naturaleza lineal por segmentos de este circuito (figura 2.33*b*). El diodo sólo comienza a realizar la conducción hasta que $v_I = V_\gamma$. En consecuencia, cuando $v_I \leq V_\gamma$, el voltaje de salida es igual a cero; cuando $v_I > V_r$, el voltaje de salida es $v_O = v_I - V_\gamma$.

La figura 2.34*a*) muestra un circuito de diodo semejante, pero con la fuente de voltaje de entrada incluida explícitamente para mostrar que hay una trayectoria para la corriente del diodo. La característica de transferencia de voltaje se muestra en la figura 2.34*b*). En este circuito, el diodo sigue conduciendo cuando $v_I < V_S - V_\gamma$, y el voltaje de salida es $v_O = v_I + V_\gamma$. Cuando $v_I > V_S - V_\gamma$, el diodo se apaga y la corriente a través del resistor es cero; por tanto, la salida se mantiene constante en V_S.

Estos dos ejemplos demuestran la naturaleza lineal por segmentos del diodo y el circuito del diodo. También demuestran que hay regiones en las que el diodo está "encendido", o en estado de conducción, y regiones en que el diodo está "apagado", o sin conducir.

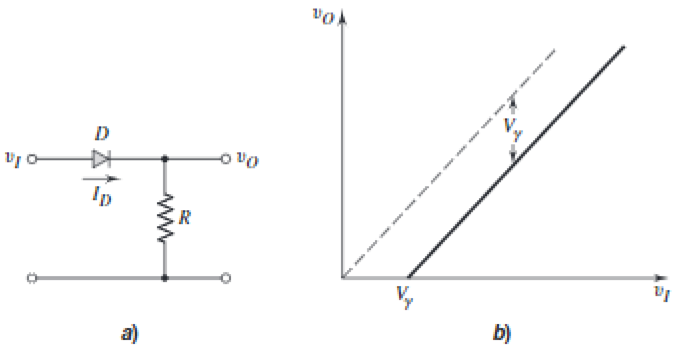


Figura 2.33 Diodo y resistor en serie: *a*) circuito y *b*) características de transferencia de voltaje.

Bernardo Pérez 1092771-2111070215
1092771-2111070215

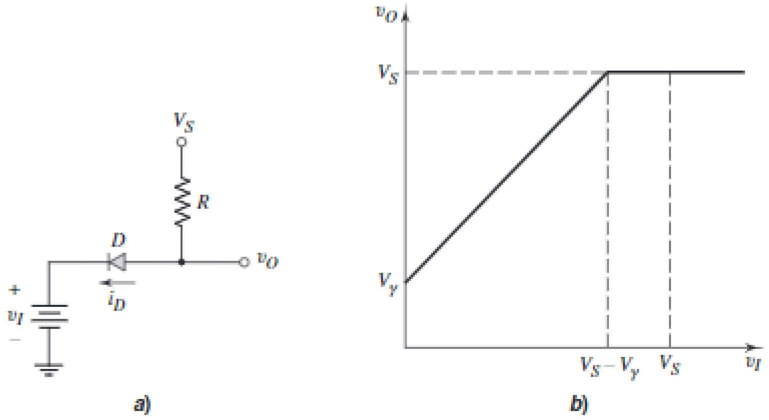


Figura 2.34 Diodo con fuente de voltaje de entrada: *a*) circuito y *b*) características de transferencia de voltaje.

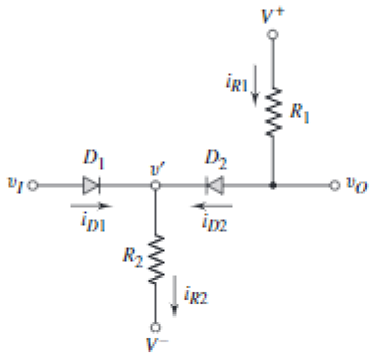


Figura 2.35 Circuito de dos diodos.

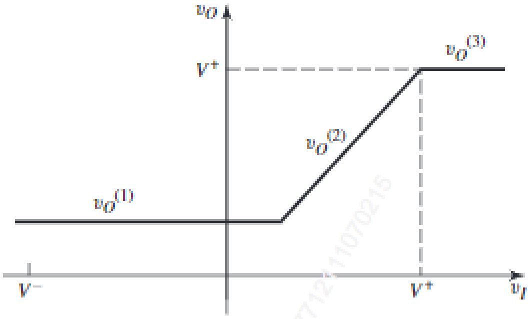


Figura 2.36 Características de transferencia de voltaje para el circuito de dos diodos de la figura 2.35.

En los circuitos de diodos múltiples, cada diodo puede estar encendido o apagado. Consideremos el circuito de dos diodos de la figura 2.35. Como cada diodo puede estar encendido o apagado, el circuito tiene cuatro estados posibles. Sin embargo, algunos de estos estados pueden no ser factibles debido a las direcciones de los diodos y las polaridades del voltaje.

Si suponemos que $V^+ > V^-$ y que $V^+ - V^- > V_\gamma$, hay al menos una posibilidad de activar D_2. En primer lugar, v' no puede ser inferior a V^-. Entonces, con $v_I = V^-$, el diodo D_1 debe estar apagado. En este caso, D_2 está encendido, $i_{R1} = i_{D2} = i_{R2}$, y

$$v_O = V^+ - i_{R1} R_1 \tag{2.37}$$

donde

$$i_{R1} = \frac{V^+ - V_\gamma - V^-}{R_1 + R_2} \tag{2.38}$$

El voltaje v' es una caída en el diodo por debajo de v_O, y D_1 sigue apagado mientras v_I sea menor que el voltaje de salida. A medida que v_I aumenta y se vuelve igual a v_O, tanto D_1 como D_2 se encienden. Esta condición o estado es válida siempre y cuando $v_I < V^+$. Cuando $v_I = V^+$, $i_{R1} = i_{D2} = 0$, momento en el que D_2 se apaga y v_O no puede aumentar más.

La figura 2.36 muestra el gráfico resultante de v_O en función de v_I. Tres regiones, $v_O^{(1)}$, $v_O^{(2)}$ y $v_O^{(3)}$, corresponden a los diversos estados de conducción de D_1 y D_2. El cuarto estado posible, que corresponde a que tanto D_1 como D_2 estén apagados, no es factible en este circuito.

Bernardo Pérez 1092771-2111070215

EJEMPLO 2.9

Objetivo: Determine el voltaje de salida y las corrientes de diodo para el circuito de la figura 2.35, para dos valores de voltaje de entrada.

Suponga que los parámetros del circuito son $R_1 = 5\ \text{k}\Omega$, $R_2 = 10\ \text{k}\Omega$, $V_\gamma = 0.7$ V, $V^+ = +5$ V y $V^- = -5$ V. Determine v_O, i_{D1} e i_{D2} con $v_I = 0$ y $v_I = 4$ V.

Solución: Para $v_I = 0$, suponga inicialmente que D_1 está apagado. Las corrientes son entonces

$$i_{R1} = i_{D2} = i_{R2} = \frac{V^+ - V_\gamma - V^-}{R_1 + R_2} = \frac{5 - 0.7 - (-5)}{5 + 10} = 0.62\ \text{mA}$$

El voltaje de salida es

$$v_O = V^+ - i_{R1}R_1 = 5 - (0.62)(5) = 1.9\ \text{V}$$

y v' es

$$v' = v_O - V_\gamma = 1.9 - 0.7 = 1.2\ \text{V}$$

A partir de estos resultados, vemos que el diodo D_1 se encuentra en realidad en corte, $i_{D1} = 0$, y nuestro análisis es válido.

Para $v_I = 4$ V, observamos de la figura 2.36 que $v_O = v_I$; por tanto, $v_O = v_I = 4$ V. En esta región, tanto D_1 como D_2 están encendidos, e

$$i_{R1} = i_{D2} = \frac{V^+ - v_O}{R_1} = \frac{5 - 4}{5} = 0.2\ \text{mA}$$

Observe que $v' = v_O - V_\gamma = 4 - 0.7 = 3.3$ V. De este modo,

$$i_{R2} = \frac{v' - V^-}{R_2} = \frac{3.3 - (-5)}{10} = 0.83\ \text{mA}$$

La corriente a través de D_1 se obtiene de $i_{D1} + i_{D2} = i_{R2}$ o

$$i_{D1} = i_{R2} - i_{D2} = 0.83 - 0.2 = 0.63\ \text{mA}$$

Comentario: Para $v_I = 0$, vemos que $v_O = 1.9$ V y $v' = 1.2$ V. Esto significa que D_1 está inversamente polarizado, o apagado, como supusimos al principio. Para $v_I = 4$ V, tenemos $i_{D1} > 0$ e $i_{D2} > 0$, lo que indica que tanto D_1 como D_2 se encuentran directamente polarizados, como supusimos.

Análisis por computadora: Para circuitos de diodos múltiples, un análisis de PSpice puede ser útil al determinar las condiciones en que los diferentes diodos llevan a cabo o no la conducción. Esto evita adivinar el estado de conducción de cada diodo en un análisis manual. La figura 2.37 es el esquema del circuito PSpice para el circuito de diodos de la figura 2.35. La figura 2.37 también muestra el voltaje de salida y las dos corrientes de los diodos mientras la entrada varía entre −1 V y +7 V. A partir de estas curvas determinamos cuándo los diodos están encendidos y apagados.

Comentario: Los resultados del análisis manual, basado en el modelo lineal por segmentos para el diodo, concuerdan muy bien con los resultados de la simulación por computadora. Esto nos da la confianza en el modelo lineal por segmentos cuando se hagan los cálculos manuales de manera rápida.

Bernardo Pérez 1092771-2111070215
1092771-2111070215

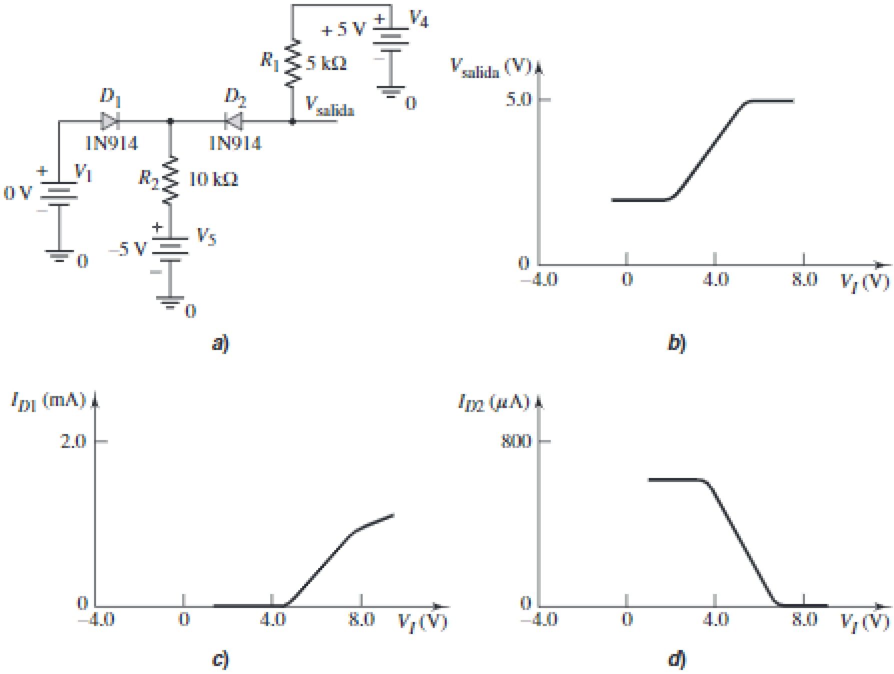


Figura 2.37 *a*) Circuito esquemático de PSpice; *b*) voltaje de salida; *c*) corriente en el diodo 1, y *d*) la corriente en el diodo 2 para el circuito de diodos del ejemplo 2.9.

PROBLEMA PARA EJERCITAR

Ejercicio 2.9: Considere el circuito de la figura 2.38, en el que los voltajes de corte del diodo son $V_\gamma = 0.6$ V. Grafique v_O contra v_I para $0 \leq v_I \leq 10$ V. (Respuestas: Para $0 \leq v_I \leq 3.5$ V, $v_O = 4.4$ V; para $v_I > 3.5$ V, D_2 se apaga, y para $v_I \geq 9.4$ V, $v_O = 10$ V.)

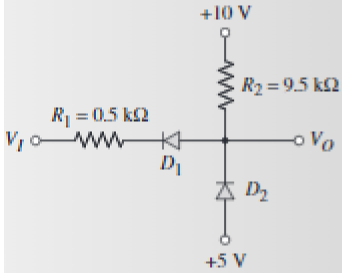


Figura 2.38 Figura para el ejercicio 2.9.

Técnica para resolución de problemas: circuitos con diodos múltiples

Analizar circuitos con múltiples diodos requiere determinar si los dispositivos individuales se encuentran "encendidos" o "apagados". En muchos casos, la elección no es obvia, por lo que primero se debe aventurar sobre el estado de cada dispositivo y después analizar el circuito para determinar si tenemos una solución coherente con nuestra estimación inicial. Para hacer esto:

1. Suponemos el estado de un diodo. Si se supone que el diodo está encendido, asumimos que el voltaje a través del diodo es V_γ. Si se supone que un diodo está apagado, se asume que la corriente a través de él es cero.
2. Analizamos el circuito "lineal" con los estados supuestos del diodo.

Bernardo Pérez 1092771-2111070215

3. Evaluamos el estado resultante de cada diodo. Si la suposición inicial fue que un diodo estaba "apagado" y el análisis demuestra que $I_D = 0$ y $V_D \leq V_\gamma$, entonces la suposición es correcta. Sin embargo, si el análisis en realidad muestra que $I_D > 0$ y/o $V_D > V_\gamma$, entonces la hipótesis inicial fue incorrecta. Del mismo modo, si la hipótesis inicial hubiera sido que un diodo estaba "encendido" y el análisis muestra que $I_D \geq 0$ y $V_D = V_\gamma$, entonces la hipótesis inicial es la correcta. No obstante, si el análisis muestra que $I_D < 0$ y/o $V_D < V_\gamma$, entonces la hipótesis inicial es incorrecta.
4. Si se demuestra que alguna suposición o hipótesis inicial es incorrecta, entonces debe hacerse una nueva suposición y analizarse el nuevo circuito "lineal". Así, debemos repetir el paso 3.

EJEMPLO **2.10**

Objetivo: Demostrar cómo se desarrollan las inconsistencias en una solución con suposiciones incorrectas.

Para el circuito de la figura 2.35, se supone que los parámetros son los mismos que los indicados en el ejemplo 2.9. Determine v_O, i_{D1}, i_{D2} e i_{R2} para $v_I = 0$.

Solución: Suponga inicialmente que tanto D_1 como D_2 están llevando a cabo la conducción (es decir, están encendidos). Entonces, $v' = -0.7$ V y $v_O = 0$. Las dos corrientes son

$$i_{R1} = i_{D2} = \frac{V^+ - v_O}{R_1} = \frac{5 - 0}{5} = 1.0 \text{ mA}$$

y

$$i_{R2} = \frac{v' - V^-}{R_2} = \frac{-0.7 - (-5)}{10} = 0.43 \text{ mA}$$

Se suman las corrientes en el nodo v' y encontramos que

$$i_{D1} = i_{R2} - i_{D2} = 0.43 - 1.0 = -0.57 \text{ mA}$$

Como este análisis muestra que la corriente D_1 sería negativa, lo cual es una solución imposible o inconsistente, nuestra hipótesis o suposición inicial debe ser incorrecta. Si volvemos al ejemplo 2.9, veremos que la solución correcta es D_1 apagado y D_2 encendido cuando $v_I = 0$.

Comentario: Podemos realizar análisis lineales en circuitos con diodos mediante el modelo lineal por segmentos. Sin embargo, primero tenemos que determinar si cada diodo en el circuito está funcionando en la región lineal de "encendido" o en la región lineal de "apagado".

PROBLEMA PARA EJERCITAR

Ejercicio 2.10: Considere el circuito de la figura 2.39. El voltaje de corte de cada diodo es $V_\gamma = 0.7$ V. *a*) Sea $v_I = 5$ V. Suponga que ambos diodos están conduciendo. ¿Es una suposición correcta? ¿Por qué? Determine I_{R1}, I_{D1}, I_{D2} y v_O. *b*) Repita el inciso *a*) para $v_I = 10$ V. (Respuestas: *a*) D_1 está apagado, $I_{D1} = 0$, $I_{R1} = I_{D2} = 0.754$ mA, $v_O = 3.72$ V; *b*) $I_{D1} = 0.9$ mA, $I_{D2} = 1.9$ mA, $I_{R1} = 1.0$ mA, $v_O = 8.3$ V.)

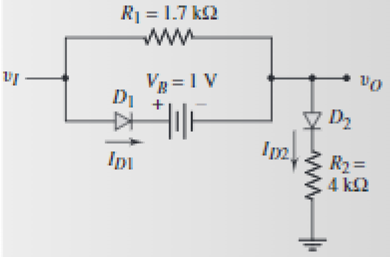


Figura 2.39 Figura para el ejercicio 2.10.

Bernardo Pérez 1092771-2111070215
1092771-2111070215

EJEMPLO 2.11

Objetivo: Determinar la corriente en cada diodo y los voltajes V_A y V_B en el circuito de diodos múltiples que se muestra en la figura 2.40. Sea $V_\gamma = 0.7$ V para cada diodo.

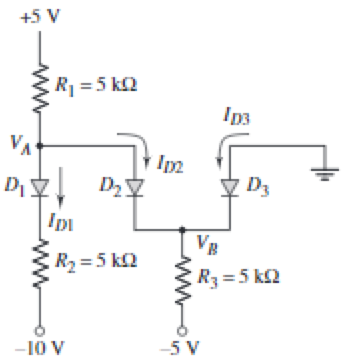


Figura 2.40 Circuito de diodos para el ejemplo 2.11.

Bernardo Pérez 1092771-2111070215

1092771-2111070215

Solución: En un principio supusimos que cada diodo se encuentra en su estado de conducción. A partir de D_3 y teniendo en cuenta los voltajes, observamos que

$$V_B = -0.7 \text{ V} \quad \text{y} \quad V_A = 0$$

Se suman las corrientes en el nodo V_A y encontramos que

$$\frac{5 - V_A}{5} = I_{D2} + \frac{(V_A - 0.7) - (-10)}{5}$$

Como $V_A = 0$, obtenemos

$$\frac{5}{5} = I_{D2} + \frac{9.3}{5} \Rightarrow I_{D2} = -0.86 \text{ mA}$$

lo que es inconsistente con la suposición de que todos los diodos están "encendidos" (un diodo "encendido" tendría una corriente de diodo positiva).

Ahora suponga que D_1 y D_3 se encuentran encendidos y D_2 está apagado. Observamos que

$$I_{D1} = \frac{5 - 0.7 - (-10)}{5 + 5} = 1.43 \text{ mA}$$

y

$$I_{D3} = \frac{(0 - 0.7) - (-5)}{5} = 0.86 \text{ mA}$$

Encontramos que los voltajes son

$$V_B = -0.7 \text{ V}$$

y

$$V_A = 5 - (1.43)(5) = -2.15 \text{ V}$$

A partir de los valores de V_A y V_B, el diodo D_2 en realidad está inversamente polarizado y apagado, así que $I_{D2} = 0$.

Comentario: Con más diodos en un circuito, aumenta el número de combinaciones de diodos encendidos o apagados, lo que puede incrementar el número de veces que debe analizarse un circuito antes de obtener una solución correcta. En el caso de circuitos con múltiples diodos, puede ahorrar tiempo emplear una simulación por computadora.

PROBLEMA PARA EJERCITAR

Ejercicio 2.11: Repita el ejemplo 2.11 para el caso de que $R_1 = 8$ kΩ, $R_2 = 4$ kΩ y $R_3 = 2$ kΩ (Respuesta: $V_B = -0.7$ V, $I_{D3} = 2.15$ mA, $I_{D2} = 0$, $I_{D1} = 1.19$ mA, $V_A = -4.53$ V.)

2.4.2 Circuitos lógicos con diodos

Los diodos en conjunción con otros elementos del circuito realizan ciertas **funciones lógicas**, como AND y OR. El circuito de la figura 2.41 es un ejemplo de un circuito lógico con diodos. Las cuatro condiciones del funcionamiento de este circuito dependen de varias combinaciones de los voltajes de entrada. Si $V_1 = V_2 = 0$, no hay excitación en el circuito, de modo que ambos diodos están apagados y $V_O = 0$. Si al menos una entrada se eleva a 5 V, por ejemplo, al menos un diodo se enciende y $V_O = 4.3$ V, en el supuesto de que $V_\gamma = 0.7$ V.

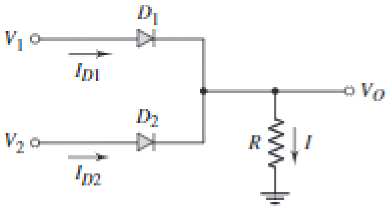


Figura 2.41 Circuito lógico OR de dos entradas con diodos.

Bernardo Pérez 1092771-2111070215

1092771-2111070215

Estos resultados se muestran en la tabla 2.1. Por definición, en un sistema de lógica positiva, un voltaje cercano a cero corresponde a un 0 lógico, y un voltaje cercano al voltaje de alimentación de 5 V corresponde a un 1 lógico. Los resultados mostrados en la tabla 2.1 indican que este circuito realiza la función lógica OR. Entonces, el circuito de la figura 2.41 es un circuito lógico OR de dos entradas con diodos.

A continuación, considere el circuito de la figura 2.42. Suponga un voltaje de corte del diodo de $V_\gamma = 0.7$ V. Una vez más, hay cuatro estados posibles, según la combinación de voltajes de entrada. Si al menos una entrada está a cero voltios, entonces por lo menos un diodo está en conducción y $V_O = 0.7$ V. Si ambos $V_1 = V_2 = 5$ V, no hay diferencia de potencial entre el voltaje de alimentación y el voltaje de entrada. Todas las corrientes son cero y $V_O = 5$ V.

Estos resultados se muestran en la tabla 2.2. Este circuito realiza la función lógica AND. El circuito de la figura 2.42 es un circuito lógico con diodos AND de dos entradas.

Tabla 2.1 Respuesta del circuito lógico OR de dos diodos

V_1 (V)	V_2 (V)	V_o (V)
0	0	0
5	0	4.3
0	5	4.3
5	5	4.3

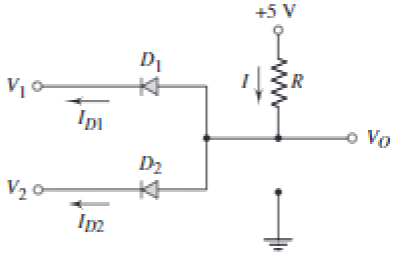


Figura 2.42 Circuito lógico AND de dos entradas con diodos.

Si examinamos las tablas 2.1 y 2.2, vemos que los voltajes de entrada "baja" y "alta" pueden no ser los mismos que los voltajes de salida "baja" y "alta". A modo de ejemplo, para el circuito AND (tabla 2.2), la entrada "baja" es 0 V, pero la salida "baja" es 0.7 V. Esto crea un problema, pues la salida de una compuerta lógica es a menudo la entrada a otra compuerta lógica. Otro problema se presenta cuando los circuitos lógicos con diodos están conectados en cascada; es decir, la salida de una compuerta OR se conecta a la entrada de una segunda compuerta OR. Los niveles lógicos 1 de las dos compuertas OR no son los mismos (véanse los problemas 2.61 y 2.62). El nivel lógico 1 se degrada o disminuye a medida que se conectan las compuertas lógicas adicionales. Sin embargo, estos problemas pueden superarse con dispositivos de amplificación (transistores) en los sistemas de lógica digital.

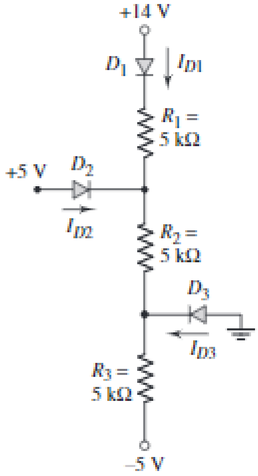


Figura 2.43 Figura para el ejercicio PPC 2.11.

Tabla 2.2 Respuesta del circuito lógico AND de dos diodos

V_1 (V)	V_2 (V)	V_o (V)
0	0	0.7
5	0	0.7
0	5	0.7
5	5	5

Bernardo Pérez 1092771-2111070215
1092771-2111070215

Ponga a prueba su comprensión

PPC 2.11 El voltaje de activación de cada diodo en el circuito de la figura 2.43 es $V_\gamma = 0.7$ V. Determine I_{D1}, I_{D2}, I_{D3}, V_A y V_B. (Respuestas: $I_{D1} = 1.22$ mA, $I_{D2} = I_{D3} = 0$, $V_A = 7.2$ V, $V_B = 1.1$ V.)

PPC 2.12 Repita el ejercicio PPC 2.11 con $R_1 = 8$ kΩ, $R_2 = 12$ kΩ y $R_3 = 2.5$ kΩ. (Respuestas: $I_{D1} = 0.7$ mA, $I_{D2} = 0$, $I_{D3} = 1.02$ mA, $V_A = 7.7$ V, $V_B = -0.7$ V.)

PPC 2.13 Considere el circuito de lógica OR que se muestra en la figura 2.41. Suponga un voltaje de activación del diodo $V_\gamma = 0.6$ V. *a)* Grafique V_O contra V_1 para $0 \le V_1 \le 5$ V, si $V_2 = 0$. *b)* Repita el inciso *a)* si $V_2 = 3$ V. (Respuestas: *a)* $V_O = 0$ para $V_1 \le 0.6$ V, $V_O = V_1 - 0.6$ para $0.6 \le V_1 \le 5$ V; *b)* $V_O = 2.4$ V para $0 \le V_1 \le 3$ V, $V_O = V_1 - 0.6$ para $3 \le V_1 \le 5$ V.)

PPC 2.14 Considere el circuito lógico AND de la figura 2.42. Suponga un voltaje de activación del diodo $V_\gamma = 0.6$ V. *a)* Grafique V_O contra V_1 para $0 \le V_1 \le 5$ V, si $V_2 = 0$. *b)* Repita el inciso *a)* si $V_2 = 3$ V. (Respuestas: *a)* $V_O = 0.6$ V para todo V_1, *b)* $V_O = V_1 + 0.6$ para $0 \le V_1 \le 3$ V, $V_O = 3.6$ V para $V_1 \ge 3$ V.)

2.5 FOTODIODOS Y CIRCUITOS LED

Objetivo: • Comprender el funcionamiento y características de los fotodiodos especializados y los circuitos con diodos emisores de luz.

Un fotodiodo convierte una señal óptica en una corriente eléctrica, y un diodo emisor de luz (LED, *light-emitting diode*) transforma una corriente eléctrica en una señal óptica.

2.5.1 Circuito con fotodiodos

La figura 2.44 muestra un circuito común de fotodiodos en el que se aplica un voltaje de polarización inversa al fotodiodo. Si la intensidad de fotones es cero, la única corriente a través del diodo es la corriente inversa de saturación, que por lo general es muy pequeña. Los fotones inciden en el diodo creando un exceso de electrones y huecos en la región de carga espacial. El campo eléctrico separa rápidamente el exceso de estos portadores y los barre de la región de carga espacial, con lo que crea una **fotocorriente** en la dirección de polarización inversa. La fotocorriente es

$$I_{ph} = \eta e \Phi A \tag{2.39}$$

donde η es la eficiencia cuántica, e es la carga electrónica, Φ es la densidad de flujo de fotones (#/cm^2-s) y A es el área de unión. Esta relación lineal entre la fotocorriente y el flujo de fotones se basa en el supuesto de que el voltaje de polarización inversa a través del diodo es constante. Esto a su vez significa que la caída de voltaje a través de R inducida por la fotocorriente debe ser pequeña, o que la resistencia R es pequeña.

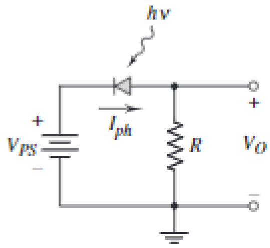


Figura 2.44 Circuito de fotodiodos. El diodo se encuentra inversamente polarizado.

Bernardo Pérez 1092771-2111070215

EJEMPLO 2.12

Objetivo: Calcular la fotocorriente generada en un fotodiodo.

Para el fotodiodo que se muestra en la figura 2.44, suponga que la eficiencia cuántica es 1, el área de unión es de 10^{-2} cm^2 y el flujo de fotones incidente es 5×10^{17} cm^{-2} − s^{-1}.

Solución: De la ecuación (2.39), la fotocorriente es

$$I_{ph} = \eta e \Phi A = (1)(1.6 \times 10^{-19})(5 \times 10^{17})(10^{-2}) \Rightarrow 0.8 \text{ mA}$$

Comentario: El flujo incidente de fotones se proporciona normalmente en términos de intensidad de la luz, en lúmenes, pies-candelas o W/cm^2. La intensidad luminosa incluye la energía de los fotones, así como su flujo.

PROBLEMA PARA EJERCITAR

Ejercicio 2.12: *a*) Los fotones con una energía de $h\nu = 2$ eV inciden sobre el fotodiodo que se muestra en la figura 2.44. El área de unión es $A = 0.5$ cm^2, la eficiencia cuántica es $\eta = 0.8$ y la intensidad de la luz es 6.4×10^{-2} W/cm^2. Determine la fotocorriente I_{ph}. *b*) Si $R = 1$ kΩ, determine el voltaje de alimentación de energía mínimo V_{PS} necesario para asegurar que el diodo se encuentre inversamente polarizado. (Respuestas: *a*) $I_{ph} = 12.8$ mA, *b*) V_{PS}(mín) = 12.8 V.)

2.5.2 Circuito LED

Un diodo emisor de luz (LED) es el inverso de un fotodiodo; es decir, una corriente se convierte en una señal óptica. Si el diodo está directamente polarizado, los electrones y los huecos

se inyectan a través de la región de carga espacial, donde se convierten en portadores minoritarios en exceso. Estos portadores minoritarios en exceso se difunden en las regiones neutrales N y P, donde se recombinan con los portadores mayoritarios, y la recombinación produce la emisión de un fotón.

Los LED se fabrican con materiales semiconductores compuestos, como arseniuro de galio o fosfuro de arseniuro de galio. Estos materiales son semiconductores de banda prohibida directa (*direct-bandgap*). Como estos materiales tienen energías de banda prohibida más altas que el silicio, el voltaje en la unión de polarización directa es mayor que en los diodos basados en el silicio.

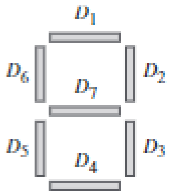


Figura 2.45 Pantalla LED de siete segmentos (elementos).

Son comunes los LED de siete segmentos o elementos para la lectura numérica en los instrumentos digitales, como el voltímetro digital. La **pantalla de siete segmentos** aparece en la figura 2.45. Cada segmento tiene un LED que se controla normalmente mediante compuertas lógicas de circuito integrado.

La figura 2.46 muestra una posible conexión del circuito, conocida como pantalla de ánodo común. En este circuito, los ánodos de todos los LED están conectados a una fuente de 5 V y las entradas se controlan mediante compuertas lógicas. Por ejemplo, si V_{I1} es "alto", D_1 está apagado y no hay salida de luz. Cuando V_{I1} se hace "bajo", D_1 se polariza directamente y genera una salida de luz.

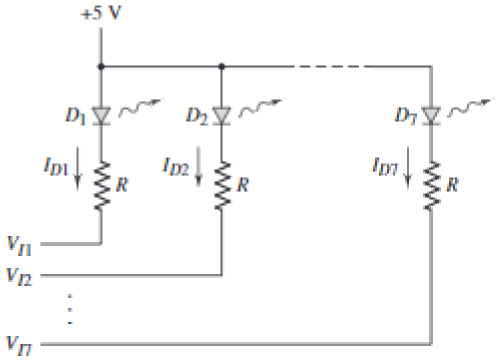


Figura 2.46 Circuito de control para la pantalla LED de siete segmentos.

EJEMPLO 2.13

Objetivo: Determinar el valor de R requerido para limitar la corriente en el circuito de la figura 2.46 cuando la entrada está en estado bajo.

Suponga que una corriente de diodo de 10 mA produce la salida de luz deseada, y que la correspondiente caída de voltaje de polarización directa es 1.7 V.

Solución: Si $V_I = 0.2$ V en el estado "bajo", entonces la corriente del diodo es

$$I = \frac{5 - V_\gamma - V_I}{R}$$

La resistencia R se determina entonces como

$$R = \frac{5 - V_\gamma - V_I}{I} = \frac{5 - 1.7 - 0.2}{10} \Rightarrow 310\ \Omega$$

Comentario: Los valores de resistores comunes para la limitación de corriente de LED se encuentran en el intervalo de 300 a 350 Ω.

Bernardo Pérez 1092771-2111070215
1092771211070215

PROBLEMA PARA EJERCITAR

Ejercicio 2.13: Determine el valor de la resistencia R requerida para limitar la corriente en el circuito de la figura 2.46 con $I = 15$ mA. Suponga que $V_\gamma = 1.7$ V, $r_f = 15\ \Omega$ y $V_I = 0.2$ V en el estado "bajo". (Respuesta: $R = 192\ \Omega$.)

Una aplicación de los LED y los fotodiodos se encuentra en los **optoaisladores**, en los que la señal de entrada está eléctricamente desacoplada de la salida (figura 2.47). Una señal de entrada aplicada al LED genera luz, la cual después detecta el fotodiodo. El fotodiodo convierte entonces la luz de nuevo en una señal eléctrica. No hay realimentación ni interacción eléctrica entre las partes de la entrada y la salida del circuito.

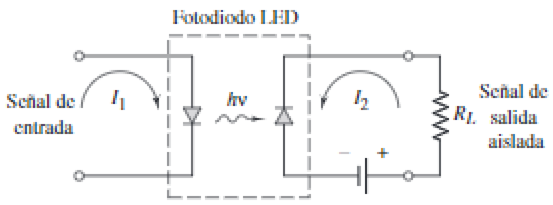


Figura 2.47 Optoaislador con un LED y un fotodiodo.

Bernardo Pérez 1092771-2111070215

2.6 APLICACIONES DE DISEÑO: FUENTE DE ALIMENTACIÓN DE CD

1092771-2111070215

Objetivo: • Diseñar una fuente de alimentación de CD que satisfaga una serie de especificaciones.

Especificaciones: La corriente de carga de salida variará entre 25 y 50 mA, mientras que el voltaje de salida se encontrará en el intervalo de $12 \le v_O \le 12.2$ V.

Enfoque del diseño: La configuración del circuito por diseñarse se muestra en la figura 2.48. Se utilizará un circuito puente de diodos con un filtro *RC*, además de un diodo Zener que estará en paralelo con la carga de salida.

Opciones: Está disponible un voltaje de entrada de corriente alterna con un valor rms en el intervalo de $110 \le v_I \le 120$ V y a 60 Hz. Se dispone de un diodo Zener con un voltaje Zener de $V_{ZO} = 12$ V y una resistencia Zener de 2 Ω que funciona en un intervalo de corriente de $10 \le I_Z \le 100$ mA. Además, se encuentra disponible un transformador con una relación de vueltas de 8:1.

Solución: Con un transformador con relación de vueltas 8:1, el valor pico de v_S está en el intervalo $19.4 \le v_S \le 21.2$ V. Si se suponen voltajes de encendido del diodo de $V_\gamma = 0.7$ V, el valor pico de v_{O1} se encuentra en el intervalo de $18.0 \le v_{O1} \le 19.8$ V.

Para v_{O1}(máx) y corriente de carga mínima, sea $I_Z = 90$ mA. Entonces

$$v_O = V_{ZO} + I_Z r_z = 12 + (0.090)(2) = 12.18 \text{ V}$$

La corriente de entrada es

$$I_i = I_Z + I_L = 90 + 25 = 115 \text{ mA}$$

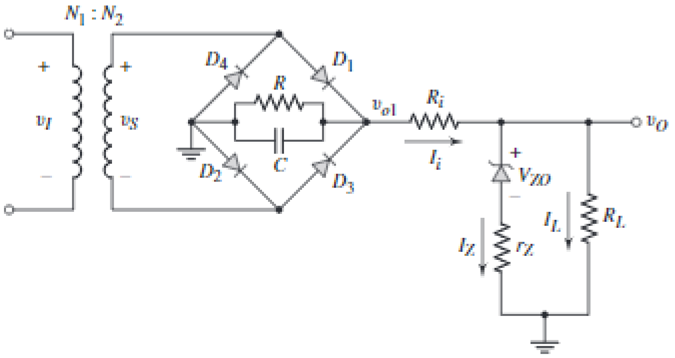


Figura 2.48 Circuito de alimentación de CD para la aplicación del diseño.

La resistencia de entrada R_i debe ser entonces

$$R_i = \frac{v_{O1} - v_O}{I_i} = \frac{19.8 - 12.18}{0.115} = 66.3\ \Omega$$

La corriente Zener mínima se produce para I_L(máx) y v_{O1}(mín). El voltaje v_{O1}(mín) se produce para v_S(mín) y también debe tener en cuenta el voltaje de rizo. Sea I_Z(mín) = 20 mA. Entonces, el voltaje de salida es

$$v_O = V_{ZO} + I_Z r_Z = 12 + (0.020)(2) = 12.04\ \text{V}$$

El voltaje de salida está dentro del intervalo especificado para el voltaje de salida.

Ahora nos encontramos con

$$I_i = I_Z + I_L = 20 + 50 = 70\ \text{mA}$$

y

$$v_{O1}(\text{mín}) = I_i R_i + v_O = (0.070)(66.3) + 12.04$$

o

$$v_{O1}(\text{mín}) = 16.68\ \text{V}$$

El voltaje de rizo mínimo del filtro es entonces

$$V_r = v_S(\text{mín}) - 1.4 - v_{O1}(\text{mín}) = 19.4 - 1.4 - 16.68$$

o

$$V_r = 1.32\ \text{V}$$

Ahora, sea $R_1 = 500\ \Omega$. La resistencia efectiva a tierra de v_{O1} es $R_1 \| R_{i,\text{ef}}$, donde $R_{i,\text{ef}}$ es la resistencia efectiva a tierra a través de R_i y los otros elementos del circuito. Podemos aproximar

$$R_{i,\text{ef}} \approx \frac{v_S(\text{media}) - 1.4}{I_i(\text{máx})} = \frac{20.3 - 1.4}{0.115} = 164\ \Omega$$

Entonces $R_1 \| R_{i,\text{ef}} = 500 \| 164 = 123.5\ \Omega$. La capacitancia de filtro requerida se encuentra a partir de

$$C = \frac{V_M}{2fRV_r} = \frac{19.8}{2(60)(123.5)(1.32)} \Rightarrow 1\,012\ \mu\text{F}$$

Comentarios: Para obtener el voltaje de salida correcto en este diseño, se debe disponer de un diodo Zener apropiado. Veremos en el capítulo 9 cómo incorporar un amplificador operacional para ofrecer un diseño más flexible.

Bernardo Pérez 1092771-2111070216

2.7 RESUMEN

- En este capítulo analizamos y diseñamos los circuitos con diodos, al aprovechar las características no lineales i-v de la unión PN.
- Los circuitos rectificadores de media onda y onda completa convierten una señal de onda senoidal (es decir, de CA) a una señal aproximada de CD. Las fuentes de alimentación de CD, para circuitos y sistemas electrónicos de polarización, utilizan este tipo de circuitos. Se puede conectar un filtro *RC* a la salida del circuito rectificador para reducir el efecto de rizo.
- Los diodos Zener funcionan en la región inversa de ruptura y se utilizan en los circuitos reguladores o de voltaje de referencia. Se definió y determinó la regulación porcentual, un factor de eficiencia para los circuitos de regulación, para diversos circuitos reguladores.
- Se desarrollaron técnicas para analizar los circuitos de diodos múltiples. La técnica requiere suponer si un diodo está conduciendo (está encendido) o no está conduciendo (está apagado). Después de analizar el circuito con estas hipótesis, hay que regresar y comprobar que los supuestos sean válidos.
- Se diseñan circuitos con diodos para realizar funciones básicas de lógica digital, como AND y OR. Sin embargo, existen algunas incongruencias entre los valores lógicos de entrada y salida, así como algunos efectos de carga, lo que limita en gran medida las compuertas lógicas con diodos como circuitos independientes.
- El LED convierte la corriente eléctrica en luz y es muy común en aplicaciones como la pantalla alfanumérica de siete segmentos. Por el contrario, el fotodiodo detecta una señal de luz incidente y la transforma en una corriente eléctrica.
- Como aplicación, se diseñó una fuente de energía simple mediante un circuito rectificador en conjunto con un diodo Zener.

Bernardo Pérez 1092771-2111070216
1092771-2111070216

EVALUACIÓN

Después de estudiar este capítulo, el lector debe poseer la habilidad de:

✓ Aplicar, en general, el modelo lineal por segmentos del diodo en el análisis de circuitos con diodos.
✓ Analizar circuitos rectificadores con diodos, incluso el cálculo del voltaje de rizo.
✓ Analizar circuitos con diodos Zener, incluso el efecto de una resistencia Zener.
✓ Determinar la señal de salida para una determinada señal de entrada de circuitos recortadores y sujetadores con diodos.
✓ Analizar circuitos con diodos múltiples mediante hipótesis iniciales y comprobaciones posteriores de estas suposiciones iniciales.

PREGUNTAS DE REPASO

1. ¿Qué características de un diodo se utilizan en el diseño de circuitos de procesamiento de señales con diodos?
2. Describa un circuito rectificador simple de media onda con diodos y grafique el voltaje de salida contra el tiempo.
3. Describa un circuito rectificador simple de onda completa con diodos y grafique el voltaje de salida contra el tiempo.
4. ¿Cuál es la ventaja de conectar un filtro *RC* a la salida de un circuito rectificador con diodos?
5. Defina el voltaje de rizo. ¿Cómo se reduce la magnitud del voltaje de rizo?
6. Describa un circuito de referencia de voltaje simple con diodo Zener.
7. ¿Qué efecto tiene la resistencia del diodo Zener en el funcionamiento del circuito de referencia de voltaje? Defina la regulación de la carga.

8. ¿Cuáles son las características generales de los circuitos recortadores con diodos?
9. Describa un circuito recortador simple con diodos que limite la parte negativa de un voltaje de entrada senoidal a un valor especificado.
10. ¿Cuáles son las características generales de los circuitos sujetadores con diodos?
11. ¿Qué elemento del circuito, aparte del diodo, está presente en todos los circuitos sujetadores?
12. Describa el procedimiento utilizado en el análisis de un circuito que contiene dos diodos. ¿Cuántos supuestos iniciales respecto del estado del circuito son posibles?
13. Describa un circuito lógico OR con diodos. Compare un valor 1 lógico a la salida en comparación con un valor 1 lógico en la entrada. ¿Son del mismo valor?
14. Describa un circuito lógico AND con diodos. Compare un valor 0 lógico a la salida con un valor 0 lógico en la entrada. ¿Son del mismo valor?
15. Describa un circuito simple para activar (encender) o desactivar (apagar) un LED con un voltaje de entrada alto o bajo.

PROBLEMA

[Nota: En los siguientes problemas, suponga que $r_f = 0$ a menos que se especifique lo contrario.]

Sección 2.1 Circuitos rectificadores

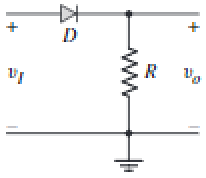


Figura P2.1

2.1 Considere el circuito de la figura P2.1. Sea $R = 1\ \text{k}\Omega$, $V_\gamma = 0.6$ V y $r_f = 20\ \Omega$. *a*) Grafique las características de transferencia de voltaje v_O contra v_I sobre el intervalo $-10 \le v_I \le 10$ V. *b*) Suponga que $v_I = 10$ sen ωt (V). *i*) Grafique v_O respecto del tiempo para la entrada senoidal. *ii*) Encuentre el valor promedio de v_O. *iii*) Determine la corriente pico del diodo. *iv*) ¿Cuál es el VPI del diodo?

2.2 Para el circuito que se muestra en la figura P2.1, demuestre que para $v_I \ge 0$, el voltaje de salida está dado aproximadamente por

$$v_O = v_I - V_T \ln\left(\frac{v_O}{I_S R}\right)$$

2.3 Un rectificador de media onda como el que de la figura 2.2*a*) tiene una carga de 2 kΩ. La entrada es una señal de 120 V (rms), una señal de 60 Hz y se tiene un transformador reductor de 10:1. El diodo tiene un voltaje de corte de $V_\gamma = 0.7$ V ($r_f = 0$). *a*) ¿Cuál es el voltaje pico de salida? *b*) Determine la corriente pico del diodo. *c*) ¿Cuál es la fracción (porcentaje) de un ciclo en que $v_O > 0$? *d*) Determine el voltaje de salida promedio. *e*) Determine la corriente promedio en la carga.

2.4 Considere el circuito de carga de la batería de la figura 2.4*a*). Suponga que $V_B = 9$ V, $V_S = 15$ V y $\omega = 2\pi(60)$. *a*) Determine el valor de R tal que la corriente de carga media de la batería sea $i_D = 0.8$ A. *b*) Encuentre la fracción de tiempo en que el diodo está conduciendo.

2.5 La figura P2.5 muestra un circuito sencillo de carga de batería de onda completa. Suponga que $V_B = 9$ V, $V_\gamma = 0.7$ V y $v_S = 15$ sen$[2\pi(60)t]$ (V). *a*) Determine R de manera que la corriente de carga pico de la batería sea de 1.2 A. *b*) Determine la corriente de carga media de la batería. *c*) Determine la fracción de tiempo en que el diodo está conduciendo.

2.6 El circuito rectificador de onda completa de la figura 2.5*a*) en el texto entrega 0.2 A y 12 V (valores pico) a una carga. El voltaje de rizo se limita a 0.25 V. La señal de entrada es de 120 V (rms) a 60 Hz. Suponga voltajes de activación de los dio-

Bernardo Pérez 1092771-2111070216

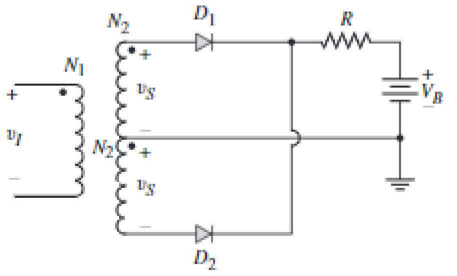


Figura P2.5

dos de 0.7 V. *a*) Determine la relación de vueltas requerida del transformador. *b*) Encuentre el valor requerido del capacitor. *c*) ¿Cuál es el VPI nominal de los diodos?

2.7 El voltaje de la señal de entrada al circuito rectificador de onda completa en la figura 2.6*a*) en el texto es $v_I = 160\ \text{sen}[2\pi(60)t]$ V. Suponga que $V_\gamma = 0.7$ V en cada diodo. Determine la relación de vueltas necesarias del transformador para producir un voltaje pico de salida de *a*) 25 V y *b*) 100 V. *c*) ¿Cuál debe ser el VPI nominal del diodo en cada caso?

2.8 La resistencia de salida del rectificador de onda completa en la figura 2.6*a*) en el texto es $R = 150\ \Omega$. Un capacitor de filtrado se conecta en paralelo con R. Suponga que $V_\gamma = 0.7$ V. El voltaje de salida máximo es de 12 V, y el voltaje de rizo no debe ser mayor que 0.3 V. La frecuencia de entrada es de 60 Hz. *a*) Determine el valor rms requerido de v_S. *b*) Determine el valor de la capacitancia de filtro requerida. *c*) Determine la corriente pico a través de cada diodo.

2.9 Repita el problema 2.8 para el rectificador de media onda de la figura 2.2*a*).

2.10 Considere el circuito rectificador de media onda de la figura 2.8*a*) en el texto. Suponga que $v_S = 10\ \text{sen}[2\pi(60)t]$ (V), $V_\gamma = 0.7$ V y $R = 500\ \Omega$. *a*) ¿Cuál es el voltaje pico de salida? *b*) Determine el valor de la capacitancia necesaria de manera que el voltaje de rizo no sea mayor que $V_r = 0.5$ V. *c*) ¿Cuál es el VPI nominal de los diodos?

2.11 Los parámetros del circuito rectificador de media onda en la figura 2.8*a*) en el texto son $R = 1\ \text{k}\Omega$, $C = 350\ \mu\text{F}$ y $V_\gamma = 0.7$ V. Suponga que $v_S(t) = V_S\ \text{sen}[2\pi(60)t]$ V, donde V_S está en el intervalo de $11 \le V_S \le 13$ V. *a*) ¿Cuál es el intervalo en el voltaje de salida? *b*) Determine el intervalo en el voltaje de rizo. *c*) Si el voltaje de rizo se limita a $V_r = 0.4$ V, determine el valor mínimo de la capacitancia requerida.

2.12 El circuito rectificador de onda completa de la figura P2.12 tiene una señal de entrada cuya frecuencia es de 60 Hz. El valor rms de $v_S = 8.5$ V. Suponga que cada voltaje de activación de diodo es $V_\gamma = 0.7$ V. *a*) ¿Cuál es el valor pico de V_O? *b*) Si $R = 10\ \Omega$, determine el valor de C tal que el voltaje de rizo no sea mayor que 0.25 V. *c*) ¿Cuál debe ser el VPI nominal de cada diodo?

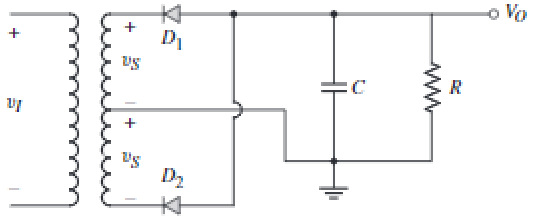


Figura P2.12

Bernardo Pérez 1092771-2111070216

2.13 Considere el circuito rectificador de onda completa de la figura 2.7 del texto. La resistencia de salida es $R_L = 125\Omega$, cada voltaje de activación del diodo es $V_\gamma = 0.7$ V y la frecuencia de la señal de entrada es de 60 Hz. Un capacitor de filtro se conecta en paralelo con R_L. La magnitud del voltaje pico de salida es de 15 V, y el voltaje de rizo no debe ser mayor que 0.35 V. *a*) Determine el valor rms de v_s y *b*) el valor requerido del capacitor.

2.14 El circuito de la figura P2.14 es un rectificador de salida complementario. Si $v_s = 26$ sen$[2\pi(60)t]$ V, trace las formas de onda de salida v_o^+ y v_o^- en función del tiempo, suponiendo que $V_\gamma = 0.6$ V en cada diodo.

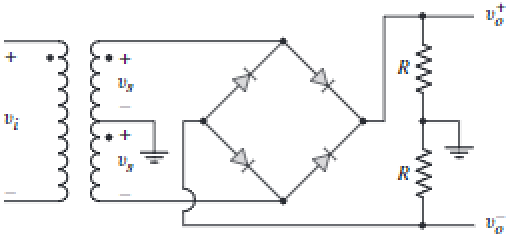


Figura P2.14

2.15 Un rectificador de onda completa se diseñó mediante la configuración de transformador con derivación central. El voltaje de salida máximo es de 12 V, la corriente de carga nominal es de 0.5 A y el voltaje de rizo está limitado a 3 por ciento. Suponga que $V_\gamma = 0.8$ V y sea $v_I = 120\sqrt{2}$ sen$[2\pi(60)t]$ V. *a*) ¿Cuál es la relación de vueltas del transformador? *b*) ¿Cuál es el valor mínimo requerido de C? *c*) ¿Cuál es la corriente pico del diodo? *d*) Determine la corriente promedio del diodo. *e*) ¿Cuál es el VPI nominal de los diodos?

2.16 Un rectificador de onda completa se diseñó mediante la configuración del circuito puente. El voltaje pico de salida es de 9 V, la corriente de carga nominal debe ser de 100 mA y el voltaje de rizo se limita a $V_r = 0.2$ V. Suponga que $V_\gamma = 0.8$ V y sea $v_I = 120\sqrt{2}$ sen$[2\pi(60)t]$ (V). *a*) ¿Cuál es la relación de vueltas del transformador? *b*) ¿Cuál es el valor mínimo requerido de C? *c*) ¿Cuál es la corriente pico del diodo? *d*) Determine la corriente promedio del diodo. *e*) ¿Cuál es el VPI nominal de los diodos?

*2.17 Grafique v_o en función del tiempo para el circuito de la figura P2.17, con la entrada mostrada. Suponga que $V_\gamma = 0$.

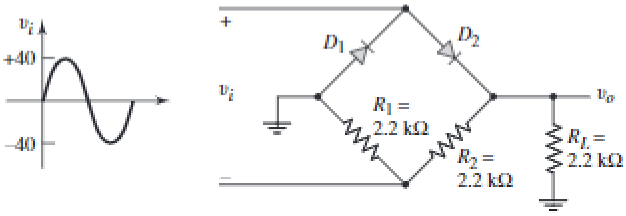


Figura P2.17

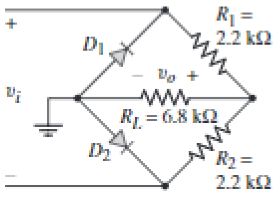


Figura P2.18

*2.18 *a*) Grafique v_o en función del tiempo para el circuito de la figura P2.18. La entrada es una onda senoidal dada por $v_i = 10$ sen ωt V. Suponga que $V_\gamma = 0$. *b*) Determine el valor rms del voltaje de salida.

Bernardo Pérez 1092771-2111070216

Sección 2.2 Circuitos con diodos Zener

2.19 Considere el circuito de la figura P2.19. El voltaje del diodo Zener es $V_Z = 3.9$ V y la resistencia incremental del diodo Zener es $r_z = 0$. *a*) Determine I_Z, I_L y la potencia disipada en el diodo. *b*) Repita el inciso *a*) si el resistor de carga de 4 kΩ se incrementa a 10 kΩ.

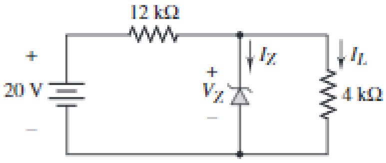


Figura P2.19

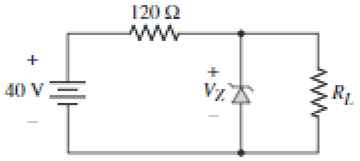


Figura P2.20

2.20 Considere el circuito de diodo Zener de la figura P2.20. Suponga que $V_Z = 12$ V y $r_z = 0$. *a*) Calcule la corriente del diodo Zener y la potencia disipada en el diodo Zener para $R_L = \infty$. *b*) ¿Cuál es el valor de R_L de manera que la corriente en el diodo Zener sea de una décima parte de la corriente suministrada por la fuente de 40 V? *c*) Determine la potencia disipada en el diodo Zener por las condiciones del inciso *b*).

2.21 Considere el circuito de diodo Zener de la figura P2.21. Sea $V_I = 60$ V, $R_i = 150$ Ω y $V_{ZO} = 15.4$ V. Suponga que $r_z = 0$. La potencia nominal del diodo es de 4 W y la corriente mínima del diodo es de 15 mA. *a*) Determine el intervalo de corrientes del diodo. *b*) Determine el intervalo de la resistencia de carga.

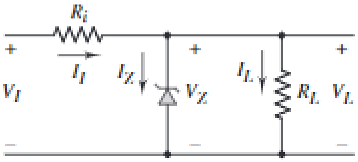


Figura P2.21

*2.22 En el circuito regulador de voltaje de la figura P2.21, $V_I = 20$ V, $V_Z = 10$ V, $R_i = 222$ Ω y $P_Z(\text{máx}) = 400$ mW. *a*) Determine I_L, I_Z e I_I si $R_L = 380$ Ω. *b*) Determine el valor de R_L que establecerá $P_Z(\text{máx})$ en el diodo. *c*) Repita el inciso *b*) si $R_i = 175$ Ω.

2.23 Un diodo Zener está conectado en un circuito regulador de voltaje, como se muestra en la figura P2.21. El voltaje Zener es $V_Z = 10$ V y se supone que la resistencia Zener es de $r_z = 0$. *a*) Determine el valor de R_i tal que el diodo Zener se mantenga en ruptura si la corriente de carga varía de $I_L = 50$ a 500 mA y si el voltaje de entrada varía de $V_I = 15$ a 20 V. Suponga que $I_Z(\text{mín}) = 0.1\ I_Z(\text{máx})$. *b*) Determine la potencia nominal requerida para el diodo Zener y el resistor de carga.

2.24 Considere el circuito de diodo Zener de la figura 2.19 en el texto. Suponga valores de los parámetros de $V_{ZO} = 5.6$ V (voltaje del diodo cuando $I_Z \cong 0$), $r_z = 3$ Ω y $R_i = 50$ Ω. Determine V_L, I_Z, I_L y la potencia disipada en el diodo para *a*) $V_{PS} = 10$ V, $R_L = \infty$; *b*) $V_{PS} = 10$ V, $R_L = 200$ Ω; *c*) $V_{PS} = 12$ V, $R_L = \infty$, y *d*) $V_{PS} = 12$ V, $R_L = 200$ Ω.

D2.25 Diseñe un circuito regulador de voltaje como el de la figura P2.21 de modo que $V_L = 7.5$ V. El voltaje del diodo Zener es $V_Z = 7.5$ V con $I_Z = 10$ mA. La resistencia incremental del diodo es $r_z = 12$ Ω. El voltaje de alimentación nominal es $V_I = 12$ V y la resistencia nominal de carga es $R_L = 1$ kΩ. *a*) Determine R_i. *b*) Si V_I varía ±10 por ciento, calcule la regulación de la fuente. ¿Cuál es la variación del voltaje de

Bernardo Pérez 1092771-2111070216
1092771-2111070216

salida? *c*) Si R_L varía en el intervalo de $1\ \text{k}\Omega \leq R_L \leq \infty$, ¿cuál es la variación del voltaje de salida? Determine la regulación de la carga.

2.26 La regulación porcentual del regulador de diodo Zener de la figura 2.16 es de 5 por ciento. El voltaje Zener es $V_{ZO} = 6$ V y la resistencia Zener es $r_z = 3\ \Omega$. Además, la resistencia de carga varía entre 500 y 1 000 Ω, la resistencia de entrada es $R_i = 280\ \Omega$ y el voltaje de alimentación mínimo es de $V_{PS}(\text{mín}) = 15$ V. Determine el máximo voltaje de alimentación permitido.

*2.27 Un regulador de voltaje tiene un voltaje nominal de 10 V. El diodo Zener especificado tiene una potencia nominal de 1 W, una caída de 10 V para $I_Z = 25$ mA y una resistencia Zener de $r_z = 5\ \Omega$. La fuente de alimentación de entrada tiene un valor nominal de $V_{PS} = 20$ V y varía ±25 por ciento. La corriente de carga de salida variará entre $I_L = 0$ y 20 mA. *a*) Si la corriente Zener mínima es de $I_Z = 5$ mA, determine la R_i requerida. *b*) Determine la máxima variación del voltaje de salida. *c*) Determine la regulación porcentual.

*2.28 Considere el circuito de la figura P2.28. Sea $V_\gamma = 0$. El voltaje en el secundario está dado por $v_s = V_s \operatorname{sen} \omega t$, donde $V_s = 24$ V. El diodo Zener tiene parámetros $V_Z = 16$ V en $I_Z = 40$ mA y $r_z = 2\ \Omega$. Determine R_i de manera que la corriente de carga varíe en el intervalo de $40 \leq I_L \leq 400$ mA con $I_Z(\text{mín}) = 40$ mA, y encuentre C de forma que el voltaje de rizo no sea mayor que 1 V.

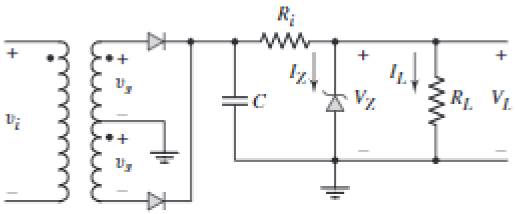


Figura P2.28

*2.29 El voltaje en el secundario en el circuito de la figura P2.28 es $v_s = 12 \operatorname{sen} \omega t$ V. El diodo Zener tiene parámetros $V_Z = 8$ V para $I_Z = 100$ mA y $r_z = 0.5\ \Omega$. Sean $V_\gamma = 0$ y $R_i = 3\ \Omega$. Determine la regulación porcentual para las corrientes de carga entre $I_L = 0.2$ y 1 A. Encuentre C tal que el voltaje de rizo no sea mayor que 0.8 V.

Sección 2.3 Circuitos recortadores y sujetadores

2.30 Los parámetros en el circuito de la figura P2.30 son $V_\gamma = 0.7$ V, $V_{Z1} = 2.3$ V y $V_{Z2} = 5.6$ V. Grafique v_O contra v_I sobre el intervalo de $-10 \leq v_I \leq +10$ V.

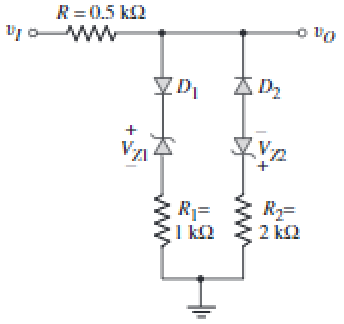


Figura P2.30

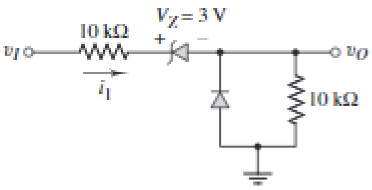


Figura P2.31

Bernardo Pérez 1092771-2111070216

2.31 Considere el circuito de la figura P2.31. Sea $V_\gamma = 0$. *a*) Grafique v_O contra v_I en el intervalo $-10 \le v_I \le +10$ V. *b*) Grafique i_1 sobre el mismo intervalo de voltaje de entrada del inciso *a*).

2.32 En el circuito de la figura P2.32, *a*) grafique v_O contra v_I para $0 \le v_I \le 15$ V. Suponga que $V_\gamma = 0.7$ V. Indique todos los puntos de ruptura. *b*) Grafique i_D en el mismo intervalo del voltaje de entrada. *c*) Compare los resultados de los incisos *a*) y *b*) con una simulación por computadora.

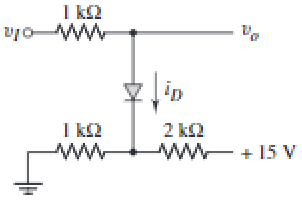


Figura P2.32

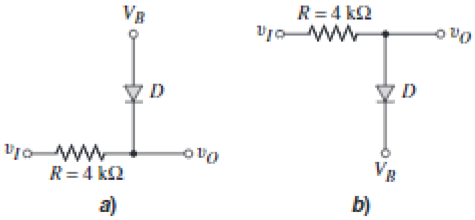


Figura P2.33

2.33 Cada voltaje de activación del diodo es de 0.7 V para los circuitos de la figura P2.33. *a*) Grafique v_O contra v_I en el intervalo $-5 \le v_I \le +5$ V para el circuito de la figura P2.33*a*) para *i*) $V_B = 1.8$ V y *ii*) $V_B = -1.8$ V. *b*) Repita el inciso *a*) para el circuito de la figura P2.33*b*).

*2.34 El diodo en el circuito de la figura P2.34*a*) tiene parámetros lineales por segmentos $V_\gamma = 0.7$ V y $r_f = 10\ \Omega$. *a*) Grafique v_O contra v_I para $-30 \le v_I \le 30$ V. *b*) Si se aplica la onda triangular, que se muestra en la figura P2.34*b*), grafique la salida en función del tiempo.

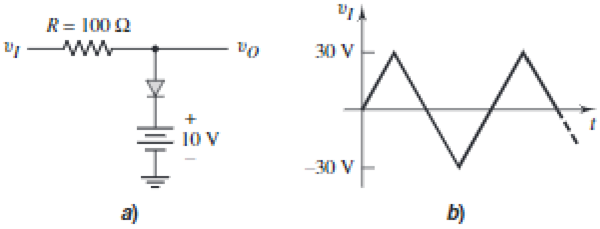


Figura P2.34

2.35 Considere los circuitos de la figura P2.35. Cada voltaje de activación del diodo es $V_\gamma = 0.7$ V. *a*) Grafique v_O contra v_I sobre el intervalo $-10 \le v_I \le +10$ V para el circuito de la figura P2.35*a*) para *i*) $V_B = 5$ V, y para *ii*) $V_B = -5$ V. *b*) Repita el inciso *a*) para el circuito de la figura P2.35*b*).

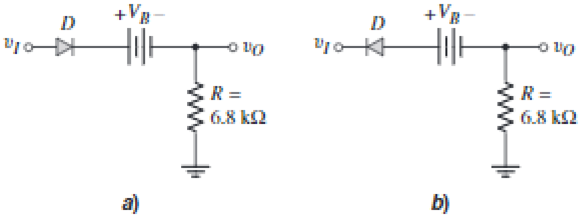


Figura P2.35

2.36 Grafique v_O para cada circuito de la figura P2.36 para la entrada mostrada. Suponga que *a*) $V_\gamma = 0$ y *b*) $V_\gamma = 0.6$ V.

Bernardo Pérez 1092771-2111070216

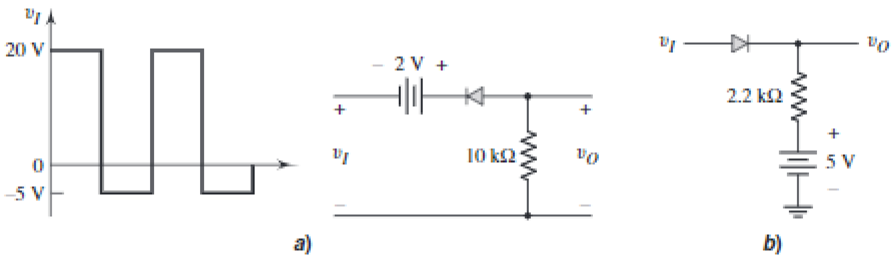


Figura P2.36

2.37 Considere el circuito recortador en paralelo de la figura 2.26 en el texto. Suponga que $V_{Z1} = 6$ V, $V_{Z2} = 4$ V y $V_\gamma = 0.7$ V para todos los diodos. Para $v_I = 10$ sen ωt, grafique v_O en función del tiempo sobre dos periodos de la señal de entrada.

*2.38 El radio de un automóvil puede estar sometido a picos de voltaje inducidos por el acoplamiento del sistema de ignición. Pueden existir pulsos del orden de los ± 250 V y una duración de 120 μs. Diseñe un circuito recortador con resistencias, diodos y diodos Zener para limitar el voltaje de entrada entre $+14$ V y -0.7 V. Especifique la potencia nominal de los componentes.

2.39 Grafique la salida de voltaje en estado estacionario v_O respecto del tiempo para cada circuito en la figura P2.39 con el voltaje de entrada dado en la figura P2.39*a*). Suponga que $V_\gamma = 0$ y también que la constante de tiempo RC es grande.

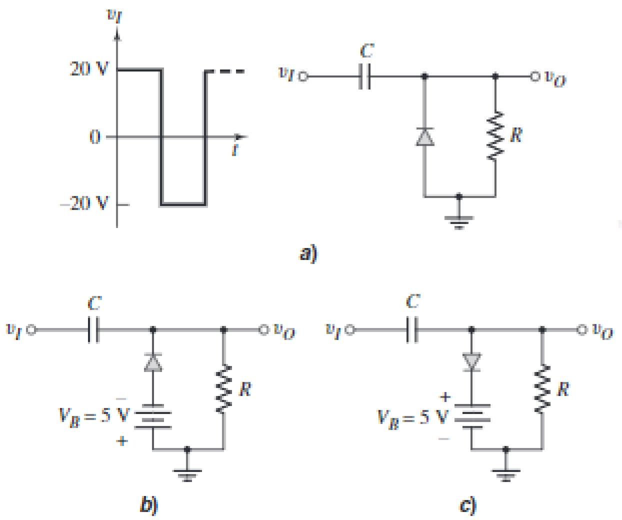


Figura P2.39

D2.40 Diseñe un sujetador con diodos para generar un voltaje de salida estacionario v_O del voltaje de entrada v_I que se muestra en la figura P2.40 si *a*) $V_\gamma = 0$ y *b*) $V_\gamma = 0.7$ V.

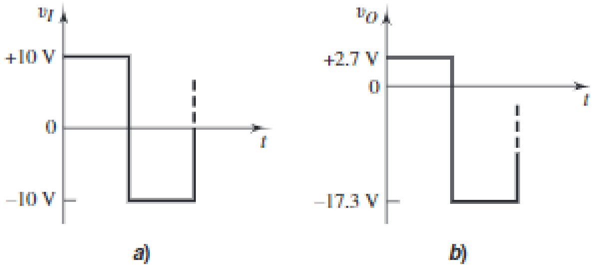


Figura P2.40

Bernardo Pérez 1092771-2111070216

D2.41 Diseñe un sujetador con diodos para generar un voltaje de salida estacionario v_O del voltaje de entrada v_I en la figura P2.41 si $V_\gamma = 0$.

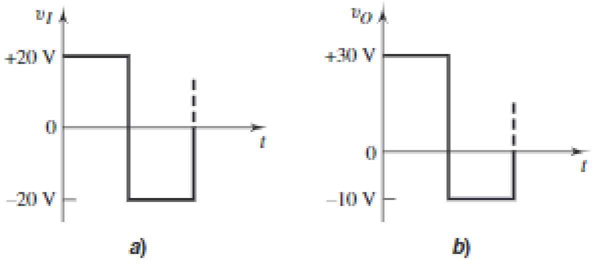


Figura P2.41

2.42 Para el circuito de la figura P2.39*b*), sean $V_\gamma = 0$ y $v_I = 10$ sen ωt (V). Grafique v_O en función del tiempo durante tres ciclos del voltaje de entrada. Suponga que el voltaje inicial a través del capacitor es cero y que la constante de tiempo RC es muy grande.

2.43 Repita el problema 2.42 para el circuito de la figura P2.39*c*) con *i*) $V_B = 5$ V y *ii*) $V_B = -5$ V.

Bernardo Pérez 1092771-2111070216

Sección 2.4 Circuitos de diodos múltiples

2.44 Los diodos en el circuito de la figura P2.44 tienen parámetros lineales por segmentos de $V_\gamma = 0.6$ V y $r_f = 0$. Determine el voltaje de salida V_O y las corrientes de diodos I_{D1} e I_{D2} para las siguientes condiciones de entrada: *a*) $V_1 = 10$ V, $V_2 = 0$; *b*) $V_1 = 5$ V, $V_2 = 0$; *c*) $V_1 = 10$ V, $V_2 = 5$ V, y *d*) $V_1 = V_2 = 10$ V. *e*) Compare los resultados de los incisos *a*) hasta *d*) con un análisis de simulación por computadora.

1092771-2111070216

2.45 En el circuito de la figura P2.45 los diodos tienen los mismos parámetros lineales por segmentos como se describe en el problema 2.44. Calcule el voltaje de salida V_O y las corrientes I_{D1}, I_{D2} e I para las condiciones de entrada siguientes: *a*) $V_1 = V_2 = 10$ V; *b*) $V_1 = 10$ V, $V_2 = 0$; *c*) $V_1 = 10$ V, $V_2 = 5$ V, y *d*) $V_1 = V_2 = 0$.

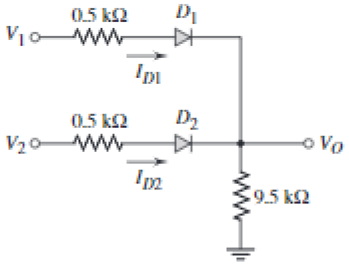


Figura P2.44

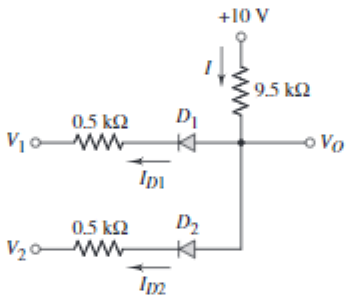


Figura P2.45

2.46 Los diodos en el circuito de la figura P2.46 tienen los mismos parámetros lineales por segmentos como se describe en el problema 2.44. Determine el voltaje de salida V_O y las corrientes I_{D1}, I_{D2}, I_{D3} e I para las siguientes condiciones de entrada: *a*) $V_1 = V_2 = 0$; *b*) $V_1 = V_2 = 5$ V; *c*) $V_1 = 5$ V, $V_2 = 0$, y *d*) $V_1 = 5$ V, $V_2 = 2$ V.

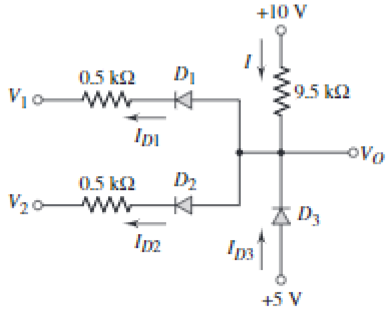


Figura P2.46

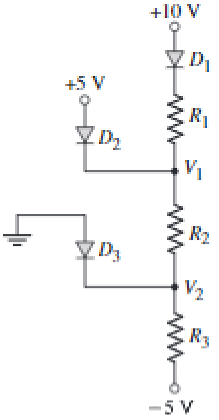


Figura P2.47

2.47 Considere el circuito de la figura P2.47. Suponga que cada voltaje de activación del diodo es $V_\gamma = 0.6$ V. *a*) Determine R_1, R_2 y R_3 tal que $I_{D1} = 0.2$ mA, $I_{D2} = 0.3$ mA e $I_{D3} = 0.5$ mA. *b*) Encuentre V_1, V_2 y cada corriente de diodo para $R_1 = 10$ kΩ, $R_2 = 4$ kΩ y $R_3 = 2.2$ kΩ. *c*) Repita el inciso *b*) para $R_1 = 3$ kΩ, $R_2 = 6$ kΩ y $R_3 = 2.5$ kΩ. *d*) Repita el inciso *b*) para $R_1 = 6$ kΩ, $R_2 = 3$ kΩ y $R_3 = 6$ kΩ.

2.48 El voltaje de activación de cada diodo en el circuito de la figura P2.48 es de 0.7 V. Determine el valor de R tal que *a*) $I_{D1} = I_{D2}$, *b*) $I_{D1} = 0.2I_{D2}$ y *c*) $I_{D1} = 5I_{D2}$.

2.49 Considere el circuito de la figura P2.49. Cada voltaje de activación del diodo es $V_\gamma = 0.7$ V. *a*) Para $R_2 = 1.1$ kΩ, determine I_{D1}, I_{D2} y V_A. *b*) Repita el inciso *a*) para $R_2 = 2.5$ kΩ. *c*) Encuentre R_2 tal que $V_A = 0$. ¿Cuáles son los valores de I_{D1} e I_{D2}?

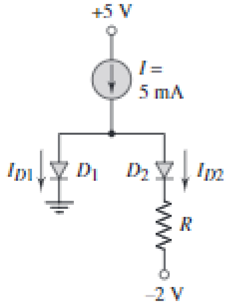


Figura P2.48

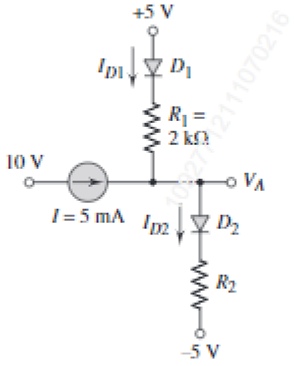


Figura P2.49

2.50 En cada circuito de la figura P2.50, el voltaje de activación del diodo es $V_\gamma = 0.6$ V. *a*) Para el circuito de la figura P2.50*a*), determine v_O para *i*) $v_I = +5$ V y *ii*) $v_I = -5$ V. *b*) Repita el inciso *a*) para el circuito de la figura P2.50*b*). *c*) Represente las características de transferencia de voltaje, v_O contra v_I, de cada circuito sobre el intervalo $-5 \leq v_I \leq +5$ V.

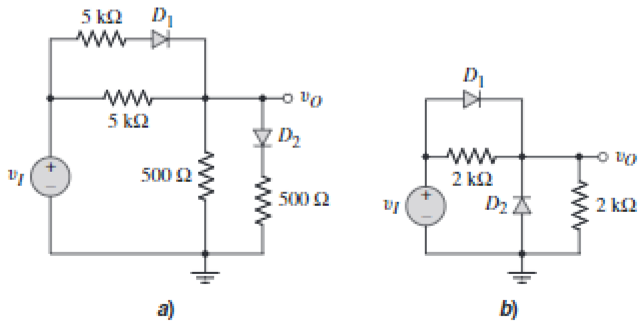


Figura P2.50

Bernardo Pérez 1092771-2111070216

*2.51 Suponga que $V_\gamma = 0.7$ V para cada diodo en el circuito de la figura P2.51. Grafique v_O contra v_I para $-10 \leq v_I \leq +10$ V.

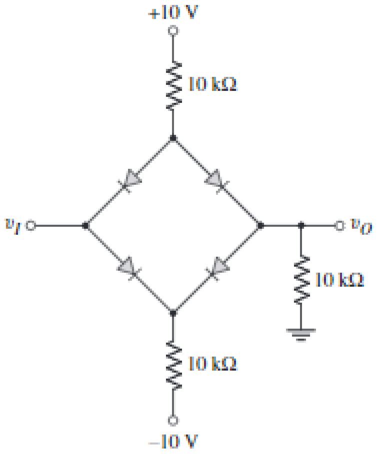


Figura P2.51

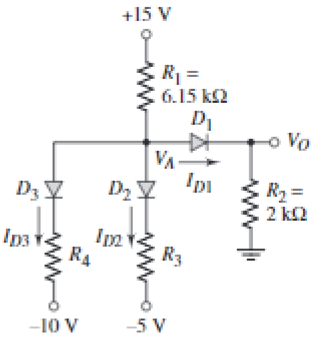


Figura P2.52

2.52 El voltaje de activación de cada diodo en el circuito de la figura P2.52 es $V_\gamma = 0.7$ V. Determine I_{D1}, I_{D2}, I_{D3} y V_A para: *a*) $R_3 = 14$ kΩ, $R_4 = 24$ kΩ; *b*) $R_3 = 3.3$ kΩ, $R_4 = 5.2$ kΩ, y *c*) $R_3 = 3.3$ kΩ, $R_4 = 1.32$ kΩ.

2.53 Sea $V_\gamma = 0.7$ V para cada diodo en el circuito de la figura P2.53. *a*) Encuentre I_{D1} y V_O para $R_1 = 5$ kΩ y $R_2 = 10$ kΩ. *b*) Repita el inciso *a*) con $R_1 = 10$ kΩ y $R_2 = 5$ kΩ.

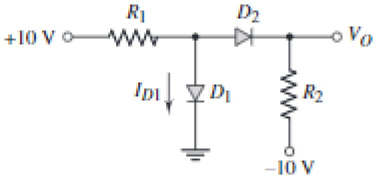


Figura P2.53

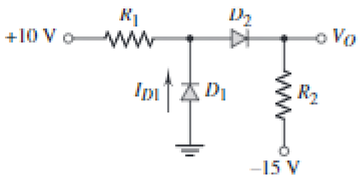


Figura P2.54

2.54 Para el circuito de la figura P2.54, sea $V_\gamma = 0.7$ V para cada diodo. Calcule I_{D1} y V_O para *a*) $R_1 = 10$ kΩ, $R_2 = 5$ kΩ y para *b*) $R_1 = 5$ kΩ, $R_2 = 10$ kΩ.

2.55 Suponga que cada voltaje de activación del diodo es $V_\gamma = 0.7$ V para el circuito de la figura P2.55. Determine I_{D1} y V_O para *a*) $R_1 = 10$ kΩ, $R_2 = 5$ kΩ y *b*) $R_1 = 5$ kΩ, $R_2 = 10$ kΩ.

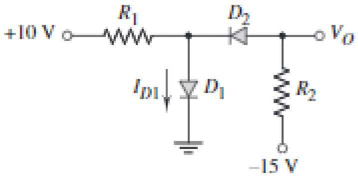


Figura P2.55

2.56 Si $V_\gamma = 0.7$ V para el diodo en el circuito de la figura P2.56 determine I_D y V_O.

2.57 Sea $V_\gamma = 0.7$ V para el diodo en el circuito de la figura P2.57. Determine I_D, V_D, V_A y V_B para *a*) $V_1 = V_2 = 6$ V; *b*) $V_1 = 2$ V, $V_2 = 5$ V; *c*) $V_1 = 5$ V, $V_2 = 4$ V, y *d*) $V_1 = 2$ V, $V_2 = 8$ V.

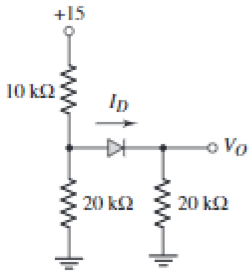


Figura P2.56

Bernardo Pérez 1092771-2111070216
1092771211107021б

Bernardo Pérez 1092771-2111070216

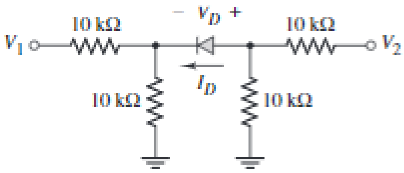


Figura P2.57

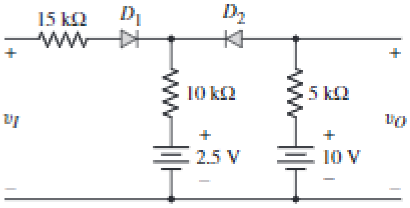


Figura P2.58

2.58 *a*) Cada diodo en el circuito de la figura P2.58 tiene parámetros lineales por segmentos de $V_\gamma = 0$ y $r_f = 0$. Grafique v_O contra v_I para $0 \le v_I \le 30$ V. Indique los puntos de ruptura y proporcione el estado de cada diodo en las distintas regiones de la gráfica. *b*) Compare los resultados del inciso *a*) con un análisis de simulación por computadora.

2.59 Cada voltaje de activación del diodo en el circuito de la figura P2.59 es igual a 0.7 V. Determine I_{D1}, I_{D2}, I_{D3} y v_O para *a*) $v_I = 0.5$ V, *b*) $v_I = 1.5$ V, *c*) $v_I = 3.0$ V y *d*) $v_I = 5.0$ V.

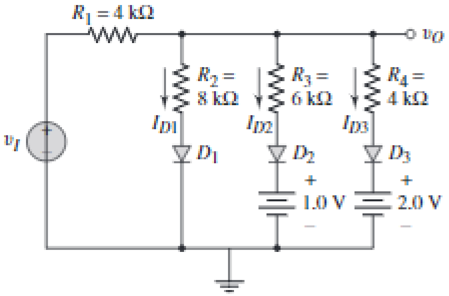


Figura P2.59

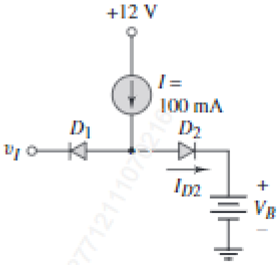


Figura P2.60

2.60 Sea $V_\gamma = 0.7$ V para cada diodo en el circuito de la figura P2.60. Grafique I_{D2} contra v_I en el intervalo $0 \le v_I \le 12$ V para *a*) $V_B = 4.5$ V y *b*) $V_B = 9$ V.

2.61 Considere el circuito de la figura P2.61. La salida de una compuerta lógica OR de diodos se conecta a la entrada de un segundo diodo o compuerta lógica. Suponga que $V_\gamma = 0.6$ V para cada diodo. Determine las salidas V_{O1} y V_{O2} para: *a*) $V_1 = V_2 = 0$; *b*) $V_1 = 5$ V, $V_2 = 0$, y *c*) $V_1 = V_2 = 5$ V. ¿Qué puede decirse acerca de los valores relativos de V_{O1} y V_{O2} en su estado "alto"?

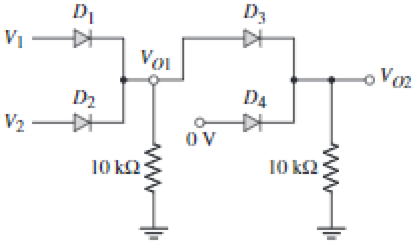


Figura P2.61

2.62 Considere el circuito de la figura P2.62. La salida de una compuerta lógica AND de diodos se conecta a la entrada de una segunda compuerta lógica de diodos. Suponga que $V_\gamma = 0.6$ V para cada diodo. Determine las salidas V_{O1} y V_{O2} para: *a*) $V_1 = V_2 = 5$ V; *b*) $V_1 = 0$, $V_2 = 5$ V, y *c*) $V_1 = V_2 = 0$. ¿Qué puede decirse acerca de los valores relativos de V_{O1} y V_{O2} en su estado "bajo"?

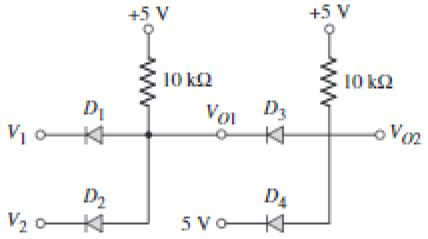


Figura P2.62

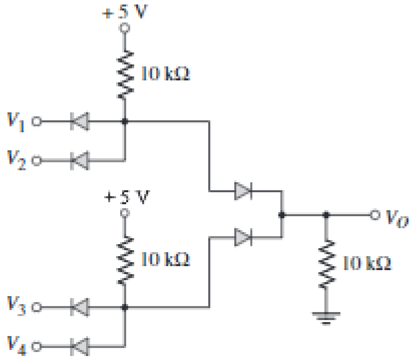


Figura P2.63

2.63 Determine la expresión booleana para V_O en términos de los cuatro voltajes de entrada para el circuito de la figura P2.63. (Sugerencia: Una tabla de verdad puede ser útil.)

Sección 2.5 LED y circuitos de fotodiodos

2.64 Considere el circuito de la figura P2.64. El voltaje de activación de polarización directa del diodo es de 1.5 V y la resistencia de polarización directa es de $r_f = 10\ \Omega$. Determine el valor de R requerido para limitar la corriente a $I = 12$ mA cuando $V_I = 0.2$ V.

2.65 El diodo emisor de luz en el circuito mostrado en la figura P2.64 tiene parámetros $V_\gamma = 1.7$ V y $r_f = 0$. La luz se detectará primero cuando la corriente sea de $I = 8$ mA. Si $R = 750\ \Omega$, determine el valor de V_I para el cual se detectará primero la luz.

2.66 Los parámetros de D_1 y D_2 en el circuito de la figura P2.66 son $V_\gamma = 1.7$ V y $r_f = 20\ \Omega$. La corriente en cada diodo se encuentra limitada a $I_D = 15$ mA para $V_I = \pm 5$ V. Determine el valor requerido de R.

2.67 Si el resistor del ejemplo 2.12 es $R = 2$ kΩ y el diodo se encuentra polarizado inversamente por al menos 1 V, determine el voltaje de alimentación mínimo requerido.

2.68 Considere el circuito de fotodiodos que se ilustra en la figura 2.44. Suponga que la eficiencia cuántica es 1. Se requiere una fotocorriente de 0.6 mA para un flujo de fotones incidente de $\Phi = 10^{17}\ \text{cm}^{-2}\text{–s}^{-1}$. Determine el área de sección transversal requerida del diodo.

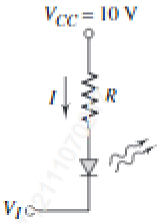


Figura P2.64

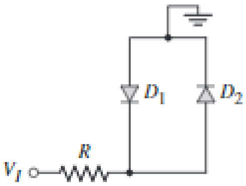


Figura P2.66

PROBLEMAS DE SIMULACIÓN POR COMPUTADORA

2.69 Considere el circuito duplicador de voltaje de la figura 2.14. Suponga que se aplica una señal de 60 Hz, 120 V (rms) a la entrada del transformador con una relación de 20:1 vueltas. Sean $R = 10$ kΩ y $C_1 = C_2 = 200\ \mu$F. Mediante una simulación en computadora, grafique el voltaje de salida durante cuatro ciclos del voltaje de entrada.

2.70 Tenga en cuenta los parámetros y los resultados del ejemplo 2.2. Use una simulación por computadora para graficar el voltaje de salida de cada rectificador durante cuatro ciclos del voltaje de entrada. También determine el VPI de cada diodo. ¿Cómo se comparan los resultados de la computadora con los resultados del ejemplo?

2.71 *a*) Mediante simulación en computadora, compruebe los resultados del ejercicio PPC 2.3. *b*) Determine el voltaje de rizo si se conecta en paralelo una capacitancia de filtrado con $C = 50\ \mu$F con la resistencia de carga.

Bernardo Pérez 1092771-2111070217

2.72 *a*) Mediante simulación en computadora, determine cada corriente y voltaje de diodo en el circuito de la figura 2.40. *b*) Repita el inciso *a*) con los parámetros del circuito dados en el ejercicio 2.11.

PROBLEMAS DE DISEÑO

*D2.73 Considere el circuito rectificador puente de onda completa. La señal de entrada es de 120 V (rms) a 60 Hz. La resistencia de carga es $R_L = 250\ \Omega$. El voltaje pico de salida es de 9 V y el voltaje de rizo no debe ser mayor que 5 por ciento. Determine la relación de vueltas requeridas y el valor necesario de una capacitancia de filtrado.

*D2.74 Diseñe una fuente simple de voltaje de CD con una señal de entrada de 120 V (rms) y 60 Hz para señal de salida con valor nominal de 10 V. Se dispone de un diodo Zener con parámetros $V_{Z0} = 10$ V y $r_z = 3\ \Omega$. La potencia nominal del diodo Zener es de 5 W. La regulación de la fuente se va a limitar a 2 por ciento.

*D2.75 Un recortador se diseña de manera que $v_O = 2.5$ V para $v_I \geq 2.5$ V y $v_O = -1.25$ V para $v_I \leq -1.25$ V.

*D2.76 Diseñe un circuito para proporcionar las características de transferencia de voltaje que se muestran en la figura P2.76. Utilice diodos y diodos Zener con voltajes de ruptura adecuados en el diseño. La corriente máxima en el circuito debe estar limitada a 1 mA.

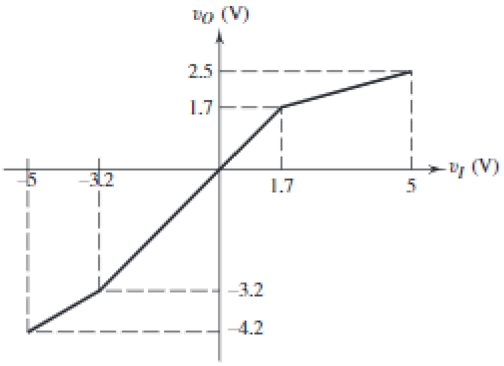


Figura P2.76

Bernardo Pérez 1092771-2111070217

El transistor de efecto de campo

Capítulo 3

En este capítulo presentaremos un tipo importante de transistor, el transistor de efecto de campo de metal-óxido-semiconductor (MOSFET, por sus siglas en inglés). El MOSFET revolucionó la electrónica de las décadas de 1970 y 1980, en las que el microprocesador posibilitó las computadoras de escritorio, computadoras portátiles, complicadas calculadoras de mano, iPods y una plétora de otros sistemas electrónicos de gran alcance. El MOSFET puede ser lo bastante pequeño para permitir circuitos de alta densidad en una escala muy grande de integración (EMGI) y circuitos de memoria de alta densidad.

Existen dos dispositivos complementarios, el MOSFET de canal N (NMOS) y el MOSFET de canal P (PMOS). Cada dispositivo es igualmente importante y permite un alto grado de flexibilidad en el diseño de los circuitos electrónicos. Se presentan las características *i-v* de estos dispositivos, y se desarrollan las técnicas de diseño y el análisis de CD de los circuitos MOSFET.

Otro tipo de transistor de efecto de campo es el FET de unión. Existen dos categorías generales de transistores de efecto de campo de unión (JFET): el FET de unión PN (PN JFET) y el transistor de efecto de campo semiconductor de metal (MESFET), que se fabrica con una unión de barrera Schottky. Los JFET se desarrollaron antes que los MOSFET, pero las aplicaciones y usos de los MOSFET superan con creces las de los JFET. Sin embargo, consideraremos algunos circuitos JFET en este capítulo.

Bernardo Pérez 1092771-2111070217

10927712111070217

VISTA PREVIA

En este capítulo:

- Estudiaremos y comprenderemos la estructura, funcionamiento y características de los distintos tipos de MOSFET.
- Conoceremos el análisis de CD y las técnicas de diseño de circuitos MOSFET.
- Examinaremos tres aplicaciones de los circuitos MOSFET.
- Investigaremos la polarización de la fuente de corriente de los circuitos MOSFET, como las utilizadas en los circuitos integrados.
- Analizaremos la polarización de CD de etapas múltiples o los circuitos de transistores múltiples.
- Comprenderemos el funcionamiento y características del transistor de efecto de campo de unión y analizaremos la respuesta de CD de los circuitos JFET.
- Como aplicación, incorporaremos un transistor MOS en un diseño de circuito que mejore el termómetro electrónico de diodo simple analizado en el capítulo 1.

3.1 TRANSISTOR DE EFECTO DE CAMPO MOS

Objetivo: • Comprender el funcionamiento y características de los distintos tipos de transistores de efecto de campo de metal-óxido-semiconductor (MOSFET).

El **transistor de efecto de campo de metal-óxido-semiconductor (MOSFET)** se convirtió en una realidad práctica en la década de 1970. El MOSFET, en comparación con los BJT, puede fabricarse en dimensiones muy pequeñas (es decir, ocupa un área muy pequeña en un chip de CI). Como los circuitos digitales se diseñan sólo con MOSFET, esencialmente sin resistores o diodos, se pueden fabricar circuitos EMGI de alta densidad, como microprocesadores y memorias. El MOSFET posibilitó la calculadora de mano, la poderosa computadora personal y las computadoras portátiles. Los MOSFET también se utilizan en circuitos analógicos, como veremos en el próximo capítulo.

En el MOSFET, la corriente se controla por un campo eléctrico aplicado perpendicularmente tanto a la superficie del semiconductor como a la dirección de la corriente. El fenómeno para modular la conductancia de un semiconductor, o controlar la corriente en un semiconductor, aplicando un campo eléctrico perpendicular a la superficie se conoce como **efecto de campo**. El principio básico del transistor es que el voltaje entre las dos terminales controla la corriente a través de la tercera terminal.

En las dos secciones siguientes veremos los diferentes tipos de MOSFET, desarrollaremos las características *i*-*v* y luego consideraremos la polarización de CD de varias configuraciones de circuitos MOSFET. Después de estudiar estas secciones, usted deberá sentirse cómodo y familiarizado con el MOSFET y los circuitos MOSFET.

Bernardo Pérez 1092771-2111070217

3.1.1 Estructura MOS de dos terminales

El corazón del MOSFET es el capacitor de metal-óxido-semiconductor que se muestra en la figura 3.1. El metal puede ser aluminio o algún otro tipo de metal. En la mayoría de los casos, el metal se sustituye por una capa de silicio policristalino de alta conductividad depositada en el óxido. Sin embargo, el término metal aún es común para referirse a los MOSFET. En la figura, el parámetro $t_{óx}$ es el grosor del óxido y $\epsilon_{óx}$ es la permitividad del óxido.

La física de la estructura MOS se explica con ayuda de un sencillo capacitor de placas paralelas.[1] La figura 3.2*a*) muestra un capacitor de placas paralelas con la placa superior a un voltaje negativo respecto de la placa inferior. Un material aislante separa las dos placas. Con esta polarización hay una carga negativa en la placa superior y una carga positiva en la placa inferior, y se induce un campo eléctrico entre las dos placas, como se muestra.

Un capacitor MOS con un sustrato semiconductor de tipo P se ilustra en la figura 3.2*b*). La terminal metálica superior, también conocida como la **compuerta**, se encuentra en un voltaje negativo respecto del sustrato semiconductor. A partir del ejemplo del capacitor de placas paralelas vemos que existirá una carga negativa en la placa metálica superior y que se inducirá un campo eléctrico en la dirección indicada en la figura. Si el campo eléctrico penetra el semiconductor, los huecos en el semiconductor de tipo P experimentarán una fuerza hacia la interfaz de óxido-semiconductor. La distribución en equilibrio de carga en el capacitor MOS con este voltaje particular aplicado se muestra en la figura 3.2*c*). Una capa de acumulación de huecos cargados positivamente en la interfaz de óxido-semiconductor corresponde a la carga positiva en la "placa" inferior del capacitor MOS.

[1] La capacitancia de un capacitor de placas paralelas, si se ignoran los campos marginales, es $C = \epsilon A/d$, en donde A es el área de una placa, d es la distancia entre las placas y ϵ es la permitividad del medio entre las placas.

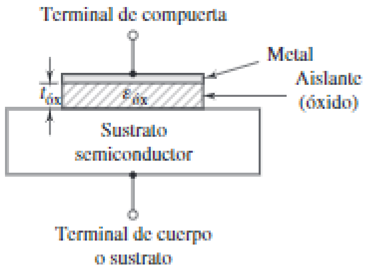
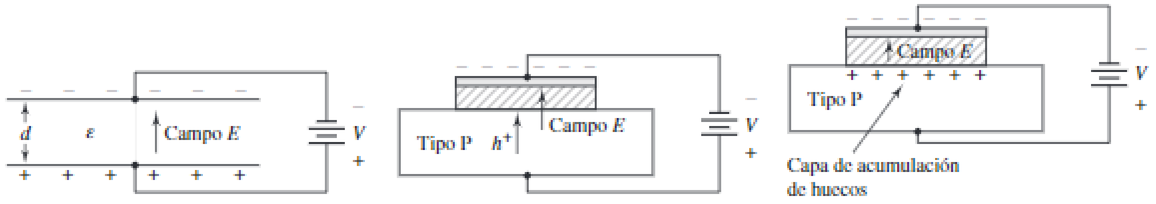


Figura 3.1 Estructura básica del capacitor MOS.



a) *b)* *c)*

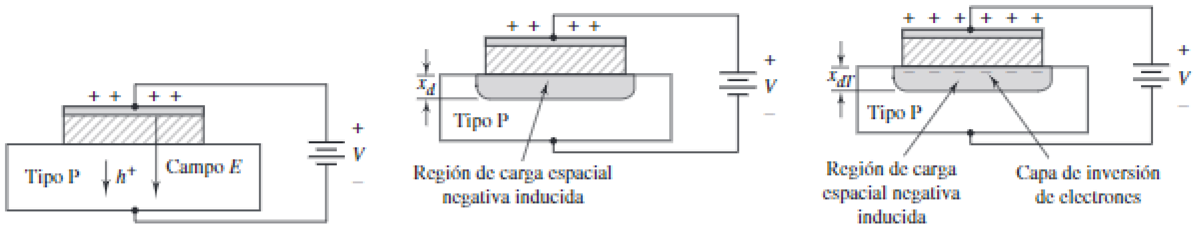
Figura 3.2 *a*) Capacitor de placas paralelas que muestra las cargas del conductor y el campo eléctrico, *b*) capacitor MOS correspondiente con una polarización de compuerta negativa, que muestra el campo eléctrico y el flujo de carga y *c*) capacitor MOS con una capa de acumulación de huecos.

Bernardo Pérez 1092771-2111070217

1092771211070217

La figura 3.3*a*) muestra el mismo capacitor MOS pero con la polaridad del voltaje aplicado invertida. Ahora existe una carga positiva en la placa metálica superior y el campo eléctrico inducido se encuentra en la dirección opuesta, como se aprecia. En este caso, si el campo eléctrico penetra el semiconductor, los huecos en el material de tipo P experimentarán una fuerza que los aparta de la interfaz de óxido-semiconductor. Como los huecos se alejan de la interfaz, se crea una región de carga espacial negativa, debido a los átomos de impurezas aceptores fijos. La carga negativa en la región de agotamiento inducida corresponde a la carga negativa en la "placa" inferior del capacitor MOS. La figura 3.3*b*) muestra la distribución de carga de equilibrio en el capacitor MOS con este voltaje aplicado.

Cuando se aplica un voltaje positivo mayor a la compuerta, se incrementa la magnitud del campo eléctrico inducido. Los electrones portadores minoritarios son atraídos por la interfaz de óxido-semiconductor, como se ilustra en la figura 3.3*c*). Esta región de electrones portado-



a) *b)* *c)*

Figura 3.3 Capacitor MOS con sustrato de tipo P: *a*) efecto de la polarización de compuerta positiva que muestra el campo eléctrico y el flujo de cargas, *b*) capacitor MOS con una región de espacio de carga inducida debido a una polarización de compuerta positiva moderada y *c*) capacitor MOS con una región de espacio de carga y una capa de inversión de electrones inducidas debido a una polarización de compuerta positiva mayor.

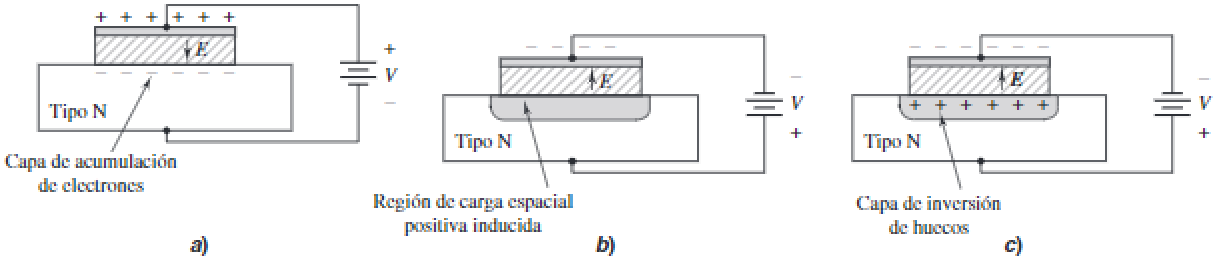


Figura 3.4 Capacitor MOS con sustrato de tipo P: *a*) efecto de una polarización de compuerta positiva y formación de una capa de acumulación de electrones, *b*) capacitor MOS con una región de carga espacial inducida debida a una polarización de compuerta negativa moderada y *c*) capacitor MOS con una región de carga espacial inducida y capa de inversión de huecos debida a una polarización de compuerta negativa más grande.

res minoritarios se denomina **capa de inversión de electrones**. La magnitud de la carga en la capa de inversión es una función del voltaje de compuerta aplicado.

Se obtienen las mismas distribuciones de carga básicas en un capacitor MOS con un sustrato de semiconductor tipo N. La figura 3.4*a*) muestra esta estructura del capacitor MOS, con un voltaje positivo aplicado a la terminal de compuerta superior. Se crea una carga positiva en la compuerta de la parte superior y se induce un campo eléctrico en la dirección indicada. En esta situación, se induce una capa de acumulación de electrones en el semiconductor tipo N.

La figura 3.4*b*) muestra el caso en que se aplica un voltaje negativo a la terminal de compuerta. Se induce una región de carga espacial positiva en el sustrato de tipo N por medio del campo eléctrico inducido. Cuando se aplica un voltaje negativo más grande, se crea una región de carga positiva en la interfaz óxido-semiconductor, como se muestra en la figura 3.4*c*). Esta región de huecos portadores minoritarios se conoce como **capa de inversión de huecos**. La magnitud de la carga positiva en la capa de inversión es una función del voltaje aplicado de compuerta.

El término **modo incremental** significa que debe aplicarse un voltaje a la compuerta para crear una capa de inversión. Para el capacitor MOS con un sustrato de tipo P, se debe aplicar un voltaje de compuerta positivo con el fin de crear la capa de inversión de electrones; en el caso del capacitor MOS con un sustrato de tipo N, se debe aplicar un voltaje de compuerta negativo para crear la capa de inversión de huecos.

3.1.2 MOSFET de modo incremental de canal N

Ahora aplicaremos los conceptos de una carga de capa de inversión en un capacitor MOS para crear un transistor.

Estructura del transistor

La figura 3.5*a*) muestra una sección transversal simplificada de un transistor de efecto de campo MOS. Las regiones del sustrato tipo P, óxido y compuerta son las mismas que los de un capacitor MOS. Además, ahora tenemos dos regiones N, denominadas **terminal de fuente** y **terminal de drenaje**. La corriente en un MOSFET es el resultado del flujo de carga en la capa de inversión, también conocida como **región de canal**, adyacente a la interfaz óxido-semiconductor.

La longitud del canal L y el ancho de canal W se definen en la figura. La longitud del canal de un circuito integrado típico MOSFET es menor de 1 μm (10^{-6} m), lo que significa que los MOSFET son dispositivos pequeños. El espesor del óxido $t_{óx}$ suele ser del orden de 400 angstroms, o menos.

Bernardo Pérez 1092771-2111070217

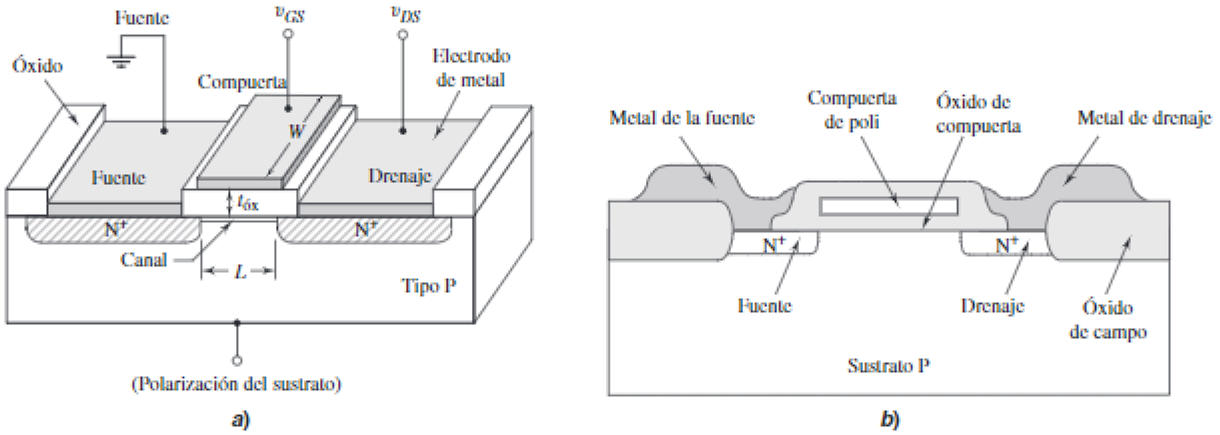


Figura 3.5 *a*) Diagrama esquemático de un MOSFET de canal N en modo incremental y *b*) MOSFET de canal N que muestra el óxido de campo y la compuerta de polisilicio.

El diagrama de la figura 3.5*a*) es un esquema simplificado de la estructura básica del transistor. La figura 3.5*b*) muestra una sección transversal más detallada de un MOSFET fabricado en una configuración de circuito integrado. Un óxido denso, llamado **óxido de campo**, se deposita fuera de la zona en la que se forman las líneas de interconexión de metal. El material de la compuerta está por lo general fuertemente contaminado o "dopado" de polisilicio. Si bien la estructura real de un MOSFET llega a ser muy compleja, con el esquema simplificado se pueden desarrollar las características básicas del transistor.

Funcionamiento básico de los transistores

Con cero polarización aplicada a la compuerta, las terminales fuente y de drenaje están separadas por la región P, como se muestra en la figura 3.6*a*). Esto equivale a dos diodos situados espalda con espalda, como se muestra en la figura 3.6*b*). La corriente en este caso es esencialmente cero. Si se aplica un voltaje de compuerta positivo lo bastante grande se crea una capa de inversión electrónica en la interfaz óxido-semiconductor y esta capa "conecta" la fuente N al drenaje N, como se muestra en la figura 3.6*c*). Se genera entonces una corriente entre las terminales de fuente y de drenaje. Como debe aplicarse un voltaje a la compuerta para crear la carga de inversión, este transistor se conoce como **MOSFET de modo incremental**. Además, debido a que los portadores en la capa de inversión son los electrones, este dispositivo también se denomina **MOSFET de canal N (NMOS)**.

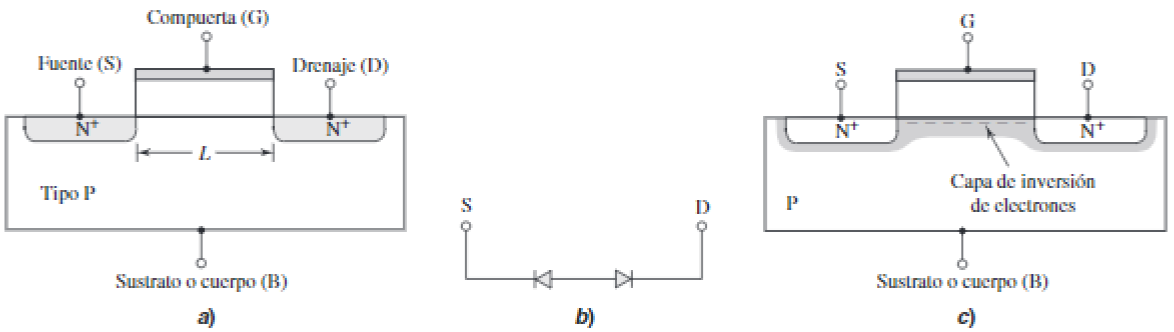


Figura 3.6 *a*) Sección transversal del MOSFET de canal N antes de la formación de una capa de inversión de electrones, *b*) diodos equivalentes espalda con espalda entre la fuente y el drenaje cuando el transistor está en corto y *c*) sección transversal después de la formación de una capa de inversión de electrones.

Bernardo Pérez 1092771-2111070230

Bernardo Pérez 1092771-2111070230

La terminal fuente suministra portadores que circulan a través del canal, mientras que la terminal de drenaje permite que los portadores salgan del canal. Para el MOSFET de canal N, el flujo de electrones va de la fuente al drenaje con un voltaje aplicado del drenaje a la fuente, lo que significa que la corriente convencional entra en el drenaje y sale por la fuente. La magnitud de la corriente es una función de la cantidad de carga en la capa de inversión, que a su vez es una función del voltaje de compuerta aplicado. Como la terminal de compuerta está separada del canal Por un óxido o aislante, no hay corriente de compuerta. De manera similar, ya que el canal y el sustrato están separados por una región de carga espacial, esencialmente no hay corriente a través del sustrato.

3.1.3 Características de corriente-voltaje del MOSFET ideal: dispositivo NMOS

El **voltaje de umbral** del MOSFET de canal N, denominado V_{TN}, se define[2] como el voltaje de compuerta aplicado necesario para crear una carga de inversión, en la cual la densidad es igual a la concentración de los portadores mayoritarios en el sustrato del semiconductor. En términos simples, podemos pensar en el voltaje de umbral como el voltaje de compuerta requerido para "activar" el transistor.

Para el transistor en modo incremental MOSFET de canal N, el voltaje de umbral es positivo porque es necesario un voltaje de compuerta positivo para crear la carga de inversión. Si el voltaje de la compuerta es menor que el voltaje umbral, la corriente en el dispositivo es esencialmente cero. Si el voltaje de compuerta es mayor que el voltaje de umbral, se genera una corriente de drenaje a fuente a medida que se aplica el voltaje de drenaje a la fuente. Los voltajes de compuerta y de drenaje se miden respecto de la fuente.

La figura 3.7*a*) muestra un MOSFET en modo incremental de canal N con las terminales de fuente y de sustrato conectadas a tierra. El voltaje de compuerta a fuente es menor que el voltaje de umbral, y existe un pequeño voltaje drenaje a fuente. Con esta configuración de polarización, no hay capa de inversión de electrones, la unión drenaje a sustrato PN se polariza inversamente y la corriente de drenaje es cero (se ignoran las corrientes de fuga de la unión PN).

La figura 3.7*b*) muestra el mismo MOSFET con un voltaje de compuerta aplicada mayor que el voltaje de umbral. En esta situación se crea una capa de inversión de electrones y, cuando se aplica un pequeño voltaje de drenaje, los electrones en la capa de inversión fluyen desde la fuente hasta la terminal de drenaje positivo. La corriente convencional entra en la terminal de drenaje y sale por la terminal fuente. Tomemos en cuenta que un voltaje de drenaje positivo crea una unión PN inversamente polarizada del drenaje al sustrato, de manera que la corriente fluye a través de la región del canal y no a través de una unión PN.

Las características[3] de i_D contra v_{DS} para valores pequeños de v_{DS} se muestran en la figura 3.8. Cuando $v_{GS} < V_{TN}$, la corriente de drenaje es cero. Cuando v_{GS} es mayor que V_{TN}, se forma la carga de inversión de canal y la corriente de drenaje se incrementa con v_{DS}. Entonces, con un voltaje de compuerta más grande, se crea una mayor densidad de carga de inversión, y la corriente de drenaje es más grande para un valor dado de v_{DS}.

La figura 3.9*a*) muestra la estructura básica de MOS para $v_{GS} > V_{TN}$ y un pequeño v_{DS} aplicado. En la figura, el espesor de la capa del canal de inversión indica cualitativamente la densidad de carga relativa, que en este caso es esencialmente constante a lo largo de toda la longitud del canal. La curva correspondiente de i_D contra v_{DS} también se muestra en la figura.

[2] La notación habitual de voltaje de umbral es V_T. Sin embargo, como definimos el voltaje térmico $V_T = kT/q$, utilizaremos V_{TN} para el voltaje de umbral del dispositivo de canal N.

[3] La notación de voltajes v_{DS} y v_{GS}, con el subíndice doble, se refiere al voltaje entre drenaje (D, *drain*) y fuente (S, *source*), y entre compuerta (G, *gate*) y fuente (S), respectivamente. En la notación está implícito que el primer subíndice es positivo respecto del segundo subíndice.

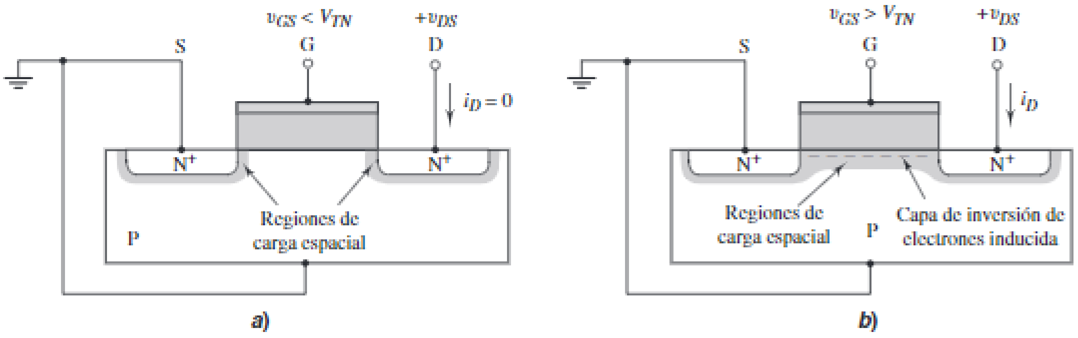


Figura 3.7 MOSFET en modo incremental de canal N *a*) con un voltaje aplicado de compuerta $v_{GS} < V_{TN}$ y *b*) con un voltaje aplicado de compuerta $v_{GS} > V_{TN}$.

La figura 3.9*b*) muestra la situación cuando v_{DS} se incrementa. A medida que aumenta el voltaje de drenaje, la caída de voltaje a través del óxido cerca de la terminal de drenaje disminuye, lo que significa que la densidad de carga de inversión inducida cerca del drenaje también disminuye. La conductancia incremental del canal en el drenaje se reduce entonces, lo que hace que la pendiente de la curva de i_D contra v_{DS} tienda a disminuir. Este efecto se muestra en la curva de i_D contra v_{DS} en la figura.

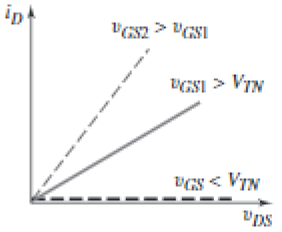


Figura 3.8 Gráfica de característica de i_D contra v_{DS} para valores pequeños de v_{DS} y para tres voltajes v_{GS}.

Conforme v_{DS} aumenta hasta el punto donde la diferencia de potencial, $v_{GS} - v_{DS}$, a través del óxido en la terminal de drenaje es igual a V_{TN}, la densidad de la carga de inversión inducida en la terminal de drenaje es cero. Este efecto se muestra de manera esquemática en la figura 3.9*c*). Por esta condición, la conductancia del canal incremental en el drenaje es cero, lo que significa que la pendiente de la curva de i_D contra v_{DS} es cero. Escribimos

$$v_{GS} - v_{DS}(\text{sat}) = V_{TN} \tag{3.1a}$$

o

$$v_{DS}(\text{sat}) = v_{GS} - V_{TN} \tag{3.1b}$$

donde $v_{DS}(\text{sat})$ es el voltaje de drenaje a fuente que produce cero densidad de carga de inversión en la terminal de drenaje.

Cuando v_{DS} se hace mayor que $v_{DS}(\text{sat})$, el punto en el canal en el que la carga de inversión es precisamente cero se mueve hacia la terminal fuente. En este caso, los electrones entran en el canal Por la fuente, viajan a través del canal hacia el drenaje y luego, en el punto donde la carga llega a cero, se inyectan en la región de carga espacial, donde son arrastrados por el campo *E* (eléctrico) hacia el contacto de drenaje. En el MOSFET ideal, la corriente de drenaje es constante para $v_{DS} > v_{DS}(\text{sat})$. Esta región de la característica de i_D contra v_{DS} se conoce como **región de saturación**, la cual se ilustra en la figura 3.9*d*).

A medida que cambia el voltaje aplicado de compuerta a fuente, la curva de i_D contra v_{DS} también cambia. En la figura 3.8 observamos que la pendiente inicial de i_D contra v_{DS} aumenta conforme aumenta v_{GS}. Además, la ecuación (3.1*b*) muestra que $v_{DS}(\text{sat})$ es una función de v_{GS}. Por tanto, podemos generar la familia de curvas para este MOSFET de modo incremental de canal N como se muestra en la figura 3.10.

Aunque la derivación de las características de corriente-voltaje del MOSFET trascienden el alcance de este texto, podemos definir las relaciones. La región para la que $v_{DS} < v_{DS}(\text{sat})$ se conoce como **región de no saturación** o **de triodo**. Las características de corriente-voltaje ideales en esta región se describen con la ecuación

$$i_D = K_n\left[2(v_{GS} - V_{TN})v_{DS} - v_{DS}^2\right] \tag{3.2a}$$

En la región de saturación, las características de corriente-voltaje ideales para $v_{GS} > V_{TN}$ se describen con la ecuación

$$i_D = K_n(v_{GS} - V_{TN})^2 \tag{3.2b}$$

Bernardo Pérez 1092771-2111070230

Bernardo Pérez 1092771-2111070230

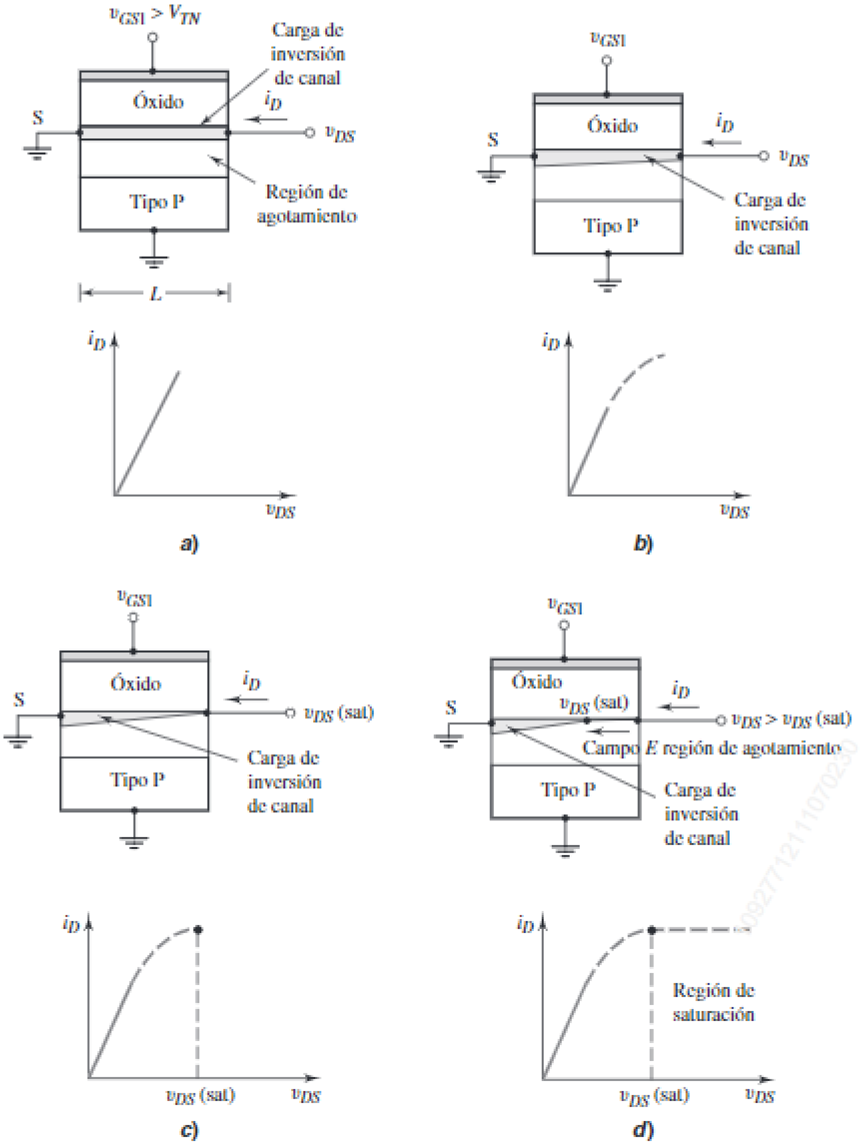


Figura 3.9 Sección transversal y curva de i_D contra v_{DS} para un MOSFET en modo incremental de canal N cuando $v_{GS} > V_{TN}$ para *a*) un valor pequeño de v_{DS}, *b*) un valor más grande de v_{DS} pero para $v_{DS} < v_{DS}$(sat), *c*) $v_{DS} = v_{DS}$(sat) y *d*) $v_{DS} > v_{DS}$(sat).

En la región de saturación, como la corriente de drenaje ideal es independiente del voltaje de drenaje a fuente, la resistencia incremental o de señal pequeña es infinita. Vemos que

$$r_0 = \Delta v_{DS}/\Delta i_D|_{v_{GS}=\text{const.}} = \infty$$

El parámetro K_n en ocasiones se denomina parámetro de transconducción para el dispositivo de canal N. Sin embargo, este término no debe confundirse con el parámetro de transconductancia de señal pequeña que se presentará en el capítulo siguiente. Por sencillez, nos referiremos a este parámetro como **parámetro de conducción**, que para un dispositivo de canal N está dado por

$$K_n = \frac{W\mu_n C_{óx}}{2L} \tag{3.3a}$$

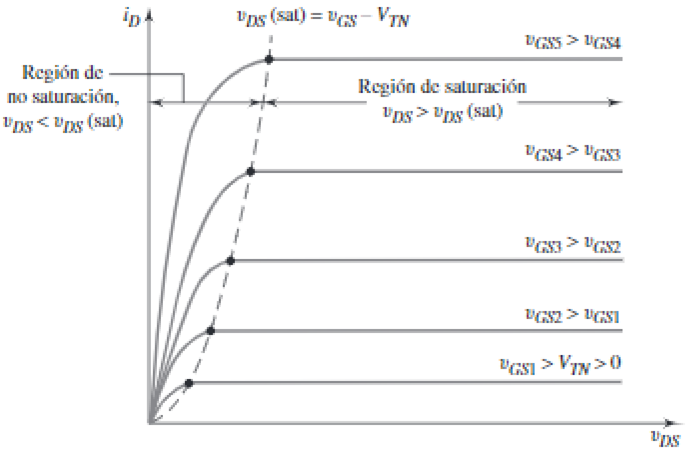


Figura 3.10 Familia de curvas de i_D contra v_{DS} para un MOSFET en modo incremental de canal N. Observe que el voltaje v_{DS}(sat) es un solo punto en cada una de las curvas. Este punto representa la transición entre la región de no saturación y la región de saturación.

donde $C_{óx}$ es la capacitancia de óxido por unidad de área. La capacitancia está dada por

$$C_{óx} = \epsilon_{óx}/t_{óx}$$

donde $t_{óx}$ es el espesor del óxido y $\epsilon_{óx}$ es la permitividad del óxido. Para los dispositivos de silicio, $\epsilon_{óx} = (3.9)(8.85 \times 10^{-14})$ F/cm. El parámetro μ_n es la movilidad de los electrones en la capa de inversión. El ancho W del canal y la longitud L del canal se muestran en la figura 3.5*a*).

Como indica la ecuación (3.3*a*), el parámetro de la conducción es una función de parámetros tanto eléctricos como geométricos. La capacitancia del óxido y la movilidad de los portadores son esencialmente constantes para una tecnología de fabricación dada. Sin embargo, la geometría, o la relación entre el ancho y la longitud W/L, es una variable en el diseño de los MOSFET para producir características específicas de corriente-voltaje en los circuitos MOSFET.

Escribimos de nuevo el parámetro de conducción en la forma

$$K_n = \frac{k_n'}{2} \cdot \frac{W}{L} \tag{3.3b}$$

donde $k_n' = \mu_n C_{óx}$ y se llama **parámetro de conducción de proceso**. Por lo general, k_n' se considera una constante para una determinada tecnología de fabricación, por lo que la ecuación (3.3*b*) indica que la relación entre anchura y longitud W/L es la variable del diseño de transistores.

EJEMPLO 3.1

Objetivo: Calcular la corriente en un MOSFET de canal N.

Considere la posibilidad de un MOSFET en modo incremental de canal N con los siguientes parámetros: $V_{TN} = 0.4$ V, $W = 20\ \mu$m, $L = 0.8\ \mu$m, $\mu_n = 650$ cm^2/V-s, $t_{óx} = 200$ Å y $\epsilon_{óx} = (3.9)(8.85 \times 10^{-14})$ F/cm. Determine la corriente cuando el transistor está polarizado en la región de saturación para *a*) $v_{GS} = 0.8$ V y *b*) $v_{GS} = 1.6$ V.

Solución: El parámetro de conducción está determinado por la ecuación (3.3*a*). En primer lugar, consideremos las unidades presentes en esta ecuación, como sigue:

Bernardo Pérez 1092771-2111070230
1092771211070230

$$K_n = \frac{W(\text{cm}) \cdot \mu_n \left(\frac{\text{cm}^2}{\text{V-s}}\right) \epsilon_{\text{óx}} \left(\frac{\text{F}}{\text{cm}}\right)}{2L(\text{cm}) \cdot t_{\text{óx}}(\text{cm})} = \frac{\text{F}}{\text{V-s}} = \frac{(\text{C/V})}{\text{V-s}} = \frac{\text{A}}{\text{V}^2}$$

El valor del parámetro de conducción es por tanto

$$K_n = \frac{W\mu_n \epsilon_{\text{óx}}}{2Lt_{\text{óx}}} = \frac{(20 \times 10^{-4})(650)(3.9)(8.85 \times 10^{-14})}{2(0.8 \times 10^{-4})(200 \times 10^{-8})}$$

o

$$K_n = 1.40 \text{ mA/V}^2$$

De la ecuación (3.2*b*), encontramos:

a) Para $v_{GS} = 0.8$ V,

$$i_D = K_n(v_{GS} - V_{TN})^2 = (1.40)(0.8 - 0.4)^2 = 0.224 \text{ mA}$$

b) Para $v_{GS} = 1.6$ V,

$$i_D = (1.40)(1.6 - 0.4)^2 = 2.02 \text{ mA}$$

Comentario: La capacidad de corriente de un transistor se incrementa mediante el aumento del parámetro de conducción. Para una tecnología de fabricación determinada, K_n se ajusta mediante la variación de la anchura del transistor W.

PROBLEMA PARA EJERCITAR

Ejercicio 3.1: Un transistor NMOS con $V_{TN} = 1$ V tiene una corriente de drenaje $i_D = 0.8$ mA cuando $v_{GS} = 3$ V y $v_{DS} = 4.5$ V. Calcule la corriente de drenaje cuando: *a*) $v_{GS} = 2$ V, $v_{DS} = 4.5$ V y *b*) $v_{GS} = 3$ V, $v_{DS} = 1$ V. (Respuestas: *a*) 0.2 mA, *b*) 0.6 mA.)

1092771-2111070230

3.1.4 MOSFET de modo incremental de canal P

El dispositivo complementario del MOSFET de modo incremental de canal N es el MOSFET de modo incremental de canal P.

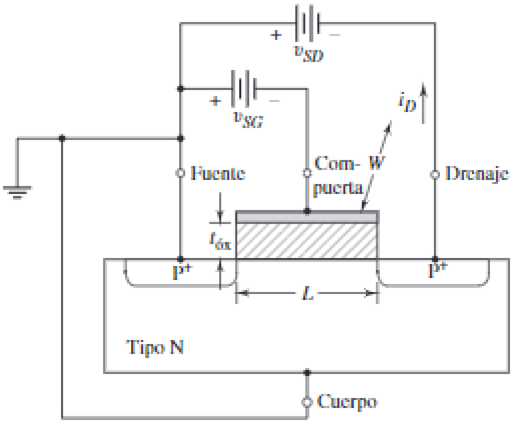


Figura 3.11 Sección transversal del MOSFET en modo incremental de canal P. El dispositivo se encuentra en corte para $v_{SG} = 0$. La dimensión W se extiende hacia el interior del plano de la página.

Bernardo Pérez 1092771-2111070230

Estructura del transistor

La figura 3.11 muestra una sección transversal simplificada del transistor de modo incremental de canal P. El sustrato es ahora tipo N y las áreas de fuente y de drenaje son de tipo P. Las definiciones de los parámetros de la longitud del canal, el ancho del canal y el espesor del óxido son los mismos que para el dispositivo NMOS de la figura 3.5*a*).

Funcionamiento básico de los transistores

El funcionamiento del dispositivo de canal P es el mismo que el del dispositivo de canal N, excepto que el hueco es el portador de carga en lugar de los electrones. Se necesita una polarización de compuerta negativa para inducir una capa de inversión de huecos en la región del canal directamente bajo el óxido. El voltaje de umbral para el dispositivo de canal P se denota como V_{TP}.[4] Debido a que el voltaje umbral se define como el voltaje de compuerta requerido para inducir la capa de inversión, entonces $V_{TP} < 0$ para el dispositivo de modo incremental de canal P.

Una vez creada la capa de inversión, la región fuente de tipo P es la fuente de los portadores de carga, de modo que los huecos fluyen desde la fuente hacia el drenaje. Por tanto, es necesario un voltaje de drenaje Negativo para inducir un campo eléctrico en el canal y obligar así a los huecos a pasar desde la fuente hacia el drenaje. Entonces, la dirección de la corriente convencional para el transistor PMOS es al interior de la fuente y hacia fuera del drenaje. La dirección de la corriente convencional y la polaridad del voltaje para el dispositivo PMOS se invierten en comparación con el dispositivo NMOS.

Observe en la figura 3.11 la inversión de los subíndices de voltaje. Para $v_{SG} > 0$, el voltaje de compuerta es negativo respecto del voltaje de la fuente. Asimismo, para $v_{SD} > 0$, el voltaje de drenaje es negativo respecto del de la fuente.

3.1.5 Características ideales de corriente-voltaje del MOSFET: dispositivo PMOS

Las características ideales de corriente-voltaje del dispositivo de modo incremental de canal P son esencialmente las mismas que las de la figura 3.10, advirtiendo que la corriente de drenaje está hacia afuera del drenaje y v_{DS} se sustituye por v_{SD}. El punto de saturación está dado por $v_{SD}(\text{sat}) = v_{SG} + V_{TP}$. Para el dispositivo de canal P polarizado en la región de no saturación, la corriente está dada por

$$i_D = K_p\left[2(v_{SG} + V_{TP})v_{SD} - v_{SD}^2\right] \tag{3.4a}$$

En la región de saturación, la corriente está dada por

$$i_D = K_p(v_{SG} + V_{TP})^2 \tag{3.4b}$$

y la corriente de drenaje sale de la terminal de drenaje. El parámetro K_p es el parámetro de conducción para el dispositivo de canal P y está dado por

$$K_p = \frac{W\mu_p C_{óx}}{2L} \tag{3.5a}$$

donde W, L y $C_{óx}$ son el ancho y la longitud del canal, y la capacitancia de óxido por unidad de área, como se definió antes. El parámetro μ_p es la movilidad de los huecos en la capa de inversión de huecos. En general, la movilidad en la capa de inversión de huecos es menor que la movilidad en la capa de inversión de electrones.

[4] El distinto parámetro de voltaje de umbral para un dispositivo PMOS en comparación con el dispositivo NMOS es sólo para mayor claridad.

Bernardo Pérez 1092771-2111070230
1092771-2111070230

También podemos rescribir la ecuación (3.5*a*) en la forma

$$K_p = \frac{k'_p}{2} \cdot \frac{W}{L} \tag{3.5b}$$

donde $k'_p = \mu_p C_{óx}$.

Para un MOSFET de canal P polarizado en la región de saturación, tenemos

$$v_{SD} > v_{SD}(\text{sat}) = v_{SG} + V_{TP} \tag{3.6}$$

EJEMPLO 3.2

Objetivo: Determinar el voltaje de fuente a drenaje Necesario para polarizar un MOSFET de modo incremental de canal P en la región de saturación.

Considere la posibilidad de un MOSFET de modo incremental de canal P para el cual $K_p = 0.2$ mA/V^2, $V_{TP} = -0.50$ V e $i_D = 0.50$ mA.

Solución: En la región de saturación, la corriente de drenaje está dada por

$$i_D = K_p(v_{SG} + V_{TP})^2$$

o

$$0.50 = 0.2(v_{SG} - 0.50)^2$$

lo que produce

$$v_{SG} = 2.08 \text{ V}$$

Para polarizar este MOSFET de canal P en la región de saturación, se debe aplicar lo siguiente:

$$v_{SD} > v_{SD}(\text{sat}) = v_{SG} + V_{TP} = 2.08 - 0.5 = 1.58 \text{ V}$$

Comentario: La polarización de un transistor, ya sea en la región de saturación o en la de no saturación, depende tanto del voltaje de compuerta a fuente como del voltaje de drenaje a fuente.

PROBLEMA PARA EJERCITAR

Ejercicio 3.2: Un dispositivo PMOS con $V_{TP} = -1.2$ V tiene una corriente de drenaje $i_D = 0.5$ mA cuando $v_{SG} = 3$ V y $v_{SD} = 5$ V. Calcule la corriente de drenaje cuando *a*) $v_{SG} = 2$ V, $v_{SD} = 3$ V y *b*) $v_{SG} = 5$ V, $v_{SD} = 2$ V. (Respuestas: *a*) 0.0986 mA, *b*) 1.72 mA.)

3.1.6 Símbolos y convenciones de los circuitos

El símbolo del circuito convencional para el MOSFET en modo incremental de canal N se muestra en la figura 3.12*a*). La línea vertical sólida denota el electrodo de compuerta, la línea punteada vertical indica el canal (la línea interrumpida indica que el dispositivo es del modo incremental), y la separación entre la línea de compuerta y la línea del canal indica el óxido que aísla a la compuerta del canal. La polaridad de la unión PN entre el sustrato y el canal está indicada por la flecha en el cuerpo o terminal del sustrato. La dirección de la flecha indica el tipo de transistor, en este caso, un dispositivo de canal N. Este símbolo muestra la estructura de cuatro terminales del dispositivo MOSFET.

En la mayoría de las aplicaciones en este texto, se supone de manera implícita que las terminales de fuente y sustrato están conectadas entre sí. El dibujo explícito de la terminal de sustrato para cada transistor en un circuito se convierte en algo redundante y hace que el cir-

Bernardo Pérez 1092771-2111070230
1092771-2111070230

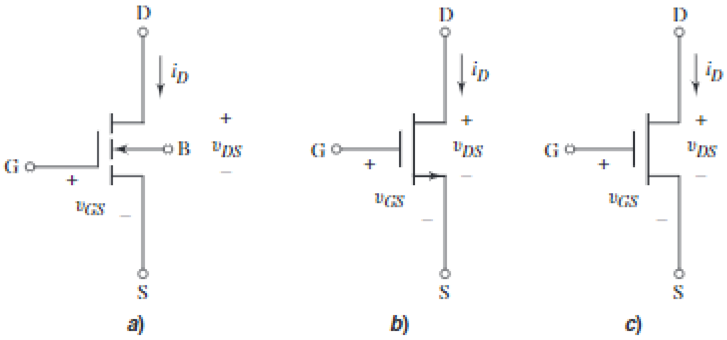


Figura 3.12 MOSFET en modo incremental de canal N: *a*) símbolo de circuito convencional, *b*) símbolo que se utilizará en este texto y *c*) símbolo simplificado de circuito que se emplea en textos más avanzados.

cuito parezca más complejo. En cambio, utilizaremos el símbolo de circuito para el MOSFET de canal N que se muestra en la figura 3.12*b*). En este símbolo, la flecha está en la terminal de fuente y ello indica la dirección de la corriente, que para el dispositivo de canal N está hacia afuera de la fuente. Al incluir la punta de flecha en el símbolo no es necesario indicar explícitamente las terminales de fuente y de drenaje. Utilizaremos este símbolo de circuito en este texto, excepto en aplicaciones específicas.

En textos más avanzados y artículos especializados, por lo general se utiliza el símbolo del MOSFET de canal N que se muestra en la figura 3.12*c*). La terminal de compuerta es obvia y se entiende implícitamente que la parte superior de la terminal es el drenaje y la parte inferior de la terminal es la fuente. La parte superior, en este caso el drenaje, se encuentra por lo regular en un voltaje más positivo que la terminal inferior. En este texto introductorio, se utilizará el símbolo de la figura 3.12*b*) para mayor claridad.

El símbolo del circuito convencional del MOSFET de modo incremental de canal P aparece en la figura 3.13*a*). Observe que la dirección de punta de flecha en la terminal del sustrato se invierte respecto de la que corresponde al dispositivo en modo incremental de canal N. Este símbolo de circuito muestra una vez más la estructura de cuatro terminales del dispositivo MOSFET.

Se utilizará en este texto el símbolo de circuito para el dispositivo en modo incremental de canal P que se muestra en la figura 3.13*b*). La punta de flecha está en la terminal de fuente que indica la dirección de la corriente, que para el dispositivo de canal P es hacia la terminal fuente.

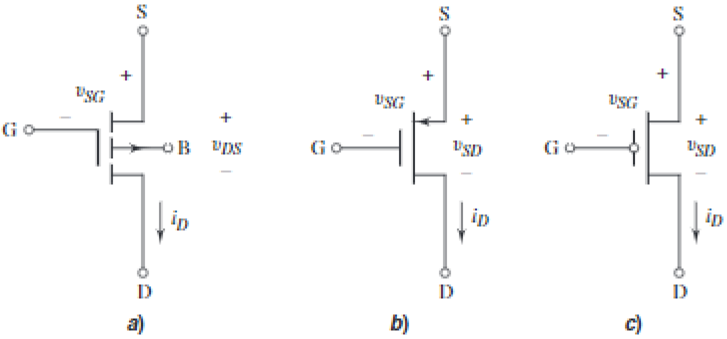


Figura 3.13 MOSFET en modo incremental de canal P: *a*) símbolo de circuito convencional, *b*) símbolo que se utilizará en este texto y *c*) símbolo simplificado de circuito que se emplea en textos más avanzados.

Bernardo Pérez 1092771-2111070230
1092771-2111070230

Bernardo Pérez 1092771-2111070241

En textos y artículos más avanzados suele utilizarse el símbolo de circuito del MOSFET de canal P que se muestra en la figura 3.13*c*). Una vez más, se hace obvia la terminal de compuerta, pero incluye el símbolo O para indicar que es un dispositivo PMOS. Se entiende de manera implícita que la parte superior de la terminal es la fuente y la parte inferior es el drenaje. La terminal superior, en este caso la fuente, normalmente se encuentra en un potencial más alto que la inferior. De nueva cuenta, en este texto se utilizará el símbolo de la figura 3.13*b*) para mayor claridad.

3.1.7 Estructuras MOSFET y símbolos del circuito adicionales

Antes de iniciar el análisis de circuitos MOSFET deben considerarse otras dos estructuras MOSFET además de los dispositivos en modo incremental de canal N y en modo incremental de canal P.

MOSFET en modo decremental de canal N

La figura 3.14*a*) muestra la sección transversal de un MOSFET **en modo decremental** de canal N. Cuando se aplican cero voltios a la compuerta, existe una capa de inversión o región de canal N bajo el óxido como resultado, digamos, de las impurezas introducidas durante la fabricación del dispositivo. Como una región N conecta la fuente N y el drenaje N, puede generarse una corriente de drenaje a fuente en el canal, incluso con voltaje de compuerta cero. El término **modo decremental** significa que existe un canal, incluso en el caso de un voltaje de compuerta cero. Se debe aplicar un voltaje de compuerta negativa al MOSFET en modo decremental de canal N para apagar el dispositivo.

La figura 3.14*b*) muestra el MOSFET en modo decremental de canal N con un voltaje negativo aplicado de compuerta a fuente. Un voltaje de compuerta negativo induce una región de carga espacial en el óxido, lo que reduce el espesor de la región de canal N. El grosor reducido disminuye la conductancia del canal, lo que a su vez reduce la corriente de drenaje. Cuando el voltaje de compuerta es igual al voltaje de umbral, que es negativo para este dispositivo, la región de carga espacial inducida se extiende por completo a través de la región de canal N, y la corriente tiende a cero. Un voltaje de compuerta positiva crea una capa de acumulación de electrones, como se muestra en la figura 3.14*c*), lo que aumenta la corriente de drenaje. La familia general de curvas de i_D contra v_{DS} para el MOSFET en modo decremental de canal N se muestra en la figura 3.15.

Las características corriente-voltaje definidas por las ecuaciones (3.2*a*) y (3.2*b*) se aplican tanto a los dispositivos en modo incremental como a los de modo decremental de canal N. La única diferencia es que el voltaje umbral de V_{TN} es positivo para el MOSFET en modo incremental y negativo para el MOSFET en modo decremental. Si bien las características corriente-

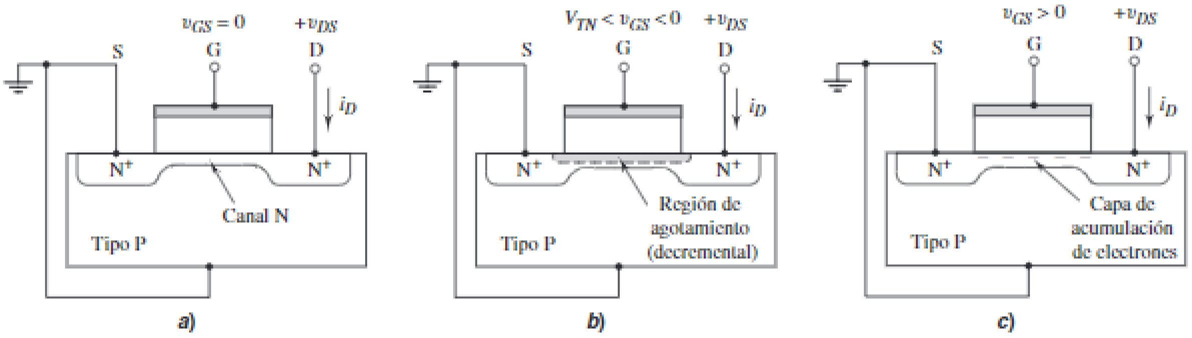


Figura 3.14 Sección transversal de un MOSFET en modo decremental de canal N para: *a*) $v_{GS} = 0$, *b*) $v_{GS} < 0$ y *c*) $v_{GS} > 0$.

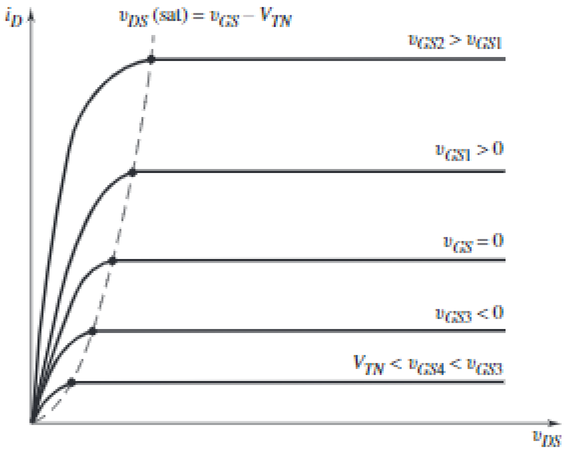


Figura 3.15 Familia de curvas i_D contra v_{DS} para un MOSFET en modo decremental de canal N. Observe de nuevo que el voltaje v_{DS}(sat) es un punto único en cada curva.

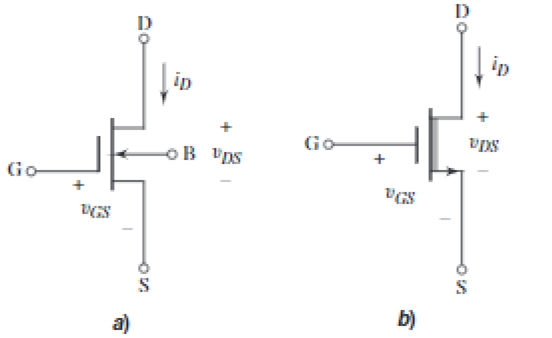


Figura 3.16 MOSFET en modo decremental de canal N: *a*) símbolo de circuito convencional y *b*) símbolo de circuito simplificado.

voltaje en modo incremental y en modo decremental de los dispositivos se describen por las mismas ecuaciones, se utilizan diferentes símbolos de circuitos sólo con fines de claridad.

El símbolo de circuito convencional para el MOSFET en modo decremental de canal N se muestra en la figura 3.16*a*). La línea vertical continua que denota el canal indica que el dispositivo está en modo decremental. Una comparación de las figuras 3.12*a*) y 3.16*a*) demuestra que la única diferencia entre los símbolos para el modo incremental y el modo decremental es la línea interrumpida frente a la línea continua que representa el canal.

Un símbolo simplificado para el MOSFET en modo decremental de canal N se muestra en la figura 3.16*b*). La punta de flecha está de nuevo en la terminal fuente e indica la dirección de la corriente, que para el dispositivo de canal N es hacia afuera de la fuente. La línea de trazo grueso representa la región del canal en modo decremental. Una vez más, utilizar un símbolo de circuito diferente para el dispositivo en modo decremental en comparación con el dispositivo en modo incremental es tan sólo para una mayor claridad en un diagrama de circuito.

Bernardo Pérez 1092771-2111070241

1092771-2111070241

MOSFET en modo decremental de canal P

La figura 3.17 muestra la sección transversal de un MOSFET en modo decremental de canal P, así como la configuración de polarización y la dirección de la corriente. En el dispositivo en modo decremental ya existe una región de canal de huecos bajo el óxido, incluso con un voltaje de compuerta cero. Es necesario un voltaje de compuerta positivo para apagar el dispo-

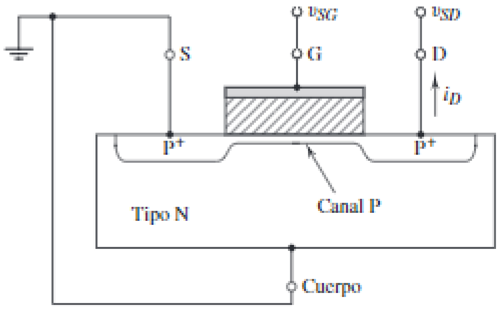


Figura 3.17 Sección transversal del MOSFET en modo decremental de canal P que muestra el canal P bajo el óxido para un voltaje de compuerta cero.

sitivo. De aquí que el voltaje umbral de un MOSFET en modo decremental de canal P sea positivo ($V_{TP} > 0$).

Los símbolos de circuito convencional y simplificado para el dispositivo en modo decremental de canal P se muestran en la figura 3.18. La línea continua de trazo grueso en el símbolo simplificado representa la región del canal y denota el dispositivo en modo decremental. La punta de flecha se encuentra de nuevo en la terminal fuente e indica la dirección de la corriente.

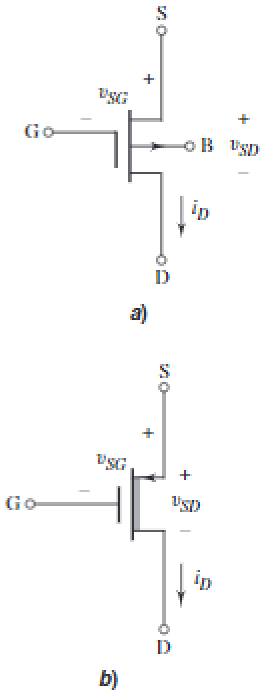


Figura 3.18 MOSFET decremental de canal P: *a*) símbolo de circuito convencional y *b*) símbolo de circuito simplificado.

Bernardo Pérez 1092771-2111070241

MOSFET complementarios

La tecnología de **MOS complementario (CMOS)** utiliza dispositivos de canal N y canal P en el mismo circuito. La figura 3.19 muestra la sección transversal de dispositivos de canal N y canal P fabricados en el mismo chip. En general, es más complicado fabricar circuitos CMOS que circuitos que empleen enteramente dispositivos NMOS o PMOS. Sin embargo, como veremos en capítulos posteriores, los circuitos CMOS tienen grandes ventajas sobre circuitos NMOS o PMOS únicos.

Con el fin de fabricar dispositivos de canal N y de canal P eléctricamente equivalentes, la magnitud de los voltajes de umbral debe ser igual, y los parámetros de conducción de canal N y de canal P deben ser iguales. Como, en general, μ_n y μ_p no son iguales, el diseño de los transistores equivalentes implica ajustar la relación de anchura-longitud de los transistores.

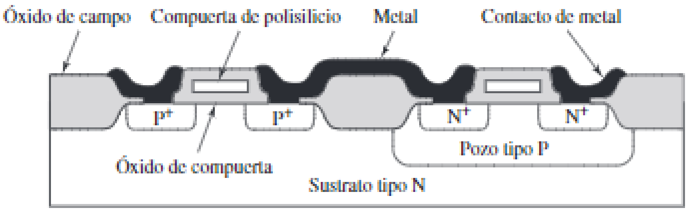


Figura 3.19 Secciones transversales de los transistores de canal N y canal P fabricados con una tecnología CMOS de pozo tipo P.

3.1.8 Resumen del funcionamiento del transistor

Presentamos un modelo de primer orden del funcionamiento del transistor MOS. Para un MOSFET en modo incremental de canal N, debe aplicarse un voltaje positivo de compuerta a fuente, mayor que el voltaje de umbral V_{TN}, para inducir una capa de inversión de electrones. Si $v_{GS} > V_{TN}$, el dispositivo está encendido. Para un dispositivo en modo decremental de canal N, existe un canal entre la fuente y el drenaje incluso cuando $v_{GS} = 0$. El voltaje de umbral es negativo, por lo que se requiere un valor negativo de v_{GS} para apagar el dispositivo.

Para un dispositivo de canal P, todas las polaridades de voltaje y direcciones de corriente se invierten en comparación con el dispositivo NMOS. Para el transistor en modo incremental de canal P, $V_{TP} < 0$, y para el transistor PMOS en modo decremental, $V_{TP} > 0$.

La tabla 3.1 presenta las ecuaciones de primer orden que describen las relaciones *i*-*v* en dispositivos MOS. Observamos que K_n y K_p son valores positivos, y que la corriente de drenaje i_D es positiva hacia el interior del drenaje para el dispositivo NMOS y positiva hacia fuera del drenaje para el dispositivo PMOS.

3.1.9 Efectos del canal corto

Las relaciones corriente-voltaje dadas por las ecuaciones (3.2*a*) y (3.2*b*) para el dispositivo de canal N, y las ecuaciones (3.4*a*) y (3.4*b*) para el dispositivo de canal P, son las relaciones ideales para dispositivos de canal largo. Un dispositivo de canal largo suele ser aquel cuyo

Tabla 3.1 Resumen de las relaciones corriente-voltaje del MOSFET

NMOS	PMOS
Región de no saturación ($v_{DS} < v_{DS}(\text{sat})$) $i_D = K_n[2(v_{GS} - V_{TN})v_{DS} - v_{DS}^2]$	Región de no saturación ($v_{SD} < v_{SD}(\text{sat})$) $i_D = K_p[2(v_{SG} + V_{TP})v_{SD} - v_{SD}^2]$
Región de saturación ($v_{DS} > v_{DS}(\text{sat})$) $i_D = K_n(v_{GS} - V_{TN})^2$	Región de saturación ($v_{SD} > v_{SD}(\text{sat})$) $i_D = K_p(v_{SG} + V_{TP})^2$
Punto de transición $v_{DS}(\text{sat}) = v_{GS} - V_{TN}$	Punto de transición $v_{SD}(\text{sat}) = v_{SG} + V_{TP}$
Modo incremental $V_{TN} > 0$	Modo incremental $V_{TP} < 0$
Modo decremental $V_{TN} < 0$	Modo decremental $V_{TP} > 0$

canal tenga una longitud superior a 2 μm. En este dispositivo, el campo eléctrico horizontal en el canal inducido por el voltaje de drenaje y el campo eléctrico vertical inducido por el voltaje de compuerta se tratan de forma independiente. Sin embargo, la longitud del canal de los dispositivos actuales es del orden de 0.2 μm o menor.

Hay varios efectos en estos dispositivos de canal corto que influyen y modifican las características corriente-voltaje de los de canal largo. Uno de estos efectos es una variación en el voltaje de umbral. El valor del voltaje de umbral es una función de la longitud del canal. Esta variación se debe considerar en el diseño y fabricación de estos dispositivos. El voltaje de umbral también se convierte en una función del voltaje de drenaje. Conforme aumenta este voltaje de drenaje, disminuye el voltaje de umbral efectivo. Este efecto también influye en las características corriente-voltaje.

Los parámetros de conducción del proceso, k'_n y k'_p, están directamente relacionados con la movilidad de los portadores. Supusimos que las movilidades de los portadores y los correspondientes parámetros de conducción son constantes. Sin embargo, los valores de movilidad de los portadores son funciones del campo eléctrico vertical en la capa de inversión. A medida que el voltaje de compuerta y el campo eléctrico vertical aumentan, disminuye la movilidad de los portadores. Este resultado, de nueva cuenta, influye directamente en las características corriente-voltaje del dispositivo.

Otro efecto que se produce en los dispositivos de canal corto es la saturación de la velocidad. A medida que aumenta el campo eléctrico horizontal, la velocidad de los portadores alcanza un valor constante y ya no aumenta con un incremento del voltaje de drenaje. La saturación de la velocidad disminuye el valor del voltaje $V_{DS}(\text{sat})$. La corriente de drenaje alcanza su valor de saturación con un menor voltaje v_{DS}. La corriente de drenaje también se convierte en aproximadamente una función lineal del voltaje de compuerta en la región de saturación en lugar de la función cuadrática del voltaje de compuerta en las características del canal largo.

Aunque el análisis de circuitos MOSFET moderno debe tener en cuenta estos efectos de canal corto, utilizaremos las relaciones de corriente-voltaje del canal largo en este texto introductorio. Estaremos en posibilidades de obtener un buen conocimiento básico de la operación y características de estos dispositivos, y podremos obtener un buen conocimiento básico de la operación y características de los circuitos MOSFET mediante las relaciones de corriente-voltaje de canal largo ideales.

3.1.10 Características de corriente-voltaje adicionales no ideales

Los cinco efectos no ideales en las características corriente-voltaje de los transistores MOS son: resistencia de salida finita en la región de saturación, efecto del cuerpo, conducción

Bernardo Pérez 1092771-2111070241
1092771-2111070241

Bernardo Pérez 1092771-2111070241

subumbral, efectos de ruptura y efectos de la temperatura. En esta sección examinaremos cada uno de estos efectos.

Resistencia de salida finita

En el caso ideal, cuando un MOSFET está polarizado en la región de saturación, la corriente de drenaje i_D es independiente del voltaje de drenaje-fuente v_{DS}. Sin embargo, en las características reales MOSFET i_D contra v_{DS} existe una pendiente distinta de cero más allá del punto de saturación. Con $v_{DS} > v_{DS}(\text{sat})$, el punto real en el canal en el que la carga de inversión tiende a cero se aleja de la terminal de drenaje (véase la figura 3.9*d*). La longitud efectiva del canal se reduce, lo que produce el fenómeno conocido como **modulación de longitud del canal**.

En la figura 3.20 se muestra una visión exagerada de las características corriente-voltaje. Las curvas se extrapolan a fin de que intercepten el eje de voltaje en un punto $v_{DS} = -V_A$. El voltaje V_A suele definirse como cantidad positiva. La pendiente de la curva en la región de saturación se describe con la expresión de la característica de i_D contra v_{DS} en la forma, para un dispositivo de canal N,

$$i_D = K_n[(v_{GS} - V_{TN})^2(1 + \lambda v_{DS})] \tag{3.7}$$

donde λ es una cantidad positiva conocida como parámetro de modulación de longitud del canal.

Los parámetros λ y V_A están relacionados. De la ecuación (3.7), tenemos $(1 + \lambda v_{DS}) = 0$ en el punto extrapolado donde $i_D = 0$. En este punto, $v_{DS} = -V_A$, lo que significa que $V_A = 1/\lambda$.

La resistencia de salida debida a la modulación de la longitud del canal se define como

$$r_o = \left(\frac{\partial i_D}{\partial v_{DS}}\right)^{-1}\Bigg|_{v_{GS}=\text{const.}} \tag{3.8}$$

De la ecuación (3.7), la resistencia de salida, evaluada en el punto Q, es

$$r_o = [\lambda K_n (V_{GSQ} - V_{TN})^2]^{-1} \tag{3.9a}$$

o

$$r_o \cong [\lambda\, I_{DQ}]^{-1} = \frac{1}{\lambda\, I_{DQ}} = \frac{V_A}{I_{DQ}} \tag{3.9b}$$

La resistencia de salida r_o es también un factor en el circuito equivalente de señal pequeña del MOSFET, que se analiza en el capítulo siguiente.

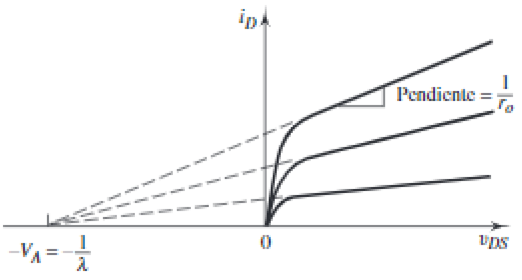


Figura 3.20 Familia de curvas de i_D contra v_{DS} que muestra el efecto de la modulación a lo largo del canal Produciendo una resistencia de salida finita.

Efecto de cuerpo

Hasta ahora supusimos que el sustrato, o cuerpo, está conectado a la fuente. Para esta condición de polarización, el voltaje de umbral es una constante.

Sin embargo, en los circuitos integrados, los sustratos de todos los MOSFET de canal N suelen ser comunes y están vinculados al potencial más negativo en el circuito. Un ejemplo de dos MOSFET de canal N en serie se muestra en la figura 3.21. El sustrato de tipo P es común a los dos transistores, y el drenaje de M_1 es común a la fuente de M_2. Cuando los dos transistores están conduciendo, existe un voltaje de drenaje a la fuente distinto de cero en M_1, lo que significa que la fuente de M_2 no está al mismo potencial que el sustrato. Estas condiciones de polarización significan que existe un voltaje cero o de polarización inversa a través de la unión PN de fuente-sustrato, y un cambio en el voltaje de unión de fuente a sustrato modifica el voltaje umbral. Esto se conoce como **efecto de cuerpo**. La misma situación existe en los dispositivos de canal P.

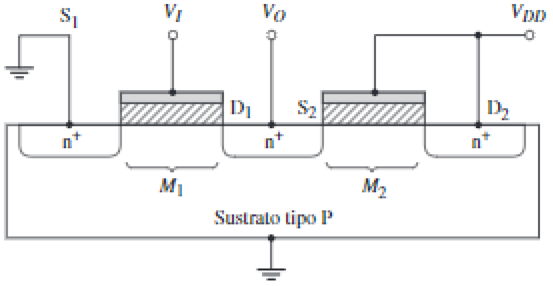


Figura 3.21 Dos MOSFET de canal N fabricados en serie en el mismo sustrato. Es muy probable que la terminal fuente, S_2, del transistor M_2 no se encuentren a potencial de tierra.

Por ejemplo, considere el dispositivo de canal N de la figura 3.22. Para mantener una unión PN de cero o de polarización inversa fuente-sustrato, debemos tener $v_{SB} \geq 0$. El voltaje de umbral para esta condición está dado por

$$V_{TN} = V_{TNO} + \gamma\left[\sqrt{2\phi_f + v_{SB}} - \sqrt{2\phi_f}\right] \tag{3.10}$$

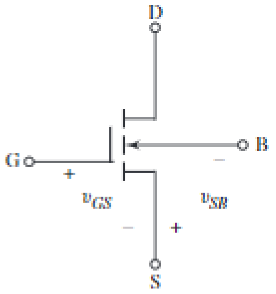


Figura 3.22 MOSFET de canal N en modo incremental con un voltaje de sustrato.

donde V_{TNO} es el voltaje umbral para $v_{SB} = 0$; γ, llamado umbral de masa o **parámetro del efecto de cuerpo**, se relaciona con las propiedades del dispositivo, y suele ser del orden de 0.5 $V^{1/2}$; y ϕ_f es un parámetro de semiconductores, por lo general, del orden de 0.35 V, y es una función del dopaje de los semiconductores. De la ecuación (3.10) vemos que el voltaje umbral en los dispositivos de canal N se incrementa debido a este efecto de cuerpo.

El efecto de cuerpo causa una degradación en el rendimiento del circuito debido al cambiante voltaje de umbral. Sin embargo, en general ignoraremos el efecto de cuerpo en nuestro análisis de circuito, por simplicidad.

Conducción por debajo del umbral (subumbral)

Si tenemos en cuenta la relación corriente-voltaje ideal para el MOSFET de canal N polarizado en la región de saturación, tenemos, a partir de la ecuación (3.2*b*),

$$i_D = K_n(v_{GS} - V_{TN})^2$$

Tomamos la raíz cuadrada de ambos lados de la ecuación y obtenemos

$$\sqrt{i_D} = \sqrt{K_n}(v_{GS} - V_{TN}) \tag{3.11}$$

De la ecuación (3.11) vemos que $\sqrt{i_d}$ es una función lineal de v_{GS}. La figura 3.23 muestra una gráfica de esta relación ideal.

Bernardo Pérez 1092771-2111070241
1092771211107024

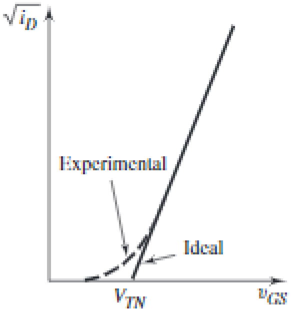


Figura 3.23 Gráfica de $\sqrt{i_D}$ contra v_{GS} para un MOSFET polarizado en la región de saturación que muestra la conducción subumbral. Experimentalmente existe una corriente subumbral incluso para $v_{GS} < V_{TN}$.

Bernardo Pérez 1092771-2111070241

También se representan en la figura 3.23 los resultados experimentales que muestran que, cuando v_{GS} es un poco menor que V_{TN}, la corriente de drenaje No es cero, como se supuso antes. Esta corriente se denomina **corriente subumbral**. El efecto puede no ser significativo para un solo dispositivo, pero si miles o millones de dispositivos en un circuito integrado se polarizan ligeramente por debajo del voltaje de umbral, la corriente de alimentación no será cero, sino que puede contribuir a una disipación de potencia significativa en el circuito integrado. Un ejemplo de esto es una memoria de acceso aleatorio dinámico (DRAM, por sus siglas en inglés).

En este texto, por sencillez, no consideraremos específicamente la corriente de subumbral. Sin embargo, cuando un MOSFET en un circuito está por apagarse, el diseño "apropiado" del circuito debe implicar la polarización del dispositivo al menos unas cuantas décimas de voltio por debajo del voltaje de umbral para conseguir el corte "verdadero".

Efectos de ruptura

Pueden ocurrir varios efectos de ruptura en un MOSFET. La unión PN drenaje a sustrato puede romperse si el voltaje de drenaje aplicado es demasiado alto y se produce una multiplicación por avalancha. Esta ruptura es la misma ruptura de unión PN de polarización inversa analizada en el capítulo 1, sección 1.2.5.

Conforme el tamaño del dispositivo se reduce, otro mecanismo de ruptura, llamado *penetración* o *punch through*, puede llegar a ser importante. El ***punch through*** **(penetración)** se produce cuando el voltaje de drenaje es lo bastante grande para que la región de agotamiento alrededor del drenaje se extienda por completo a través del canal hasta la terminal fuente. Este efecto también provoca que la corriente de drenaje aumente rápidamente con sólo un pequeño incremento en el voltaje de drenaje.

Un tercer mecanismo de ruptura se conoce como **pseudoavalancha** o **ruptura de cierre**. Este proceso de ruptura se debe a efectos de segundo orden dentro de los MOSFET. La estructura de fuente-sustrato-drenaje es equivalente a la de un transistor bipolar. Conforme se reduce el tamaño del dispositivo, podemos comenzar a ver una acción parasitaria del transistor bipolar con incrementos en el voltaje de drenaje. Esta acción parasitaria intensifica el efecto de ruptura.

Si el campo eléctrico en el óxido crece lo suficiente, también ocurre una ruptura en el óxido que puede conducir a una falla catastrófica. En el dióxido de silicio, el campo eléctrico para ruptura es del orden de 6×10^6 V/cm, lo que, en una primera aproximación, está dado por $E_{óx} = V_G/t_{óx}$. Un voltaje de compuerta de más o menos 30 V produciría ruptura en un óxido con un espesor de $t_{óx} = 500$ Å. Sin embargo, un margen de seguridad de un factor de 3 es común, lo que significa que el voltaje máximo de compuerta seguro para $t_{óx} = 500$ Å sería de 10 V. Un margen de seguridad es necesario, pues puede haber defectos en el óxido que reduzcan el campo de ruptura. También debemos tener en cuenta que la impedancia de entrada de la compuerta es muy alta, y una pequeña cantidad de electricidad estática que se acumule en la compuerta puede provocar que el voltaje de ruptura se supere. Para evitar la acumulación de carga estática en la capacitancia de compuerta de un MOSFET suele incluirse un dispositivo de protección de compuerta, como un diodo polarizado inversamente, en la entrada de un circuito integrado MOS.

Efectos de la temperatura

Tanto el voltaje de umbral V_{TN} como el parámetro de conducción K_n son funciones de temperatura. La magnitud del voltaje umbral disminuye con la temperatura, lo que significa que la corriente de drenaje se incrementa con la temperatura en un determinado v_{GS}. Sin embargo, el parámetro de conducción es una función directa de la movilidad de los portadores de inversión, la cual disminuye conforme aumenta la temperatura. Como la dependencia de la movilidad respecto de la temperatura es mayor que la del voltaje umbral, el efecto neto del aumento de la temperatura es una disminución en la corriente de drenaje para un v_{GS} dado. Este resultado particular proporciona una condición de realimentación negativa en los MOSFET de

potencia. Un valor decreciente de K_n limita la corriente de canal y proporciona estabilidad para un MOSFET de potencia.

Ponga a prueba su comprensión

PPC 3.1 *a*) Un MOSFET en modo incremental de canal N tiene un voltaje umbral de $V_{TN} = 1.2$ V y un voltaje aplicado de compuerta a fuente de $v_{GS} = 2$ V. Determine la región de operación cuando: *i*) $v_{DS} = 0.4$ V; *ii*) $v_{DS} = 1$ V; y *iii*) $v_{DS} = 5$ V. *b*) Repita el inciso *a*) para un MOSFET en modo decremental de canal N con un voltaje umbral de $V_{TN} = -1.2$ V. (Respuestas: *a*) *i*) no saturación, *ii*) saturación, *iii*) saturación, *b*) *i*) no saturación, *ii*) no saturación, *iii*) saturación.)

PPC 3.2 Los dispositivos NMOS descritos en el ejercicio PPC 3.1 tienen parámetros $W = 20$ μm, $L = 0.8$ μm, $t_{óx} = 200$ Å, $\mu_n = 500$ cm^2/V-s y $\lambda = 0$. *a*) Calcule el parámetro de conducción K_n por cada dispositivo. *b*) Calcule la corriente de drenaje para cada condición de polarización enumerada en el ejercicio PPC 3.1. (Respuestas: *a*) $K_n = 1.08$ mA/V^2; *b*) $i_D = 0.518$ mA, 0.691 mA y 0.691 mA; $i_D = 2.59$ mA, 5.83 mA y 11.1 mA.)

PPC 3.3 *a*) Un MOSFET en modo incremental de canal P tiene un voltaje umbral de $V_{TP} = -1.2$ V y un voltaje aplicado de fuente a compuerta de $v_{SG} = 2$ V. Determine la región de operación cuando *i*) $v_{SD} = 0.4$ V, *ii*) $v_{SD} = 1$ V y *iii*) $v_{SD} = 5$ V. *b*) Repita el inciso *a*) para un MOSFET en modo decremental de canal P con un voltaje de umbral de $V_{TP} = 1.2$ V (Respuestas: *a*) *i*) no saturación, *ii*) saturación, *iii*) saturación; *b*) *i*) no saturación, *ii*) no saturación, *iii*) saturación.)

PPC 3.4 Los dispositivos PMOS del ejercicio PPC 3.3 tienen parámetros $W = 10$ μm, $L = 0.8$ μm, $t_{óx} = 200$ Å, $\mu_p = 300$ cm^2/V-s y $\lambda = 0$. *a*) Calcule el parámetro K_p de conducción para cada dispositivo. *b*) Calcule la corriente de drenaje para cada condición de polarización enumerada en el ejercicio PPC 3.3. (Respuestas: *a*) $K_p = 0.324$ mA/V^2; *b*) $i_D = 0.156$ mA, 0.207 mA y 0.207 mA; $i_D = 0.778$ mA, 1.75 mA y 3.32 mA.)

PPC 3.5 Los parámetros de un dispositivo NMOS de modo incremental son $V_{TN} = 0.25$ V y $K_n = 10$ μA/V^2. El dispositivo está polarizado en $v_{GS} = 0.5$ V. Calcule la corriente de drenaje cuando *i*) $v_{DS} = 0.5$ V y *ii*) $v_{DS} = 1.2$ V para *a*) $\lambda = 0$ y *b*) $\lambda = 0.03$ V^{-1}. *c*) Calcule la resistencia de salida r_o para los incisos *a*) y *b*). (Respuestas: *a*) *i*) y *ii*) $i_D = 0.625/\mu$A; *b*) *i*) $i_D = 0.6344$ μA, *ii*) $i_D = 0.6475$ μA; *c*) *i*) $r_o = \infty$, *ii*) $r_o = 53.3$ MΩ.)

PPC 3.6 Un transistor NMOS tiene parámetros $V_{TNO} = 0.4$ V, $\gamma = 0.15$ V$^{1/2}$ y $\phi_f = 0.35$ V. Calcule el voltaje de umbral cuando *a*) $v_{SB} = 0$, *b*) $v_{SB} = 0.5$ V y *c*) $v_{SB} = 1.5$ V. (Respuestas: *a*) 0.4 V, *b*) 0.439 V, *c*) 0.497 V.)

3.2 ANÁLISIS DE CIRCUITOS MOSFET DE CD

Objetivo: • Conocer y familiarizarse con las técnicas de diseño y análisis de CD de circuitos MOSFET.

En la última sección consideramos las características y propiedades MOSFET básicas. Ahora iniciamos el análisis y diseño de la polarización de CD de los circuitos de transistores MOS.

Bernardo Pérez 1092771-2111070242
1092771-2111070242

Bernardo Pérez 1092771-2111070242

El objetivo principal del resto del capítulo es continuar familiarizándonos con el transistor MOS y los circuitos MOSFET. La polarización de CD de los MOSFET, el punto medular de este capítulo, es una parte importante del diseño de amplificadores. El diseño del amplificador MOSFET es el tema central del próximo capítulo.

En la mayoría de los circuitos que se presentan en este capítulo se utilizan resistores en combinación con los transistores MOS. En un circuito integrado MOSFET real, sin embargo, los resistores suelen reemplazarse por otros MOSFET de modo que el circuito conste en su totalidad de dispositivos MOS. En general, un dispositivo MOSFET requiere un área más pequeña que un resistor. Conforme avancemos por el capítulo veremos cómo se consigue esto, y al finalizar el texto analizaremos y diseñaremos en realidad circuitos que contengan sólo MOSFET.

En el análisis CD de los circuitos MOSFET podremos usar las ecuaciones de corriente-voltaje ideal de la tabla 3.1, sección 3.1.

3.2.1 Circuito de fuente común

Una de las configuraciones básicas de circuito MOSFET se denomina **circuito de fuente común**. La figura 3.24 muestra un ejemplo de este tipo de circuito que utiliza un MOSFET en modo incremental de canal N. La terminal de fuente está al potencial de tierra y es común a las partes tanto de la entrada como de la salida del circuito. El capacitor de acoplamiento C_C actúa como circuito abierto para CD pero permite que el voltaje de la señal se acople a la compuerta del MOSFET.

El circuito equivalente de CD se muestra en la figura 3.25*a*). En el siguiente análisis de CD emplearemos de nuevo la notación para las corrientes y voltajes de CD. Como la corriente de compuerta en el transistor es cero, el voltaje en la compuerta está dado por un divisor de voltaje, que se escribe como

$$V_G = V_{GS} = \left(\frac{R_2}{R_1 + R_2}\right) V_{DD} \tag{3.12}$$

Si suponemos que el voltaje de compuerta a fuente dado por la ecuación (3.12) es mayor que V_{TN}, y que el transistor está polarizado en la región de saturación, la corriente de drenaje es

$$I_D = K_n(V_{GS} - V_{TN})^2 \tag{3.13}$$

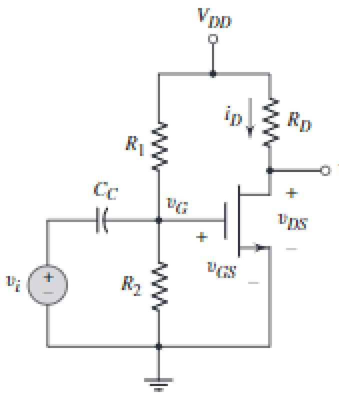


Figura 3.24 Circuito NMOS de fuente común.

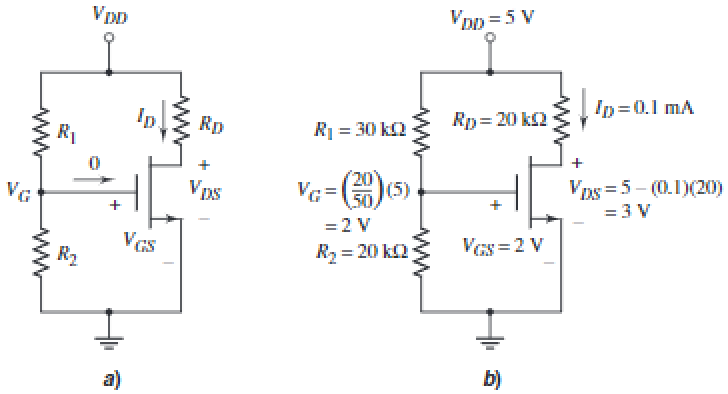


Figura 3.25 *a*) Circuito equivalente de CD del circuito NMOS de fuente común y *b*) circuito NMOS para el ejemplo 3.3 que muestra los valores de corriente y voltaje.

El voltaje de drenaje a fuente es

$$V_{DS} = V_{DD} - I_D R_D \tag{3.14}$$

Si $V_{DS} > V_{DS}(\text{sat}) = V_{GS} - V_{TN}$, entonces el transistor está polarizado en la región de saturación, como supusimos al principio, y nuestro análisis es correcto. Si $V_{DS} < V_{DS}(\text{sat})$, el transistor está polarizado en la región de no saturación, y la corriente de drenaje está dada por la ecuación característica más complicada (3.2*a*).

La potencia disipada en el transistor, como no hay corriente de compuerta, se da sólo por

$$P_T = I_D V_{DS} \tag{3.15}$$

EJEMPLO 3.3

Objetivo: Calcular la corriente de drenaje y el voltaje drenaje a fuente de un circuito de fuente común con un MOSFET en modo incremental de canal N. Encontrar la potencia disipada en el transistor.

Para el circuito de la figura 3.25*a*) suponga que $R_1 = 30$ kΩ, $R_2 = 20$ kΩ, $R_D = 20$ kΩ, $V_{DD} = 5$ V, $V_{TN} = 1$ V y $K_n = 0.1$ mA/V^2.

Solución: Del circuito de la figura 3.25*b*) y la ecuación (3.12), tenemos

$$V_G = V_{GS} = \left(\frac{R_2}{R_1 + R_2}\right)V_{DD} = \left(\frac{20}{20+30}\right)(5) = 2\,\text{V}$$

Si suponemos que el transistor está polarizado en la región de saturación, la corriente de drenaje es

$$I_D = K_n(V_{GS} - V_{TN})^2 = (0.1)(2-1)^2 = 0.1\,\text{mA}$$

y el voltaje de drenaje a fuente es

$$V_{DS} = V_{DD} - I_D R_D = 5 - (0.1)(20) = 3\,\text{V}$$

La potencia disipada en el transistor es

$$P_T = I_D V_{DS} = (0.1)(3) = 0.3\,\text{mW}$$

Comentario: Como $V_{DS} = 3\text{ V} > V_{DS}(\text{sat}) = V_{GS} - V_{TN} = 2 - 1 = 1$ V, el transistor está, en efecto, polarizado en la región de saturación y nuestro análisis es válido.

El análisis CD produce los valores en reposo (puntos *Q*) de la corriente de drenaje y voltaje drenaje-fuente, por lo general abreviados como I_{DQ} y V_{DSQ}.

PROBLEMA PARA EJERCITAR

Ejercicio 3.3: El transistor de la figura 3.25*a*) tiene parámetros $V_{TN} = 0.35$ V y $K_n = 25\ \mu$A/V^2. Los parámetros del circuito son $V_{DD} = 2.2$ V, $R_1 = 355$ kΩ, $R_2 = 245$ kΩ y $R_D = 100$ kΩ. Encuentre i_D, V_{GS} y V_{DS}. (Respuestas: $i_D = 7.52\ \mu$A, $V_{GS} = 0.898$ V, $V_{DS} =$ 1.45 V.)

La figura 3.26*a*) muestra un circuito de fuente común con un MOSFET en modo incremental de canal P. La terminal fuente está ligada a $+V_{DD}$, que se convierte en la señal de tierra en el circuito equivalente de CA. Así, la terminología de fuente común se aplica a este circuito.

Bernardo Pérez 1092771-2111070242
1092771-2111070242

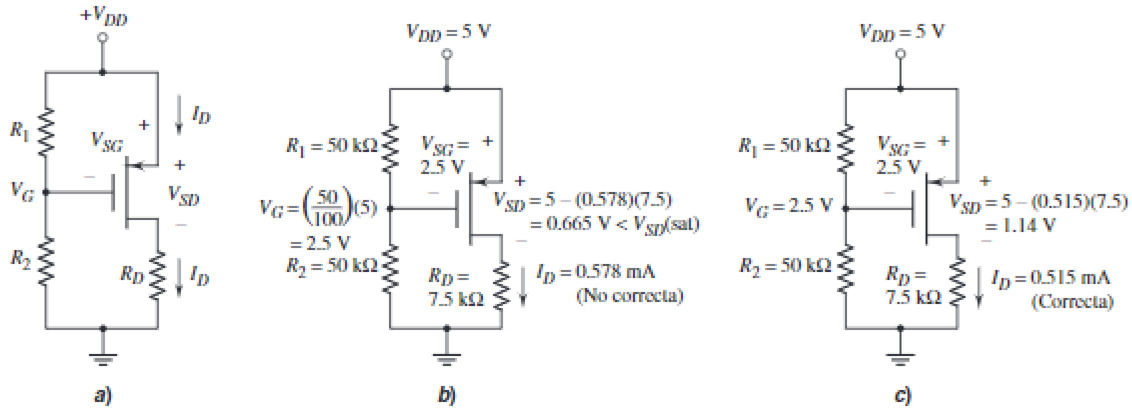


Figura 3.26 *a*) Circuito PMOS de fuente común, *b*) circuito PMOS de fuente común para el ejemplo 3.4 que muestra los valores de corriente y voltaje cuando la suposición de polarización en la región de saturación es incorrecta y *c*) circuito para el ejemplo 3.4 que muestra los valores de corriente y voltaje cuando la suposición de polarización en la región de no saturación es correcta.

El análisis de CD es esencialmente el mismo que para el circuito MOSFET de canal N. El voltaje de compuerta es

$$V_G = \left(\frac{R_2}{R_1 + R_2}\right)(V_{DD}) \tag{3.16}$$

y el voltaje de la fuente a compuerta es

$$V_{SG} = V_{DD} - V_G \tag{3.17}$$

Si suponemos que $V_{GS} < V_{TP}$ o $V_{SG} > |V_{TP}|$, y que el dispositivo está polarizado en la región de saturación, la corriente de drenaje está dada por

$$I_D = K_p(V_{SG} + V_{TP})^2 \tag{3.18}$$

y el voltaje fuente-drenaje es

$$V_{SD} = V_{DD} - I_D R_D \tag{3.19}$$

Si $V_{SD} > V_{SD}(\text{sat}) = V_{SG} + V_{TP}$, entonces el transistor en efecto está polarizado en la región de saturación, como supusimos. Sin embargo, si $V_{SD} < V_{SD}(\text{sat})$, el transistor está polarizado en la región de no saturación.

EJEMPLO 3.4

Objetivo: Calcular la corriente de drenaje y el voltaje fuente a drenaje de un circuito de fuente común con un MOSFET en modo incremental de canal P.

Considere el circuito de la figura 3.26*a*). Suponga que $R_1 = R_2 = 50\ \text{k}\Omega$, $V_{DD} = 5$ V, $R_D = 7.5\ \text{k}\Omega$, $V_{TP} = -0.8$ V y $K_p = 0.2\ \text{mA/V}^2$.

Solución: Del circuito de la figura 3.26*b*) y la ecuación (3.16), tenemos

$$V_G = \left(\frac{R_2}{R_1 + R_2}\right)(V_{DD}) = \left(\frac{50}{50 + 50}\right)(5) = 2.5\ \text{V}$$

El voltaje de fuente a compuerta es por tanto

$$V_{SG} = V_{DD} - V_G = 5 - 2.5 = 2.5\ \text{V}$$

Bernardo Pérez 1092771-2111070242
1092771-2111070242

Si suponemos que el transistor está polarizado en la región de saturación, la corriente de drenaje es

$$I_D = K_p(V_{SG} + V_{TP})^2 = (0.2)(2.5 - 0.8)^2 = 0.578\,\text{mA}$$

y el voltaje de fuente a drenaje es

$$V_{SD} = V_{DD} - I_D R_D = 5 - (0.578)(7.5) = 0.665\,\text{V}$$

Como $V_{SD} = 0.665$ V no es mayor que $V_{SD}(\text{sat}) = V_{SG} + V_{TP} = 2.5 - 0.8 = 1.7$ V, el MOSFET de canal P **no** está polarizado en la región de saturación, como supusimos al principio.

En la región de no saturación, la corriente de drenaje está dada por

$$I_D = K_p\left[2(V_{SG} + V_{TP})V_{SD} - V_{SD}^2\right]$$

y el voltaje de fuente a drenaje es

$$V_{SD} = V_{DD} - I_D R_D$$

De la combinación de estas dos ecuaciones obtenemos

$$I_D = K_p[2(V_{SG} + V_{TP})(V_{DD} - I_D R_D) - (V_{DD} - I_D R_D)^2]$$

o

$$I_D = (0.2)[2(2.5 - 0.8)(5 - I_D(7.5)) - (5 - I_D(7.5))^2]$$

Despejamos I_D en esta ecuación cuadrática y hallamos que

$$I_D = 0.515\,\text{mA}$$

También encontramos que

$$V_{SD} = 1.14\,\text{V}$$

Por tanto, $V_{SD} < V_{SD}(\text{sat})$, lo que verifica que el transistor está polarizado en la región de no saturación.

Comentario: Al resolver la ecuación cuadrática para I_D, encontramos una segunda solución que da $V_{SD} = 2.93$ V. Sin embargo, este valor de V_{SD} es mayor que $V_{SD}(\text{sat})$, de modo que no es una solución válida porque supusimos que el transistor estaba polarizado en la región de no saturación.

PROBLEMA PARA EJERCITAR

Ejercicio 3.4: El transistor de la figura 3.26*a*) tiene parámetros $V_{TP} = -0.6$ V y $K_p = 0.2$ mA/V^2. El circuito está polarizado en $V_{DD} = 3.3$ V. Suponga que $R_1 \parallel R_2 = 300$ kΩ. Diseñe el circuito de manera que $I_{DQ} = 0.5$ mA y $V_{SDQ} = 2.0$ V. (Respuestas: $R_1 = 885$ kΩ, $R_2 = 454$ kΩ, $R_D = 2.6$ kΩ.)

EJERCICIO PARA ANÁLISIS EN COMPUTADORA

PS 3.1: Verifique los resultados del ejemplo 3.4 con un análisis de PSpice.

Como se ilustra en el ejemplo 3.4, no podemos saber de entrada si un transistor está polarizado en la región de saturación o en la de no saturación. El enfoque consiste en formular una conjetura aproximada y después verificar. Si la hipótesis resulta incorrecta, entonces hay que cambiarla y analizar el circuito de nuevo.

Bernardo Pérez 1092771-2111070242
1092771-2111070242

En amplificadores lineales con MOSFET, los transistores están polarizados en la región de saturación.

EJEMPLO DE DISEÑO 3.5

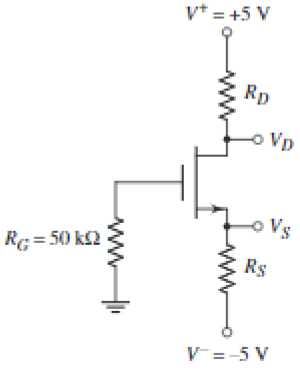


Figura 3.27 Configuración de circuito para el ejemplo 3.5.

Objetivo: Diseñar un circuito MOSFET polarizado con voltajes positivos y negativos para cumplir con una serie de especificaciones.

Especificaciones: La configuración del circuito por diseñar se muestra en la figura 3.27. Diseñe el circuito de modo que $I_{DQ} = 0.5$ mA y $V_{DSQ} = 4$ V.

Opciones: Se utilizarán resistores estándar en el diseño final. Se dispone de un transistor con parámetros nominales de $k'_n = 80\ \mu\text{A/V}^2$, $(W/L) = 6.25$ y $V_{TN} = 1.2$ V.

Solución: Si suponemos que el transistor está polarizado en la región de saturación, tenemos $I_{DQ} = K_n(V_{GS} - V_{TN})^2$. El parámetro de conducción es

$$K_n = \frac{k'_n}{2} \cdot \frac{W}{L} = \left(\frac{0.080}{2}\right)(6.25) = 0.25\ \text{mA/V}^2$$

Se despeja el valor del voltaje de compuerta a fuente y encontramos el voltaje requerido de compuerta a fuente para inducir la corriente de drenaje especificada.

$$V_{GS} = \sqrt{\frac{I_{DQ}}{K_n}} + V_{TN} = \sqrt{\frac{0.5}{0.25}} + 1.2$$

o

$$V_{GS} = 2.614\ \text{V}$$

Como la corriente de compuerta es cero, la compuerta se encuentra al potencial de tierra. El voltaje en la terminal fuente es $V_S = -V_{GS} = -2.614$ V. El valor del resistor de fuente se encuentra a partir de

$$R_S = \frac{V_S - V^-}{I_{DQ}} = \frac{-2.614 - (-5)}{0.5}$$

o

$$R_S = 4.77\ \text{k}\Omega$$

El voltaje en la terminal de drenaje se determina como

$$V_D = V_S + V_{DS} = -2.614 + 4 = 1.386\ \text{V}$$

El valor del resistor de drenaje es

$$R_D = \frac{V^+ - V_D}{I_{DQ}} = \frac{5 - 1.386}{0.5}$$

o

$$R_D = 7.23\ \text{k}\Omega$$

Podemos advertir que

$$V_{DS} = 4\ V > V_{DS}(\text{sat}) = V_{GS} - V_{TN} = 2.61 - 1.2 = 1.41\ \text{V}$$

lo que significa que el transistor en efecto está polarizado en la región de saturación.

Compensaciones: Los valores más cercanos de resistores estándar son $R_S = 4.7$ kΩ y $R_D = 7.5$ kΩ. Podemos encontrar el voltaje de compuerta a fuente a partir de

Bernardo Pérez 1092771-2111070242

$$V_{GS} + I_D R_S - 5 = 0$$

donde

$$I_D = K_n(V_{GS} - V_{TN})^2$$

Con los valores de resistores estándar encontramos que $V_{GS} = 2.622$ V, $I_{DQ} = 0.506$ mA y $V_{DSQ} = 3.83$ V. En este caso, la corriente de drenaje está dentro del 1.2 por ciento de las especificaciones de diseño, y el voltaje de drenaje a fuente está en el 4.25 por ciento de las especificaciones de diseño.

Comentario: Es importante tener en cuenta que la corriente en la terminal de compuerta es cero. En este caso, entonces, tenemos cero caída de voltaje en el resistor R_G.

Idea de diseño: En un diseño de circuitos reales con elementos discretos, necesitamos elegir los valores estándar de resistores que se acerquen más a los valores de diseño. Además, los resistores discretos tienen tolerancias que deben considerarse. Así, en el diseño final, la corriente de drenaje real y el voltaje de drenaje a fuente real son un poco diferentes de los valores especificados. En muchas aplicaciones, esta ligera desviación de los valores especificados no causa ningún problema.

PROBLEMA PARA EJERCITAR

Ejercicio 3.5: Para el transistor en el circuito de la figura 3.28, los valores de los parámetros nominales son $V_{TN} = 0.6$ V y $K_n = 0.5$ mA/V^2. *a*) Determine los valores en reposo V_{GSQ}, I_{DQ} y V_{DSQ}. *b*) Determine el rango de los valores de I_D y V_{DS} para una variación de ± 5 por ciento en V_{TN} y K_n. (Respuestas: *a*) $V_{GSQ} = 1.667$ V, $I_{DQ} = 0.5689$ mA, $V_{DSQ} = 2.724$ V; *b*) $0.5105 \le I_D \le 0.6314$ mA, $2.474 \le V_{DS} \le 2.958$ V.)

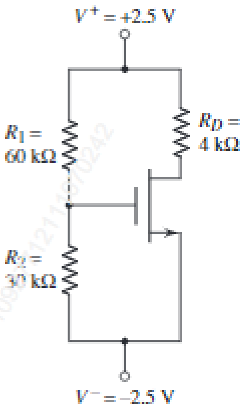


Figura 3.28 Circuito del problema para ejercitar 3.5.

Consideremos ahora un ejemplo de un dispositivo de canal P polarizado con voltajes positivos y negativos.

Bernardo Pérez 1092771-2111070242

EJEMPLO DE DISEÑO 3.6

Objetivo: Diseñar un circuito con un MOSFET de canal P polarizado con voltajes de alimentación tanto negativos como positivos y que contiene un resistor de fuente R_S para cumplir con una serie de especificaciones.

Especificaciones: El circuito por diseñar se muestra en la figura 3.29. Diseñe el circuito de modo que $I_{DQ} = 100\ \mu$A, $V_{SDQ} = 3$ V y $V_{RS} = 0.8$ V. Advierta que V_{RS} es el voltaje a través del resistor de fuente R_S. El valor del resistor de polarización mayor, ya sea R_1 o R_2, va a ser de 200 kΩ.

Opciones: Se dispone de un transistor con valores de parámetros nominales de $K_p = 100\ \mu$A/V^2 y $V_{TP} = -0.4$ V. El parámetro de conducción puede variar ± 5 por ciento.

Solución: Si suponemos que el transistor está polarizado en la región de saturación, tenemos $I_{DQ} = K_p(V_{SG} + V_{TP})^2$. Se despeja el voltaje de fuente a compuerta y encontramos que el valor deseado del voltaje de fuente a compuerta es

$$V_{SG} = \sqrt{\frac{I_{DQ}}{K_p}} - V_{TP} = \sqrt{\frac{100}{100}} - (-0.4)$$

o

$$V_{SG} = 1.4 \text{ V}$$

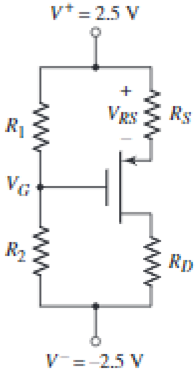


Figura 3.29 Configuración de circuito para el ejemplo 3.6.

Bernardo Pérez 1092771-2111070242

Podemos observar que el valor de diseño de

$$V_{SDQ} = 3\text{ V} > V_{SDQ}\,(\text{sat}) = V_{SGQ} + V_{TP} = 1.4 - 0.4 = 1\text{ V}$$

de modo que el transistor estará polarizado en la región de saturación.
Se encuentra que el voltaje en la compuerta respecto del potencial de tierra es

$$V_G = V^+ - V_{RS} - V_{SG} = 2.5 - 0.8 - 1.4 = 0.3\text{ V}$$

Con $V_G > 0$, el resistor R_2 será el mayor de los dos resistores de polarización, de modo que se establece $R_2 = 200\text{ K}\Omega$. La corriente a través de R_2 es entonces

$$I_{\text{Polarización}} = \frac{V_G - V^-}{R_2} = \frac{0.3 - (-2.5)}{200} = 0.014\,\text{mA}$$

Como la corriente a través de R_1 es la misma, vemos que el valor de R_1 es

$$R_1 = \frac{V^+ - V_G}{I_{\text{Polarización}}} = \frac{2.5 - 0.3}{0.014}$$

lo que produce

$$R_1 = 157\text{ k}\Omega$$

El valor del resistor de la fuente se encuentra por

$$R_S = \frac{V_{RS}}{I_{DQ}} = \frac{0.8}{0.1}$$

o

$$R_S = 8\text{ k}\Omega$$

El voltaje en la terminal de drenaje es

$$V_D = V^+ - V_{RS} - V_{SD} = 2.5 - 0.8 - 3 = -1.3\text{ V}$$

Entonces, el valor del resistor de drenaje se encuentra como

$$R_D = \frac{V_D - V^-}{I_{DQ}} = \frac{-1.3 - (-2.5)}{0.1}$$

o

$$R_D = 12\text{ k}\Omega$$

Compensaciones: Si el parámetro de conducción K_p varía ±5%, la corriente de drenaje en reposo I_{DQ} y el voltaje de fuente a drenaje V_{SDQ} cambiarán. Con los valores de resistor del diseño anterior, encontramos lo siguiente:

K_p	V_{SGQ}	I_{DQ}	V_{SDQ}
95 μA/V^2	1.416 V	98.0 μA	3.04 V
105 μA/V^2	1.385 V	101.9 μA	2.962 V
±5%	±1.14%	±2%	±1.33%

Comentario: Podemos observar que la variación en los valores del punto Q es menor que la variación en K_p. La inclusión del resistor de fuente R_S tiende a estabilizar el punto Q.

PROBLEMA PARA EJERCITAR

Ejercicio 3.6: Considere el circuito de la figura 3.30. Los parámetros nominales del transistor son $V_{TP} = -0.30$ V y $K_p = 120\ \mu A/V^2$. *a)* Calcule V_{SG}, I_D y V_{SD}. *b)* Determine la variación en I_D si el voltaje umbral varía ±5 por ciento. (Respuestas: *a)* $V_{SG} = 1.631$ V, $I_D = 0.2126$ mA, $V_{SD} = 3.295$ V; *b)* $0.2091 \leq I_D \leq 0.2160$ mA.)

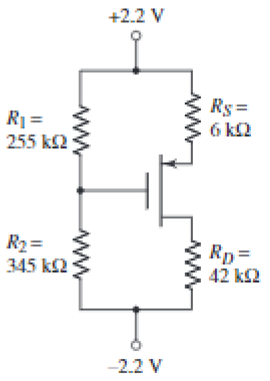


Figura 3.30 Figura del problema para ejercitar 3.6.

EJERCICIO PARA ANÁLISIS EN COMPUTADORA

PS 3.2 Verifique el diseño del circuito en el ejemplo 3.6 con una simulación de PSpice. También investigue el cambio en los valores del punto *Q* con variaciones de ±10 por ciento en los valores de los resistores.

3.2.2 Línea de carga y modos de operación

La línea de carga es útil para visualizar la región en la que el MOSFET se polariza. Consideremos de nuevo el circuito de fuente común de la figura 3.25*b*). Escribir una ecuación de la Ley del voltaje de Kirchhoff en torno al bucle drenaje-fuente da por resultado la ecuación (3.14), que es la ecuación de la línea de carga, lo que muestra una relación lineal entre la corriente de drenaje y el voltaje de drenaje a fuente.

La figura 3.31 muestra la característica v_{DS}(sat) del transistor descrito en el ejemplo 3.3. La línea de carga está dada por

$$V_{DS} = V_{DD} - I_D R_D = 5 - I_D(20) \tag{3.20a}$$

o

$$I_D = \frac{5}{20} - \frac{V_{DS}}{20}\ (\text{mA}) \tag{3.20b}$$

y también se grafica en la figura. Los dos puntos extremos de la línea de carga se determinan de la manera habitual. Si $I_D = 0$, entonces $V_{DS} = 5$ V; si $V_{DS} = 0$, entonces $I_D = 5/20 = 0.25$ mA. El punto *Q* del transistor está dado por la corriente de drenaje CD y el voltaje de drenaje

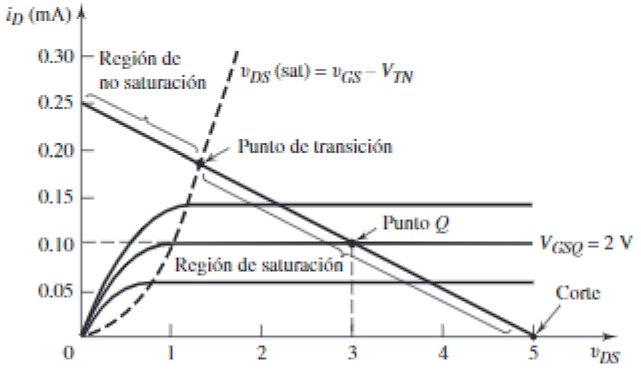


Figura 3.31 Características del transistor, curva v_{DS}(sat), línea de carga y punto *Q* para el circuito NMOS de fuente común en la figura 3.25*b*).

Bernardo Pérez 1092771-2111070242
1092771-2111070242

a fuente, y siempre está sobre la línea de carga, como se muestra en la figura. Unas cuantas características del transistor también se muestran en la figura.

Si el voltaje de compuerta a fuente es menor que V_{TN}, la corriente de drenaje es cero y el transistor está en corte. A medida que el voltaje de compuerta a fuente se hace poco a poco mayor que V_{TN}, el transistor se activa y se polariza en la región de saturación. Conforme aumenta V_{GS}, el punto Q se mueve hacia arriba de la línea de carga. El **punto de transición** es la frontera entre las regiones de saturación y no saturación, y se define como el punto donde $V_{DS} = V_{DS}(\text{sat}) = V_{GS} - V_{TN}$. A medida que V_{GS} se incrementa por arriba del valor del punto de transición, el transistor se polariza en la región de no saturación.

EJEMPLO 3.7

Objetivo: Determinar los parámetros del punto de transición para un circuito de fuente común.

Considere el circuito de la figura 3.25*b*). Suponga parámetros del transistor de $V_{TN} = 1$ V y $K_n = 0.1$ mA/V^2.

Solución: En el punto de transición,

$$V_{DS} = V_{DS}(\text{sat}) = V_{GS} - V_{TN} = V_{DD} - I_D R_D$$

La corriente de drenaje todavía es

$$I_D = K_n(V_{GS} - V_{TN})^2$$

Al combinar estas dos últimas ecuaciones, obtenemos

$$V_{GS} - V_{TN} = V_{DD} - K_n R_D (V_{GS} - V_{TN})^2$$

Reordenamos esta ecuación y obtenemos

$$K_n R_D (V_{GS} - V_{TN})^2 + (V_{GS} - V_{TN}) - V_{DD} = 0$$

o

$$(0.1)(20)(V_{GS} - V_{TN})^2 + (V_{GS} - V_{TN}) - 5 = 0$$

Se resuelve la ecuación cuadrática y encontramos que

$$V_{GS} - V_{TN} = 1.35 \text{ V} = V_{DS}$$

Por tanto,

$$V_{GS} = 2.35 \text{ V}$$

y

$$I_D = (0.1)(2.35 - 1)^2 = 0.182 \text{ mA}$$

Comentario: Para $V_{GS} < 2.35$ V, el transistor está polarizado en la región de saturación; para $V_{GS} > 2.35$ V, el transistor está polarizado en la región de no saturación.

PROBLEMA PARA EJERCITAR

Ejercicio 3.7: Considere el circuito de la figura 3.30. Con los parámetros nominales del transistor descritos en el problema para ejercitar 3.6, grafique la línea de carga y determine los parámetros del punto de transición. (Respuestas: $V_{SG} = 2.272$ V, $I_D = 0.4668$ mA, $V_{SD} = 1.972$ V.)

Bernardo Pérez 1092771-2111070242
1092771211070242

Técnica para resolución de problemas: análisis de CD del MOSFET

El análisis de la respuesta de CD de un circuito MOSFET requiere conocer la condición de polarización (en saturación o no saturación) del transistor. En algunos casos, la condición de polarización puede no ser obvia, lo que significa que tenemos que suponer el estado de polarización y acto seguido analizar el circuito para determinar si tenemos una solución coherente con nuestra estimación inicial. Para ello, podemos:

1. Suponer que el transistor está polarizado en la región de saturación, en cuyo caso $V_{GS} > V_{TN}$, $I_D > 0$ y $V_{DS} \geq V_{DS}(\text{sat})$.
2. Analizar el circuito con las relaciones de saturación de corriente-voltaje.
3. Evaluar la condición de polarización resultante del transistor. Si los valores de los parámetros asumidos en el paso 1 son válidos, entonces la hipótesis inicial es la correcta. Si $V_{GS} < V_{TN}$, el transistor se encuentra probablemente en corte, y si $V_{DS} < V_{DS}(\text{sat})$, el transistor está probablemente polarizado en la región de no saturación.
4. Si la suposición inicial resulta incorrecta, entonces debe formularse una nueva hipótesis y volver a analizar el circuito. Se debe repetir el paso 3.

3.2.3 Configuraciones adicionales MOSFET: Análisis de CD

Existen otros circuitos MOSFET además de los circuitos básicos de fuente común que acabamos de considerar que están polarizados con la configuración básica de cuatro resistores.

Sin embargo, los amplificadores MOSFET de circuitos integrados por lo general están polarizados con fuentes de corriente constante. El ejemplo 3.8 demuestra esta técnica mediante una fuente de corriente ideal.

Bernardo Pérez 1092771-2111070242

1092771-2111070242

EJEMPLO DE DISEÑO **3.8**

Objetivo: Diseñar un circuito MOSFET polarizado con una fuente de corriente constante para cumplir con una serie de especificaciones.

Especificaciones: La configuración del circuito que se diseñará se muestra en la figura 3.32*a*). Diseñe el circuito de modo que los valores en reposo sean $I_{DQ} = 250\ \mu\text{A}$ y $V_D = 2.5$ V.

Opciones: Se dispone de un transistor con valores nominales de $V_{TN} = 0.8$ V, $k'_n = 80\ \mu\text{A/V}^2$ y $W/L = 3$. Suponga que k'_n varía ± 5 por ciento.

Solución: El circuito equivalente de CD se muestra en la figura 3.32*b*). Como $v_i = 0$, la compuerta está a potencial de tierra y no hay corriente a través de R_G. Tenemos que $I_Q = I_{DQ} = 250\ \mu\text{A}$.

Si suponemos que el transistor está polarizado en la región de saturación, tenemos

$$I_D = \frac{k'_n}{2} \cdot \frac{W}{L}(V_{GS} - V_{TN})^2$$

o

$$250 = \left(\frac{80}{2}\right) \cdot (3)(V_{GS} - 0.8)^2$$

lo que genera

$$V_{GS} = 2.24 \text{ V}$$

El voltaje en la terminal de fuente es $V_S = -V_{GS} = -2.24$ V.

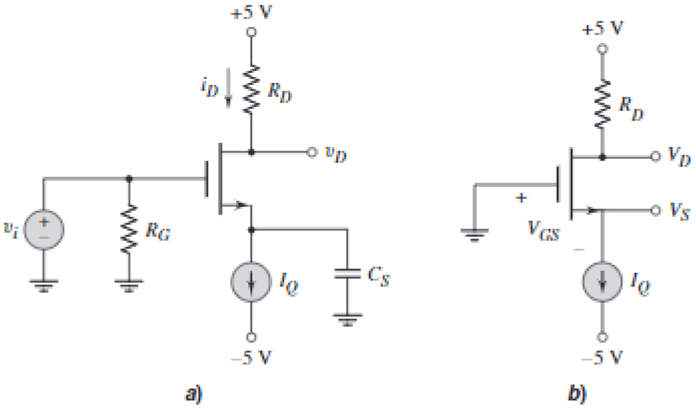


Figura 3.32 *a*) Circuito polarizado NMOS de fuente común con una fuente de corriente constante y *b*) circuito equivalente de CD.

La corriente de drenaje también se escribe como

$$I_D = \frac{5 - V_D}{R_D}$$

Para $V_D = 2.5$ V, tenemos

$$R_D = \frac{5 - 2.5}{0.25} = 10 \text{ k}\Omega$$

El voltaje de drenaje a fuente es

$$V_{DS} = V_D - V_S = 2.5 - (-2.24) = 4.74 \text{ V}$$

Como $V_{DS} = 4.74\text{V} > V_{DS}(\text{sat}) = V_{GS} - V_{TN} = 2.24 - 0.8 = 1.44$ V, el transistor está polarizado en la región de saturación, como se supuso al principio.

Compensaciones: Tenga en cuenta que, aunque k_n' cambie, la corriente de drenaje se mantiene constante. Para $76 \le k_n' \le 84\ \mu\text{A/V}^2$, la variación en V_{GSQ} es $2.209 \le V_{GSQ} \le 2.281$ V y la variación en V_{DSQ} es $4.709 \le V_{DSQ} \le 4.781$ V. La variación en V_{DSQ} es ± 0.87 por ciento, incluso con ± 5 por ciento de la variación en k_n'. Este efecto de estabilidad es una ventaja de la polarización de corriente constante.

Comentario: Los circuitos MOSFET se polarizan mediante fuentes de corriente constante, que a su vez se diseñan con otros transistores MOS, como veremos más adelante. La polarización con fuentes de corriente tiende a estabilizar los circuitos contra las variaciones en el dispositivo o de los parámetros del circuito.

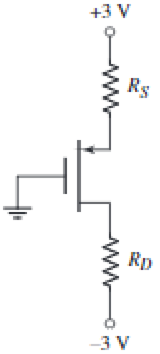


Figura 3.33 Circuito del problema para ejercitar 3.8.

PROBLEMA PARA EJERCITAR

Ejercicio 3.8: *a*) Considere el circuito de la figura 3.33. Los parámetros del transistor son $V_{TP} = -0.40$ V y $K_p = 30\ \mu\text{A/V}^2$. Diseñe el circuito de modo que $I_{DQ} = 60\ \mu$A y $V_{SDQ} = 2.5$ V. *b*) Determine la variación en los valores de los puntos *Q* si los parámetros de V_{TP} y K_p varían ± 5 por ciento. (Respuestas: *a*) $R_S = 19.77$ kΩ, $R_D = 38.57$ kΩ; *b*) $58.2 \le I_{DQ} \le 61.08\ \mu$A, $2.437 \le V_{SDQ} \le 2.605$ V.)

Dispositivo de carga incremental de canal N

Un MOSFET de modo incremental conectado en una configuración como la de la figura 3.34 es útil como resistor no lineal. Un transistor con esta conexión se conoce como **dispositivo de**

Bernardo Pérez 1092771-2111070242

carga incremental. Debido a que el transistor es un dispositivo en modo incremental, $V_{TN} > 0$. Además, para este circuito, $v_{DS} = v_{GS} > v_{DS}(\text{sat}) = v_{GS} - v_{TN}$, lo que significa que el transistor está siempre polarizado en la región de saturación. Así, las características generales i_D contra v_{DS} se escriben como

$$i_D = K_n(v_{GS} - V_{TN})^2 = K_n(v_{DS} - V_{TN})^2 \quad \textbf{(3.21)}$$

La figura 3.35 muestra una gráfica de la ecuación (3.21) para el caso en que $K_n = 1$ mA/V^2 y $V_{TN} = 1$ V.

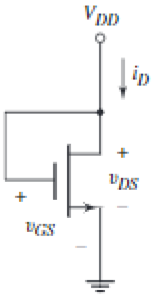


Figura 3.34 Dispositivo NMOS en modo incremental con la compuerta conectada al drenaje.

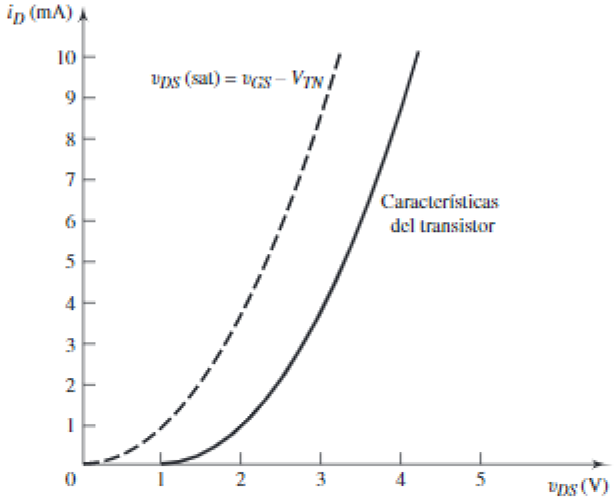


Figura 3.35 Característica de corriente-voltaje de un dispositivo de carga incremental.

Bernardo Pérez 1092771-2111070242

1092771-2111070242

Si un dispositivo de carga incremental está conectado en un circuito con otro MOSFET en la configuración de la figura 3.36, el circuito puede servir como amplificador o como inversor en un circuito lógico digital. El dispositivo de carga, M_L, siempre está polarizado en la región de saturación, mientras que el transistor M_D, llamado **transistor controlador**, está polarizado ya sea en la región de saturación o en la de no saturación, en función del valor del voltaje de entrada. El ejemplo siguiente se ocupa del análisis de CD para este circuito para voltajes de entrada de CD en la compuerta de M_D.

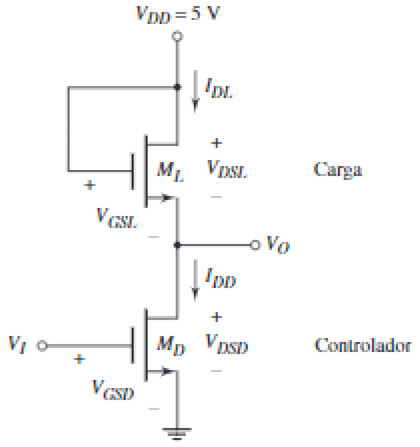


Figura 3.36 Circuito con dispositivo de carga incremental y controlador NMOS.

EJEMPLO 3.9

Objetivo: Determinar las corrientes y voltajes de CD del transistor en un circuito que contiene un dispositivo de carga incremental.

Los transistores en el circuito de la figura 3.36 tienen parámetros $V_{TND} = V_{TNL} = 1$ V, $K_{nD} = 50\ \mu A/V^2$ y $K_{nL} = 10\ \mu A/V^2$. También se supone $\lambda_{nD} = \lambda_{nL} = 0$. (El subíndice D se aplica al transistor controlador, y el subíndice L, al transistor de carga.) Determine V_O para $V_I = 5$ V y $V_I = 1.5$ V.

Solución: ($V_I = 5$ V) Para un circuito inversor con una carga resistiva, cuando el voltaje de entrada es grande, el voltaje de salida cae a un valor bajo. Por tanto, suponemos que el transistor controlador está polarizado en la región de no saturación, pues el voltaje de drenaje a fuente será pequeño. La corriente de drenaje en el dispositivo de carga es igual a la corriente de drenaje en el transistor controlador. Escribimos estas corrientes en forma genérica y tenemos

$$I_{DD} = I_{DL}$$

o

$$K_{nD}\left[2(V_{GSD} - V_{TND})V_{DSD} - V_{DSD}^2\right] = K_{nL}[V_{GSL} - V_{TNL}]^2$$

Como $V_{GSD} = V_I$, $V_{DSD} = V_O$ y $V_{GSL} = V_{DSL} = V_{DD} - V_O$, entonces

$$K_{nD}\left[2(V_I - V_{TND})V_O - V_O^2\right] = K_{nL}[V_{DD} - V_O - V_{TNL}]^2$$

Sustituimos cifras y hallamos que

$$(50)\left[2(5-1)V_O - V_O^2\right] = (10)[5 - V_O - 1]^2$$

Reacomodamos los términos y llegamos a

$$3V_O^2 - 24V_O + 8 = 0$$

Con la fórmula cuadrática obtenemos dos soluciones posibles:

$$V_O = 7.65 \text{ V} \quad \text{o} \quad V_O = 0.349 \text{ V}$$

Como el voltaje de salida no puede ser mayor que el voltaje de alimentación $V_{DD} = 5$ V, entonces la solución válida es $V_O = 0.349$ V.

Además, como $V_{DSD} = V_O = 0.349 \text{ V} < V_{GSD} - V_{TND} = 5 - 1 = 4$ V, el M_D controlador está polarizado en la región de no saturación, como se supuso al principio.

La corriente se determina a partir de

$$I_D = K_{nL}(V_{GSL} - V_{TNL})^2 = K_{nL}(V_{DD} - V_O - V_{TNL})^2$$

o

$$I_D = (10)(5 - 0.349 - 1)^2 = 133\ \mu A$$

Solución: ($V_I = 1.5$ V) Como el voltaje umbral del transistor controlador es $V_{TN} = 1$ V, un voltaje de entrada de 1.5 V significa que la corriente del transistor va a ser relativamente pequeña, de modo que el voltaje de salida debe ser relativamente grande. Por esta razón, vamos a suponer que el transistor controlador M_D se encuentra polarizado en la región de saturación. Igualamos las corrientes en los dos transistores y escribimos las ecuaciones de corriente en forma genérica, y tenemos

$$I_{DD} = I_{DL}$$

o

$$K_{nD}[V_{GSD} - V_{TND}]^2 = K_{nL}[V_{GSL} - V_{TNL}]^2$$

Bernardo Pérez 1092771-2111070242
1092771-2111070242

Una vez más, como $V_{GSD} = V_I$ y $V_{GSL} = V_{DSL} = V_{DD} - V_O$, entonces

$$K_{nD}[V_I - V_{TND}]^2 = K_{nL}[V_{DD} - V_O - V_{TNL}]^2$$

Sustituimos cifras y tomamos la raíz cuadrada, para encontrar

$$\sqrt{50}[1.5 - 1] = \sqrt{10}[5 - V_O - 1]$$

lo que da como resultado $V_O = 2.88$ V.

Como $V_{DSD} = V_O = 2.88 \text{ V} > V_{GSD} - V_{TND} = 1.5 - 1 = 0.5$ V, el transistor controlador M_D está polarizado en la región de saturación, como se supuso al principio.

La corriente es

$$I_D = K_{nD}(V_{GSD} - V_{TND})^2 = (50)(1.5 - 1)^2 = 12.5\ \mu\text{A}$$

Comentario: En este ejemplo hicimos una estimación inicial sobre el transistor controlador: si estaba polarizado en la región de saturación o en la de no saturación. Un enfoque más analítico se muestra a continuación de este ejemplo.

Simulación por computadora: Las características de transferencia de voltaje del inversor NMOS con carga incremental de la figura 3.36 se obtuvieron mediante un análisis de PSpice. Estos resultados se ilustran en la figura 3.37. Conforme el voltaje de entrada disminuye desde su estado alto, el voltaje de salida se incrementa, cargando y descargando las capacitancias en los transistores. La corriente en el circuito tiende a cero cuando el transistor controlador está en corte. Esto ocurre cuando $V_I = V_{GSD} = V_{TN} = 1$ V. En este punto, el voltaje de salida es $V_O = 4$ V. Como no hay corriente, los capacitores cesan de cargar y descargar, por lo que el voltaje de salida no puede llegar al valor completo de $V_{DD} = 5$ V. El voltaje máximo de salida es $V_O(\text{máx}) = V_{DD} - V_{TNL} = 5 - 1 = 4$ V.

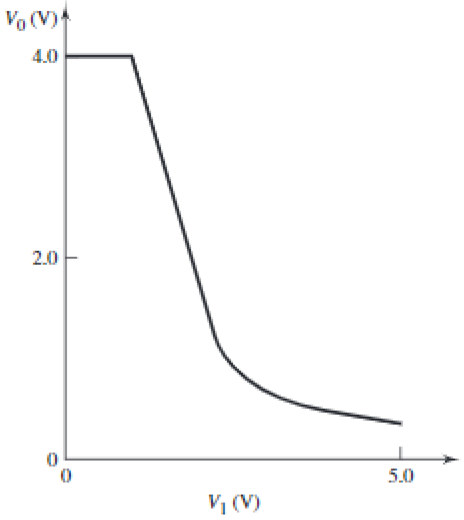


Figura 3.37 Características de transferencia de voltaje del inversor NMOS con un dispositivo de carga incremental.

Cuando el voltaje de entrada es mayor que 1 V, ambos transistores están polarizados en la región de saturación, como se mostró en el análisis previo para $V_I = 1.5$ V. El voltaje de salida es una función lineal del voltaje de entrada, como veremos en la ecuación (3.24).

Para un voltaje de entrada mayor de aproximadamente 2.25 V, el transistor controlador está polarizado en la región de no saturación y el voltaje de salida es una función no lineal del voltaje de entrada.

Bernardo Pérez 1092771-2111070243
1092771-2111070243

PROBLEMA PARA EJERCITAR

Ejercicio 3.9: Considere el inversor NMOS de la figura 3.36 con los parámetros del transistor del ejemplo 3.9. Determine el voltaje de salida V_O para los voltajes de entrada *a)* $V_I = 4$ V y *b)* $V_I = 2$ V. (Respuestas: *a)* 0.454 V, *b)* 1.76 V.)

EJERCICIO DE ANÁLISIS POR COMPUTADORA

PS 3.3: Considere el circuito NMOS de la figura 3.36. Grafique las características de transferencia de voltaje con una simulación PSpice. Utilice parámetros del transistor similares a los del ejemplo 3.9. ¿Cuáles son los valores de V_O para $V_I = 1.5$ V y $V_I = 5$ V?

En el circuito de la figura 3.36, podemos determinar el punto de transición para el transistor controlador que separa las regiones de saturación y de no saturación. El punto de transición está determinado por la ecuación

$$V_{DSD}(\text{sat}) = V_{GSD} - V_{TND} \quad \textbf{(3.22)}$$

Una vez más, las corrientes de drenaje en los dos transistores son iguales. Empleamos la relación de corriente de drenaje de saturación para el transistor controlador y obtenemos

$$I_{DD} = I_{DL} \quad \textbf{(3.23a)}$$

o

$$K_{nD}[V_{GSD} - V_{TND}]^2 = K_{nL}[V_{GSL} - V_{TNL}]^2 \quad \textbf{(3.23b)}$$

De nueva cuenta, si observamos que $V_{GSD} = V_I$ y $V_{GSL} = V_{DSL} = V_{DD} - V_O$, y tomamos la raíz cuadrada, obtenemos

$$\sqrt{\frac{K_{nD}}{K_{nL}}}(V_I - V_{TND}) = (V_{DD} - V_O - V_{TNL}) \quad \textbf{(3.24)}$$

En el punto de transición podemos definir el voltaje de entrada como $V_I = V_{It}$, y el voltaje de salida como $V_{Ot} = V_{DSD}(\text{sat}) = V_{It} - V_{TND}$. Entonces, por la ecuación (3.24), el voltaje de entrada en el punto de transición es

$$V_{It} = \frac{V_{DD} - V_{TNL} + V_{TND}(1 + \sqrt{K_{nD}/K_{nL}})}{1 + \sqrt{K_{nD}/K_{nL}}} \quad \textbf{(3.25)}$$

Si aplicamos la ecuación (3.25) al ejemplo anterior demostramos que nuestras hipótesis iniciales eran correctas.

Dispositivo de carga decremental de canal N

Un MOSFET en modo decremental de canal N también sirve como dispositivo de carga. Considere el MOSFET en modo decremental con la compuerta y la fuente conectadas entre sí de la figura 3.38*a*). Las características corriente-voltaje se muestran en la figura 3.38*b*). El transistor está polarizado ya sea en la región de saturación o en la de no de saturación. El punto de transición también se muestra en la gráfica. El voltaje de umbral del MOSFET en modo decremental de canal N es negativo, por lo que $v_{DS}(\text{sat})$ es positivo.

Un dispositivo de carga decremental se puede utilizar en conjunción con otro MOSFET, como se muestra en la figura 3.39, para crear un circuito que opere como amplificador o como inversor en un circuito lógico digital. Tanto el dispositivo de carga M_L como el transistor controlador M_D pueden estar polarizados ya sea en la región de saturación o en la de no saturación, en función del valor del voltaje de entrada. Realizaremos el análisis de CD de este circuito con un voltaje de entrada de CD particular para la compuerta del transistor controlador.

Bernardo Pérez 1092771-2111070243

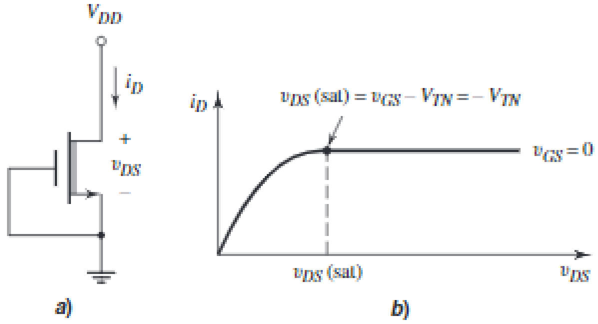


Figura 3.38 *a*) Dispositivo NMOS en modo decremental con la compuerta conectada a la fuente y *b*) características de corriente-voltaje.

EJEMPLO **3.10**

Objetivo: Determinar las corrientes y voltajes de CD del transistor en un circuito que contenga un dispositivo de carga decremental.

Considere el circuito de la figura 3.39. Sea $V_{DD} = 5$ V y suponga parámetros del transistor de $V_{TND} = 1$ V, $V_{TNL} = -2$ V, $K_{nD} = 50\ \mu A/V^2$ y $K_{nL} = 10\ \mu A/V^2$. Determine V_O para $V_I = 5$ V.

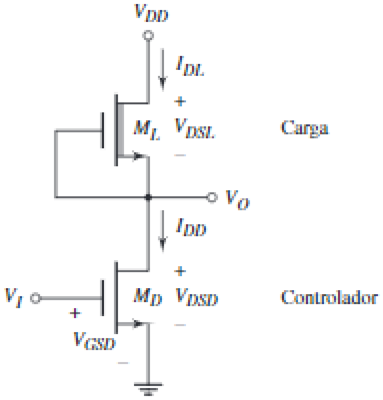


Figura 3.39 Circuito con un dispositivo de carga decremental y controlador NMOS.

Solución: Suponga que el transistor controlador M_D está polarizado en la región de no saturación, y el transistor de carga M_L, en la región de saturación. Las corrientes de drenaje en los dos transistores son iguales. En forma genérica, estas corrientes son

$$I_{DD} = I_{DL}$$

o

$$K_{nD}\left[2(V_{GSD} - V_{TND})V_{DSD} - V_{DSD}^2\right] = K_{nL}[V_{GSL} - V_{TNL}]^2$$

Como $V_{GSD} = V_I$, $V_{DSD} = V_O$ y $V_{GSL} = 0$, entonces

$$K_{nD}\left[2(V_I - V_{TND})V_O - V_O^2\right] = K_{nL}[-V_{TNL}]^2$$

Al sustituir los números, encontramos

$$(50)\left[2(5-1)V_O - V_O^2\right] = (10)[-(-2)]^2$$

Bernardo Pérez 1092771-2111070243
1092771-2111070243

Reacomodamos los términos y obtenemos

$$5V_O^2 - 40V_O + 4 = 0$$

Con la fórmula cuadrática obtenemos dos posibles soluciones:

$$V_O = 7.90\text{ V} \quad \text{o} \quad V_O = 0.10\text{ V}$$

Como el voltaje de salida no puede ser mayor que el voltaje de alimentación $V_{DD} = 5$ V, la solución válida es $V_O = 0.10$ V.

La corriente es

$$I_D = K_{nL}(-V_{TNL})^2 = (10)[-(-2)]^2 = 40\ \mu\text{A}$$

Comentario: Como $V_{DSD} = V_O = 0.10\text{V} < V_{GSD} - V_{TND} = 5 - 1 = 4$ V, M_D se encuentra polarizado en la región de no saturación, como se supuso. Del mismo modo, como $V_{DSL} = V_{DD} - V_O = 4.9\text{ V} > V_{GSL} - V_{TNL} = 0 - (-2) = 2$ V, M_L está polarizado en la región de saturación, como se supuso en primer lugar.

Simulación por computadora: Las características de transferencia de voltaje del circuito inversor NMOS con carga decremental en la figura 3.39 se obtuvieron mediante un análisis de PSpice. Estos resultados se muestran en la figura 3.40. Para un voltaje de entrada inferior a 1 V, el controlador está en corte y el voltaje de salida es $V_O = V_{DD} = 5$ V.

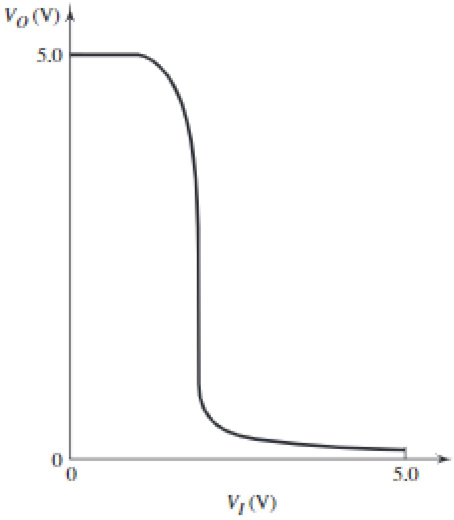


Figura 3.40 Características de transferencia de voltaje del inversor NMOS con un dispositivo de carga decremental.

Cuando el voltaje de entrada es apenas mayor que 1 V, el transistor controlador está polarizado en la región de saturación y el dispositivo de carga en la región de no saturación. Cuando el voltaje de entrada es de aproximadamente 1.9 V, ambos transistores se encuentran polarizados en la región de saturación. Si se supone que el parámetro de modulación de la longitud del canal λ es cero como en este ejemplo, no hay ningún cambio en el voltaje de entrada durante esta región de transición. A medida que el voltaje de entrada se hace mayor que 1.9 V, el controlador está polarizado en la región de no saturación, y la carga, en la de saturación.

Bernardo Pérez 1092771-2111070243

PROBLEMA PARA EJERCITAR

Ejercicio 3.10: Considere el circuito de la figura 3.39 con los parámetros de transistor $V_{TND} = 1$ V y $V_{TNL} = -2$ V. *a)* Diseñe la relación de K_{nD}/K_{nL} que produce un voltaje de salida de $V_O = 0.25$ V en $V_I = 5$ V. *b)* Encuentre K_{nD} y K_{nL} si las corrientes del transistor son de 0.2 mA cuando $V_I = 5$ V. (Respuestas: *a)* $K_{nD}/K_{nL} = 2.06$; *b)* $K_{nL} = 50\ \mu\text{A/V}^2$, $K_{nD} = 103\ \mu\text{A/V}^2$.)

EJERCICIO DE ANÁLISIS POR COMPUTADORA

PS 3.4: Considere el circuito NMOS de la figura 3.39. Grafique las características de transferencia de voltaje con una simulación de PSpice. Utilice parámetros del transistor similares a los del ejemplo 3.10. ¿Cuáles son los valores de V_O para $V_I = 1.5$ V y $V_I = 5$ V?

Dispositivo de carga incremental de canal P

Un transistor en modo incremental de canal P también sirve como dispositivo de carga para formar un inversor MOS complementario (CMOS). El término "complementario" implica que se utilizan transistores tanto de canal N como de canal P en el mismo circuito. La tecnología CMOS es muy común en circuitos electrónicos analógicos y digitales.

La figura 3.41 muestra un ejemplo de un inversor CMOS. El transistor NMOS opera como dispositivo de amplificación, o controlador, y el dispositivo PMOS es la carga, lo que se conoce como carga activa. Esta configuración suele utilizarse en aplicaciones analógicas. En otra configuración, las dos compuertas están unidas y forman la entrada.

Al igual que con los dos inversores NMOS anteriores, los dos transistores de la figura 3.41 pueden estar polarizados ya sea en la región de saturación o en la de no saturación, en función del valor del voltaje de entrada. Es más fácil determinar la característica de transferencia de voltaje a partir de un análisis de PSpice.

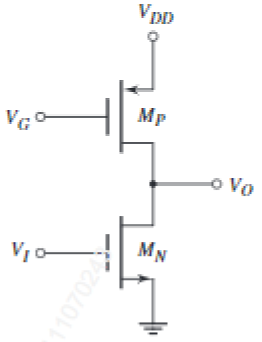


Figura 3.41 Ejemplo de inversor CMOS.

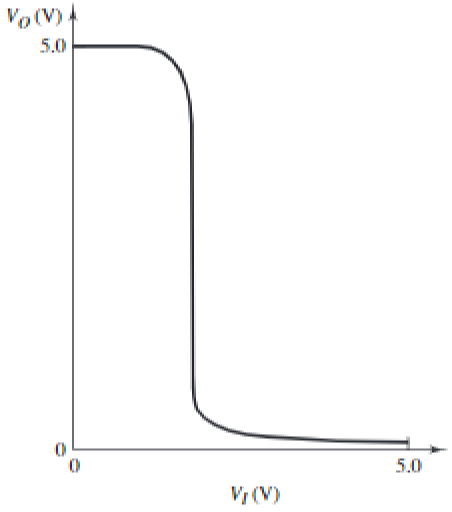


Figura 3.42 Características de transferencia de voltaje del inversor CMOS de la figura 3.41.

EJEMPLO 3.11

Objetivo: Determinar la característica de transferencia de voltaje del inversor CMOS con un análisis de PSpice.

Bernardo Pérez 1092771-2111070243

Para el circuito de la figura 3.41, suponga parámetros de transistor $V_{TN} = 1$ V, $V_{TP} = -1$ V y $K_n = K_p$. Suponga también que $V_{DD} = 5$ V y $V_G = 3.25$ V.

Solución: Las características de transferencia de voltaje se muestran en la figura 3.42. En este caso hay una región, como en el de un inversor NMOS con carga decremental, en la que ambos transistores están polarizados en la región de saturación, y el voltaje de entrada es una constante en esta región de transición para el supuesto de que el parámetro de modulación de la longitud del canal λ sea igual a cero.

Comentario: En este ejemplo, el voltaje de fuente a compuerta del dispositivo PMOS es sólo $v_{SG} = 1.75$ V. La resistencia efectiva que detecta el drenaje del dispositivo PMOS es entonces relativamente grande. Ésta es una característica deseable para un amplificador, como se verá en el próximo capítulo.

PROBLEMA PARA EJERCITAR

Ejercicio 3.11: Considere el circuito de la figura 3.41. Suponga los mismos parámetros de transistor y parámetros del circuito del ejemplo 3.11. Determine los parámetros del punto de transición para los transistores M_N y M_P. (Respuestas: M_P: $V_{Ot} = 4.25$ V, $V_{It} = 1.75$ V; M_N: $V_{Ot} = 0.75$ V, $V_{It} = 1.75$ V.)

Ponga a prueba su comprensión

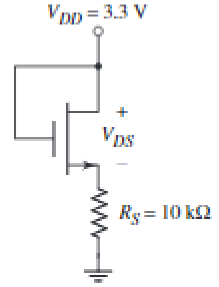


Figura 3.43 Circuito para el ejercicio PPC 3.8.

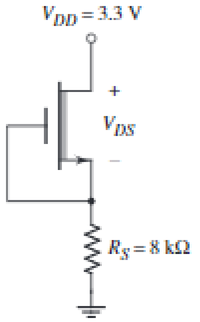


Figura 3.44 Circuito para el ejercicio PPC 3.10.

PPC 3.7 El transistor en el circuito de la figura 3.25*a*) tiene parámetros $V_{TN} = 0.25$ V y $K_n = 30\ \mu A/V^2$. El circuito está polarizado para $V_{DD} = 2.2$ V. Sean $R_1 + R_2 = 500$ kΩ. Rediseñe el circuito de modo que $I_{DQ} = 70\ \mu$A y $V_{DSQ} = 1.2$ V. (Respuestas: $R_1 = 96$ kΩ, $R_2 = 404$ kΩ, $R_D = 14.3$ kΩ.)

PPC 3.8 Considere el circuito de la figura 3.43. Los parámetros del transistor son $V_{TN} = 0.4$ V y $k'_n = 100\ \mu A/V^2$. Diseñe la relación anchura-longitud del transistor tal que $V_{DS} = 1.6$ V. (Respuestas: 2.36.)

PPC 3.9 Para el circuito de la figura 3.36, utilice los parámetros de transistor del ejemplo 3.9. *a*) Determine V_I y V_O en el punto de transición para el transistor controlador. *b*) Calcule las corrientes del transistor en el punto de transición. (Respuestas: *a*) $V_{It} = 2.236$ V, $V_{Ot} = 1.236$ V; *b*) $I_D = 76.4\ \mu$A.)

PPC 3.10 Considere el circuito de la figura 3.44. Los parámetros del transistor son $V_{TN} = -1.2$ V y $k'_n = 80\ \mu A/V^2$. *a*) Diseñe la relación anchura-longitud del transistor tal que $V_{DS} = 1.8$ V. ¿Está el transistor polarizado en la región de saturación o en la de no saturación? *b*) Repita el inciso *a*) con $V_{DS} = 0.8$ V. (Respuestas: *a*) 3.26, *b*) 6.10.)

PPC 3.11 Para el circuito de la figura 3.39, utilice los parámetros de transistor del ejemplo 3.10. *a*) Determine V_I y V_O en el punto de transición para el transistor de carga. *b*) Determine V_I y V_O en el punto de transición para el transistor controlador. (Respuestas: *a*) $V_{It} = 1.89$ V, $V_{Ot} = 3$ V; *b*) $V_{It} = 1.89$ V, $V_{Ot} = 0.89$ V.)

3.3 APLICACIONES BÁSICAS DEL MOSFET: CONMUTADOR, COMPUERTA LÓGICA DIGITAL Y AMPLIFICADOR

Objetivo: • Examinar tres aplicaciones de los circuitos MOSFET: circuito conmutador, circuito lógico digital y circuito amplificador.

Bernardo Pérez 1092771-2111070243

Los MOSFET sirven para conmutar corrientes, voltajes y potencia; realizar funciones lógicas digitales y amplificar pequeñas señales variables en el tiempo. En esta sección examinaremos las propiedades de conmutación de un transistor NMOS, analizaremos un circuito simple lógico digital de transistor NMOS y estudiaremos cómo emplear un MOSFET para amplificar señales pequeñas.

3.3.1 Inversor NMOS

El MOSFET sirve como interruptor o conmutador en una amplia variedad de aplicaciones electrónicas. El transistor proporciona una ventaja sobre los interruptores mecánicos tanto en velocidad como en fiabilidad. El conmutador de transistor considerado en esta sección también se conoce como inversor.

La figura 3.45 muestra el circuito inversor MOSFET en modo incremental de canal N. Si $v_I < V_{TN}$, el transistor está en corte e $i_D = 0$. No hay caída de voltaje en R_D y el voltaje de salida es $v_O = V_{DD}$. Además, como $i_D = 0$, no hay energía o potencia disipadas en el transistor.

Si $v_I > V_{TN}$, el transistor está encendido y en un principio está polarizado en la región de saturación, pues $v_{DS} > v_{GS} - V_{TN}$. Conforme aumenta el voltaje de entrada, el voltaje de drenaje-fuente disminuye, y el transistor a la larga se polariza en la región de no saturación. Cuando $v_I = V_{DD}$, el transistor está polarizado en la región de no saturación, v_O alcanza un valor mínimo y la corriente de drenaje alcanza un valor máximo. La corriente y el voltaje están dados por

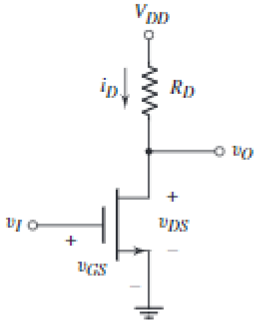


Figura 3.45 Circuito inversor NMOS.

$$i_D = K_n\left[2(v_I - V_{TN})v_O - v_O^2\right] \tag{3.26}$$

y

$$v_O = v_{DD} - i_D R_D \tag{3.27}$$

donde $v_O = v_{DS}$ y $v_I = v_{GS}$.

Bernardo Pérez 1092771-2111070243

10927712111070243

EJEMPLO DE DISEÑO **3.12**

Objetivo: Diseñar las dimensiones de un MOSFET de potencia para cumplir con las especificaciones de una aplicación de conmutación en particular.

La carga en el circuito inversor de la figura 3.45 es la bobina de un electroimán que requiere una corriente de 0.5 A cuando se enciende. El resistor de carga efectiva varía entre 8 y 10 Ω, según la temperatura y otras variables. Se dispone de una fuente de 10 V de potencia. Los parámetros del transistor son $k_n' = 80\ \mu\text{A/V}^2$ y $V_{TN} = 1$ V.

Solución: Una solución es polarizar el transistor en la región de saturación para que la corriente sea constante, independientemente del resistor de carga.

El mínimo valor de v_{DS} es 5 V. Necesitamos que $V_{DS} > V_{DS}(\text{sat}) = V_{GS} - V_{TN}$. Si polarizamos el transistor en $V_{GS} = 5$ V, entonces el transistor siempre estará polarizado en la región de saturación. Entonces escribimos

$$I_D = \frac{k_n'}{2} \cdot \frac{W}{L}(V_{GS} - V_{TN})^2$$

o

$$0.5 = \frac{80 \times 10^{-6}}{2}\left(\frac{W}{L}\right) \cdot (5-1)^2$$

lo que produce $W/L = 781$.

La disipación de potencia máxima en el transistor se produce cuando el resistor de carga es de 8 Ω y $V_{DS} = 6$ V. Entonces

$$P(\text{máx}) = V_{DS}(\text{máx}) \cdot I_D = (6) \cdot (0.5) = 3\ \text{W}$$

Comentario: Vemos que es posible conmutar una corriente de drenaje más o menos grande con virtualmente ninguna entrada de corriente al transistor. El tamaño del transistor requerido es muy grande, lo que implica que es necesario un transistor de potencia. Si se dispone de un transistor con una relación anchura-longitud un poco diferente, puede modificarse el V_{GS} aplicado para cumplir con las especificaciones.

PROBLEMA PARA EJERCITAR

Ejercicio 3.12: Para el circuito inversor MOS de la figura 3.45, suponga que los valores del circuito son $V_{DD} = 5$ V y $R_D = 500$ Ω. El voltaje umbral del transistor es $V_{TN} = 1$ V. *a*) Determine el valor de los parámetros de conducción K_n tal que $v_O = 0.2$ V cuando $v_I = 5$ V. *b*) ¿Cuál es la potencia disipada en el transistor? (Respuestas: *a*) $K_n = 6.15$ mA/V^2, *b*) $P = 1.92$ mW.)

3.3.2 Compuerta lógica digital

Para el circuito inversor de transistor de la figura 3.45, cuando la entrada es baja y aproximadamente de cero voltios, el transistor está en corte, y la salida es alta e igual a V_{DD}. Cuando la entrada es alta e igual a V_{DD}, el transistor está polarizado en la región de no saturación y la salida alcanza un valor bajo. Como los voltajes de entrada serán altos o bajos, podemos analizar el circuito en términos de parámetros de CD.

Ahora consideremos el caso cuando un segundo transistor se conecta en paralelo, como se muestra en la figura 3.46. Si las dos entradas son cero, tanto M_1 como M_2 están en corte, y $V_O = 5$ V. Cuando $V_1 = 5$ V y $V_2 = 0$, el transistor M_1 se enciende y M_2 continúa en corte. El transistor M_1 está polarizado en la región de no saturación y V_O alcanza un valor bajo. Si invertimos los voltajes de entrada de modo que $V_1 = 0$ y $V_2 = 5$ V, entonces M_1 se corta y M_2 se polariza en la región de no saturación. Una vez más, en V_O es un valor bajo. Si ambas entradas son altas, en $V_1 = V_2 = 5$ V, entonces ambos transistores están polarizados en la región de no saturación y V_O es bajo.

La tabla 3.2 muestra estas diversas condiciones para el circuito de la figura 3.46. En un sistema de lógica positiva, estos resultados indican que este circuito realiza la función lógica NOR, y por ende se conoce como circuito lógico NOR de dos entradas. En los circuitos reales de lógica NMOS, el resistor R_D se reemplaza por otro transistor NMOS.

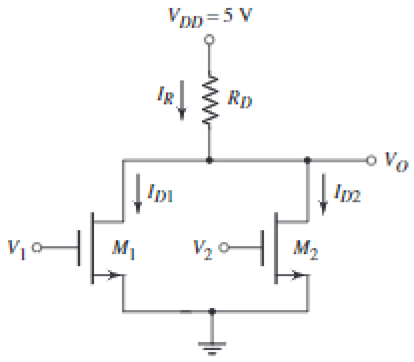


Figura 3.46 Compuerta lógica NOR NMOS de dos entradas.

Bernardo Pérez 1092771-2111070243

Tabla 3.2 Respuesta del circuito lógico NOR NMOS

V_1(V)	V_2(V)	V_O(V)
0	0	Nivel alto
5	0	Nivel bajo
0	5	Nivel bajo
5	5	Nivel bajo

EJEMPLO 3.13

Objetivo: Determinar las corrientes y voltajes en una compuerta lógica digital con diversas condiciones de entrada.

Considere el circuito de la figura 3.46 con los parámetros de transistor y circuito $R_D = 20$ kΩ, $K_n = 0.1$ mA/V^2, $V_{TN} = 0.8$ V y $\lambda = 0$.

Solución: Para $V_1 = V_2 = 0$, tanto M_1 como M_2 están en corte y $V_O = V_{DD} = 5$ V. Para $V_1 = 5$ V y $V_2 = 0$, el transistor M_1 está polarizado en la región de no saturación y escribimos

$$I_R = I_{D1} = \frac{5 - V_O}{R_D} = K_n\left[2(V_1 - V_{TN})V_O - V_O^2\right]$$

Despejamos el valor del voltaje de salida V_O y se obtiene $V_O = 0.29$ V.

Las corrientes son

$$I_R = I_{D1} = \frac{5 - 0.29}{20} = 0.236 \text{ mA}$$

Para $V_1 = 0$ y $V_2 = 5$ V, tenemos $V_O = 0.29$ V e $I_R = I_{D2} = 0.236$ mA. Cuando ambas entradas son altas para $V_1 = V_2 = 5$ V, tenemos que $I_R = I_{D1} + I_{D2}$, o

$$\frac{5 - V_O}{R_D} = K_n\left[2(V_1 - V_{TN})V_O - V_O^2\right] + K_n\left[2(V_2 - V_{TN})V_O - V_O^2\right]$$

en donde se despeja V_O para obtener $V_O = 0.147$ V.

Las corrientes son

$$I_R = \frac{5 - 0.147}{20} = 0.243 \text{ mA}$$

y

$$I_{D1} = I_{D2} = \frac{I_R}{2} = 0.121 \text{ mA}$$

Comentario: Cuando cualquier transistor está activado y polarizado, está polarizado en la región de no saturación, pues $V_{DS} < V_{DS}(\text{sat})$, y el voltaje de salida llega a un estado bajo.

PROBLEMA PARA EJERCITAR

Ejercicio 3.13: En el circuito de la figura 3.46 suponga que el circuito y los parámetros del transistor son: $R_D = 30$ kΩ, $V_{TN} = 1$ V y $K_n = 50$ μA/V^2. Determine V_O, I_R, I_{D1} e I_{D2} para: *a)* $V_1 = 5$ V, $V_2 = 0$; y *b)* $V_1 = V_2 = 5$ V. (Respuestas: *a)* $V_O = 0.40$ V, $I_R = I_{D1} = 0.153$ mA, $I_{D2} = 0$, *b)* $V_O = 0.205$ V, $I_R = 0.16$ mA, $I_{D1} = I_{D2} = 0.080$ mA.)

Bernardo Pérez 1092771-2111070243
1092771-2111070243

Este ejemplo y análisis ilustran que los transistores MOS se pueden configurar en un circuito para realizar funciones lógicas. Como veremos en este capítulo, la mayoría de los circuitos de compuerta lógica MOS se fabrican mediante CMOS, lo que significa diseñar circuitos con transistores tanto de canal N como de canal P y sin resistores.

3.3.3 Amplificador MOSFET de señal pequeña

El MOSFET, en conjunción con otros elementos del circuito, amplifica señales pequeñas que varían en el tiempo. La figura 3.47*a*) muestra el amplificador MOSFET de señal pequeña, que es un circuito de fuente común en el cual se acopla una señal variable en el tiempo a la compuerta, a través de un capacitor de acoplamiento. La figura 3.47*b*) muestra las características del transistor y la línea de carga. Esta línea de carga se determina para $v_i = 0$.

Mediante el diseño de la relación entre los resistores de polarización R_1 y R_2 establecemos un punto Q determinado sobre la línea de carga. Si asumimos que $v_i = V_i$ sen ωt, el voltaje de compuerta a fuente tendrá una señal senoidal superpuesta al valor de CD en reposo. Conforme el voltaje de compuerta a fuente cambia a través del tiempo, el punto Q se mueve hacia arriba y abajo de la línea, como se indica en la figura.

El subir y bajar a lo largo de la línea de carga se traduce en una variación senoidal en la corriente de drenaje y en el voltaje de drenaje a fuente. La variación en el voltaje de salida puede ser mayor que el voltaje de la señal de entrada, lo que significa que la señal de entrada se amplifica. La ganancia real de la señal depende de los parámetros del transistor y los valores de los elementos del circuito.

En el siguiente capítulo vamos a desarrollar un circuito equivalente para el transistor con que se determina la ganancia de señal pequeña de tiempo variable y otras características del circuito.

Bernardo Pérez 1092771-2111070243

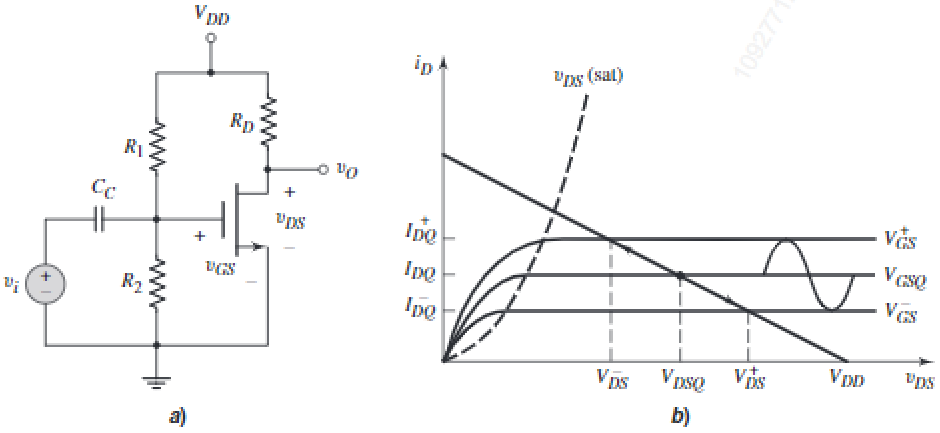


Figura 3.47 *a*) Circuito NMOS de fuente común con una señal variable en el tiempo acoplada a la compuerta y *b*) características del transistor, línea de carga y señales senoidales superpuestas.

Ponga a prueba su comprensión

PPC 3.12 El circuito de la figura 3.45 está polarizado en $V_{DD} = 10$ V, y los parámetros del transistor son $V_{TN} = 0.7$ V y $K_n = 4$ mA/V^2. Diseñe el valor de R_D de modo que el voltaje de salida sea $v_O = 0.20$ V cuando $v_I = 10$ V. (Respuestas: 0.666 kΩ.)

PPC 3.13 El transistor en el circuito de la figura 3.48 tiene parámetros $K_n = 4$ mA/V^2 y $V_{TN} = 0.8$ V, y se utiliza para conmutar el LED entre encendido y apagado. El voltaje de corte del LED es $V_\gamma = 1.5$ V. El LED se enciende al aplicar un voltaje de entrada de $v_I = 5$ V. *a*) Deter-

mine el valor de R de modo que la corriente del diodo sea de 12 mA. *b*) De los resultados del inciso *a*), ¿cuál es el valor de v_{DS}? (Respuestas: *a*) $R = 261\ \Omega$, *b*) $v_{DS} = 0.374$ V.)

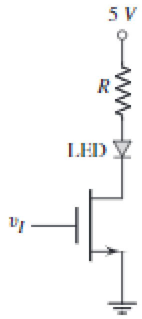


Figura 3.48

PPC 3.14 En el circuito de la figura 3.46, sean $R_D = 25\ k\Omega$ y $V_{TN} = 1$ V. *a*) Determine el valor del parámetro de conducción K_n que se requiere para que $V_O = 0.10$ V cuando $V_1 = 0$ y $V_2 = 5$ V. *b*) Con los resultados del inciso *a*) encuentre el valor de V_O cuando $V_1 = V_2 = 5$ V. (Respuestas: *a*) $K_n = 0.248\ mA/V^2$, *b*) $V_O = 0.0502$ V.)

3.4 POLARIZACIÓN DE CORRIENTE CONSTANTE

Objetivo: • Investigar la polarización de corriente de los dispositivos MOSFET.

Como se muestra en la figura 3.32, un MOSFET se polariza con una fuente de corriente constante I_Q. El voltaje de compuerta a fuente del transistor en este circuito se ajusta por sí solo para corresponder a la corriente I_Q.

Podemos aplicar la fuente de corriente mediante dispositivos MOSFET. Los circuitos de las figuras 3.49*a*) y 3.49*b*) son un primer paso hacia este diseño. Los transistores M_2 y M_3 en la figura 3.49*a*) forman un **espejo de corriente** y se utilizan para polarizar el transistor M_1 NMOS. Del mismo modo, los transistores M_B y M_C en la figura 3.49*b*) forman un espejo de corriente y se utilizan para polarizar el transistor M_A PMOS.

El funcionamiento y características de estos circuitos se demostrarán en los dos ejemplos siguientes.

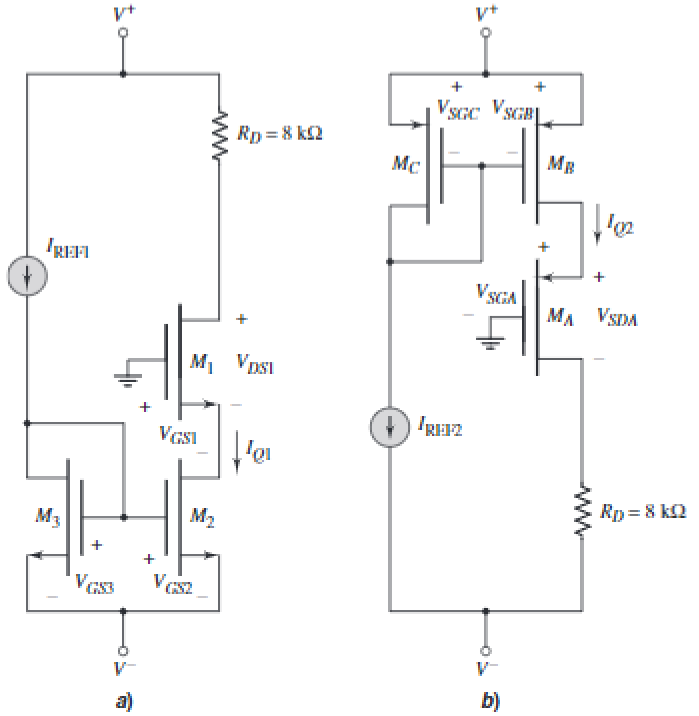


Figura 3.49 *a*) Espejo de corriente NMOS y *b*) espejo de corriente PMOS.

Bernardo Pérez 1092771-2111070243
1092771-2111070243

EJEMPLO 3.14

Objetivo: Analizar el circuito de la figura 3.49*a*). Determine la corriente de polarización I_{Q1}, los voltajes de compuerta a fuente de los transistores y el voltaje de drenaje a fuente de M_1.

Suponga parámetros del circuito de $I_{REF1} = 200\ \mu A$, $V^+ = 2.5$ V y $V^- = -2.5$ V. Suponga parámetros del transistor de $V_{TN} = 0.4$ V (todos los transistores), $\lambda = 0$ (todos los transistores), $K_{n1} = 0.25\ mA/V^2$ y $K_{n2} = K_{n3} = 0.15\ mA/V^2$.

Solución: La corriente de drenaje en el M_3 es $I_{D3} = I_{REF1} = 200\ \mu A$ y está dada por la relación $I_{D3} = K_{n3}(V_{GS3} - V_{TN})^2$ (el transistor está polarizado en la región de saturación). Se despeja el valor del voltaje de compuerta a fuente y encontramos

$$V_{GS3} = \sqrt{\frac{I_{D3}}{K_{n3}}} + V_{TN} = \sqrt{\frac{0.2}{0.15}} + 0.4$$

o

$$V_{GS3} = 1.555 \text{ V}$$

Advertimos que $V_{GS3} = V_{GS2} = 1.555$ V. Escribimos

$$I_{D2} = I_{Q1} = K_{n2}(V_{GS2} - V_{TN})^2 = 0.15(1.555 - 0.4)^2$$

o

$$I_{Q1} = 200\ \mu A$$

El voltaje V_{GS1} de compuerta a fuente (si suponemos que M_1 está polarizado en la región de saturación) se escribe como

$$V_{GS1} = \sqrt{\frac{I_{Q1}}{K_{n1}}} + V_{TN} = \sqrt{\frac{0.2}{0.25}} + 0.4$$

o

$$V_{GS1} = 1.29 \text{ V}$$

El voltaje de drenaje-fuente se encuentra a partir de

$$\begin{aligned} V_{DS1} &= V^+ - I_{Q1}R_D - (-V_{GS1}) \\ &= 2.5 - (0.2)(8) - (-1.29) \end{aligned}$$

o

$$V_{DS1} = 2.19 \text{ V}$$

Podemos advertir que M_1 se encuentra en efecto polarizado en la región de saturación.

Comentario: Como los transistores de la corriente espejo M_2 y M_3 coinciden (parámetros idénticos), y como los voltajes de compuerta a fuente son los mismos en los dos transistores, la corriente de polarización, I_{Q1}, es igual (es decir, es un espejo) a la corriente de referencia, I_{REF1}.

PROBLEMA PARA EJERCITAR

Ejercicio 3.14: Para el circuito de la figura 3.49*a*), suponga parámetros de circuito de $I_{REF1} = 120\ \mu A$, $V^+ = 3$ V y $V^- = -3$ V; y suponga parámetros de transistor de $V_{TN} = 0.4$ V, $\lambda = 0$, $K_{n1} = 50\ \mu A/V^2$, $K_{n2} = 30\ \mu A/V^2$ y $K_{n3} = 60\ \mu A/V^2$. Determine I_{Q1} y todos los voltajes de compuerta a fuente. (Respuestas: $I_{Q1} = 60\ \mu A$, $V_{GS1} = 1.495$ V, $V_{GS2} = V_{GS3} = 1.814$ V.)

Bernardo Pérez 1092771-2111070243
1092771-2111070243

Ahora consideraremos un espejo de corriente en que la corriente de polarización y la corriente de referencia no son iguales.

EJEMPLO 3.15

Objetivo: Diseñar el circuito de la figura 3.49*b*) para proporcionar una corriente de polarización de $I_{Q2} = 150\ \mu\text{A}$.

Suponga parámetros del circuito de $I_{\text{REF2}} = 250\ \mu\text{A}$, $V^+ = 3$ V y $V^- = -3$ V. Suponga parámetros de transistor de $V_{TP} = -0.6$ V (todos los transistores), $\lambda = 0$ (todos los transistores), $k_p' = 40\ \mu\text{A/V}^2$ (todos los transistores), $W/L_C = 15$ y $W/L_A = 25$.

Solución: Como la corriente de polarización I_{Q2} y la corriente de referencia I_{REF2} no son iguales, las relaciones W/L de los transistores de espejo de corriente, M_C y M_B, no serán las mismas.

Para M_C, como el transistor está polarizado en la región de saturación, tenemos

$$I_{DC} = I_{\text{REF2}} = \frac{k_p'}{2} \cdot \left(\frac{W}{L}\right)_C (V_{SGC} + V_{TP})^2$$

o

$$250 = \frac{40}{2}(15)[V_{SGC} + (-0.6)]^2 = 300(V_{SGC} - 0.6)^2$$

Entonces

$$V_{SGC} = \sqrt{\frac{250}{300}} + 0.6$$

o

$$V_{SGC} = 1.513 \text{ V}$$

Como $V_{SGC} = V_{SGB} = 1.513$ V, obtenemos

$$I_B = I_{Q2} = \frac{k_p'}{2} \cdot \left(\frac{W}{L}\right)_B (V_{SGB} + V_{TP})^2$$

o

$$150 = \frac{40}{2} \cdot \left(\frac{W}{L}\right)_B [1.513 + (-0.6)]^2$$

Encontramos que

$$\left(\frac{W}{L}\right)_B = 9$$

Para M_A, tenemos que

$$I_{DA} = I_{Q2} = \frac{k_p'}{2} \cdot \left(\frac{W}{L}\right)_A (V_{SGA} + V_{TP})^2$$

o

$$150 = \frac{40}{2}(25)(V_{SGA} + (-0.6))^2 = 500(V_{SGA} - 0.6)^2$$

Bernardo Pérez 1092771-2111070243
1092771-2111070243

Bernardo Pérez 1092771-2111070243

Ahora

$$V_{SGA} = \sqrt{\frac{150}{500}} + 0.6$$

o

$$V_{SGA} = 1.148 \text{ V}$$

El voltaje fuente a drenaje de M_A se encuentra a partir de

$$V_{SDA} = V_{SGA} - I_{Q2}R_D - V^- = 1.148 - (0.15)(8) - (-3)$$

o

$$V_{SDA} = 2.95 \text{ V}$$

Podemos advertir que el transistor M_A está polarizado en la región de saturación.

Comentario: Al diseñar las relaciones W/L de los transistores de espejo de corriente obtenemos diferentes valores de corriente de referencia y de corriente de polarización.

PROBLEMA PARA EJERCITAR

Ejercicio3.15: Considere el circuito de la figura 3.49*b*). Suponga parámetros del circuito de $I_{REF2} = 0.1$ mA, $V^+ = 5$ V y $V^- = -5$ V. Los parámetros del transistor son los mismos del ejemplo 3.15. Diseñe el circuito de modo que $I_{Q2} = 0.2$ mA. También determine todos los voltajes de fuente a compuerta. (Respuestas: $V_{SGC} = V_{SGB} = 1.18$ V, $(W/L)_3 = 30$, $V_{SGA} = 1.23$ V.)

La fuente de corriente constante se puede instrumentar con MOSFET, como se muestra en la figura 3.50. Los transistores M_2, M_3 y M_4 forman la fuente de corriente. Los transistores M_3 y M_4 están cada uno conectados en una configuración de tipo diodo, y establecen una corriente de referencia. Observamos en la sección anterior que esta conexión de tipo diodos implica que el transistor siempre está polarizado en la región de saturación. Los transistores M_3 y M_4 están polarizados por tanto en la región de saturación, mientras que se supone que M_2 está polarizado en la región de saturación. El voltaje resultante de compuerta a fuente en M_3 se aplica a M_2 y esto establece la corriente de polarización I_Q.

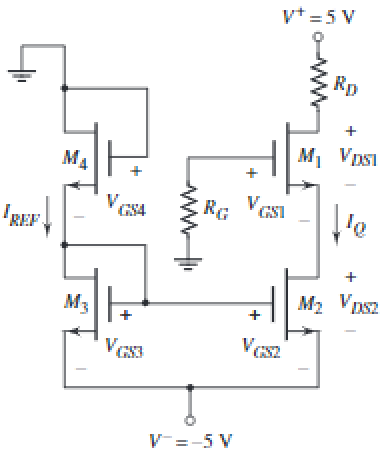


Figura 3.50 Instrumentación de una fuente de corriente constante MOSFET.

Como la corriente de referencia es la misma en los transistores M_3 y M_4, escribimos

$$K_{n3}(V_{GS3} - V_{TN3})^2 = K_{n4}(V_{GS4} - V_{TN4})^2 \quad \textbf{(3.28)}$$

También sabemos que

$$V_{GS4} + V_{GS3} = (-V^-) \quad \textbf{(3.29)}$$

En la ecuación (3.29) se despeja V_{GS4} y se sustituye el resultado en la ecuación (3.28), y se obtiene

$$V_{GS3} = \frac{\sqrt{\frac{K_{n4}}{K_{n3}}}[(-V^-) - V_{TN4}] + V_{TN3}}{1 + \sqrt{\frac{K_{n4}}{K_{n3}}}} \quad \textbf{(3.30)}$$

Como $V_{GS3} = V_{GS2}$, la corriente de polarización es

$$I_Q = K_{n2}(V_{GS3} - V_{TN2})^2 \quad \textbf{(3.31)}$$

EJEMPLO **3.16**

Objetivo: Determinar las corrientes y voltajes en una fuente de corriente constante MOSFET.

Para el circuito de la figura 3.50, los parámetros del transistor son: $K_{n1} = 0.2\ \text{mA/V}^2$, $K_{n2} = K_{n3} = K_{n4} = 0.1\ \text{mA/V}^2$ y $V_{TN1} = V_{TN2} = V_{TN3} = V_{TN4} = 1$ V.

Solución: De la ecuación (3.30) determinamos V_{GS3} como sigue:

$$V_{GS3} = \frac{\sqrt{\frac{0.1}{0.1}}[5 - 1] + 1}{1 + \sqrt{\frac{0.1}{0.1}}} = 2.5\ \text{V}$$

Como M_3 y M_4 son transistores idénticos, V_{GS3} debe ser la mitad del voltaje de polarización. La corriente de polarización I_Q es entonces

$$I_Q = (0.1) \cdot (2.5 - 1)^2 = 0.225\ \text{mA}$$

El voltaje de compuerta a fuente de M_1 se encuentra de

$$I_Q = K_{n1}(V_{GS1} - V_{TN1})^2$$

o

$$0.225 = (0.2) \cdot (V_{GS1} - 1)^2$$

lo que produce

$$V_{GS1} = 2.06\ \text{V}$$

El voltaje de drenaje a fuente de M_2 es

$$V_{DS2} = (-V^-) - V_{GS1} = 5 - 2.06 = 2.94\ \text{V}$$

Como $V_{DS2} = 2.94\ \text{V} > V_{DS}(\text{sat}) = V_{GS2} - V_{TN2} = 2.5 - 1 = 1.5$ V, M_2 está polarizado en la región de saturación.

Consideración de diseño: Como en este ejemplo M_2 y M_3 son transistores idénticos, la corriente de referencia I_{REF} y la corriente de polarización I_Q son iguales. Mediante el rediseño de las relaciones de anchura-longitud de M_2, M_3 y M_4 obtenemos una corriente de polarización

Bernardo Pérez 1092771-2111070244

1092771-2111070244

específica I_Q. Si M_2 y M_3 no son idénticos, entonces I_Q e I_{REF} no serán iguales. Son posibles varias opciones de diseño con una configuración de circuito de esta clase.

PROBLEMA PARA EJERCITAR

Ejercicio 3.16: Considere la fuente de corriente constante de la figura 3.50. Suponga que el voltaje umbral de cada transistor es $V_{TN} = 1$ V. *a*) Diseñe la relación de K_{n4}/K_{n3} tal que $V_{GS3} = 2$ V. *b*) Determine K_{n2} de modo que $I_Q = 100\ \mu$A. *c*) Encuentre K_{n3} y K_{n4} de modo que $I_{REF} = 200\ \mu$A. (Respuestas: *a*) $K_{n4}/K_{n3} = \frac{1}{4}$, *b*) $K_{n2} = 0.1$ mA/V^2, *c*) $K_{n3} = 0.2$ mA/V^2, $K_{n4} = 0.05$ mA/V^2.)

Ponga a prueba su comprensión

PPC 3.15 Considere el circuito de la figura 3.49*b*). Suponga parámetros del circuito de $I_{REF2} = 40\ \mu$A, $V^+ = 2.5$ V, $V^- = -2.5$ V y $R_D = 20$ kΩ. Los parámetros del transistor son $V_{TP} = -0.30$ V, $K_{pC} = 40\ \mu$A/V^2, $K_{pB} = 60\ \mu$A/V^2 y $K_{pA} = 75\ \mu$A/V^2. Determine I_{Q2} y todos los voltajes de fuente a compuerta. (Respuestas: $I_{Q2} = 60\ \mu$A, $V_{SGC} = V_{SGB} = 1.30$ V, $V_{SGA} = 1.19$ V.)

PPC 3.16 Considere el circuito de la figura 3.50. Suponga que todos los voltajes umbral del transistor son 0.7 V. Determine los valores de K_{n1}, K_{n2}, K_{n3} y K_{n4} de modo que $I_{REF} = 80\ \mu$A, $I_Q = 120\ \mu$A, $V_{GS3} = 2$ V y $V_{GS1} = 1.5$ V. (Respuestas: $K_{n1} = 187.5\ \mu$A/V^2, $K_{n2} = 71.0\ \mu$A/V^2, $K_{n3} = 47.3\ \mu$A/V^2, $K_{n4} = 15.12\ \mu$A/V^2.)

Bernardo Pérez 1092771-2111070244

3.5 CIRCUITOS MOSFET DE ETAPAS MÚLTIPLES

Objetivo: • Considerar la polarización de CD de los circuitos de varias etapas o de transistores múltiples.

En la mayoría de las aplicaciones un amplificador de un solo transistor no es capaz de cumplir con las especificaciones combinadas de un factor de amplificación, resistencia de entrada y resistencia de salida dados. Por ejemplo, la ganancia de voltaje requerida quizá exceda lo que se obtenga de un circuito de un solo transistor.

Los circuitos amplificadores de transistores se conectan en serie, o **en cascada**, como se muestra en la figura 3.51. Esto se puede hacer ya sea para aumentar el total de la ganancia de voltaje de señal pequeña o para proporcionar una ganancia de voltaje total mayor que 1, con una resistencia de salida muy baja. La ganancia de voltaje total puede ser no tan sólo el producto de los factores de amplificación individuales. En general, se deben tener en cuenta los efectos de carga.

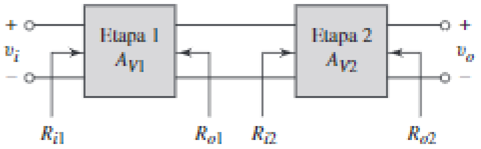


Figura 3.51 Amplificador de dos etapas generalizado.

Existen muchas configuraciones posibles de etapas múltiples; examinaremos algunas aquí con el fin de comprender el tipo de análisis requerido.

3.5.1 Circuito de transistores múltiples: configuración en cascada

El circuito de la figura 3.52 es una cascada de un amplificador de fuente común, seguido por un amplificador de fuente-seguidor. Vamos a mostrar en el próximo capítulo que el amplificador de fuente común proporciona una ganancia de voltaje de pequeña señal y el fuente-seguidor tiene una baja impedancia de salida.

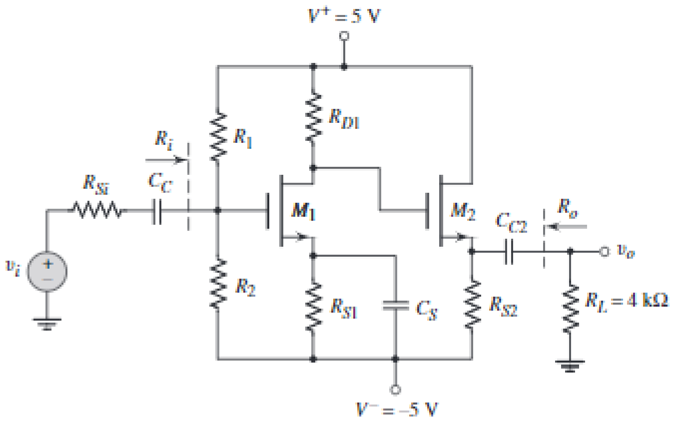


Figura 3.52 Amplificador de fuente común en cascada con fuente seguidor.

Bernardo Pérez 1092771-2111070244

EJEMPLO DE DISEÑO **3.17**

Objetivo: Diseñar la polarización de un circuito MOSFET de etapas múltiples para satisfacer requerimientos específicos.

Considere el circuito de la figura 3.52 con parámetros de transistor $K_{n1} = 500\ \mu A/V^2$, $K_{n2} = 200\ \mu A/V^2$, $V_{TN1} = V_{TN2} = 1.2$ V y $\lambda_1 = \lambda_2 = 0$. Diseñe el circuito de modo que $I_{DQ1} = 0.2$ mA, $I_{DQ2} = 0.5$ mA, $V_{DSQ1} = V_{DSQ2} = 6$ V y $R_i = 100$ kΩ. Sea $R_{Si} = 4$ kΩ.

Solución: Para el transistor de salida M_2, tenemos

$$V_{DSQ2} = 5 - (-5) - I_{DQ2}R_{S2}$$

o

$$6 = 10 - (0.5)R_{S2}$$

lo que produce $R_{S2} = 8$ kΩ. Asimismo, si suponemos que los transistores están polarizados en la región de saturación,

$$I_{DQ2} = K_{n2}(K_{GS2} - V_{TN2})^2$$

o

$$0.5 = 0.2(V_{GS2} - 1.2)^2$$

lo que produce

$$V_{GS2} = 2.78\ \text{V}$$

1092771211070244

Como $V_{DSQ2} = 6$ V, el voltaje de la fuente de M_2 es $V_{S2} = -1$ V. Con $V_{GS2} = 2.78$ V, el voltaje de compuerta en M_2 debe ser

$$V_{G2} = -1 + 2.78 = 1.78 \text{ V}$$

El resistor R_{D1} es entonces

$$R_{D1} = \frac{5 - 1.78}{0.2} = 16.1 \text{ k}\Omega$$

Para $V_{DSQ1} = 6$ V, el voltaje de la fuente de M_1 es

$$V_{S1} = 1.78 - 6 = -4.22 \text{ V}$$

Así, el resistor R_{S1} es

$$R_{S1} = \frac{-4.22 - (-5)}{0.2} = 3.9 \text{ k}\Omega$$

Para el transistor M_1, tenemos

$$I_{DQ1} = K_{n1}(V_{GS1} - V_{TN1})^2$$

o

$$0.2 = 0.50(V_{GS1} - 1.2)^2$$

lo que da por resultado

$$V_{GS1} = 1.83 \text{ V}$$

Para encontrar R_1 y R_2, escribimos

$$V_{GS1} = \left(\frac{R_2}{R_1 + R_2}\right)(10) - I_{DQ1}R_{S1}$$

Como

$$\frac{R_2}{R_1 + R_2} = \frac{1}{R_1} \cdot \left(\frac{R_1 R_2}{R_1 + R_2}\right) = \frac{1}{R_1} \cdot R_i$$

entonces, debido a que el resistor de entrada se especificó en 100 kΩ, obtenemos

$$1.83 = \frac{1}{R_1}(100)(10) - (0.2)(3.9)$$

lo que produce $R_1 = 383$ kΩ. De $R_i = 100$ kΩ, encontramos que $R_2 = 135$ kΩ.

Comentario: Ambos transistores están polarizados en la región de saturación, como se supuso, que es lo deseado para los amplificadores lineales, como veremos en el próximo capítulo.

PROBLEMA PARA EJERCITAR

Ejercicio 3.17: Los parámetros del transistor para el circuito de la figura 3.52 son los mismos que en el ejemplo 3.17. Diseñe el circuito de modo que $I_{DQ1} = 0.1$ mA, $I_{DQ2} = 0.3$ mA, $V_{DSQ1} = V_{DSQ2} = 5$ V y $R_i = 200$ kΩ. (Respuestas: $R_{S2} = 16.7$ kΩ, $R_{D1} = 25.8$ kΩ, $R_{S1} = 24.3$ kΩ, $R_1 = 491$ kΩ y $R_2 = 337$ kΩ.)

Bernardo Pérez 1092771-2111070244
1092771-2111070244

3.5.2 Circuito de transistores múltiples: configuración cascode

La figura 3.53 muestra un circuito cascode con MOSFET de canal N. El transistor M_1 se conecta en una configuración de fuente común y M_2 se conecta en una configuración de compuerta común. La ventaja de este tipo de circuito es una respuesta de frecuencia más alta, que se analiza en un capítulo posterior.

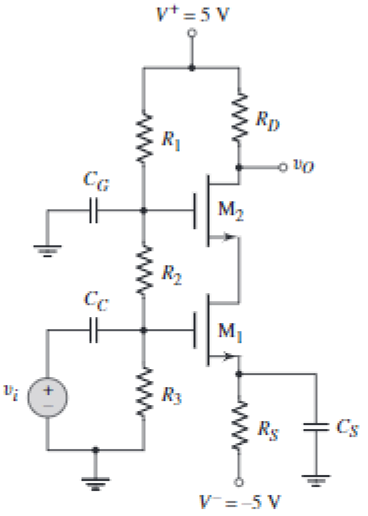


Figura 3.53 Circuito cascode NMOS.

Bernardo Pérez 1092771-2111070244

1092771-2111070244

EJEMPLO DE DISEÑO 3.18

Objetivo: Diseñar la polarización del circuito de cascode para satisfacer requerimientos específicos.

Para el circuito de la figura 3.53, los parámetros del transistor son: $V_{TN1} = V_{TN2} = 1.2$ V, $K_{n1} = K_{n2} = 0.8$ mA/V^2 y $\lambda_1 = \lambda_2 = 0$. Sean $R_1 + R_2 + R_3 = 300$ kΩ y $R_S = 10$ kΩ. Diseñe el circuito de modo que $I_{DQ} = 0.4$ mA y $V_{DSQ1} = V_{DSQ2} = 2.5$ V.

Solución: El voltaje de CD para la fuente de M_1 es

$$V_{S1} = I_{DQ} R_S - 5 = (0.4)(10) - 5 = -1 \text{ V}$$

Como M_1 y M_2 son transistores idénticos y como existe la misma corriente en los dos transistores, el voltaje de compuerta a fuente es el mismo para ambos dispositivos. Tenemos

$$I_D = K_n (V_{GS} - V_{TN})^2$$

o

$$0.4 = 0.8(V_{GS} - 1.2)^2$$

lo que produce

$$V_{GS} = 1.907 \text{ V}$$

Entonces,

$$V_{G1} = \left(\frac{R_3}{R_1 + R_2 + R_3}\right)(5) = V_{GS} + V_{S1}$$

o

$$\left(\frac{R_3}{300}\right)(5) = 1.907 - 1 = 0.907$$

lo que da por resultado

$$R_3 = 54.4\ \text{k}\Omega$$

El voltaje en la fuente de M_2 es

$$V_{S2} = V_{DSQ1} + V_{S1} = 2.5 - 1 = 1.5\ \text{V}$$

Entonces,

$$V_{G2} = \left(\frac{R_2 + R_3}{R_1 + R_2 + R_3}\right)(5) = V_{GS} + V_{S2}$$

o

$$\left(\frac{R_2 + R_3}{300}\right)(5) = 1.907 + 1.5 = 3.407\ \text{V}$$

lo que da por resultado

$$R_2 + R_3 = 204.4\ \text{k}\Omega$$

y

$$R_2 = 150\ \text{k}\Omega$$

Por tanto,

$$R_1 = 95.6\ \text{k}\Omega$$

El voltaje en el drenaje de M_2 es

$$V_{D2} = V_{DSQ2} + V_{S2} = 2.5 + 1.5 = 4\ \text{V}$$

Por tanto, el resistor de drenaje es

$$R_D = \frac{5 - V_{D2}}{I_{DQ}} = \frac{5 - 4}{0.4} = 2.5\ \text{k}\Omega$$

Comentario: Como $V_{DS} = 2.5$ V > $V_{GS} - V_{TN} = 1.91 - 1.2 = 0.71$ V, cada transistor está polarizado en la región de saturación.

PROBLEMA PARA EJERCITAR

Ejercicio 3.18: Los parámetros del transistor para el circuito de la figura 3.53 son $V_{TN1} = V_{TN2} = 0.8$ V, $K_{n1} = K_{n2} = 0.5$ mA/V^2 y $\lambda_1 = \lambda_2 = 0$. Sean $R_1 + R_2 + R_3 = 500$ kΩ y $R_S = 16$ kΩ. Diseñe el circuito de modo que $I_{DQ} = 0.25$ mA y $V_{DSQ1} = V_{DSQ2} = 2.5$ V. (Respuestas: $R_3 = 50.7$ kΩ, $R_2 = 250$ kΩ, $R_1 = 199.3$ kΩ, $R_D = 4$ kΩ.)

Encontraremos muchos más ejemplos de amplificadores de varias etapas y transistores múltiples en otros capítulos de este texto.

Bernardo Pérez 1092771-2111070244
10927712111070244

Bernardo Pérez 1092771-2111070244

3.6 TRANSISTOR DE EFECTO DE CAMPO DE UNIÓN

Objetivo: • Comprender el funcionamiento y características del FET de unión PN (JFET) y el FET de unión de barrera Schottky (MESFET), y entender las técnicas de análisis de CD de los circuitos JFET y MESFET.

Las dos categorías generales del **transistor de efecto de campo de unión (JFET)** son el FET de unión PN, o **JFET PN**, y el **transistor de efecto de campo metal-semiconductor (MESFET)**, que se fabrica con una unión de barrera Schottky.

La corriente en un JFET pasa a través de una región del semiconductor conocida como canal, con contactos óhmicos en cada extremo. La acción básica del transistor es modular la conductancia del canal Por un campo eléctrico perpendicular al canal. Como el campo eléctrico de modulación se induce en la región de carga espacial de una unión PN inversamente polarizada o unión Schottky de barrera, el campo es una función del voltaje de compuerta. La modulación de la conductancia del canal Por el voltaje de compuerta modula la corriente del canal.

Los JFET se desarrollaron antes que los MOSFET, pero las aplicaciones y usos de estos últimos superan con creces los de los JFET. Una razón es que los voltajes aplicados a la compuerta y el drenaje de un MOSFET son de la misma polaridad (ambos positivos o negativos), mientras que los voltajes aplicados a la compuerta y el drenaje de la mayoría de los JFET deben tener polaridades opuestas. Como el JFET sólo se utiliza en aplicaciones especializadas, nuestro análisis será breve.

3.6.1 Funcionamiento del JFET PN y MESFET

JFET PN

Una sección transversal simplificada de un JFET PN simétrico se muestra en la figura 3.54. En el canal de región N entre las dos regiones P, los electrones portadores mayoritarios fluyen desde la fuente a la terminal de drenaje, por lo que el JFET es un dispositivo de portadores mayoritarios. Las dos terminales de entrada mostradas en la figura 3.54 se conectan para formar una sola compuerta.

En un JFET de canal P, las regiones P y N se invierten a partir de las del dispositivo de canal N, y los huecos fluyen en el canal de la fuente hacia el drenaje. La dirección de la corriente y las polaridades de voltaje en el JFET de canal P se invierten respecto de los del dispositivo de canal N. Además, el JFET de canal P suele ser un dispositivo de menor frecuencia

1092771-2111070244

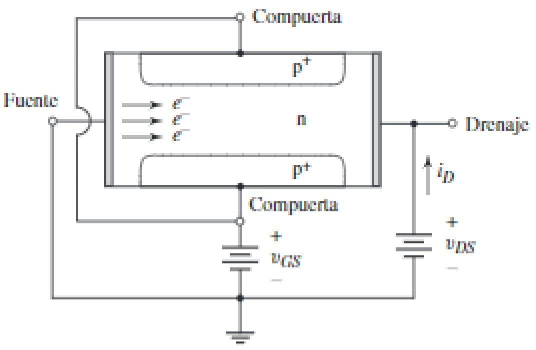


Figura 3.54 Sección transversal de un transistor de efecto de campo de unión PN de canal N simétrico.

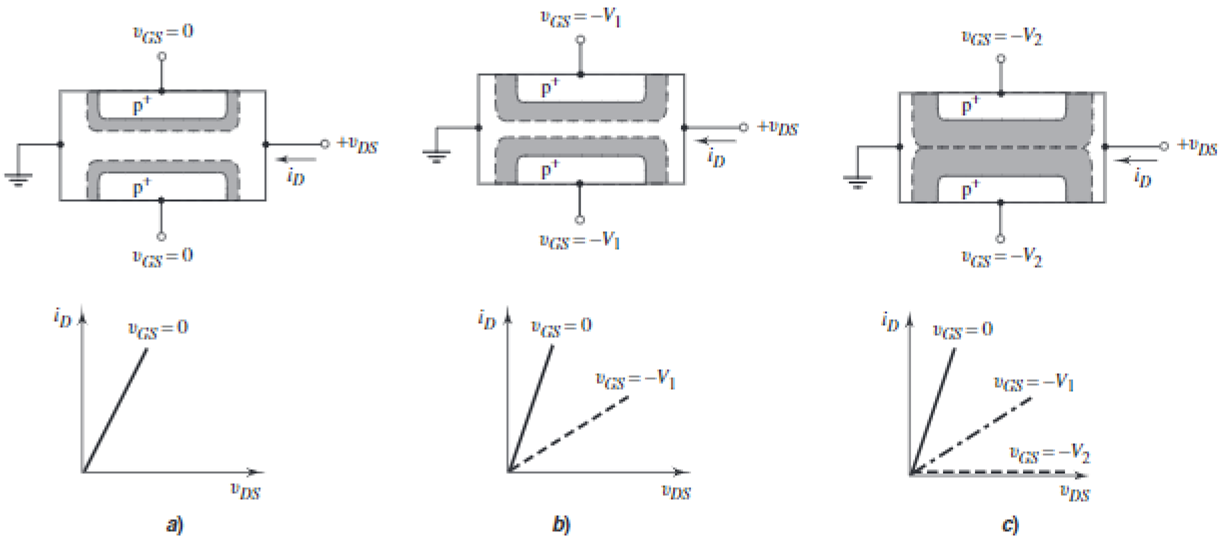


Figura 3.55 Regiones de carga espacial de compuerta a canal y características corriente-voltaje para pequeños voltajes de drenaje a fuente para: *a*) voltaje de compuerta cero, *b*) voltaje pequeño de compuerta de polarización inversa y *c*) voltaje de compuerta que consigue el estrangulamiento.

Bernardo Pérez 1092771-2111070244

que el JFET de canal N, porque la movilidad de los huecos es inferior a la movilidad de los electrones.

La figura 3.55*a*) muestra un JFET de canal N con cero voltios aplicados a la compuerta. Si la fuente está al potencial de tierra, y si se aplica un pequeño voltaje positivo de drenaje, se produce una corriente de drenaje i_D entre las terminales de fuente y drenaje. Debido a que el canal N actúa esencialmente como resistor, la característica de i_D contra v_{DS} para pequeños valores de v_{DS} es aproximadamente lineal, como se muestra en la figura.

Si se aplica un voltaje a la compuerta de un JFET PN, la conductancia del canal cambia. Si se aplica un voltaje de compuerta negativo al JFET PN de canal N en la figura 3.55, la unión PN de compuerta a canal se polariza inversamente. La región de carga espacial se ensancha, la región del canal se estrecha, aumenta la resistencia del canal N y disminuye la pendiente de la curva i_D contra v_{DS}, para pequeños v_{DS}. Estos efectos se muestran en la figura 3.55*b*). Si se aplica un voltaje de compuerta negativo mayor, se consigue la condición de la figura 3.55*c*). La región de carga espacial de compuerta a canal inversamente polarizada llena por completo la región del canal. Esta condición se conoce como ***pinchoff*** o **estrangulamiento**. Como la región de agotamiento aísla las terminales de fuente y de drenaje, la corriente de drenaje en estrangulamiento es en esencia cero. Las curvas i_D contra v_{DS} se muestran en la figura 3.55*c*). La corriente en el canal se controla por el voltaje de la compuerta. El control de la corriente en una parte del dispositivo por un voltaje en otra parte del dispositivo es la acción básica del transistor. El JFET PN es un dispositivo "normalmente encendido", o en modo decremental; es decir, se debe aplicar un voltaje a la terminal de compuerta para apagar el dispositivo.

Consideremos la situación en la que el voltaje de compuerta es cero, $v_{GS} = 0$, y cambia el voltaje de drenaje, como se muestra en la figura 3.56*a*). Conforme aumenta el voltaje de drenaje (positivo), la unión PN compuerta a canal se polariza inversamente cerca de la terminal de drenaje, mientras que la región de carga espacial se amplía y se extiende más allá del canal. El canal actúa esencialmente como resistor y la resistencia efectiva del canal aumenta a medida que la región de carga espacial se amplía; por tanto, la pendiente de la característica i_D contra v_{DS} disminuye, como se muestra en la figura 3.56*b*). La resistencia efectiva del canal ahora varía a lo largo de la longitud del canal, y, como la corriente del canal tiene que ser constante, la caída de voltaje a través del canal pasa a depender de la posición.

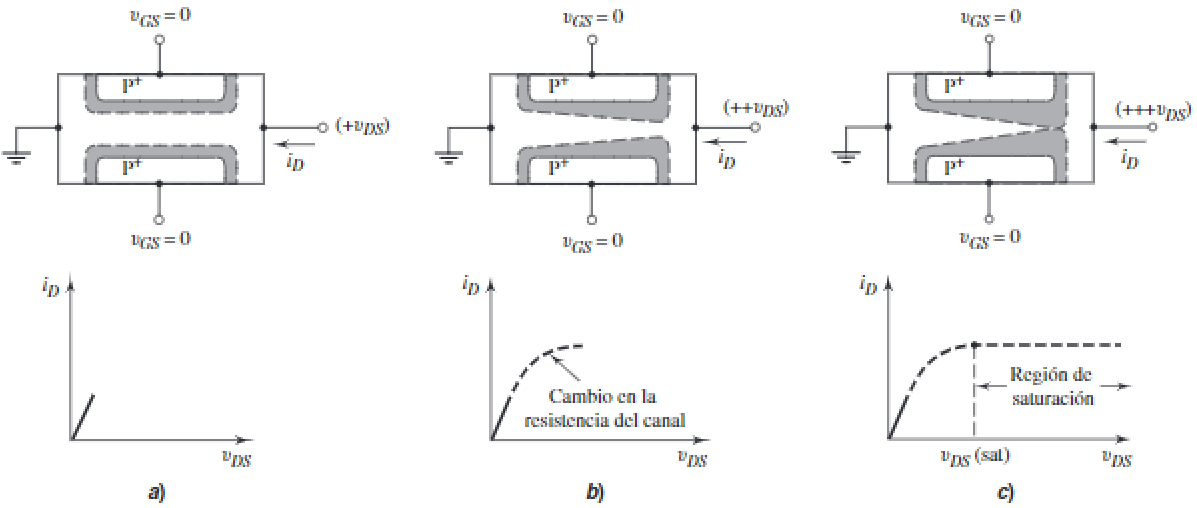


Figura 3.56 Regiones de carga espacial de compuerta a canal y características de corriente-voltaje para voltaje de compuerta cero a fuente para: *a*) voltaje pequeño de drenaje, *b*) voltaje de drenaje mayor y *c*) voltaje de drenaje que consigue el estrangulamiento en la terminal de drenaje.

Bernardo Pérez 1092771-2111070244

Si el voltaje de drenaje aumenta aún más, puede resultar la condición mostrada en la figura 3.56*c*). El canal se estrangula en la terminal de drenaje. Ningún incremento adicional en el voltaje de drenaje va a aumentar la corriente de drenaje. La característica $i_D - v_{DS}$ para esta condición también se muestra en la figura. El voltaje de drenaje en estrangulamiento es v_{DS}(sat). Por tanto, para $v_{DS} > v_{DS}$(sat), el transistor está polarizado en la región de saturación, y la corriente de drenaje para este caso ideal es independiente de v_{DS}.

1092771-2111070244

MESFET

En el MESFET, la unión de la compuerta es una unión de barrera Schottky, en lugar de una unión PN. Aunque los MESFET se fabrican con silicio, suelen asociarse a arseniuro de galio u otros materiales semiconductores compuestos.

Una sección transversal simplificada de un MESFET de GaAs se muestra en la figura 3.57. Una capa delgada epitaxial de GaAs se utiliza para la región activa; el sustrato es un material de GaAs de muy alta resistividad, conocido como sustrato semi-aislante. Entre las ventajas de estos dispositivos se cuentan una mayor movilidad de los electrones en el GaAs, y por ende menor tiempo de tránsito y una respuesta más rápida; y una disminución de la capacitancia parásita y un proceso de fabricación simplificado, resultado del sustrato semiaislante del GaAs.

En el MESFET en la figura 3.57 un voltaje de compuerta a fuente de polarización inversa induce una región de carga espacial bajo la compuerta metálica, que modula la conductancia

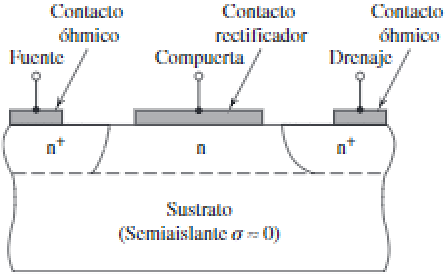


Figura 3.57 Sección transversal de un MESFET de canal N con un sustrato semiaislante.

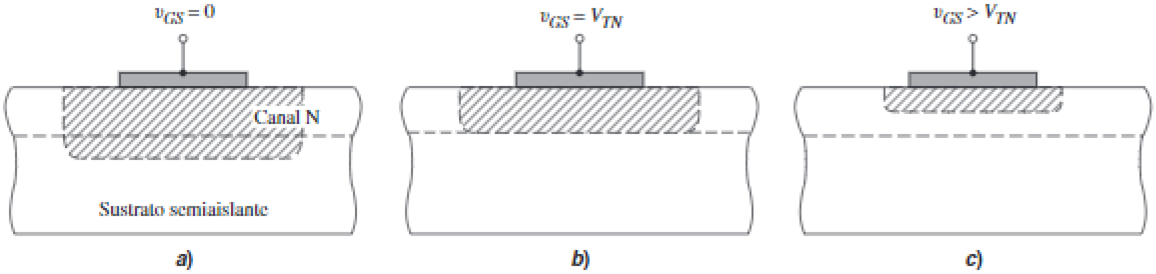


Figura 3.58 Región de carga espacial del canal de un MESFET en modo incremental para: *a*) $v_{GS} = 0$, *b*) $v_{GS} = V_{TN}$ y *c*) $v_{GS} > V_{TN}$.

del canal, como en el caso de los JFET PN. Si se aplica a la compuerta un voltaje negativo lo bastante grande, la región de carga espacial a la larga alcanzará el sustrato. Una vez más se producirá estrangulamiento. Además, el dispositivo que se muestra en la figura es un dispositivo en modo decremental, pues se debe aplicar un voltaje de compuerta para estrangular el canal, es decir, para apagar el dispositivo.

En otro tipo de MESFET, el canal se estrangula incluso en $v_{GS} = 0$, como se muestra en la figura 3.58*a*). Para este MESFET, el espesor del canal es menor que la anchura de la carga espacial polarizada en cero. Para abrir un canal, se debe reducir la región de agotamiento; es decir, se debe aplicar un voltaje a la unión compuerta-semiconductor. Cuando se aplica un ligero voltaje de polarización directa, la región de agotamiento se extiende sólo a la anchura del canal, como se muestra en la figura 3.58*b*). El voltaje de umbral es el voltaje de compuerta a fuente Necesario para crear las condiciones de estrangulamiento. El voltaje de umbral para este MESFET de canal N es positivo, en contraste con el voltaje de umbral negativo para el dispositivo en modo decremental de canal N. Si se aplica un mayor voltaje de polarización directa, la región del canal se abre, como se muestra en la figura 3.58*c*). La aplicación del voltaje de polarización directa de compuerta se limita a unas cuantas décimas de voltio antes de que se presente una corriente significativa de compuerta.

Este dispositivo es un **MESFET en modo incremental de canal N**. También se fabrican MESFET en modo incremental de canal P y JFET PN en modo incremental. La ventaja de los MESFET en modo incremental es que pueden diseñarse circuitos en los que las polaridades de voltaje en la compuerta y drenaje sean los mismos. Sin embargo, la oscilación del voltaje de salida de estos dispositivos es muy pequeña.

Bernardo Pérez 1092771-2111070244

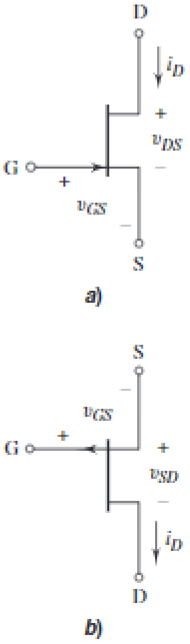


Figura 3.59 Símbolos de circuito de: *a*) JFET de canal N y *b*) JFET de canal P.

3.6.2 Características de corriente-voltaje

Los símbolos de circuito para los JFET de canal N y de canal P se muestran en la figura 3.59, junto con los voltajes de compuerta a fuente y las direcciones de corriente. Las características de corriente-voltaje ideales, cuando el transistor está polarizado en la región de saturación, se describen mediante

$$i_D = I_{DSS}\left(1 - \frac{v_{GS}}{V_P}\right)^2 \tag{3.32}$$

donde I_{DSS} es la corriente de saturación cuando $v_{GS} = 0$ y V_P es el **voltaje de estrangulamiento**.

Las características de corriente-voltaje para los JFET de canal N y de canal P se muestran en las figuras 3.60*a*) y 3.60*b*), respectivamente. Observe que el voltaje de estrangulamiento V_P para el JFET de canal N es negativo y el voltaje de la compuerta a fuente v_{GS} suele ser negativo; por tanto, la relación v_{GS}/V_P es positiva. Del mismo modo, el voltaje de estrangulamiento V_P para el JFET de canal P es positivo y el voltaje compuerta-fuente v_{GS} debe ser positivo, y por consiguiente la relación v_{GS}/V_P es positiva.

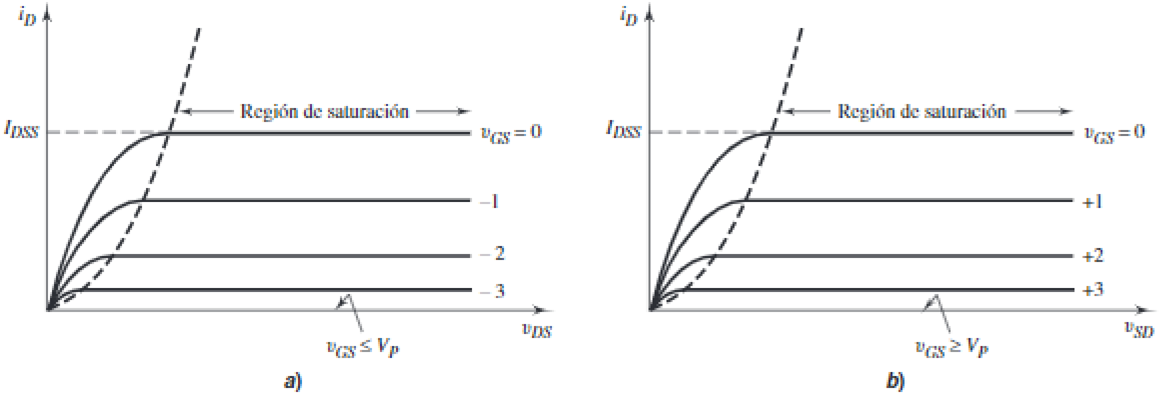


Figura 3.60 Características corriente-voltaje de: *a*) JFET de canal N y *b*) JFET de canal P.

Para el dispositivo de canal N, la región de saturación se produce cuando $v_{DS} \ge v_{DS}(\text{sat})$, donde

$$v_{DS}(\text{sat}) = v_{GS} - V_P \tag{3.33}$$

Para el dispositivo de canal P, la región de saturación se produce cuando $v_{SD} \ge v_{SD}(\text{sat})$, donde

$$v_{SD}(\text{sat}) = V_P - v_{GS} \tag{3.34}$$

Bernardo Pérez 1092771-2111070244

1092771-2111070244

EJEMPLO 3.19

Objetivo: Calcular i_D y $v_{DS}(\text{sat})$ en un JFET PN de canal N.

Suponga que la corriente de saturación es $I_{DSS} = 2$ mA y el voltaje de estrangulamiento es $V_P = -3.5$ V. Calcule i_D y $v_{DS}(\text{sat})$ para $v_{GS} = 0$, $V_P/4$ y $V_P/2$.

Solución: De la ecuación (3.32), tenemos

$$i_D = I_{DSS}\left(1 - \frac{v_{GS}}{V_P}\right)^2 = (2)\left(1 - \frac{v_{GS}}{(-3.5)}\right)^2$$

Por tanto, para $v_{GS} = 0$, $V_P/4$ y $V_P/2$, obtenemos

$$i_D = 2,\ 1.13 \ \text{ y } \ 0.5 \text{ mA}$$

De la ecuación (3.33), tenemos

$$v_{DS}(\text{sat}) = v_{GS} - V_P = v_{GS} - (-3.5)$$

Por tanto, para $v_{GS} = 0$, $V_P/4$ y $V_P/2$, obtenemos

$$v_{DS}(\text{sat}) = 3.5,\ 2.63 \ \text{ y } \ 1.75 \text{ V}$$

Comentario: La capacidad de corriente de un JFET se aumenta al incrementar el valor de I_{DSS}, que es una función de la anchura del transistor.

PROBLEMA PARA EJERCITAR

Ejercicio 3.19: Los parámetros de un JFET de canal N son $I_{DSS} = 12$ mA, $V_P = -4.5$ V y $\lambda = 0$. Determine $v_{DS}(\text{sat})$ para $V_{GS} = -1.2$ V, y calcule I_D para $V_{DS} > V_{DS}(\text{sat})$. (Respuestas: $V_{DS}(\text{sat}) = 3.3$ V, $I_D = 6.45$ mA.)

Como en el caso del MOSFET, la característica de i_D contra v_{DS} para el JFET puede tener una pendiente diferente de cero más allá del punto de saturación. Esta pendiente distinta de cero se describe mediante la ecuación siguiente:

$$i_D = I_{DSS}\left(1 - \frac{v_{GS}}{V_P}\right)^2 (1 + \lambda v_{DS}) \tag{3.35}$$

La resistencia de salida r_o se define como

$$r_o = \left(\frac{\partial i_D}{\partial v_{DS}}\right)^{-1}\Bigg|_{v_{GS}=\text{const.}} \tag{3.36}$$

Con la ecuación (3.35), encontramos que

$$r_o = \left[\lambda I_{DSS}\left(1 - \frac{V_{GSQ}}{V_P}\right)^2\right]^{-1} \tag{3.37a}$$

o

$$r_o \cong [\lambda I_{DQ}]^{-1} = \frac{1}{\lambda I_{DQ}} \tag{3.37b}$$

La resistencia de salida se considerará de nuevo cuando analicemos el circuito equivalente de pequeña señal del JFET, en el próximo capítulo.

Los MESFET en modo incremental de GaAs se fabrican con características de corriente-voltaje muy parecidas a las del MOSFET en modo incremental. Por tanto, para el MESFET en modo incremental ideal polarizado en la región de saturación, escribimos

$$i_D = K_n(v_{GS} - V_{TN})^2 \tag{3.38a}$$

Para el MESFET ideal en modo incremental polarizado en la región de no saturación,

$$i_D = K_n\left[2(v_{GS} - V_{TN})v_{DS} - v_{DS}^2\right] \tag{3.38b}$$

donde K_n es el parámetro de la conducción y V_{TN} es el voltaje de umbral, que en este caso es equivalente al voltaje de estrangulamiento. Para un MESFET en modo incremental de canal N, el voltaje de umbral es positivo.

3.6.3 Configuraciones comunes de JFET: análisis de CD

Existen varias configuraciones comunes de circuito JFET. Examinaremos algunas de ellas, con ejemplos, e ilustraremos el análisis de CD y diseño de tales circuitos.

EJEMPLO DE DISEÑO 3.20

Objetivo: Diseñar un circuito JFET con un circuito divisor de voltaje de polarización.

Considere el circuito de la figura 3.61*a*) con parámetros del transistor $I_{DSS} = 12$ mA, $V_P = -3.5$ V y $\lambda = 0$. Sea $R_1 + R_2 = 100$ kΩ. Diseñe el circuito de modo que la corriente de drenaje de CD sea de $I_D = 5$ mA y el voltaje de drenaje a fuente de CD sea $V_{DS} = 5$ V.

Solución: Suponga que el transistor está polarizado en la región de saturación. La corriente de drenaje de CD entonces está dada por

$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2$$

Bernardo Pérez 1092771-2111070244

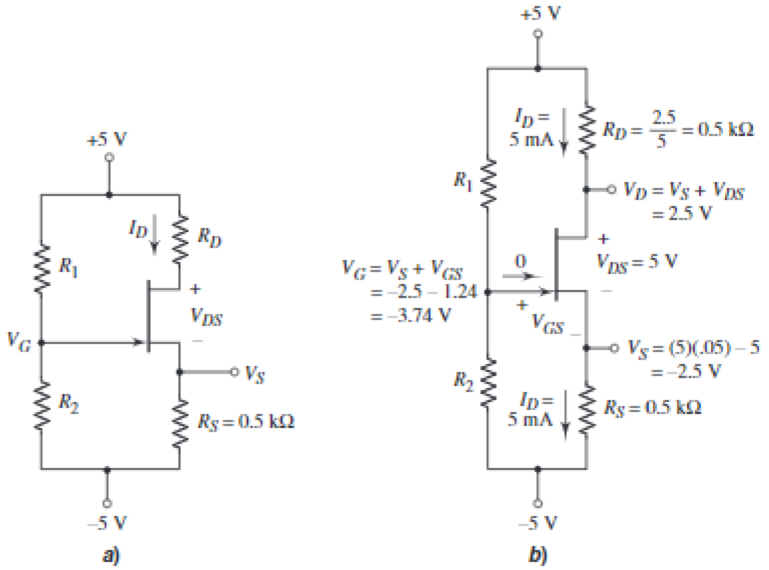


Figura 3.61 *a*) Circuito JFET de canal N con divisor de voltaje de polarización y *b*) circuito JFET de canal N para el ejemplo 3.20.

Por tanto,

$$5 = 12\left(1 - \frac{V_{GS}}{(-3.5)}\right)^2$$

lo que da por resultado

$$V_{GS} = -1.24\ \text{V}$$

De la figura 3.61*b*), el voltaje en la terminal fuente es

$$V_S = I_D R_S - 5 = (5)(0.5) - 5 = -2.5\ \text{V}$$

lo que significa que el voltaje de compuerta es

$$V_G = V_{GS} + V_S = -1.24 - 2.5 = -3.74\ \text{V}$$

También podemos escribir el voltaje de compuerta como

$$V_G = \left(\frac{R_2}{R_1 + R_2}\right)(10) - 5$$

o

$$-3.74 = \frac{R_2}{100}(10) - 5.$$

Por tanto,

$$R_2 = 12.6\,\text{k}\Omega$$

y

$$R_1 = 87.4\,\text{k}\Omega$$

El voltaje de drenaje a fuente es

$$V_{DS} = 5 - I_D R_D - I_D R_S - (-5)$$

Bernardo Pérez 1092771-2111070244
1092771211070244

Por tanto,

$$R_D = \frac{10 - V_{DS} - I_D R_S}{I_D} = \frac{10 - 5 - (5)(0.5)}{5} = 0.5\,\text{k}\Omega$$

También vemos que

$$V_{DS} = 5\text{ V} > V_{GS} - V_P = -1.24 - (-3.5) = 2.26\text{ V}$$

lo que demuestra que el JFET en efecto está polarizado en la región de saturación, como se supuso al principio.

Comentario: El análisis de CD del circuito JFET es esencialmente el mismo que el del circuito MOSFET, pues se supone que la corriente de compuerta es cero.

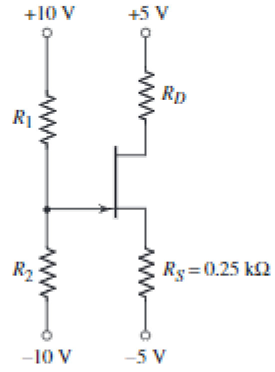


Figura 3.62 Circuito del problema para ejercitar 3.20.

PROBLEMA PARA EJERCITAR

Ejercicio 3.20: El transistor en el circuito de la figura 3.62 tiene parámetros $I_{DSS} = 6$ mA, $V_P = -4$ V y $\lambda = 0$. Diseñe el circuito de modo que $I_{DQ} = 2.5$ mA y $V_{DS} = 6$ V, y la potencia total disipada en R_1 y R_2 es de 2 mW. (Respuestas: $R_D = 1.35$ kΩ, $R_1 = 158$ kΩ, $R_2 = 42$ kΩ.)

Bernardo Pérez 1092771-2111073244

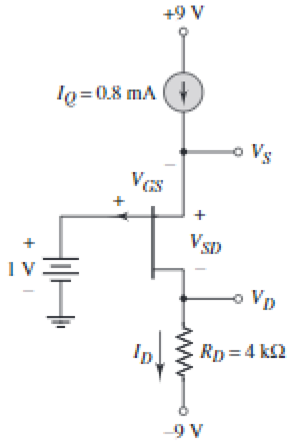


Figura 3.63 Circuito parcial JFET de canal P con una fuente de corriente constante.

EJEMPLO 3.21

Objetivo: Calcular los valores de corriente en reposo y voltaje en un circuito JFET de canal P.

Los parámetros del transistor en el circuito de la figura 3.63 son: $I_{DSS} = 2.5$ mA, $V_P = +2.5$ V y $\lambda = 0$. El transistor está polarizado con una fuente de corriente constante.

Solución: De la figura 3.63, escribimos la corriente de drenaje de CD como

$$I_D = I_Q = 0.8\,\text{mA} = \frac{V_D - (-9)}{R_D}$$

lo que da por resultado

$$V_D = (0.8)(4) - 9 = -5.8\text{ V}$$

Ahora, suponga que el transistor está polarizado en la región de saturación. Así, tenemos

$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2$$

o

$$0.8 = 2.5\left(1 - \frac{V_{GS}}{2.5}\right)^2$$

lo que produce

$$V_{GS} = 1.086\text{ V}$$

Entonces

$$V_S = 1 - V_{GS} = 1 - 1.086 = -0.086\text{ V}$$

y

$$V_{SD} = V_S - V_D = -0.086 - (-5.8) = 5.71\text{ V}$$

De nueva cuenta, vemos que

$$V_{SD} = 5.71 \text{ V} > V_P - V_{GS} = 2.5 - 1.086 = 1.41 \text{ V}$$

lo que comprueba que el transistor está polarizado en la región de saturación, como se suponía.

Comentario: De la misma manera como transistores bipolares o MOS, los transistores de efecto campo de unión se polarizan con fuentes de corriente constante.

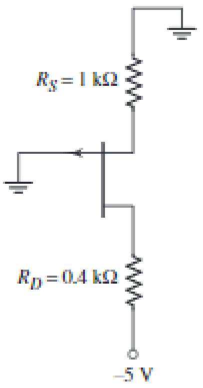


Figura 3.64 Circuito del problema para ejercitar 3.21.

PROBLEMA PARA EJERCITAR

Ejercicio 3.21: Para el transistor de canal P en el circuito de la figura 3.64, los parámetros son: $I_{DSS} = 6$ mA, $V_P = 4$ V y $\lambda = 0$. Calcule los valores en reposo de I_D, V_{GS} y V_{SD}. ¿Está el transistor polarizado en la región de saturación o en la de no saturación? (Respuestas: $V_{GS} = 1.81$ V, $I_D = 1.81$ mA, $V_{SD} = 2.47$ V, región de saturación.)

EJEMPLO DE DISEÑO **3.22**

Objetivo: Diseñar un circuito con un MESFET de modo incremental.

Considere el circuito de la figura 3.65*a*). Los parámetros del transistor son: $V_{TN} = 0.24$ V, $K_n = 1.1$ mA/V^2 y $\lambda = 0$. Sea $R_1 + R_2 = 50$ kΩ. Diseñe el circuito de modo que $V_{GS} = 0.50$ V y $V_{DS} = 2.5$ V.

Solución: De la ecuación (3.38*a*), la corriente de drenaje es

$$I_D = K_n(V_{GS} - V_{TN})^2 = (1.1)(0.5 - 0.24)^2 = 74.4\ \mu\text{A}$$

De la figura 3.65*b*), el voltaje en el drenaje es

$$V_D = V_{DD} - I_D R_D = 4 - (0.0744)(6.7) = 3.5 \text{ V}$$

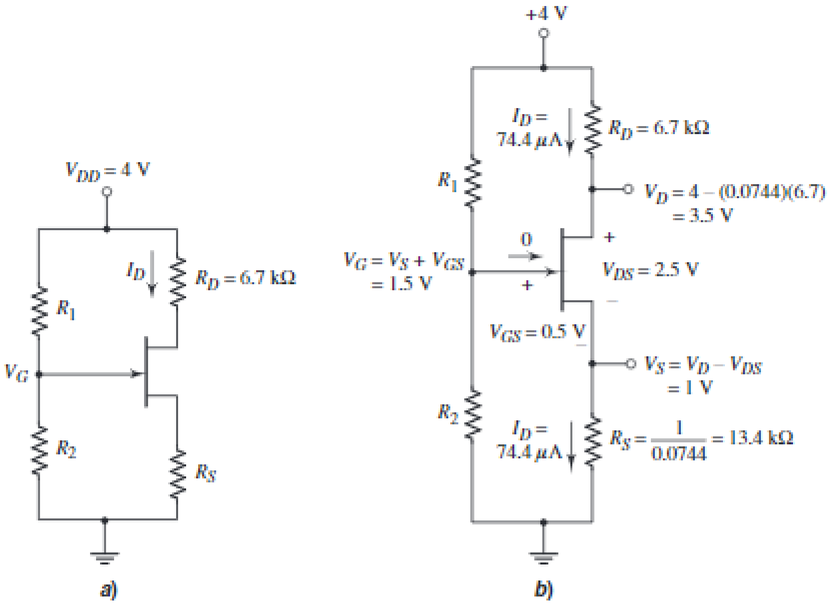


Figura 3.65 *a*) Circuito MESFET en modo incremental de canal N y *b*) circuito MESFET de canal N para el ejemplo 3.22.

Bernardo Pérez 1092771-2111070245
10927712111070245

Por tanto, el voltaje en la fuente es

$$V_S = V_D - V_{DS} = 3.5 - 2.5 = 1\ \text{V}$$

La resistencia de la fuente es entonces

$$R_S = \frac{V_S}{I_D} = \frac{1}{0.0744} = 13.4\ \text{k}\Omega$$

El voltaje en la compuerta es

$$V_G = V_{GS} + V_S = 0.5 + 1 = 1.5\ \text{V}$$

Como la corriente de compuerta es cero, el voltaje de la compuerta también está dado por una ecuación de divisor de voltaje, como sigue:

$$V_G = \left(\frac{R_2}{R_1 + R_2}\right)(V_{DD})$$

o

$$1.5 = \left(\frac{R_2}{50}\right)(4)$$

lo que produce

$$R_2 = 18.75\ \text{k}\Omega$$

y

$$R_1 = 31.25\ \text{k}\Omega$$

De nuevo, vemos que

$$V_{DS} = 2.5\ \text{V} > V_{GS} - V_{TN} = 0.5 - 0.24 = 0.26\ \text{V}$$

lo que confirma que el transistor está polarizado en la región de saturación, como se supuso al principio.

Comentario: El diseño y análisis de CD de un circuito de MESFET en modo incremental es similar a los de los circuitos MOSFET, salvo que el voltaje de compuerta a fuente del MESFET debe mantenerse a no más de unas cuantas décimas de voltio.

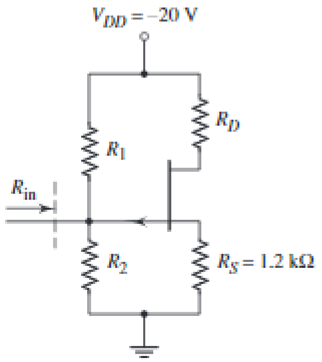


Figura 3.66 Circuito del problema para ejercitar 3.22.

PROBLEMA PARA EJERCITAR

Ejercicio 3.22: Considere el circuito de la figura 3.66 con parámetros del transistor $I_{DSS} =$ 8 mA, $V_P = 4$ V y $\lambda = 0$. Diseñe el circuito de modo que $R_{in} = 100$ kΩ, $I_{DQ} = 5$ mA y $V_{SDQ} = 12$ V. (Respuestas: $R_D = 0.4$ kΩ, $R_1 = 387$ kΩ, $R_2 = 135$ kΩ.)

Ponga a prueba su comprensión

PPC 3.17 El MESFET en modo incremental de canal N en el circuito de la figura 3.67 tiene parámetros $K_n = 50\ \mu\text{A/V}^2$ y $V_{TN} = 0.15$ V. Encuentre el valor de V_{GG} para que $I_{DQ} = 5\ \mu$A. ¿Cuáles son los valores de V_{GS} y V_{DS}? (Respuestas: $V_{GG} = 0.516$ V, $V_{GS} = 0.466$ V, $V_{DS} =$ 4.45 V.)

PPC 3.18 Para el circuito inversor de la figura 3.68, los parámetros del MESFET en modo incremental de canal N son $K_n = 100\ \mu\text{A/V}^2$ y $V_{TN} = 0.2$ V. Determine el valor de R_D para producir $V_O = 0.10$ V cuando $V_I = 0.7$ V. (Respuestas: $R_D = 267$ kΩ.)

Bernardo Pérez 1092771-2111070245
1092771-2111070245

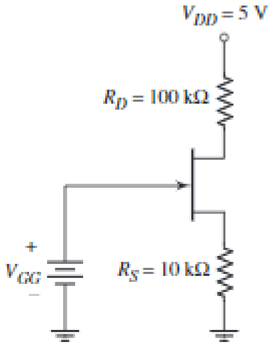


Figura 3.67 Circuito para el ejercicio PPC 3.17.

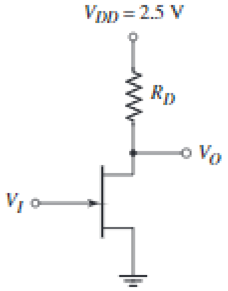


Figura 3.68 Circuito para el ejercicio PPC 3.18.

3.7 APLICACIÓN EN DISEÑO: TERMÓMETRO DE DIODOS CON UN TRANSISTOR MOS

Objetivo: • Incorporar un transistor MOS a una aplicación de diseño que mejore el diseño del termómetro de diodo simple del capítulo 1.

Especificaciones: El termómetro electrónico es para que funcione en un rango de temperatura de 0 a 100 °F.

Enfoque de diseño: El voltaje del diodo de salida desarrollado en el termómetro de diodo en la figura 1.47 se aplica entre las terminales de compuerta-fuente de un transistor NMOS para mejorar el voltaje en el rango de temperatura. El transistor NMOS se debe mantener a una temperatura constante.

Opciones: Suponga que se dispone de un MOSFET en modo decremental de canal N con parámetros $k'_n = 80\ \mu\text{A/V}^2$, $W/L = 10$ y $V_{TN} = -1$ V.

Solución: Del diseño en el capítulo 1, el voltaje del diodo está dado por

$$V_D = 1.12 - 0.522\left(\frac{T}{300}\right)$$

donde T está en grados Kelvin.

Considere el circuito de la figura 3.69. Suponemos que el diodo se encuentra en un entorno de temperatura variable, mientras que el resto del circuito se mantiene a temperatura ambiente.

Del circuito, observamos que $V_{GS} = V_D$, donde V_D es el voltaje del diodo y no el voltaje de drenaje. Queremos el MOSFET polarizado en la región de saturación, de modo que

$$I_D = K_n(V_{GS} - V_{TN})^2 = \frac{k'_n}{2}\cdot\frac{W}{L}(V_D - V_{TN})^2$$

Encontramos que el voltaje de salida es

$$V_O = 15 - I_D R_D$$

$$= 15 - \frac{k'_n}{2}\cdot\frac{W}{L}\cdot R_D(V_D - V_{TN})^2$$

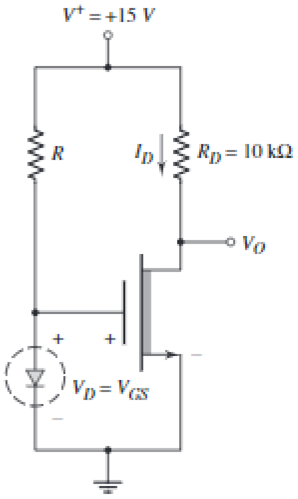


Figura 3.69 Circuito del diseño de aplicación para medir el voltaje de salida del diodo contra la temperatura.

Bernardo Pérez 1092771-2111070245
1092771-2111070245

La corriente de diodo y el voltaje de salida se escriben como

$$I_D = \frac{0.080}{2} \cdot \frac{10}{1}(V_D + 1)^2 = 0.4(V_D + 1)^2 \text{ (mA)}$$

y

$$V_O = 15 - [0.4(V_D + 1)^2](10) = 15 - 4(V_D + 1)^2 \text{ (V)}$$

Del capítulo 1, tenemos lo siguiente:

T (°F)	V_D (V)
0	0.6760
40	0.6372
80	0.5976
100	0.5790

Calculamos la respuesta del circuito como:

T (°F)	I_D (mA)	V_O (V)
0	1.124	3.764
40	1.072	4.278
80	1.021	4.791
100	0.9973	5.027

Bernardo Pérez 1092771-2111070245

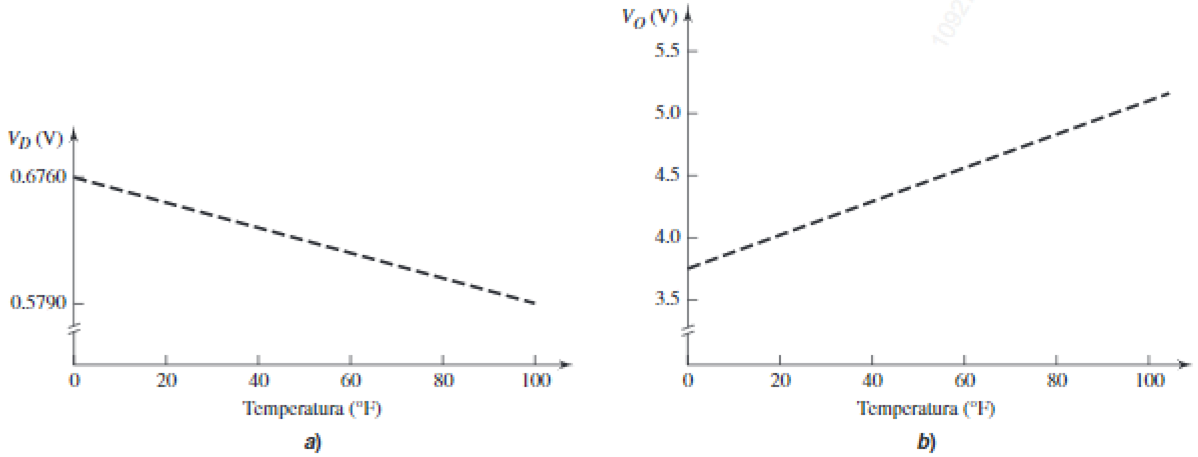


Figura 3.70 *a*) Voltaje del diodo contra la temperatura y *b*) voltaje de salida del circuito contra la temperatura.

Comentario: La figura 3.70*a*) muestra el voltaje del diodo contra la temperatura, y la figura 3.70*b*) el voltaje de salida contra la temperatura del circuito MOSFET. Vemos que el circuito de transistor proporciona una ganancia de voltaje. Esta ganancia de voltaje es la característica deseada del circuito de transistor.

Análisis: Se aprecia en las ecuaciones que la corriente del diodo y el voltaje de salida no son funciones lineales del voltaje del diodo. Este efecto implica que el voltaje de salida del tran-

sistor tampoco es una función lineal de la temperatura. Veremos un mejor diseño de circuito con amplificadores operacionales en el capítulo 9.

Podemos observar a partir de los resultados que $V_O = V_{DS} > V_{DS}(\text{sat})$ en todos los casos, por lo que el transistor está polarizado en la región de saturación, como se deseaba.

3.8 RESUMEN

- En este capítulo consideramos la estructura física y las características eléctricas de CD de los MOSFET.
- La corriente en el MOSFET está controlada por el voltaje de la compuerta. En la región de operación de polarización de no saturación, la corriente de drenaje es también una función del voltaje de drenaje, mientras que en la región de operación de polarización de saturación la corriente de drenaje es esencialmente independiente del voltaje de drenaje. La corriente de drenaje es directamente proporcional a la relación entre anchura y longitud del transistor, por lo que este parámetro es la variable principal de diseño en el diseño de circuitos MOSFET.
- Se hizo hincapié en las técnicas de diseño y análisis de CD de los circuitos MOSFET en este capítulo. Se examinó el uso de MOSFET en lugar de resistores. Esto nos conduce al diseño de los circuitos hechos en su totalidad con MOSFET.
- Entre las aplicaciones básicas del MOSFET se cuentan la conmutación de corrientes y voltajes, la realización de funciones lógicas digitales y la amplificación de señales con variación en el tiempo. En el siguiente capítulo se considerarán las características de amplificación.
- Se analizaron y diseñaron circuitos MOSFET que proporcionan polarización de corriente constante a otros circuitos MOSFET. Esta técnica de polarización por corriente se utiliza en circuitos integrados.
- Se consideraron tanto el diseño como el análisis de CD de circuitos MOSFET de etapas múltiples.
- Se consideraron la estructura física y las características eléctricas de CD de dispositivos JFET y MESFET, así como el análisis y diseño de circuitos JFET y MESFET.
- Como aplicación, se incorporó un transistor MOSFET a un diseño de circuito que mejora el termómetro electrónico de diodo simple analizado en el capítulo 1.

Bernardo Pérez 1092771-2111070245

1092771-2111070245

EVALUACIÓN

Después de estudiar este capítulo, el lector debe tener la capacidad de:

✓ Comprender y describir la estructura y el funcionamiento general de los MOSFET en modo incremental y en modo decremental, tanto de canal N como de canal P.
✓ Aplicar las relaciones corriente-voltaje ideales en el diseño y análisis de CD de diversos circuitos MOSFET con cualquiera de los cuatro MOSFET básicos.
✓ Comprender cómo emplear los MOSFET en lugar de los dispositivos de carga con resistores para crear circuitos compuestos en su totalidad de MOSFET.
✓ Entender cualitativamente cómo utilizar los MOSFET para conmutar corrientes y voltajes, realizar funciones lógicas digitales y amplificar las señales variables en el tiempo.
✓ Comprender el funcionamiento básico de un circuito de corriente constante MOSFET.
✓ Entender el diseño y análisis de CD de un circuito MOSFET de etapas múltiples.
✓ Comprender las características y el funcionamiento general de los FET de unión.

PREGUNTAS DE REPASO

1. Describa la estructura básica y el funcionamiento de un MOSFET. Defina el modo incremental y modo decremental.
2. Grafique las características generales de corriente-voltaje de los MOSFET tanto en modo incremental como en modo decremental. Defina las regiones de polarización de saturación y de no saturación.
3. Describa qué se entiende por voltaje de umbral, relación entre anchura y longitud, y voltaje de saturación de drenaje a fuente.
4. Describa el efecto de modulación de longitud del canal y defina el parámetro λ. Describa el efecto de cuerpo y defina el parámetro γ.
5. Describa un circuito MOSFET simple de fuente común con un dispositivo en modo incremental de canal N y analice la relación entre el voltaje de drenaje a fuente y el voltaje de compuerta a fuente.
6. ¿Cómo demostraría que un MOSFET está polarizado en la región de saturación?
7. En el análisis de CD de algunos circuitos MOSFET se desarrollaron ecuaciones cuadráticas en el voltaje de compuerta a fuente. ¿Cómo determinaría usted cuál de las dos posibles soluciones es la correcta?
8. ¿Cómo se estabiliza el punto Q respecto de las variaciones de los parámetros del transistor?
9. Describa la relación corriente-voltaje de un MOSFET en modo incremental de canal N con la compuerta conectada al drenaje.
10. Describa la relación corriente-voltaje de un MOSFET en modo decremental de canal N con la compuerta conectada a la fuente.
11. Describa un circuito lógico NOR MOSFET.
12. Describa cómo se usa un MOSFET para amplificar un voltaje variable en el tiempo.
13. Describa el funcionamiento básico de un FET de unión.
14. ¿Cuál es la diferencia entre un MESFET y un FET de unión PN?

Bernardo Pérez 1092771-2111070245

PROBLEMAS

[Nota: En todos los problemas, suponga que el parámetro del transistor $\lambda = 0$, a menos que se indique lo contrario.]

Sección 3.1 Transistor de efecto de campo MOS

3.1 *a*) Calcule la corriente de drenaje en un transistor NMOS con parámetros $V_{TN} = 0.4$ V, $k_n' = 120\ \mu\text{A/V}^2$, $W = 10\ \mu$m, $L = 0.8\ \mu$m, y con voltajes aplicados de $V_{DS} = 0.1$ V y *i*) $V_{GS} = 0$, *ii*) $V_{GS} = 1$ V, *iii*) $V_{GS} = 2$ V y *iv*) $V_{GS} = 3$ V. *b*) Repita el inciso *a*) con $V_{DS} = 4$ V.

3.2 La corriente en un transistor NMOS es de 0.5 mA cuando $V_{GS} - V_{TN} = 0.6$ V y 1.0 mA cuando $V_{GS} - V_{TN} = 1.0$ V. El dispositivo está operando en la región de no saturación. Determine V_{DS} y K_n.

3.3 Las características del transistor i_D contra v_{DS} para un dispositivo NMOS se muestran en la figura P3.3. *a*) ¿Es un modo incremental o modo decremental del dispositivo? *b*) Determine los valores de K_n y V_{TN}. *c*) Determine i_D(sat) para $v_{GS} = 3.5$ V y $v_{GS} = 4.5$ V.

3.4 Para un MOSFET en modo decremental de canal N, los parámetros son $V_{TN} = -2.5$ V y $K_n = 1.1$ mA/V^2. *a*) Determine I_D para $V_{GS} = 0$; y *i*) $V_{DS} = 0.5$ V, *ii*) $V_{DS} = 2.5$ V y *iii*) $V_{DS} = 5$ V. *b*) Repita el inciso *a*) con $V_{GS} = 2$ V.

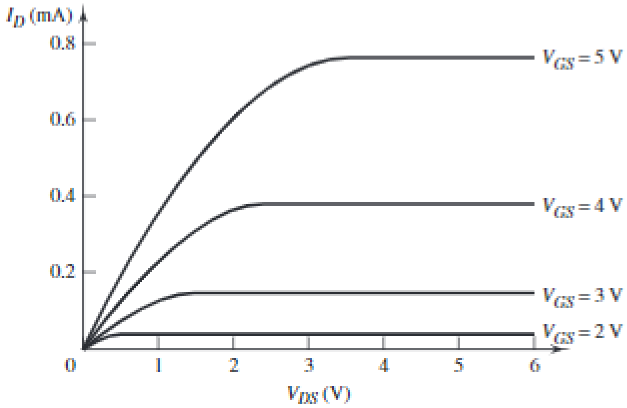


Figura P3.3

3.5 El voltaje umbral de cada transistor en la figura P3.5 es $V_{TN} = 0.4$ V. Determine la región de operación del transistor en cada circuito.

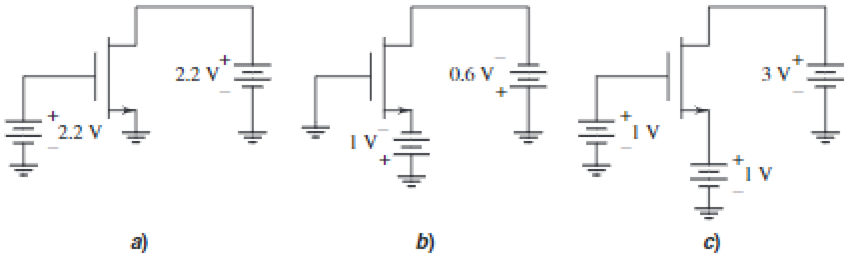


Figura P3.5

3.6 El voltaje umbral de cada transistor en la figura P3.6 es $V_{TP} = -0.4$ V. Determine la región de operación del transistor en cada circuito.

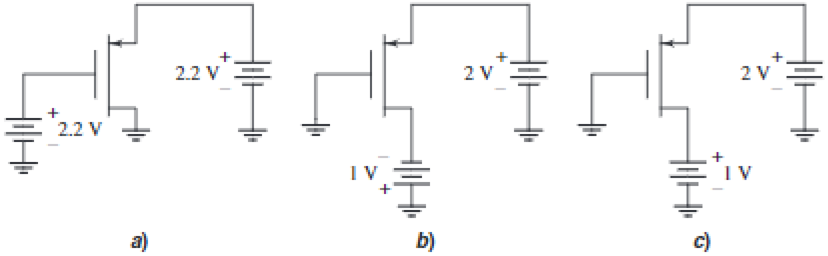


Figura P3.6

3.7 Considere un MOSFET en modo decremental de canal N con parámetros $V_{TN} = -1.2$ V y $k'_n = 120\ \mu\text{A/V}^2$. La corriente de drenaje es $I_D = 0.5$ mA en $V_{GS} = 0$ y $V_{DS} = 2$ V. Determine la relación W/L.

3.8 Determine el valor del parámetro k'_n de conducción del proceso para un transistor NMOS con $\mu_n = 600\ \text{cm}^2/\text{V-s}$ y para un espesor de óxido $t_{óx}$ de *a*) 500 Å, *b*) 250 Å, *c*) 100 Å, *d*) 50 Å y *e*) 25 Å.

3.9 Un MOSFET en modo incremental de canal N tiene parámetros $V_{TN} = 0.4$ V, $W = 20\ \mu$m, $L = 0.8\ \mu$m, $t_{óx} = 200$ Å y $\mu_n = 650\ \text{cm}^2/\text{V-s}$. *a*) Calcule el parámetro de conducción K_n. *b*) Determine la corriente de drenaje cuando $V_{GS} = V_{DS} = 2$ V. *c*) Con $V_{GS} = 2$ V, ¿qué valor de V_{DS} pone el dispositivo al borde de la saturación?

Bernardo Pérez 1092771-2111070245

Bernardo Pérez 1092771-2111070245

3.10 Un dispositivo NMOS tiene parámetros $V_{TN} = 0.8$ V, $L = 0.8$ μm y $k'_n = 120$ μA/V^2. Cuando el transistor está polarizado en la región de saturación con $V_{GS} = 1.4$ V, la corriente de drenaje es $I_D = 0.6$ mA. *a*) ¿Cuál es el ancho del canal W? *b*) Determine la corriente de drenaje cuando $V_{DS} = 0.4$ V. *c*) ¿Qué valor de V_{DS} pone el dispositivo al borde de la saturación?

3.11 Un dispositivo NMOS en particular tiene parámetros $V_{TN} = 0.6$ V, $L = 0.8$ μm, $t_{óx} = 200$ Å y $\mu_n = 600$ cm^2/V-s. Se requiere una corriente de drenaje de $I_D = 1.2$ mA cuando el dispositivo está polarizado en la región de saturación en $V_{GS} = 3$ V. Determine el ancho del canal requerido por el dispositivo.

3.12 Los transistores MOS con canales muy cortos no exhiben la ley cuadrática de la relación del voltaje en saturación. En cambio, la corriente de drenaje está dada por

$$I_D = WC_{óx}(V_{GS} - V_{TN})\upsilon_{sat}$$

donde υ_{sat} es una velocidad de saturación. Si suponemos que $\upsilon_{sat} = 2 \times 10^7$ cm/s, y con los parámetros del problema 3.11, determine la corriente.

3.13 Para un MOSFET en modo incremental de canal P, $k'_p = 50$ μA/V^2. El dispositivo tiene corrientes de drenaje de $I_D = 0.225$ mA en $V_{SG} = V_{SD} = 2$ V e $I_D = 0.65$ mA en $V_{SG} = V_{SD} = 3$ V. Determine la relación W/L y el valor de V_{TP}.

3.14 Para un MOSFET en modo incremental de canal P, los parámetros son $K_P = 2$ mA/V^2 y $V_{TP} = -0.5$ V. La compuerta está a potencial de tierra, y las terminales de fuente y de sustrato se encuentran a +5 V. Determine I_D cuando el voltaje en la terminal de drenaje es: *a*) $V_D = 0$ V, *b*) $V_D = 2$ V, *c*) $V_D = 4$ V y *d*) $V_D = 5$ V.

3.15 Las características del transistor i_D contra υ_{SD} de un dispositivo PMOS se muestran en la figura P3.15. *a*) ¿Es un dispositivo en modo incremental o en modo decremental? *b*) Determine los valores de K_p y V_{TP}. *c*) Determine i_D(sat) para $\upsilon_{SG} = 3.5$ V y $\upsilon_{SG} = 4.5$ V.

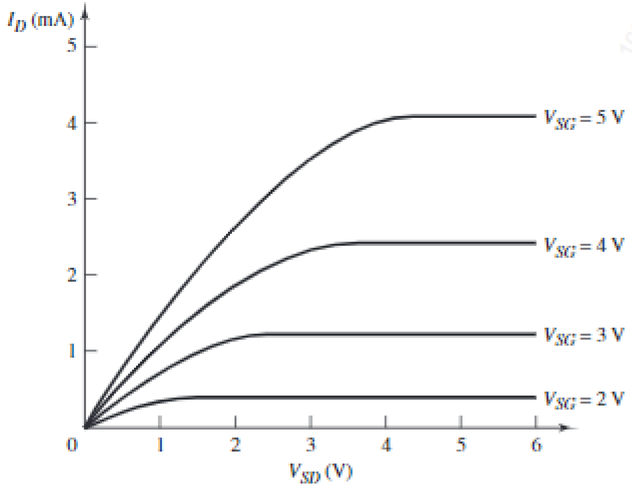


Figura P3.15

3.16 Un MOSFET en modo decremental de canal P tiene parámetros $V_{TP} = +2$ V, $k'_p = 40$ μA/V^2 y $W/L = 6$. Determine V_{SD}(sat) para: *a*) $V_{SG} = -1$ V, *b*) $V_{SG} = 0$ y *c*) $V_{SG} = +1$ V. Si el transistor está polarizado en la región de saturación, calcule la corriente de drenaje para cada valor de V_{SG}.

3.17 Calcule la corriente de drenaje en un transistor PMOS con parámetros $V_{TP} = -0.5$ V, $k'_p = 50$ μA/V^2, $W = 12$ μm, $L = 0.8$ μm, y con voltajes aplicados de $V_{SG} = 2$ V y *a*) $V_{SD} = 0.2$ V, *b*) $V_{SD} = 0.8$ V, *c*) $V_{SD} = 1.2$ V, *d*) $V_{SD} = 2.2$ V y *e*) $V_{SD} = 3.2$ V.

3.18 Determine el valor del parámetro k'_p de conducción del proceso para un transistor PMOS con $\mu_p = 250\ \text{cm}^2/\text{V-s}$ y para un espesor de óxido $t_{óx}$ de *a*) 500 Å, *b*) 250 Å, *c*) 100 Å, *d*) 50 Å y *e*) 25 Å.

3.19 Un par de dispositivos NMOS y PMOS en modo incremental tiene parámetros $L = 4\ \mu\text{m}$ y $t_{óx} = 500$ Å. Para el transistor NMOS, $V_{TN} = +0.6$ V, $\mu_n = 675\ \text{cm}^2/\text{V-s}$ y la anchura del canal es W_n; para el transistor PMOS, $V_{TP} = -0.6$ V, $\mu_p = 375\ \text{cm}^2/\text{V-s}$ y la anchura del canal es W_p. Diseñe las anchuras de los dos transistores de modo que sean eléctricamente equivalentes y la corriente de drenaje en el transistor PMOS sea $I_D = 0.8$ mA cuando esté polarizado en la región de saturación en $V_{SG} = 5$ V. ¿Cuáles son los valores de K_n, K_p, W_n y W_p?

3.20 Para un transistor NMOS en modo incremental, los parámetros son: $V_{TN} = 1.2$ V, $K_n = 0.20\ \text{mA/V}^2$ y $\lambda = 0.01\ \text{V}^{-1}$. Calcule la resistencia de salida r_o para $V_{GS} = 2.0$ V y $V_{GS} = 4.0$ V. ¿Cuál es el valor de V_A?

3.21 Los parámetros de un MOSFET en modo incremental de canal N son $V_{TN} = 0.5$ V, $k'_n = 120\ \mu\text{A/V}^2$, y $W/L = 4$. ¿Cuál es el valor máximo de λ y el valor mínimo de V_A tal que para $V_{GS} = 2$ V, $r_o \geq 200\ \text{k}\Omega$?

3.22 Un transistor en modo incremental NMOS tiene parámetros $V_{TNO} = 0.8$ V, $\gamma = 0.8\ \text{V}^{1/2}$ y $\phi_f = 0.35$ V. ¿En qué valor de V_{SB} cambiará el voltaje de umbral por 2 V debido al efecto de cuerpo?

3.23 Un transistor NMOS tiene parámetros $V_{TO} = 0.75$ V, $k'_n = 80\ \mu\text{A/V}^2$, $W/L = 15$, $\phi_f = 0.37$ V y $\gamma = 0.6\ \text{V}^{1/2}$. *a*) El transistor está polarizado para $V_{GS} = 2.5$ V, $V_{SB} = 3$ V y $V_{DS} = 3$ V. Determine la corriente de drenaje I_D. *b*) Repita el inciso *a*) con $V_{DS} = 0.25$ V.

3.24 *a*) Un aislante de compuerta de dióxido de silicio de un transistor MOS tiene un grosor de $t_{óx} = 120$ Å. *i*) Calcule el voltaje de ruptura de óxido ideal. *ii*) Si es necesario un factor de seguridad de tres, determine el voltaje máximo seguro de compuerta que se puede aplicar. *b*) Repita el inciso *a*) con un espesor de óxido de $t_{óx} = 200$ Å.

3.25 En un transistor de potencia MOS, el voltaje máximo aplicado de compuerta es de 24 V. Si se especifica un factor de seguridad de tres, determine el espesor mínimo necesario para el aislante de dióxido de silicio para la compuerta.

Bernardo Pérez 1092771-2111070245
1092771-2111070245

Sección 3.2 Análisis de CD del transistor

3.26 En el circuito de la figura P3.26, los parámetros del transistor son $V_{TN} = 0.8$ V y $K_n = 0.5\ \text{mA/V}^2$. Calcule V_{GS}, I_D y V_{DS}.

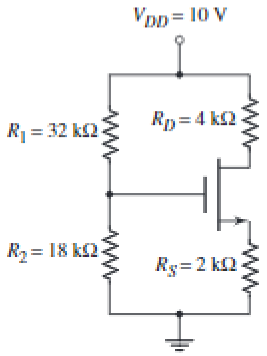


Figura P3.26

3.27 El transistor en el circuito de la figura P3.27 tiene parámetros $V_{TN} = 0.8$ V y $K_n = 0.25\ \text{mA/V}^2$. Grafique la línea de carga y también el punto *Q* para *a*) $V_{DD} = 4$ V, $R_D = 1\ \text{k}\Omega$ y *b*) $V_{DD} = 5$ V, $R_D = 3\ \text{k}\Omega$. ¿Cuál es la región de polarización de operación para cada condición?

D3.28 El transistor de la figura P3.28 tiene parámetros $V_{TN} = 0.4$ V, $k'_n = 120\ \mu\text{A/V}^2$ y $W/L = 80$. Diseñe el circuito de modo que $I_Q = 0.8$ mA y $R_{in} = 200\ \text{k}\Omega$.

3.29 El transistor en el circuito de la figura P3.29 tiene parámetros $V_{TP} = -0.8$ V y $K_p = 0.20\ \text{mA/V}^2$. Trace la línea de carga y grafique el punto *Q* para *a*) $V_{DD} = 3.5$ V, $R_D = 1.2\ \text{k}\Omega$ y *b*) $V_{DD} = 5$ V, $R_D = 4\ \text{k}\Omega$. ¿Cuál es la región de polarización de operación para cada condición?

3.30 Considere el circuito de la figura P3.30. Los parámetros del transistor son $V_{TP} = -0.8$ V y $K_p = 0.5\ \text{mA/V}^2$. Determine I_D, V_{SG} y V_{SD}.

3.31 Para el circuito de la figura P3.31, los parámetros del transistor son $V_{TP} = -0.8$ V y $K_p = 200\ \mu\text{A/V}^2$. Determine V_S y V_{SD}.

D3.32 Diseñe un circuito MOSFET en la configuración que se muestra en la figura P3.26. Los parámetros del transistor son $V_{TN} = 0.4$ V, $k'_n = 120\ \mu\text{A/V}^2$ y $\lambda = 0$. Los parámetros del circuito son $V_{DD} = 3.3$ V y $R_D = 5\ \text{k}\Omega$. Diseñe el circuito de modo que $V_{DSQ} \cong 1.6$ V y el voltaje a través de R_S sea de aproximadamente 0.8 V. Esta-

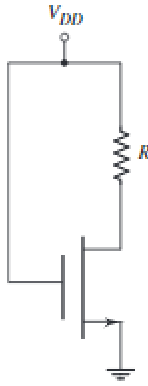


Figura P3.27

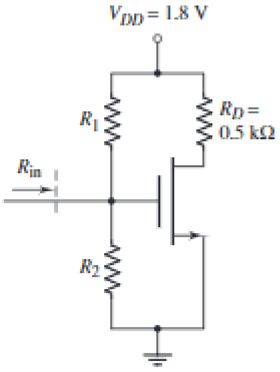


Figura P3.28

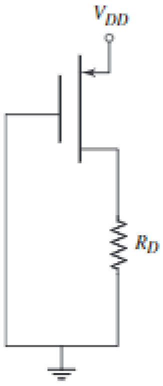


Figura P3.29

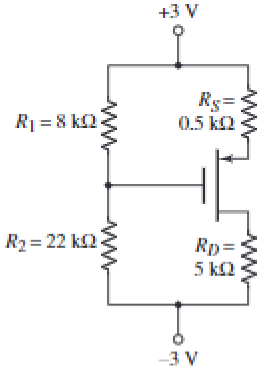


Figura P3.30

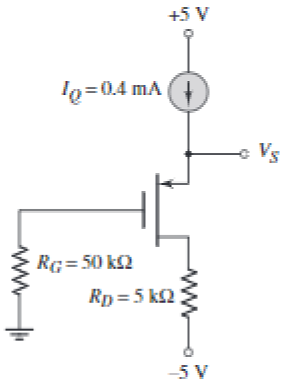


Figura P3.31

blezca $V_{GS} = 0.8$ V. La corriente a través de los resistores de polarización es de aproximadamente 5 por ciento de la corriente de drenaje.

3.33 Considere el circuito de la figura P3.33. Los parámetros del transistor son $V_{TN} = 0.4$ V y $k'_n = 120\ \mu\text{A/V}^2$. La caída de voltaje a través de R_S va a ser de 0.20 V. Diseñe la relación W/L del transistor tal que $V_{DS} = V_{DS}(\text{sat}) + 0.4$ V, y determine R_1 y R_2 tal que $R_{in} = 200$ kΩ.

3.34 Los parámetros del transistor para el transistor de la figura P3.34 son $V_{TN} = 0.4$ V, $k'_n = 120\ \mu\text{A/V}^2$, y $W/L = 50$. *a*) Determine V_{GS} tal que $I_D = 0.35$ mA. *b*) Determine V_{DS} y $V_{DS}(\text{sat})$.

3.35 Para el transistor en el circuito de la figura P3.35, los parámetros son $V_{TN} = 0.4$ V, $k'_n = 120\ \mu\text{A/V}^2$ y $W/L = 25$. Determine V_{GS}, I_D y V_{DS}. Trace la línea de carga y grafique el punto Q.

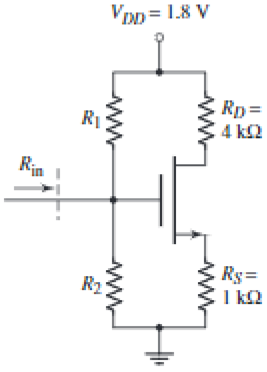


Figura P3.33

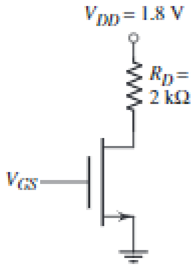


Figura P3.34

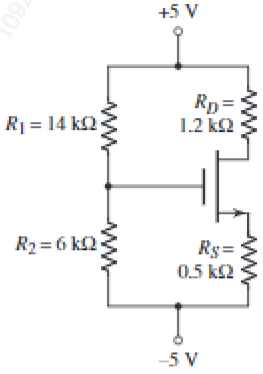


Figura P3.35

D3.36 Diseñe un circuito MOSFET con la configuración de la figura P3.30. Los parámetros del transistor son $V_{TP} = -0.6$ V, $k'_p = 50\ \mu\text{A/V}^2$ y $\lambda = 0$. El circuito de polarización es de ± 3 V, la corriente de drenaje es de 0.2 mA, el voltaje de drenaje a la fuente va a ser de aproximadamente 3 V, y el voltaje a través de R_S es más o menos igual a V_{SG}. Además, la corriente a través de los resistores de polarización no debe superar 10 por ciento de la corriente de drenaje. (*Sugerencia*: seleccione un valor razonable de la relación entre anchura y longitud para el transistor.)

3.37 Los parámetros de los transistores en las figuras P3.37*a*) y *b*) son $K_n = 0.5\ \text{mA/V}^2$, $V_{TN} = 1.2$ V y $\lambda = 0$. Determine v_{GS} y v_{DS} para cada transistor cuando *i*) $I_Q = 50\ \mu$A y *ii*) $I_Q = 1$ mA.

Bernardo Pérez 1092771-2111070245

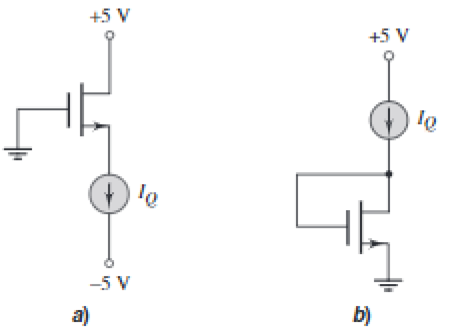


Figura P3.37

3.38 En el circuito de la figura P3.38, los parámetros del transistor son $V_{TN} = 0.6$ V y $K_n = 200\ \mu\text{A/V}^2$. Determine V_S y V_D.

*3.39 *a*) Diseñe el circuito de la figura P3.39 de modo que $I_{DQ} = 0.50$ mA y $V_D = 1$ V. Los parámetros del transistor son $K_n = 0.25\ \text{mA/V}^2$ y $V_{TN} = 1.4$ V. Trace la línea de carga y grafique el punto Q. *b*) Elija los valores estándar del resistor que estén más cerca de los valores ideales diseñados. ¿Cuáles son los valores resultantes del punto Q? *c*) Si los resistores en el inciso *b*) tienen tolerancias de ±10 por ciento, determine los valores máximo y mínimo de I_{DQ}.

3.40 El transistor PMOS en la figura P3.40 tiene parámetros $V_{TP} = -0.7$ V, $k'_p = 50\ \mu\text{A/V}^2$, $L = 0.8\ \mu\text{m}$ y $\lambda = 0$. Determine los valores de W y R de modo que $I_D = 0.1$ mA y $V_{SD} = 2.5$ V.

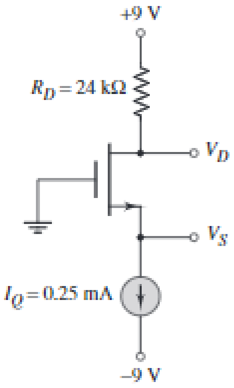


Figura P3.38

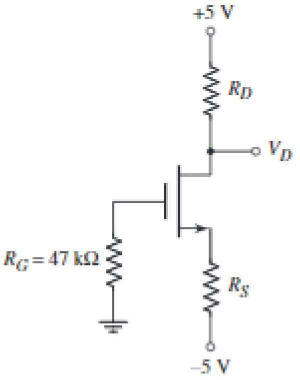


Figura P3.39

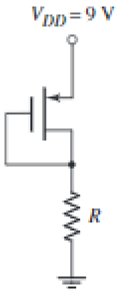


Figura P3.40

3.41 Diseñe el circuito de la figura P3.41 para que $V_{SD} = 2.5$ V. La corriente en los resistores de polarización no debe ser mayor de 10 por ciento de la corriente de drenaje. Los parámetros del transistor son $V_{TP} = 1.5$ V y $K_p = 0.5\ \text{mA/V}^2$.

*3.42 *a*) Diseñe el circuito de la figura P3.42 de modo que $I_{DQ} = 0.25$ mA y $V_D = -2$ V. Los parámetros nominales del transistor son $V_{TP} = -1.2$ V, $k'_p = 35\ \mu\text{A/V}^2$ y $W/L = 15$. Trace la línea de carga y grafique el punto Q. *b*) Determine los valores máximo y mínimo del punto Q si la tolerancia del parámetro k'_p es de ±5 por ciento.

3.43 Los parámetros del transistor en el circuito de la figura P3.43 son $V_{TP} = -1.75$ V y $K_p = 3\ \text{mA/V}^2$. Diseñe el circuito de modo que $I_D = 5$ mA, $V_{SD} = 6$ V y $R_{\text{entrada}} = 80$ kΩ.

Bernardo Pérez 1092771-2111070245

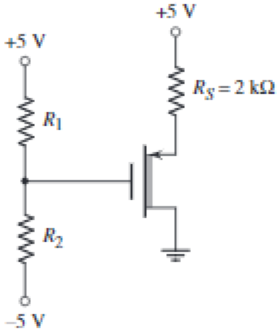


Figura P3.41

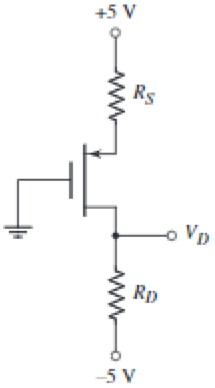


Figura P3.42

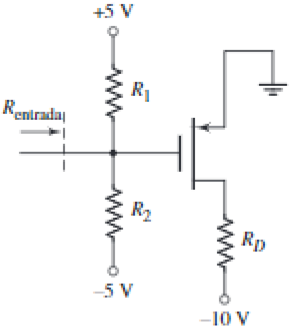


Figura P3.43

3.44 Para cada transistor en el circuito de la figura P3.44, $k_n' = 120\ \mu A/V^2$. También para M_1, $W/L = 4$ y $V_{TN} = 0.4$ V, y para M_2, $W/L = 1$ y $V_{TN} = -0.6$ V. *a*) Determine el voltaje de entrada de modo que tanto M_1 como M_2 estén polarizados en la región de saturación. *b*) Determine la región de operación de cada transistor y la salida de voltaje v_O para: *i*) $v_I = 0.6$ V y *ii*) $v_I = 1.5$ V.

3.45 Considere el circuito de la figura P3.44. Los parámetros del transistor de M_1 son $V_{TN} = 0.4$ V y $k_n' = 120\ \mu A/V^2$, y de M_2 son $V_{TN} = -0.6$ V, $k_n' = 120\ \mu A/V^2$ y $W/L = 1$. Determine la relación W/L de M_1 de modo que $v_O = 0.025$ V cuando $v_I = 3$ V.

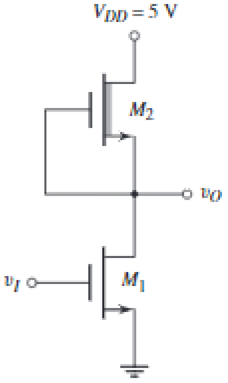


Figura P3.44

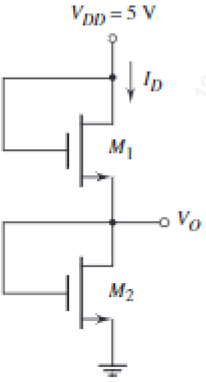


Figura P3.46

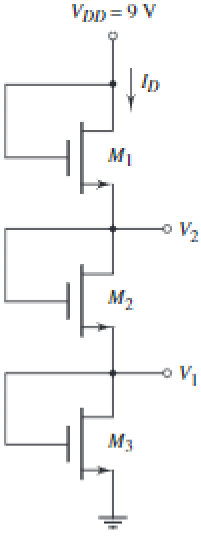


Figura P3.47

3.46 Ambos transistores en el circuito de la figura P3.46 tienen parámetros $V_{TN} = 0.4$ V y $k_n' = 120\ \mu A/V^2$. *a*) Si las relaciones entre anchura y longitud de M_1 y M_2 son $(W/L)_1 = (W/L)_2 = 30$, determine V_{GS1}, V_{GS2}, V_O e I_D. *b*) Repita el inciso *a*) si las relaciones de anchura y longitud se cambian a $(W/L)_1 = 30$ y $(W/L)_2 = 15$. *c*) Repita el inciso *a*) si las relaciones entre anchura y longitud se cambian a $(W/L)_1 = 15$ y $(W/L)_2 = 30$.

3.47 Considere el circuito de la figura P3.47. *a*) Los parámetros nominales del transistor son $V_{TN} = 0.6$ V y $k_n' = 120\ \mu A/V^2$. Diseñe la relación entre anchura y longitud necesaria en cada transistor de modo que $I_{DQ} = 0.8$ mA, $V_1 = 2.5$ V y $V_2 = 6$ V. *b*) Determine el cambio en los valores de V_1 y V_2 si el parámetro k_n' en cada transistor cambia por *i*) +5 por ciento y *ii*) −5 por ciento. *c*) Determine los valores de V_1 y V_2 si el parámetro k_n' de M_1 disminuye 5 por ciento y el parámetro k_n' de M_2 y M_3 aumenta 5 por ciento.

Bernardo Pérez 1092771-2111070245
1092771-2111070245

3.48 Los transistores en el circuito de la figura 3.36 en el texto tienen parámetros $V_{TN} = 0.6$ V, $k'_n = 120\ \mu A/V^2$ y $\lambda = 0$. La relación entre anchura y longitud de M_L es $(W/L)_L = 2$. Diseñe la relación entre anchura y longitud del transistor controlador de modo que $V_O = 0.15$ V cuando $V_I = 5$ V.

3.49 En el circuito de la figura 3.39 en el texto, los parámetros del transistor son: $V_{TND} = 0.6$ V, $V_{TNL} = -1.2$ V, $\lambda = 0$ y $k'_n = 120\ \mu A/V^2$. Sea $V_{DD} = 5$ V. La relación entre anchura y longitud de M_L es $(W/L)_L = 2$. Diseñe la relación entre anchura y longitud del transistor controlador de modo que $V_O = 0.10$ V cuando $V_I = 5$ V.

Sección 3.3 Amplificador y conmutador MOSFET

3.50 Considere el circuito de la figura P3.50. Los parámetros del circuito son $V_{DD} = 3$ V y $R_D = 30$ kΩ. Los parámetros del transistor son $V_{TN} = 0.4$ V y $k'_n = 120\ \mu A/V^2$. *a*) Determine la relación entre anchura y longitud del transistor de modo que $V_O = 0.08$ V cuando $V_I = 2.6$ V. *b*) Repita el inciso *a*) con $V_I = 3$ V.

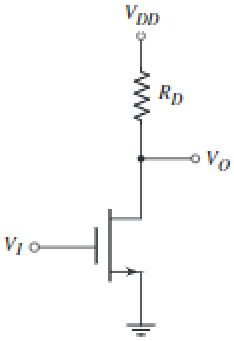


Figura P3.50

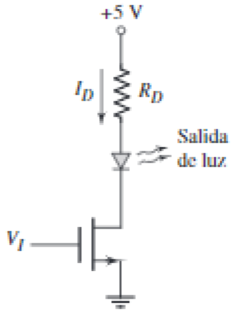


Figura P3.51

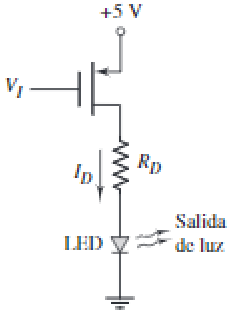


Figura P3.52

3.51 El transistor en el circuito de la figura P3.51 se utiliza para encender y apagar el LED. Los parámetros del transistor son $V_{TN} = 0.6$ V, $k'_n = 80\ \mu A/V^2$ y $\lambda = 0$. El voltaje de corte en el diodo es $V_\gamma = 1.6$ V. Diseñe R_D y la relación entre anchura y longitud del transistor tal que $I_D = 12$ mA para $V_I = 5$ V y $V_{DS} = 0.15$ V.

3.52 El circuito de la figura P3.52 es otra configuración para conmutar un LED entre los estados de encendido y de apagado. Los parámetros del transistor son $V_{TP} = -0.6$ V, $k'_p = 40\ \mu A/V^2$ y $\lambda = 0$. El voltaje de corte en el diodo es $V_\gamma = 1.6$ V. Diseñe R_D y la relación entre anchura y longitud del transistor tal que $I_D = 15$ mA para $V_I = 0$ V y $V_{SD} = 0.20$ V.

3.53 Para la compuerta lógica de dos entradas NOR NMOS de la figura 3.46 en el texto, los parámetros del transistor son $V_{TN1} = V_{TN2} = 0.6$ V, $\lambda_1 = \lambda_2 = 0$ y $k'_{n1} = k'_{n2} = 120\ \mu A/V^2$. El resistor de drenaje es $R_D = 50$ kΩ. *a*) Determine la relación entre anchura y longitud de los transistores de modo que $V_O = 0.15$ V cuando $V_1 = V_2 = 5$ V. Suponga que $(W/L)_1 = (W/L)_2$. *b*) Con los resultados del inciso *a*), encuentre V_O cuando $V_1 = 5$ V y $V_2 = 0.2$ V.

3.54 Todos los transistores en el circuito de fuente de corriente de la figura 3.49*a*) del texto tienen parámetros $V_{TN} = 0.4$ V, $k'_n = 120\ \mu A/V^2$ y $\lambda = 0$. Los transistores M_1 y M_2 coinciden. Las fuentes de polarización son $V^+ = 2.5$ V y $V^- = -2.5$ V. Las corrientes van a ser $I_{Q1} = 125\ \mu A$ y $I_{REF1} = 225\ \mu A$. Para M_2, requerimos $V_{DS2}(\text{sat}) = 0.5$ V, y para M_1 requerimos $V_{DS1} = 2$ V. *a*) Encuentre las relaciones W/L de los transistores. *b*) Encuentre R_D.

3.55 Todos los transistores en el circuito de fuente de corriente de la figura 3.49*b*) en el texto tienen parámetros $V_{TP} = -0.4$ V, $k'_p = 50\ \mu A/V^2$ y $\lambda = 0$. Las fuentes de polarización son $V^+ = 5$ V y $V^- = -5$ V. Las corrientes van a ser $I_{Q2} = 200\ \mu A$ e

Bernardo Pérez 1092771-2111070245
1092771-2111070245

$I_{REF2} = 125\ \mu A$. Para M_B, requerimos $V_{SDB}(\text{sat}) = 0.8$ V, y de M_A, requerimos $V_{SDA} = 4$ V. Los transistores M_A y M_B son compatibles. *a*) Encuentre las relaciones W/L de los transistores. *b*) Encuentre el valor de R_D.

3.56 Considere el circuito de la figura 3.50 en el texto. El voltaje umbral y el parámetro de conducción del proceso para cada transistor es $V_{TN} = 0.6$ V y $k_n' = 120\ \mu A/V^2$. Sea $\lambda = 0$ para todos los transistores. Suponga que M_1 y M_2 son compatibles. Diseñe las relaciones entre anchura y longitud tales que $I_Q = 0.35$ mA, $I_{REF} = 0.15$ mA y $V_{DS2}(\text{sat}) = 0.5$ V. Encuentre R_D de modo que $V_{DS1} = 3.5$ V.

Sección 3.6 Transistor de efecto de campo de unión

3.57 La compuerta y la fuente de un JFET en modo decremental de canal N están conectadas entre sí. ¿Qué valor de V_{DS} asegurará que este dispositivo de dos terminales esté polarizado en la región de saturación? ¿Cuál es la corriente de drenaje para esta condición de polarización?

3.58 Para un JFET de canal N, los parámetros son $I_{DSS} = 6$ mA y $V_P = -3$ V. Calcule $V_{DS}(\text{sat})$. Si $V_{DS} > V_{DS}(\text{sat})$, determine I_D con *a*) $V_{GS} = 0$, *b*) $V_{GS} = -1$ V, *c*) $V_{GS} = -2$ V y *d*) $V_{GS} = -3$ V.

3.59 Un JFET de canal P polarizado en la región de saturación con $V_{SD} = 5$ V tiene una corriente de drenaje $I_D = 2.8$ mA en $V_{GS} = 1$ V e $I_D = 0.30$ mA en $V_{GS} = 3$ V. Determine I_{DSS} y V_P.

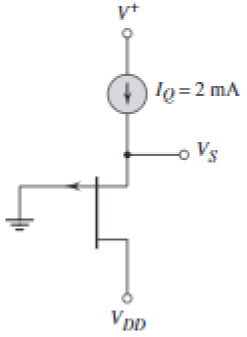


Figura P3.60

3.60 Considere el JFET de canal P en la figura P3.60. Determine el rango de V_{DD} que polarizará al transistor en la región de saturación. Si $I_{DSS} = 6$ mA y $V_P = 2.5$ V, encuentre V_S.

3.61 Considere un MESFET de GaAs. Cuando el dispositivo está polarizado en la región de saturación, encontramos que $I_D = 18.5\ \mu A$ en $V_{GS} = 0.35$ V e $I_D = 86.2\ \mu A$ en $V_{GS} = 0.50$ V. Determine el parámetro de conducción k y el voltaje de umbral V_{TN}.

3.62 El voltaje umbral de un MESFET de GaAs es $V_{TN} = 0.24$ V. El máximo voltaje permitido de compuerta a fuente es $V_{GS} = 0.75$ V. Cuando el transistor está polarizado en la región de saturación, la corriente de drenaje máxima es $I_D = 250\ \mu A$. ¿Cuál es el valor del parámetro de conducción k?

*3.63 Para el transistor en el circuito de la figura P3.63, los parámetros son: $I_{DSS} = 10$ mA y $V_P = -5$ V. Determine I_{DQ}, V_{GSQ} y V_{DSQ}.

3.64 Considere el dispositivo fuente-seguidor con el JFET de canal N de la figura P3.64. La resistencia de entrada va a ser $R_{in} = 500\ k\Omega$. Deseamos tener $I_{DQ} = 5$ mA, $V_{DSQ} = 8$ V y $V_{GSQ} = -1$ V. Determine R_S, R_1 y R_2, y los valores requeridos de transistor de I_{DSS} y V_P.

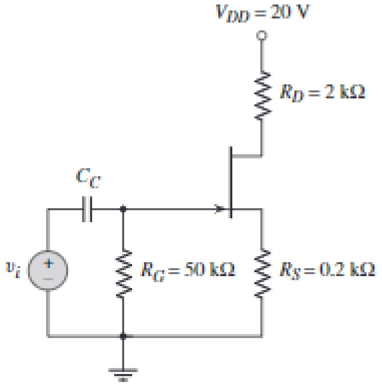


Figura P3.63

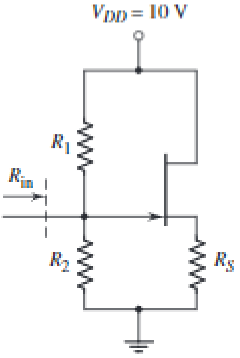


Figura P3.64

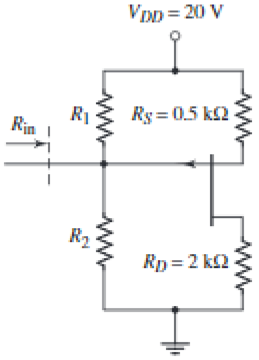


Figura P3.65

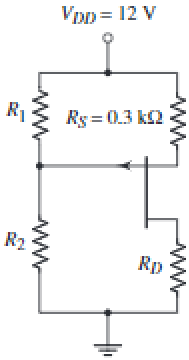


Figura P3.66

Bernardo Pérez 1092771-2111070245

3.65 El transistor en el circuito de la figura P3.65 tiene parámetros $I_{DSS} = 8$ mA y $V_P = 4$ V. Diseñe el circuito de modo que $I_D = 5$ mA. Suponga que $R_{in} = 100$ kΩ. Determine V_{GS} y V_{SD}.

3.66 En el circuito de la figura P3.66, los parámetros del transistor son $I_{DSS} = 7$ mA y $V_P = 3$ V. Sea $R_1 + R_2 = 100$ kΩ. Diseñe el circuito de modo que $I_{DQ} = 5.0$ mA y $V_{SDQ} = 6$ V.

3.67 El transistor en el circuito de la figura P3.67 tiene parámetros $I_{DSS} = 8$ mA y $V_P = -4$ V. Determine V_G, I_{DQ}, V_{GSQ} y V_{DSQ}.

3.68 Considere el circuito de la figura P3.68. El valor en reposo de V_{DS} resulta de $V_{DSQ} = 5$ V. Si $I_{DSS} = 10$ mA, determine I_{DQ}, V_{GSQ} y V_P.

3.69 En el circuito de la figura P3.69, los parámetros del transistor son $I_{DSS} = 4$ mA y $V_P = -3$ V. Diseñe R_D de modo que $V_{DS} = |V_P|$. ¿Cuál es el valor de I_D?

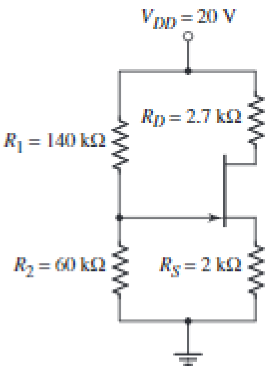


Figura P3.67

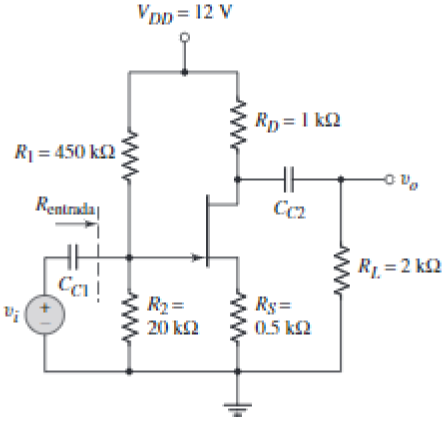


Figura P3.68

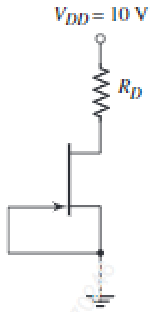


Figura P3.69

3.70 Considere el circuito fuente-seguidor de la figura P3.70. Los parámetros del transistor son $I_{DSS} = 2$ mA y $V_P = 2$ V. Diseñe el circuito de modo que $I_{DQ} = 1$ mA, $V_{SDQ} = 10$ V y la corriente a través de R_1 y R_2 sea de 0.1 mA.

3.71 El MESFET de GaAs en el circuito de la figura P3.71 tiene parámetros $k = 250$ μA/V^2 y $V_{TN} = 0.20$ V. Sea $R_1 + R_2 = 150$ kΩ. Diseñe el circuito de modo que $I_D = 40$ μA y $V_{DS} = 2$ V.

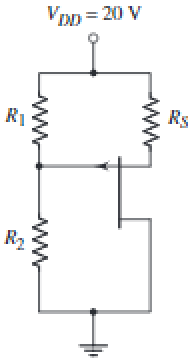


Figura P3.70

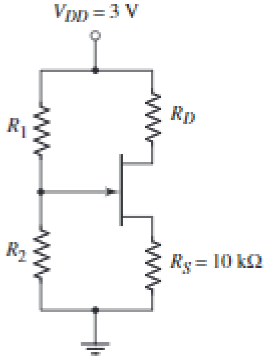


Figura P3.71

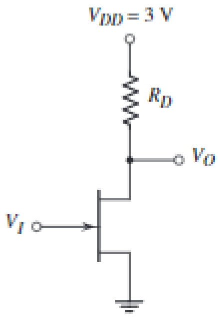


Figura P3.72

3.72 En el circuito de la figura P3.72, el voltaje umbral del MESFET de GaAs es $V_{TN} = 0.15$ V. Sea $R_D = 50$ kΩ. Determine el valor del parámetro de conducción necesario para que $V_O = 0.70$ V cuando $V_I = 0.75$ V.

Bernardo Pérez 1092771-2111070246

PROBLEMAS DE SIMULACIÓN POR COMPUTADORA

3.73 Mediante una simulación por computadora, compruebe los resultados del problema para ejercitar 3.5.

3.74 *a*) Con una simulación por computadora, grafique las características de transferencia de voltaje del circuito CMOS de la figura 3.41. Use los parámetros del ejemplo 3.11. *b*) Repita el inciso *a*) para el caso en que la relación entre anchura y longitud de M_N se duplique.

3.75 *a*) Mediante una simulación por computadora, grafique las características de transferencia de voltaje del circuito NMOS que se muestra en la figura 3.46 para $V_2 = 0$ y $0 \leq V_1 \leq 5$ V. Utilice el circuito y los parámetros del transistor del ejemplo 3.13. *b*) Repita el inciso *a*) con $0 \leq V_1 = V_2 \leq 5$ V.

3.76 Mediante una simulación por computadora, compruebe los resultados del ejemplo 3.17 para el circuito de múltiples transistores que se muestra en la figura 3.52.

PROBLEMAS DE DISEÑO

[Nota: Todo diseño debe relacionarse con una simulación por computadora.]

*D3.77 Considere el circuito PMOS de la figura 3.30. El circuito se va a rediseñar de modo que $I_{DQ} = 100\ \mu$A y el punto Q se encuentre en el centro de la región de saturación de la línea de carga. Suponga que $R_1 + R_2 = 500$ kΩ y también los mismos parámetros del transistor del problema para ejercitar 3.6.

*D3.78 Considere el circuito de la figura 3.39 con una carga decremental. Suponga que el circuito está polarizado en $V_{DD} = 3.3$ V, y voltajes de umbral para el transistor de $V_{TND} = 0.4$ V y $V_{TNL} = -0.75$ V. Suponga también que $k_n' = 80\ \mu\text{A/V}^2$. Diseñe el circuito de modo que $V_O = 0.05$ V cuando $V_I = 3.3$ V y que la disipación de potencia máxima es de 150 μW.

*D3.79 Se va a rediseñar la fuente de corriente constante en la figura 3.50. Los voltajes de polarización son $V^+ = 3.3$ V y $V^- = -3.3$ V. Los parámetros de todos los transistores son $V_{TN} = 0.4$ V y $k_n' = 100\ \mu\text{A/V}^2$. Las corrientes van a ser $I_{\text{REF}} = 100\ \mu$A e $I_Q = 60\ \mu$A. También especificaremos que $V_{DS2}(\text{sat}) = 0.6$ V, $V_{GS1} = V_{GS2}$ y $V_{DS1} = 2.5$ V. Determine todas las relaciones entre anchura y longitud, así como el valor de R_D. (Nota: la relación mínima entre anchura y longitud va a ser mayor que uno.)

*D3.80 Considere el circuito de transistores múltiples de la figura 3.52. Los voltajes de polarización se cambian a $V^+ = 3.3$ V y $V^- = -3.3$ V. Los parámetros del transistor son $V_{TN} = 0.4$ V y $k_n' = 100\ \mu\text{A/V}^2$. Diseñe el circuito de modo que $I_{DQ1} = 100\ \mu$A, $I_{DQ2} = 250\ \mu$A, $V_{DSQ1} = V_{DSQ2} = 3.3$ V y $R_i = 200$ kΩ.

Bernardo Pérez 1092771-2111070246

Amplificadores FET básicos

Capítulo 4

En el capítulo 3 describimos la estructura y operación del FET, en particular el MOSFET, y analizamos y diseñamos la respuesta de CD de los circuitos que contienen estos dispositivos. En este capítulo destacamos los FET en aplicaciones de amplificadores lineales. Los amplificadores lineales implican que, en su mayor parte, tratamos con señales analógicas. La magnitud de una señal analógica puede tener cualquier valor dentro de ciertos límites, y puede variar de manera continua respecto del tiempo. Si bien los MOSFET se emplean más en las aplicaciones digitales, también se utilizan en circuitos amplificadores lineales.

Comenzaremos por ver el diseño de los circuitos compuestos en su totalidad por transistores, es decir, circuitos sin resistores. Como los transistores MOS son dispositivos pequeños, los circuitos compuestos en su totalidad por transistores de alta densidad se fabrican como circuitos integrados.

VISTA PREVIA

En este capítulo:

- Investigaremos el proceso mediante el cual un circuito de transistor MOS simple amplifica una pequeña señal de entrada variable en el tiempo.
- Desarrollaremos los modelos de señal pequeña del transistor utilizados en el análisis de los amplificadores lineales.
- Analizaremos las tres configuraciones básicas del amplificador con transistores.
- Analizaremos los amplificadores de fuente común, seguidor —fuente y compuerta común—, y nos familiarizaremos con las características generales de estos circuitos.
- Compararemos las características generales de las tres configuraciones básicas del amplificador.
- Analizaremos circuitos de transistores compuestos en su totalidad de MOS en que se basan los circuitos integrados.
- Analizaremos amplificadores de transistores múltiples o etapas múltiples, y entenderemos las ventajas de estos circuitos sobre los amplificadores de un solo transistor.
- Desarrollaremos el modelo de pequeña señal de los dispositivos JFET y analizaremos amplificadores JFET básicos.
- Como aplicación, incorporaremos los transistores MOS al diseño de un amplificador de dos etapas.

Bernardo Pérez 1092771-2111070246
1092771211070246

4.1 EL AMPLIFICADOR MOSFET

Objetivo: • Investigar el proceso mediante el cual un circuito de un solo transistor amplifica una pequeña señal de entrada variable en el tiempo y desarrollar los modelos de pequeña señal del transistor que se utilizan en el análisis de los amplificadores lineales.

En este capítulo consideraremos las **señales,** los **circuitos analógicos** y los **amplificadores.** La señal contiene algún tipo de información. Por ejemplo, las ondas de sonido producidas por la voz humana contienen información que una persona quiere transmitir a otra persona. Una onda sonora es una señal analógica. La magnitud de una **señal analógica** toma cualquier valor dentro de ciertos límites, y puede variar de manera continua con el tiempo. Los circuitos electrónicos que procesan las señales analógicas se denominan circuitos analógicos. Un ejemplo de un circuito analógico es un amplificador lineal. Un **amplificador lineal** magnifica una señal de entrada y produce una señal de salida cuya magnitud es más grande y directamente proporcional a la señal de entrada.

En este capítulo analizaremos y diseñaremos amplificadores lineales que utilizan transistores de efecto de campo como dispositivo amplificador. El término **pequeña señal** significa que podemos hacer lineal el circuito equivalente de CA. Definiremos lo que significa "señal pequeña " en el caso de los circuitos MOSFET. El término "amplificadores lineales" significa que podremos utilizar la superposición de manera que el análisis de CD y el análisis de CA de los circuitos se realice de manera separada, y la respuesta total será la suma de las dos respuestas individuales.

En el capítulo anterior se presentó el mecanismo por medio del cual los circuitos MOSFET amplifican las señales pequeñas que varían en el tiempo. En esta sección ampliaremos ese análisis mediante la técnica gráfica, la línea de carga de CD y la línea de carga de CA. Al hacerlo, desarrollaremos los diversos parámetros de señal pequeña de los circuitos lineales así como los circuitos equivalentes correspondientes.

4.1.1 Análisis gráfico, líneas de carga y parámetros de señal pequeña

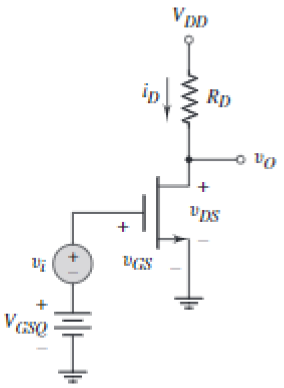


Figura 4.1 Circuito de fuente común NMOS con la fuente de señal variable en el tiempo en serie con la fuente de CD de compuerta.

La figura 4.1 muestra un circuito de fuente común NMOS con una fuente de voltaje variable en el tiempo en serie con la fuente de CD. Supongamos que la señal de entrada variable con el tiempo es de tipo senoidal. La figura 4.2 muestra las características del transistor, la línea de carga de CD y el punto Q, donde la línea de carga de CD y el punto Q son funciones de v_{GS}, V_{DD}, R_D y los parámetros del transistor. Para que el voltaje de salida sea una función lineal del voltaje de entrada, el transistor debe estar polarizado en la región de saturación. (Advierta que, aunque principalmente emplearemos MOSFET en modo incremental de canal N en nuestros análisis, los mismos resultados se aplican a los demás MOSFET.)

También se muestran en la figura 4.2 las variaciones senoidales en el voltaje de compuerta a fuente, la corriente de drenaje y el voltaje de drenaje a fuente, como resultado de la fuente senoidal v_i. El voltaje total de compuerta a fuente es la suma de V_{GSQ} y v_i. A medida que aumenta v_i el valor instantáneo de v_{GS} se incrementa y el punto de polarización se mueve hacia arriba de la línea de carga. Un valor mayor de v_{GS} significa una corriente de drenaje mayor y un valor más pequeño de v_{DS}. Para un v_i negativo (la parte negativa de la onda senoidal), el valor instantáneo de v_{GS} disminuye por debajo del valor en reposo, y el punto de polarización se mueve hacia abajo de la línea de carga. Un valor menor de v_{GS} significa una menor corriente de drenaje y un valor incrementado de v_{DS}. Una vez que se establece el punto Q podemos desarrollar un modelo matemático para la senoidal, o señal pequeña, variaciones en el voltaje de compuerta a fuente, el voltaje de drenaje a fuente y la corriente de drenaje.

Bernardo Pérez 1092771-2111071521

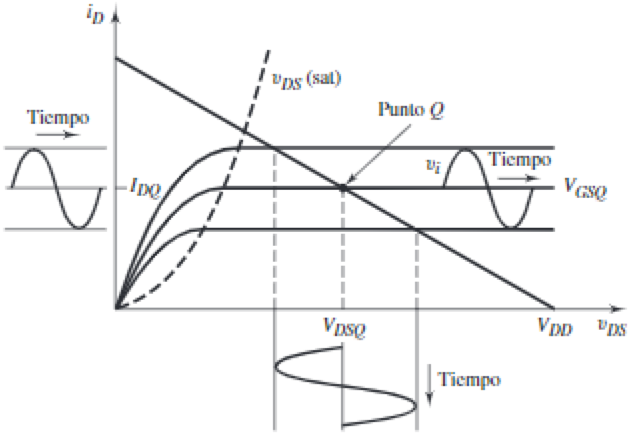


Figura 4.2 Características del transistor de fuente común, línea de carga de CD y variación senoidal en el voltaje de compuerta a fuente, corriente de drenaje y voltaje de drenaje a fuente.

La fuente de señal variable en el tiempo v_i en la figura 4.1 genera un componente variable en el tiempo del voltaje compuerta a fuente. En este caso, $v_{gs} = v_i$, donde v_{gs} es el componente variable en el tiempo del voltaje de compuerta a fuente. Para que el FET funcione como amplificador lineal, el transistor debe estar polarizado en la región de saturación, y tanto la corriente de drenaje como el voltaje de drenaje a fuente instantáneos también deben estar confinados a la región de saturación.

Cuando se aplican señales senoidales simétricas a la entrada de un amplificador, se generan señales senoidales simétricas a la salida, siempre y cuando la operación del amplificador permanezca lineal. Podemos utilizar la línea de carga para determinar la máxima oscilación simétrica de salida. Si la salida excede este límite, se recorta una parte de la señal de salida y se produce una distorsión de la señal.

En el caso de los amplificadores FET, la señal de salida debe evitar el corte ($i_D = 0$) y debe permanecer en la región de saturación ($v_{DS} > v_{DS}$(sat)). Este rango máximo de la señal de salida se determina a partir de la línea de carga en la figura 4.2.

Parámetros del transistor

En este capítulo trataremos con corrientes y voltajes variables en el tiempo, así como con corrientes y voltajes de CD. En la tabla 4.1 se resume la notación que se utilizará. Esta notación ya se analizó en el prólogo, pero se repetirá aquí por conveniencia. Una letra escrita en minúscula con un subíndice en mayúsculas, como i_D o v_{GS}, indica un *valor instantáneo total*. Una letra mayúscula con un subíndice en mayúsculas, como I_D o V_{GS}, indica una *cantidad de CD*. Una letra minúscula con subíndice en minúsculas, como i_d o v_{gs}, indica un valor instantáneo correspondiente a una *señal de CA*. Por último, una letra en mayúscula con un subíndice en minúsculas, como I_d o V_{gs}, indica una **cantidad de fasor**. La notación de fasores, que también se revisó en el prólogo, adquirirá una importancia especial en el capítulo 7, durante el análisis de la respuesta de frecuencia. No obstante, en este capítulo emplearemos en general la notación de fasores a fin de ser constantes con todo el análisis de CA.

Tabla 4.1 Resumen de notación

Variable	Significado
i_D, v_{GS}	Valores instantáneos totales
I_D, V_{GS}	Valores de CD
i_d, v_{gs}	Valores instantáneos de CA
I_d, V_{gs}	Valores de fasor

Bernardo Pérez 1092771-2111071521

De la figura 4.1, observamos que el voltaje instantáneo compuerta a fuente es

$$v_{GS} = V_{GSQ} + v_i = V_{GSQ} + v_{gs} \tag{4.1}$$

donde V_{GSQ} es el componente de CD y v_{gs} es el componente de CA. La corriente de drenaje instantánea es

$$i_D = K_n(v_{GS} - V_{TN})^2 \tag{4.2}$$

Sustituimos la ecuación (4.1) en (4.2) y se produce

$$i_D = K_n[V_{GSQ} + v_{gs} - V_{TN}]^2 = K_n[(V_{GSQ} - V_{TN}) + v_{gs}]^2 \tag{4.3a}$$

o

$$i_D = K_n(V_{GSQ} - V_{TN})^2 + 2K_n(V_{GSQ} - V_{TN})v_{gs} + K_n v_{gs}^2 \tag{4.3b}$$

El primer término en la ecuación (4.3*b*) es la corriente de drenaje en reposo o de CD I_{DQ}, el segundo término es el componente de la corriente de drenaje variable en el tiempo linealmente relacionada con la señal v_{gs}, y el tercer término es proporcional al cuadrado del voltaje de la señal. Para una señal de entrada senoidal, el término cuadrático produce armónicos no deseables, o distorsión no lineal, en el voltaje de salida. Para reducir esos armónicos, requerimos

$$v_{gs} \ll 2(V_{GSQ} - V_{TN}) \tag{4.4}$$

lo que significa que el tercer término en la ecuación (4.3*b*) sea mucho más pequeño que el segundo término. *La ecuación (4.4) representa la condición de señal pequeña que debe satisfacerse para los amplificadores lineales.*

Ignoramos el término v_{gs}^2 y escribimos la ecuación (4.3*b*) como

$$i_D = I_{DQ} + i_d \tag{4.5}$$

De nuevo, la señal pequeña implica la linealidad de modo que se separe la corriente total en un componente de CD y en un componente de CA. Este último componente de CA correspondiente a la corriente de drenaje está dado por

$$i_d = 2K_n(V_{GSQ} - V_{TN})v_{gs} \tag{4.6}$$

La corriente de drenaje de señal pequeña está relacionada con el voltaje de compuerta a fuente de señal pequeña mediante la transconductancia g_m. La relación es

$$g_m = \frac{i_d}{v_{gs}} = 2K_n(V_{GSQ} - V_{TN}) \tag{4.7}$$

La transconductancia es un coeficiente de transferencia que relaciona la corriente de salida con el voltaje de entrada y podemos considerar que representa la ganancia del transistor.

La transconductancia también se obtiene a partir de la derivada

$$g_m = \left.\frac{\partial i_D}{\partial v_{GS}}\right|_{v_{GS}=V_{GSQ}=\text{const.}} = 2K_n(V_{GSQ} - V_{TN}) \tag{4.8a}$$

lo que se escribe como

$$g_m = 2\sqrt{K_n I_{DQ}} \tag{4.8b}$$

La corriente de drenaje contra el voltaje de compuerta a fuente para el transistor polarizado en la región de saturación está dada en la ecuación (4.2) y se muestra en la figura 4.3. La transconductancia g_m es la pendiente de la curva. Si la señal variable con el tiempo v_{gs} es lo bastante pequeña, la transconductancia g_m es una constante. Con el punto Q en la región de saturación, el transistor funciona como fuente de corriente controlada linealmente por v_{gs}. Si el punto Q se mueve hacia la región de no saturación, el transistor ya no funciona como fuente de corriente controlada linealmente.

Bernardo Pérez 1092771-2111071521

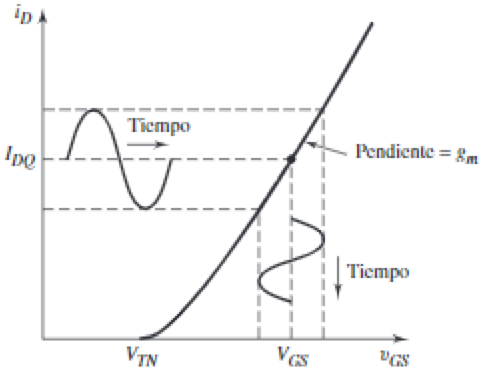


Figura 4.3 Corriente de drenaje contra características de voltaje de compuerta a fuente, con señales senoidales superpuestas.

Como se ilustra en la ecuación (4.8*a*), la transconductancia es directamente proporcional al parámetro de conducción K_n, el cual a su vez es una función de la relación entre anchura y longitud. Por tanto, incrementar la anchura del transistor aumenta su transconductancia o ganancia.

Bernardo Pérez 1092771-2111071521

EJEMPLO **4.1**

Objetivo: Calcular la transconductancia de un MOSFET de canal N.

Considere un MOSFET de canal N con los parámetros $V_{TN} = 0.4$ V, $k'_n = 100\ \mu A/V^2$ y $W/L = 25$. Suponga que la corriente de drenaje es $I_D = 0.40$ mA.

10927712111071521

Solución: El parámetro de conducción es

$$K_n = \frac{k'_n}{2} \cdot \frac{W}{L} = (\frac{0.1}{2})(25) = 1.25\,\text{mA/V}^2$$

Si suponemos que el transistor se encuentra polarizado en la región de saturación, la transconductancia está determinada por la ecuación (4.8*b*) como

$$g_m = 2\sqrt{K_n I_{DQ}} = 2\sqrt{(1.25)(0.4)} = 1.41\ \text{mA/V}$$

Comentario: El valor de la transconductancia se incrementa al aumentar la relación W/L del transistor y también al aumentar la corriente del drenaje en reposo.

PROBLEMA PARA EJERCITAR

Ejercicio 4.1: Para un MOSFET de canal N polarizado en la región de saturación, los parámetros son $k'_n = 100\ \mu A/V^2$, $V_{TN} = 0.6$ V e $I_{DQ} = 0.8$ mA. Determine la relación entre anchura y longitud del transistor de modo que la transconductancia sea de $g_m = 1.8$ mA/V. (Respuesta: 20.25.)

Circuito equivalente de CA

De la figura 4.1, observamos que el voltaje de salida es

$$v_{DS} = v_O = V_{DD} - i_D R_D \tag{4.9}$$

Con la ecuación (4.5) obtenemos

$$v_O = V_{DD} - (I_{DQ} + i_d)R_D = (V_{DD} - I_{DQ}R_D) - i_d R_D \tag{4.10}$$

El voltaje de salida es también una combinación de valores tanto de CD como de CA. La señal de salida variable en el tiempo es el voltaje de drenaje a fuente variante en el tiempo, o

$$v_o = v_{ds} = -i_d R_D \tag{4.11}$$

Asimismo, de las ecuaciones (4.6) y (4.7) tenemos

$$i_d = g_m v_{gs} \tag{4.12}$$

En resumen, existen las siguientes relaciones entre las señales variantes en el tiempo para el circuito de la figura 4.1. Las ecuaciones están dadas en términos de los valores instantáneos de CA, además de los fasores. Tenemos

$$v_{gs} = v_i \qquad \text{o} \qquad V_{gs} = V_i \tag{4.13}$$

y

$$i_d = g_m v_{gs} \qquad \text{o} \qquad I_d = g_m V_{gs} \tag{4.14}$$

y

$$v_{ds} = -i_d R_D \qquad \text{o} \qquad V_{ds} = -I_d R_D \tag{4.15}$$

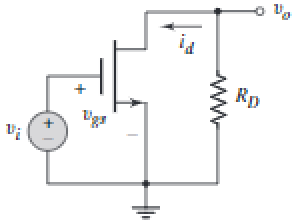


Figura 4.4 Circuito equivalente de CA para un amplificador de fuente común con transistor NMOS.

El circuito equivalente de CA en la figura 4.4 se desarrolla al establecer las fuentes de CD de la figura 4.1 iguales a cero. Las relaciones de señal pequeña están dadas en las ecuaciones (4.13), (4.14) y (4.15). Como se muestra en la figura 4.1, la corriente de drenaje, compuesta por señales de CA superpuestas sobre el valor en reposo, fluye a través de la fuente de voltaje V_{DD}. Como se supone constante el voltaje a través de esta fuente, la corriente senoidal no produce un componente de voltaje senoidal a través de este elemento. La impedancia equivalente de CA por ende es cero, o un cortocircuito. En consecuencia, en el circuito equivalente de CA, las fuentes de voltaje de CD son iguales a cero. Decimos que el nodo que conecta R_D con V_{DD} es una tierra de señal.

4.1.2 Circuito equivalente de señal pequeña

Ahora que tenemos el circuito equivalente de CA para el circuito amplificador NMOS (figura 4.4), debemos desarrollar un circuito equivalente de señal pequeña para el transistor.

Para empezar, suponemos que la frecuencia de la señal es lo bastante baja para ignorar cualquier capacitancia en la terminal de compuerta. Así, la entrada a la compuerta aparece como circuito abierto o de resistencia infinita. La ecuación (4.14) relaciona la corriente de drenaje de señal pequeña con el voltaje de entrada de señal pequeña, y la ecuación (4.7) muestra que la transconductancia g_m es una función del punto Q. El circuito equivalente simplificado de señal pequeña resultante para el dispositivo NMOS se muestra en la figura 4.5. (Los componentes del fasor están entre paréntesis.)

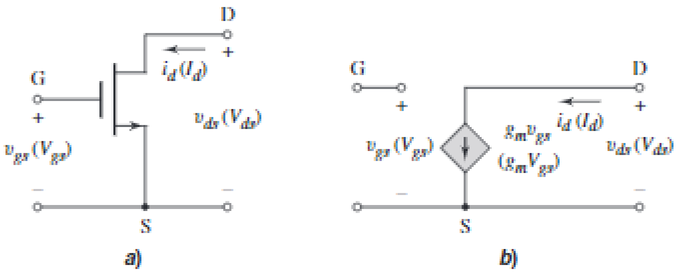


Figura 4.5 *a*) Transistor NMOS de fuente común con parámetros de señal pequeña y *b*) circuito equivalente de señal pequeña simplificado para el transistor NMOS.

Bernardo Pérez 1092771-2111071521

Este circuito equivalente de señal pequeña también se expande al tomar en cuenta la resistencia de salida finita de un MOSFET polarizado en la región de saturación. Este efecto, analizado en el capítulo anterior, es resultado de la pendiente distinta de cero en la curva i_D contra v_{DS}.

Sabemos que

$$i_D = K_n[(v_{GS} - V_{TN})^2(1 + \lambda v_{DS})] \quad \textbf{(4.16)}$$

donde λ es el parámetro de modulación de longitud de canal y es una cantidad positiva. La resistencia de salida de señal pequeña, como ya se definió, es

$$r_o = \left(\frac{\partial i_D}{\partial v_{DS}}\right)^{-1}\Bigg|_{v_{GS}=V_{GSQ}=\text{const.}} \quad \textbf{(4.17)}$$

o

$$r_o = [\lambda K_n(V_{GSQ} - V_{TN})^2]^{-1} \cong [\lambda I_{DQ}]^{-1} \quad \textbf{(4.18)}$$

Esta resistencia de salida de señal pequeña también es una función de los parámetros del punto Q.

El circuito equivalente de señal pequeña expandido del MOSFET de canal N se muestra en la figura 4.6 en notación de fasores. Observe que este circuito equivalente es un amplificador de transconductancia en el que la señal de entrada es un voltaje y la señal de salida es una corriente. Este circuito equivalente se inserta ahora en el circuito equivalente amplificador de CA en la figura 4.4 para producir el circuito de la figura 4.7.

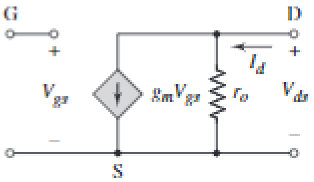


Figura 4.6 Circuito equivalente de señal pequeña ampliado, inclusive la resistencia de salida, para el transistor NMOS.

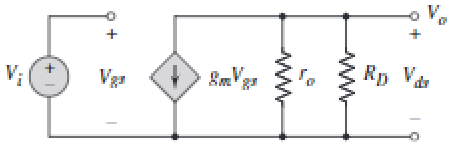


Figura 4.7 Circuito equivalente de señal pequeña del circuito de fuente común con el modelo de transistor NMOS.

EJEMPLO 4.2

Objetivo: Determinar la ganancia de voltaje de señal pequeña de un circuito MOSFET.

Para el circuito en la figura 4.1, suponga que los parámetros son: $v_{GSQ} = 2.12$ V, $V_{DD} = 5$ V y $R_D = 2.5$ kΩ. Suponga que los parámetros del transistor son: $V_{TN} = 1$ V, $K_n = 0.80$ mA/V^2 y $\lambda = 0.02$ V^{-1}. Suponga también que el transistor se encuentra polarizado en la región de saturación.

Solución: Los valores en reposo son

$$I_{DQ} \cong K_n(V_{GSQ} - V_{TN})^2 = (0.8)(2.12 - 1)^2 = 1.0 \text{ mA}$$

y

$$V_{DSQ} = V_{DD} - I_{DQ}R_D = 5 - (1)(2.5) = 2.5 \text{ V}$$

Por tanto,

$$V_{DSQ} = 2.5 \text{ V} > V_{DS}(\text{sat}) = V_{GS} - V_{TN} = 1.82 - 1 = 0.82 \text{ V}$$

lo que significa que el transistor se encuentra polarizado en la región de saturación, como supusimos al principio y como se requiere para un amplificador lineal. La transconductancia es

$$g_m = 2K_n(V_{GSQ} - V_{TN}) = 2(0.8)(2.12 - 1) = 1.79 \text{ mA/V}$$

Bernardo Pérez 1092771-2111071521
1092771-2111071521

y la resistencia de salida es

$$r_o = [\lambda I_{DQ}]^{-1} = [(0.02)(1)]^{-1} = 50\,\text{k}\Omega$$

De la figura 4.7 el voltaje de salida es

$$V_o = -g_m V_{gs}(r_o \| R_D)$$

Como $V_{gs} = V_i$, la ganancia de voltaje de pequeña señal es

$$A_v = \frac{V_o}{V_i} = -g_m(r_o \| R_d) = -(1.79)(50\|2.5) = -4.26$$

Comentario: La magnitud del voltaje de salida de CA es 4.26 veces más grande que la magnitud del voltaje de entrada. Por consiguiente tenemos un amplificador. Observe que la ganancia de voltaje de señal pequeña contiene un signo menos, lo que significa que el voltaje de salida senoidal está defasado 180 grados respecto de la señal senoidal de entrada.

PROBLEMA PARA EJERCITAR

Ejercicio 4.2: Para el circuito de la figura 4.1, $V_{DD} = 3.3$ V y $R_D = 10$ kΩ. Los parámetros del transistor son $V_{TN} = 0.4$ V, $k_n' = 100\ \mu\text{A/V}^2$, $W/L = 50$ y $\lambda = 0.025\ \text{V}^{-1}$. Supongamos que el transistor está polarizado de modo que $I_{DQ} = 0.25$mA. *a*) Verifique que el transistor está polarizado en la región de saturación. *b*) Determine los parámetros de señal pequeña g_m y r_o. *c*) Determine la ganancia de voltaje de señal pequeña. (Respuestas: *a*) $v_{GSQ} = 0.716$ V y $V_{DSQ} = 0.8$ V de modo que $V_{DS} > V_{DS}(\text{sat})$; *b*) $g_m = 1.58$ mA/V, $r_o = 160$ kΩ; *c*) -14.9.)

Bernardo Pérez 1092771-2111071521

Técnica para la solución de problemas: análisis de CA del MOSFET

Como tratamos con amplificadores lineales, se aplica la superposición, lo que significa que realizamos los análisis de CD y CA por separado. El análisis del amplificador MOSFET procede de la siguiente manera:

1. Se analiza el circuito sólo con las fuentes de CD presentes. Esta solución es la solución en reposo o de CD. El transistor debe estar polarizado en la región de saturación a fin de producir un amplificador lineal.
2. Se reemplaza cada elemento del circuito con su modelo de señal pequeña, lo cual significa reemplazar el transistor por su circuito equivalente de señal pequeña.
3. Se analiza el circuito equivalente de señal pequeña estableciendo los componentes de la fuente de CD iguales a cero, para producir la respuesta del circuito sólo a las señales de entrada variantes en el tiempo.

El análisis anterior fue para un amplificador MOSFET de canal N. El mismo análisis y circuito equivalente básicos aplican también para el transistor de canal P. La figura 4.8*a*) muestra un circuito con un MOSFET de canal P. Observe que el voltaje de alimentación V_{DD} está conectado a la fuente. (Con el subíndice $_{DD}$ se indica que la alimentación está conectada a la terminal de drenaje. Sin embargo, aquí V_{DD} es simplemente la notación habitual para el voltaje de alimentación en los circuitos MOSFET.) También advierta el cambio en las direcciones de corriente y polaridades de voltaje en comparación con el circuito que contiene el transistor NMOS. La figura 4.8*b*) muestra el circuito equivalente de CA, con las fuentes de voltaje de CD reemplazadas por cortocircuitos de CA, y todas las corrientes y voltajes que se muestran son los componentes variantes con el tiempo.

En el circuito de la figura 4.8*b*), el transistor se reemplaza por el circuito equivalente de la figura 4.9. El circuito equivalente del MOSFET de canal P es el mismo que el del dispositivo

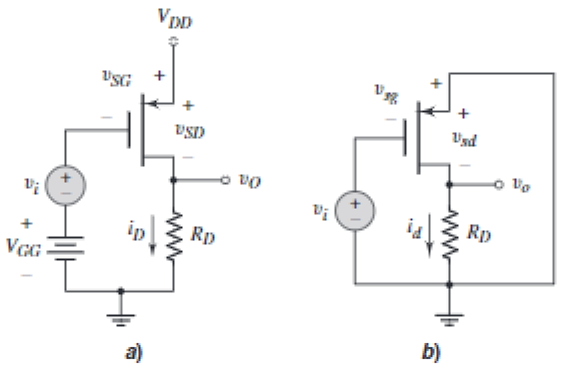


Figura 4.8 *a*) Circuito de fuente común con transistor PMOS y *b*) circuito equivalente de CA correspondiente.

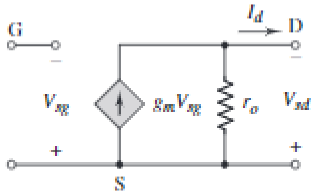


Figura 4.9 Circuito equivalente de señal pequeña del transistor PMOS.

de canal N, salvo que todas las direcciones de corriente y polaridades de voltaje están invertidas.

En la figura 4.10 se muestra el circuito equivalente de señal pequeña final del amplificador MOSFET de canal P. El voltaje de salida es

$$V_o = g_m V_{sg}(r_o \| R_D) \tag{4.19}$$

El voltaje de control V_{sg}, dado en términos del voltaje de señal de entrada, es

$$V_{sg} = -V_i \tag{4.20}$$

y la ganancia de voltaje de señal pequeña es

$$A_v = \frac{V_o}{V_i} = -g_m(r_o \| R_D) \tag{4.21}$$

Esta expresión para la ganancia de voltaje de señal pequeña del amplificador MOSFET de canal P es exactamente la misma que para el amplificador MOSFET de canal N. El signo negativo indica una inversión de fase de 180 grados entre las señales de salida y entrada, tanto para el circuito PMOS como para el NMOS.

Podemos advertir que si se invierte la polaridad del voltaje de señal pequeña de la compuerta a la fuente, entonces la dirección de la corriente de drenaje de señal pequeña también se invierte. Este cambio de polaridad se muestra en la figura 4.11. La figura 4.11*a*) muestra las direcciones de corriente y polaridades de voltaje convencionales en un transistor PMOS. Si la polaridad del voltaje de control se invierte como se muestra en la figura 4.11*b*), entonces la dirección de la corriente dependiente también se invierte. El circuito equivalente de la figura 4.11*b*) es entonces el mismo del transistor NMOS. Sin embargo, el autor prefiere utilizar el circuito equivalente de señal pequeña en la figura 4.9 para ser congruente con las polaridades de voltaje y las direcciones de corriente del transistor PMOS.

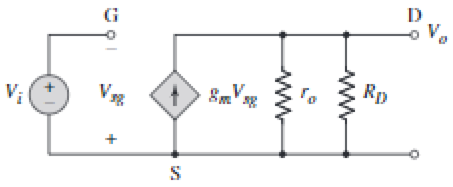


Figura 4.10 Circuito equivalente de señal pequeña del amplificador de fuente común con el modelo de transistor PMOS.

Bernardo Pérez 1092771-2111071521
10927712111071521

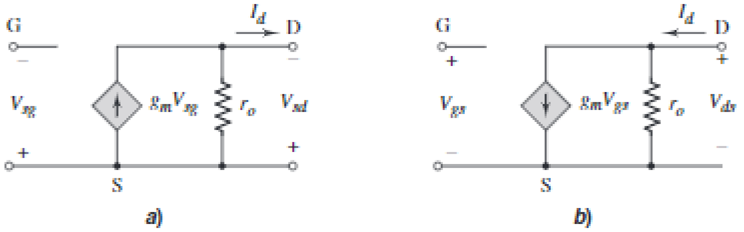


Figura 4.11 Circuito equivalente de señal pequeña de un MOSFET de canal P que muestra *a*) las polaridades de voltaje y direcciones de corriente convencionales, y *b*) cuando se invierten las polaridades de voltaje y las direcciones de corriente.

4.1.3 Modelado del efecto de cuerpo

Como se mencionó en la sección 3.1.9, capítulo 3, el efecto de cuerpo se presenta en un MOSFET en el cual el sustrato, o cuerpo, no se encuentra directamente conectado a la fuente. Para un dispositivo NMOS, el cuerpo se encuentra conectado al potencial más negativo en el circuito y estará a la tierra de la señal. La figura 4.12*a*) muestra el MOSFET de cuatro terminales con voltajes de CD y la figura 4.12*b*) el dispositivo con voltajes de CA. Tenga en mente que v_{SB} debe ser mayor o igual a cero. La relación simplificada de corriente-voltaje es

$$i_D = K_n(v_{GS} - V_{TN})^2 \tag{4.22}$$

y el voltaje de umbral está dado por

$$V_{TN} = V_{TNO} + \gamma\left[\sqrt{2\phi_f + v_{SB}} - \sqrt{2\phi_f}\right] \tag{4.23}$$

Si existe un componente de CA en el voltaje de fuente a cuerpo, v_{SB}, habrá un componente de CA inducido en el voltaje de umbral, el cual causará un componente de CA en la corriente de drenaje. Así, una transconductancia de compuerta posterior se define como

$$g_{mb} = \left.\frac{\partial i_D}{\partial v_{BS}}\right|_{Q\,pt} = \left.\frac{-\partial i_D}{\partial v_{SB}}\right|_{Q\,pt} = -\left.\left(\frac{\partial i_D}{\partial V_{TN}}\right)\cdot\left(\frac{\partial V_{TN}}{\partial v_{SB}}\right)\right|_{Q\,pt} \tag{4.24}$$

Con la ecuación (4.22) hallamos

$$\frac{\partial i_D}{\partial V_{TN}} = -2K_n(v_{GS} - V_{TN}) = -g_m \tag{4.25a}$$

y con la ecuación (4.23) tenemos

$$\frac{\partial V_{TN}}{\partial v_{SB}} = \frac{\gamma}{2\sqrt{2\phi_f + v_{SB}}} \equiv \eta \tag{4.25b}$$

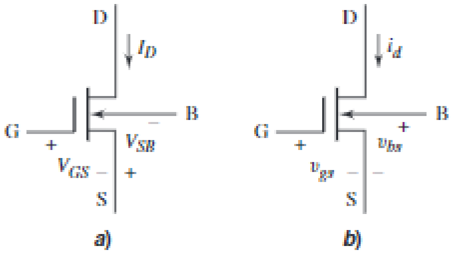


Figura 4.12 Dispositivo NMOS de cuatro terminales con *a*) voltajes de CD y *b*) voltajes de CA.

Bernardo Pérez 1092771-2111071521

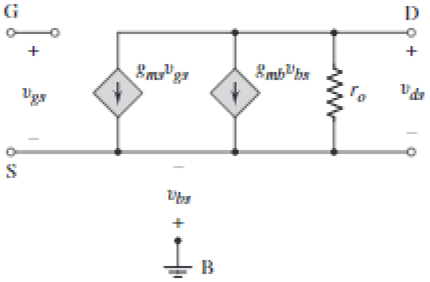


Figura 4.13 Circuito equivalente de señal pequeña del dispositivo NMOS, incluyendo el efecto de cuerpo.

Así, la transconductancia de compuerta posterior es

$$g_{mb} = -(-g_m) \cdot (\eta) = g_m \eta \tag{4.26}$$

Junto con el efecto de cuerpo, el circuito equivalente de señal pequeña del MOSFET se muestra en la figura 4.13. Observamos la dirección de la corriente y la polaridad del voltaje de señal pequeña de fuente a cuerpo. Si $v_{bs} > 0$, entonces v_{SB} disminuye, V_{TN} disminuye e i_D se incrementa. De este modo, la dirección de la corriente y la polaridad del voltaje son congruentes.

Para $\phi_f = 0.35$ V y $\gamma = 0.35$ V$^{1/2}$, el valor de η de la ecuación (4.25*b*) es $\eta \cong 0.23$. Por tanto, η se encontrará en el rango de $0 \le \eta \le 0.23$. El valor de v_{bs} dependerá del circuito en particular.

En general, ignoraremos g_{mb} en nuestros análisis y diseños a mano, pero investigaremos el efecto de cuerpo en los análisis PSpice.

Bernardo Pérez 1092771-2111071521

Ponga a prueba su comprensión

PPC 4.1 Los parámetros de un MOSFET de canal N son: $V_{TN} = 0.6$ V, $k'_n = 100\ \mu$A/V^2 y $\lambda = 0.015$ V^{-1}. El transistor está polarizado en la región de saturación con $I_{DQ} = 1.2$ mA. *a*) Diseñe la relación entre anchura y longitud de modo que la transconductancia sea $g_m =$ 2.5 mA/V. *b*) Determine la resistencia de salida de señal pequeña r_o. (Respuestas: *a*) 26.0, *b*) 55.6 kΩ.)

PPC 4.2 Para el circuito de la figura 4.1, $V_{DD} = 3.3$ V y $R_D = 8$ kΩ. Los parámetros del transistor son $V_{TN} = 0.4$ V, $K_n = 0.5$ mA/V^2 y $\lambda = 0.02$ V^{-1}. *a*) Determine V_{GSQ} y V_{DSQ} para $I_{DQ} = 0.15$ mA. *b*) Calcule g_m, r_o y la ganancia de voltaje de señal pequeña. (Respuestas: *a*) $V_{GSQ} = 0.948$ V, $V_{DSQ} = 2.1$ V; *b*) $g_m = 0.548$ mA/V, $r_o = 333$ kΩ, $A_v = 4.28$.)

PPC 4.3 Para el circuito de la figura 4.1, los parámetros del circuito y el transistor están dados en el ejercicio PPC 4.2. Si $v_i = 25$ senωt(mV), determine i_D y v_{DS}. (Respuestas: $i_D = 0.15 + 0.0137$ senωt(mA), $v_{DS} = 2.1 - 0.11$ sen ωt(V)).

PPC 4.4 Los parámetros del circuito en la figura 4.8 son $V_{DD} = 5$ V y $R_D = 5$ kΩ. Los parámetros del transistor son $V_{TP} = -0.4$ V, $K_p = 0.4$ mA/V^2 y $\lambda = 0$. *a*) Determine V_{SGQ} e I_{DQ} de modo que $V_{SDQ} = 3$ V. *b*) Calcule g_m y la ganancia de voltaje de señal pequeña. (Respuestas: *a*) $I_{DQ} = 0.4$ mA, $V_{SGQ} = 1.4$ V; *b*) $g_m = 0.8$ mA/V, $A_v = -4$.)

PPC 4.5 Un transistor tiene los mismos parámetros que los del problema para ejercitar 4.1. Además, el coeficiente de efecto de cuerpo es $\gamma = 0.40$ V$^{1/2}$ y $\phi_f = 0.35$ V. Determine el valor de η y de la transconductancia de compuerta posterior g_{mb} para *a*) $v_{SB} = 1$ V y *b*) $v_{SB} = 3$ V. (Respuestas: *a*) $\eta = 0.153$, *b*) $\eta = 0.104$.)

4.2 CONFIGURACIONES BÁSICAS DEL AMPLIFICADOR DE TRANSISTOR

Objetivo: • Analizar las tres configuraciones básicas del amplificador con transistor.

Como vimos, el MOSFET es un dispositivo de tres terminales. Se forman tres configuraciones básicas para un amplificador de un solo transistor según cuál de las tres terminales del transistor se utilice como tierra de la señal. Estas tres configuraciones básicas se llaman de manera muy apropiada **de fuente común**, **de drenaje común** (seguidor-**fuente**) y **de compuerta común**.

Las características de resistencia de entrada y salida de los amplificadores son importantes para determinar los efectos de carga. En las siguientes secciones se determinarán estos parámetros, así como la ganancia de voltaje, para las tres configuraciones básicas de circuitos MOSFET. Las características de los tres tipos de amplificadores nos permitirán entender en qué condiciones cada amplificador es más útil.

Primero consideraremos los circuitos amplificadores con MOSFET que más se utilizan en los diseños discretos, en que se emplea la polarizacipon por resistencias. El objetivo es familiarizarse con los diseños básicos de amplificador MOSFET y sus características. En la sección 4.7 empezaremos a considerar los diseños integrados MOSFET del circuito que implican circuitos de transistores y polarización de fuente de corriente. Estos diseños iniciales proporcionan una introducción a los diseños más avanzados del amplificador MOS que veremos en la parte 2 del texto.

Bernardo Pérez 1092771-2111071521

4.3 EL AMPLIFICADOR DE FUENTE COMÚN

Objetivo: • Analizar el amplificador de fuente común y conocer las características generales de este circuito.

En esta sección veremos el primero de los tres circuitos básicos: el amplificador de fuente común. Analizaremos varios circuitos de fuente común básicos y se determinará la ganancia de voltaje de señal pequeña y las impedancias de entrada y salida.

4.3.1 Una configuración básica de fuente común

La figura 4.14 muestra un circuito de fuente común básico con divisor de voltaje de polarización. Vemos que la fuente está en el potencial de tierra: de ahí el nombre de fuente común. La señal de la fuente de señal se acopla en la compuerta del transistor a través del capacitor de acoplamiento C_C, que proporciona un aislamiento de CD entre el amplificador y la fuente de señal. La polarización del transistor de CD se establece por R_1 y R_2, y no se perturba cuando la fuente de señal está acoplada capacitivamente al amplificador.

Si la fuente de señal es una onda senoidal a la frecuencia f, entonces la magnitud de la impedancia del capacitor es $|Z_C| = [1/(2\pi f C_C)]$. Por ejemplo, supongamos que $C_C = 10\ \mu$F y $f = 2$ kHz. La magnitud de la impedancia del capacitor es entonces

$$|Z_C| = \frac{1}{2\pi f C_C} = \frac{1}{2\pi(2\times 10^3)(10\times 10^{-6})} \cong 8\ \Omega$$

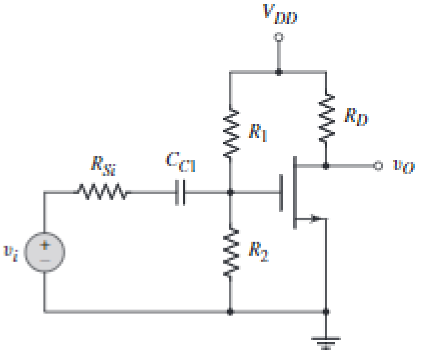


Figura 4.14 Circuito de fuente común con divisor de voltaje de polarización y capacitor de acoplamiento.

La magnitud de esta impedancia es por lo general mucho menor que la resistencia de Thévenin en los terminales del capacitor. Por tanto, podemos suponer que el capacitor es esencialmente un cortocircuito para las señales con frecuencias superiores a 2 kHz. También ignoraremos en este capítulo los efectos de capacitancia en el transistor.

Para el circuito de la figura 4.14, supongamos que el transistor está polarizado en la región de saturación por los resistores R_1 y R_2, y que la frecuencia de la señal es lo bastante grande para que el capacitor de acoplamiento actúe esencialmente como cortocircuito. La fuente de la señal se representa con un circuito equivalente de Thévenin, en el cual la fuente de voltaje de la señal v_i está en serie con una resistencia fuente equivalente R_{Si}. Como veremos, R_{Si} debe ser mucho menor que la entrada del amplificador de resistencia, $R_i = R_1 \| R_2$, con el fin de reducir los efectos de carga.

La figura 4.15 muestra el circuito equivalente de señal pequeña resultante. Las variables de señal pequeña, como el voltaje de la señal de entrada V_i, se dan en forma de fasores. Como la fuente está a potencial de tierra no hay ningún efecto de cuerpo. El voltaje de salida es

$$V_o = -g_m V_{gs}(r_o \| R_D) \tag{4.27}$$

El voltaje de entrada de compuerta a fuente es

$$V_{gs} = \left(\frac{R_i}{R_i + R_{Si}}\right) \cdot V_i \tag{4.28}$$

por lo que la ganancia de voltaje de señal pequeña es

$$A_v = \frac{V_o}{V_i} = -g_m(r_o \| R_D) \cdot \left(\frac{R_i}{R_i + R_{Si}}\right) \tag{4.29}$$

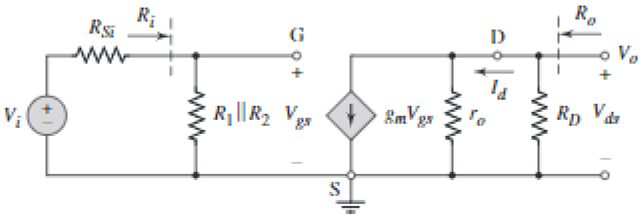


Figura 4.15 Circuito equivalente de señal pequeña, suponiendo que el capacitor de acoplamiento actúe como cortocircuito.

Bernardo Pérez 1092771-2111071522
1092771-2111071522

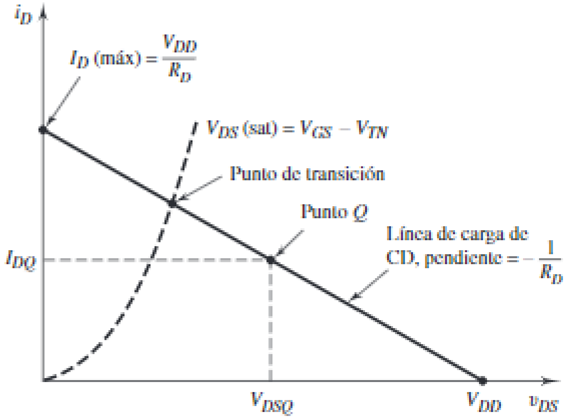


Figura 4.16 Línea de carga de CD y punto de transición que separan las regiones de saturación y las de no saturación.

También podemos relacionar la corriente de drenaje de CA con el voltaje de drenaje a fuente de CA, como $V_{ds} = -I_d(R_D)$.

La figura 4.16 muestra la línea de carga de CD, el punto de transición (que separa a la región de polarización de saturación de la región de polarización de no saturación) y el punto Q, que se encuentra en la región de saturación. Con el fin de proporcionar la máxima oscilación del voltaje de salida simétrico y mantener el transistor polarizado en la región de saturación, el punto Q debe estar cerca del centro de la región de saturación. Al mismo tiempo, la señal de entrada debe ser lo bastante pequeña para que el amplificador se mantenga lineal.

Las resistencias de entrada y de salida del amplificador se determinan a partir de la figura 4.15. La resistencia de entrada al amplificador es $R_i = R_1 \| R_2$. Como la resistencia de entrada de baja frecuencia dentro de la compuerta del MOSFET es esencialmente infinita, la resistencia de entrada es sólo una función de los resistores de polarización. La resistencia equivalente observada en los terminales de salida se encuentra al establecer la fuente de entrada independiente V_i igual a cero, lo que significa que $V_{gs} = 0$. La resistencia de salida es por ende $R_o = R_D \| r_o$.

EJEMPLO 4.3

Objetivo: Determinar la ganancia de voltaje de señal pequeña y resistencias de entrada y salida de un amplificador de fuente común.

Para el circuito de la figura 4.14 los parámetros son: $V_{DD} = 3.3$ V, $R_D = 10$ kΩ, $R_1 = 140$ kΩ, $R_2 = 60$ kΩ y $R_{Si} = 4$ kΩ. Los parámetros del transistor son: $V_{TN} = 0.4$ V, $K_n = 0.5$ mA/V^2 y $\lambda = 0.02$ V^{-1}.

Solución (cálculos de CD): El voltaje de compuerta a fuente en reposo o de CD es

$$V_{GSQ} = \left(\frac{R_2}{R_1 + R_2}\right)(V_{DD}) = \left(\frac{60}{140 + 60}\right)(3.3) = 0.99 \text{ V}$$

La corriente de drenaje en reposo es

$$I_{DQ} = K_n(V_{GSQ} - V_{TN})^2 = (0.5)(0.99 - 0.4)^2 = 0.174 \text{ mA}$$

y el voltaje en reposo de drenaje a la fuente es

$$V_{DSQ} = V_{DD} - I_{DQ}R_D = 3.3 - (0.174)(10) = 1.56 \text{ V}$$

Como $V_{DSQ} > V_{GSQ} - V_{TN}$, el transistor está polarizado en la región de saturación.

Bernardo Pérez 1092771-2111071522

Ganancia de voltaje de señal pequeña: La transconductancia g_m de señal pequeña es entonces

$$g_m = 2\sqrt{K_n I_{DQ}} = 2\sqrt{(0.5)(0.174)} = 0.590 \text{ mA/V}$$

y la resistencia de salida de señal pequeña es

$$r_o = \frac{1}{\lambda I_Q} = \frac{1}{(0.02)(0.174)} = 287 \text{ k}\Omega$$

La resistencia de entrada al amplificador es

$$R_i = R_1 \| R_2 = 140 \| 60 = 42 \text{ k}\Omega$$

De la figura 4.15 y la ecuación (4.29), la ganancia de voltaje de señal pequeña es

$$A_v = -g_m(r_o \| R_D)\left(\frac{R_i}{R_i + R_{Si}}\right) = -(0.59)(287\|10)\left(\frac{42}{42+4}\right)$$

o

$$A_v = -5.21$$

Resistencias de entrada y salida: Como ya se calculó, la resistencia de entrada del amplificador es

$$R_i = R_1 \| R_2 = 140 \| 60 = 42 \text{ k}\Omega$$

y la resistencia de salida del amplificador es

$$R_o = R_D \| r_o = 10 \| 287 = 9.66 \text{ k}\Omega$$

Comentario: El punto Q resultante no está en el centro de la región de saturación. Por tanto, este circuito no logra la máxima oscilación del voltaje de salida simétrica en este caso.

Análisis: El voltaje de compuerta a fuente de entrada de señal pequeña es

$$V_{gs} = \left(\frac{R_i}{R_i + R_{Si}}\right) \cdot V_i = \left(\frac{42}{42+4}\right) \cdot V_i = (0.913) \cdot V_i$$

Como R_{Si} no es cero, la señal de entrada del amplificador V_{gs} es aproximadamente 91 por ciento del voltaje de la señal. Esto se conoce como efecto de carga. Aunque la resistencia de entrada a la compuerta del transistor es esencialmente infinita, los resistores de polarización tienen gran influencia en la resistencia de entrada del amplificador y el efecto de carga. Este efecto de carga se elimina o reduce cuando se considera la polarización a través de una fuente de corriente.

PROBLEMA PARA EJERCITAR

Ejercicio 4.3: Los parámetros del circuito de la figura 4.14 son $V_{DD} = 5$ V, $R_1 = 520$ kΩ, $R_2 = 320$ kΩ, $R_D = 10$ kΩ y $R_{Si} = 0$. Supongamos que los parámetros del transistor son $V_{TN} = 0.8$ V, $K_n = 0.20$ mA/V^2 y $\lambda = 0$. *a*) Determine los parámetros del transistor de señal pequeña g_m y r_o. *b*) Encuentre la ganancia de voltaje de señal pequeña. *c*) Calcule las resistencias de entrada y salida R_i y R_o (véase la figura 4.15). (Respuestas: *a*) $g_m = 0.442$ mA/V, $r_o = \infty$; *b*) $A_v = -4.42$; *c*) $R_i = 198$ kΩ, $R_o = R_D = 10$ kΩ.)

Bernardo Pérez 1092771-2111071522
1092771-2111071522

EJEMPLO DE DISEÑO **4.4**

Objetivo: Diseñar el circuito de polarización de un MOSFET de tal modo que el punto Q se encuentre en el centro de la región de saturación. Determine el resultado de la ganancia de voltaje de señal pequeña.

Especificaciones: El circuito por diseñar tiene la configuración que se muestra en la figura 4.17. Sea $R_1 \| R_2 = 100$ kΩ. Diseñe el circuito de modo que el punto Q sea $I_{DQ} = 2$ mA y el punto Q se encuentre en el centro de la región de saturación.

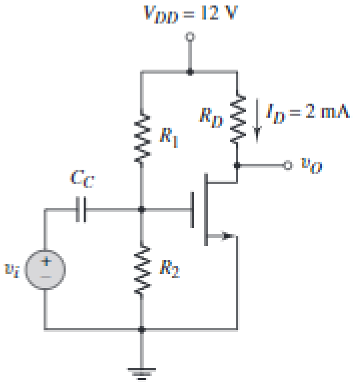


Figura 4.17 Circuito de transistor NMOS de fuente común.

Opciones: Se dispone de un transistor con parámetros nominales $V_{TN} = 1$ V, $k_n' = 80\ \mu\text{A/V}^2$, $W/L = 25$ y $\lambda = 0.015\ \text{V}^{-1}$.

Solución (diseño de CD): En la figura 4.18 se proporcionan la línea de carga y el punto Q deseado. Si el punto Q va a estar en el centro de la región de saturación, la corriente en el punto de transición debe ser 4 mA.

El parámetro de conductividad es

$$K_n = \frac{k_n'}{2} \cdot \frac{W}{L} = \left(\frac{0.080}{2}\right)(25) = 1\ \text{mA/V}^2$$

Ahora podemos calcular V_{DS}(sat) en el punto de transición. El subíndice t indica los valores del punto de transición. Para determinar V_{GSt} utilizamos

$$I_{Dt} = 4 = K_n(V_{GSt} - V_{TN})^2 = 1(V_{GSt} - 1)^2$$

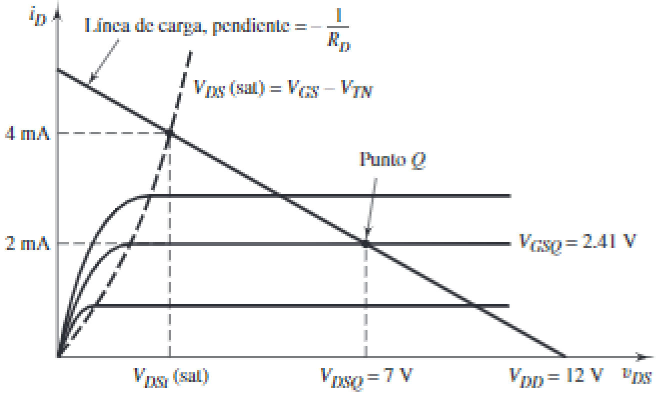


Figura 4.18 Línea de carga de CD y punto de transición para el circuito NMOS de la figura 4.17.

Bernardo Pérez 1092771-2111071522

lo que produce

$$V_{GSt} = 3\text{ V}$$

Por tanto,

$$V_{DSt} = V_{GSt} - V_{TN} = 3 - 1 = 2\text{ V}$$

Si el punto Q se encuentra en la parte media de la región de saturación, entonces $V_{DSQ} =$ 7 V, lo que daría lugar a un voltaje de salida simétrico de 10 V pico a pico. De la figura 4.17, escribimos

$$V_{DSQ} = V_{DD} - I_{DQ} R_D$$

o

$$R_D = \frac{V_{DD} - V_{DSQ}}{I_{DQ}} = \frac{12 - 7}{2} = 2.5\text{ k}\Omega$$

Determinamos el voltaje en reposo de compuerta a fuente necesario a partir de la ecuación de corriente, de la siguiente manera:

$$I_{DQ} = 2 = K_n (V_{GSQ} - V_{TN})^2 = (1)(V_{GSQ} - 1)^2$$

o

$$V_{GSQ} = 2.41\text{ V}$$

Entonces,

$$V_{GSQ} = 2.41 = \left(\frac{R_2}{R_1 + R_2}\right)(V_{DD}) = \left(\frac{1}{R_1}\right)\left(\frac{R_1 R_2}{R_1 + R_2}\right)(V_{DD})$$

$$= \frac{R_i}{R_1} \cdot V_{DD} = \frac{(100)(12)}{R_1}$$

lo que conduce a

$$R_1 = 498\text{ k}\Omega \quad \text{y} \quad R_2 = 125\text{ k}\Omega$$

Solución (análisis de CA): Los parámetros del transistor de señal pequeña son

$$g_m = 2\sqrt{K_n I_{DQ}} = 2\sqrt{(1)(2)} = 2.83\text{ mA/V}$$

y

$$r_o = \frac{1}{\lambda I_{DQ}} = \frac{1}{(0.015)(2)} = 33.3\text{ k}\Omega$$

El circuito equivalente de señal pequeña es el mismo de la figura 4.7. La ganancia de voltaje de señal pequeña es

$$A_v = \frac{V_o}{V_i} = -g_m (r_o \| R_D) = -(2.83)(33.3 \| 2.5)$$

o

$$A_v = -6.58$$

Comentario: Establecer el punto Q en el centro de la región de saturación permite la oscilación simétrica máxima del voltaje de salida mientras se mantiene el transistor polarizado en la región de saturación.

Bernardo Pérez 1092771-2111071522

PROBLEMA PARA EJERCITAR

Ejercicio 4.4: Considere el circuito de la figura 4.14. Suponga parámetros del transistor de $V_{TN} = 0.8$ V, $K_n = 0.20$ mA/V^2 y $\lambda = 0$. Sea $V_{DD} = 5$ V, $R_i = R_1 \parallel R_2 = 200$ kΩ y $R_{Si} = 0$. Diseñe el circuito de modo que $I_{DQ} = 0.5$ mA y el *punto Q* se encuentre en el centro de la región de saturación. Encuentre la ganancia de voltaje de señal pequeña. (Respuestas: $R_D = 2.76$ kΩ, $R_1 = 420$ kΩ, $R_2 = 382$ kΩ, $A_v = -1.75$.)

4.3.2 Amplificador de fuente común con resistencia en la fuente

Una resistencia en la fuente R_S tiende a estabilizar el punto Q respecto de las variaciones de los parámetros del transistor (figura 4.19). Si, por ejemplo, el valor del parámetro de conducción varía de un transistor a otro, el punto Q no variará tanto si se incluye un resistor en la fuente del circuito. Sin embargo, como se muestra en el siguiente ejemplo, una resistencia de fuente también reduce la ganancia de la señal.

El circuito de la figura 4.19 ejemplifica una situación en la que debe considerarse el efecto del cuerpo. El sustrato (no mostrado) normalmente estaría conectado a la fuente de −5 V de modo que las terminales del cuerpo y el sustrato no estén al mismo potencial. Sin embargo, en el siguiente ejemplo ingoraremos este efecto.

El circuito de la figura 4.20*a*) es una versión PMOS del amplificador de fuente común con un resistor de fuente R_S incluido.

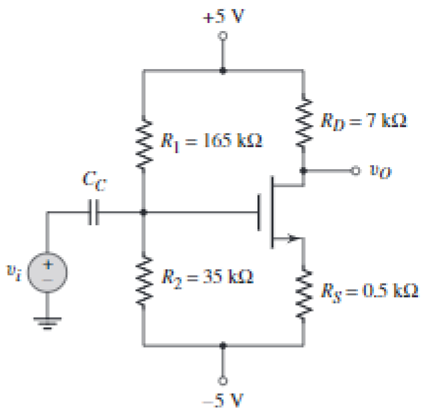


Figura 4.19 Circuito de fuente común con resistor de fuente y voltajes de alimentación positivo y negativo.

EJEMPLO **4.5**

Objetivo: Determinar la ganancia de voltaje de señal pequeña de un circuito con transistor PMOS.

Considere el circuito de la figura 4.20*a*). Los parámetros del transistor son $K_p = 0.80$ mA/V^2, $V_{TP} = -0.5$ V y $\lambda = 0$. La corriente de drenaje en reposo es $I_{DQ} = 0.297$ mA.

El circuito equivalente de señal pequeña se muestra en la figura 4.20*b*). Para trazar el circuito equivalente de señal pequeña se comienza con las tres terminales del transistor, se dibuja el circuito equivalente de transistor entre estas tres terminales y, a continuación, se esbozan los demás elementos del circuito alrededor del transistor.

Bernardo Pérez 1092771-2111071522
1092771-2111071522

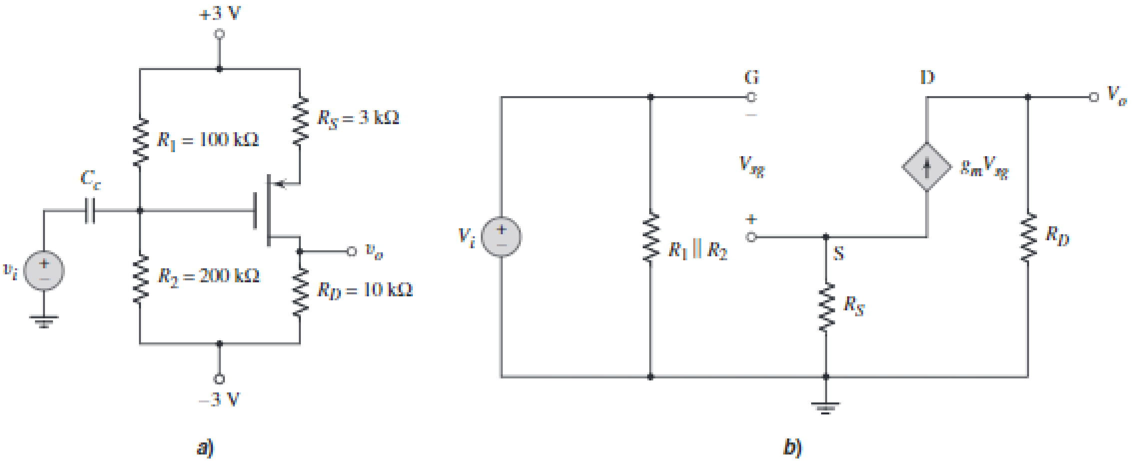


Figura 4.20 *a*) Circuito PMOS para el ejemplo 4.5 y *b*) circuito equivalente de señal pequeña.

Solución: El voltaje de salida de señal pequeña es

$$V_o = +g_m V_{sg} R_D$$

Al escribir una ecuación KVL desde la entrada alrededor del circuito compuerta-fuente encontramos

$$V_i = -V_{sg} - g_m V_{sg} R_S$$

o

$$V_{sg} = \frac{-V_i}{1 + g_m R_S}$$

Sustituimos esta expresión para V_{sg} en la ecuación del voltaje de salida y encontramos la ganancia de voltaje de señal pequeña como

$$A_v = \frac{V_o}{V_i} = \frac{-g_m R_D}{1 + g_m R_S}$$

La transconductancia de señal pequeña es

$$g_m = 2\sqrt{K_p I_{DQ}} = 2\sqrt{(0.80)(0.297)} = 0.975 \text{ mA/V}$$

A continuación encontramos la ganancia de voltaje de señal pequeña como

$$A_v = \frac{-(0.975)(10)}{1 + (0.975)(3)} \quad \text{o} \quad A_v = -2.48$$

Comentario: El análisis de un circuito de transistor PMOS es esencialmente el mismo que para un circuito de transistor NMOS. La ganancia de voltaje de un circuito de transistor MOS que contiene un resistor en la fuente se degrada en comparación con un circuito sin ese resistor. Sin embargo, el punto Q tiende a estabilizarse.

Análisis: Mencionamos que la inclusión de un resistor de fuente tiende a estabilizar las características del circuito respecto de las variaciones de los parámetros del transistor. Si, por ejemplo, el parámetro de conducción K_p varía ±10 por ciento, encontramos los siguientes resultados.

Bernardo Pérez 1092771-2111071522
10927712111071522

K_p(mA/V^2)	g_m(mA/V)	A_v(V/V)
0.72	0.9121	−2.441
0.80	0.9749	−2.484
0.88	1.035	−2.521

Con una variación de ±10 por ciento en K_p, la ganancia de voltaje varía menos de ±1.8 por ciento.

PROBLEMA PARA EJERCITAR

Ejercicio 4.5: Para el circuito de la figura 4.19, los parámetros del transistor son $V_{TN} = 0.8$ V, $K_n = 1$ mA/V^2 y $\lambda = 0$. *a*) A partir del análisis de CD, encuentre I_{DQ} y V_{DSQ}. *b*) Determine la ganancia de voltaje de señal pequeña. (Respuestas: *a*) $I_{DQ} = 0.494$ mA, $V_{DSQ} = 6.30$ V; *b*) $A_v = -5.78$.)

4.3.3 Circuito de fuente común con capacitor de desvío (bypass) en la fuente

Un capacitor de desvío de fuente agregado al circuito de fuente común con un resistor de fuente reduce al mínimo la pérdida en la ganancia de voltaje de pequeña señal mientras mantiene la estabilidad del punto *Q*. La estabilidad del punto *Q* se aumenta mediante la sustitución del resistor fuente con una fuente de corriente constante. El circuito resultante se muestra en la figura 4.21, suponiendo una fuente de señal ideal. Si la frecuencia de la señal es lo bastante grande para que el capacitor de paso actúe esencialmente como cortocircuito de CA, la fuente se mantendrá a la tierra de la señal.

EJEMPLO 4.6

Objetivo: Determinar la ganancia de voltaje de señal pequeña de un circuito polarizado con una fuente de corriente constante y la incorporación de un capacitor de desvío en la fuente.

Para el circuito de la figura 4.21, los parámetros del transistor son: $V_{TN} = 0.8$ V, $K_n = 1$ mA/V^2 y $\lambda = 0$.

Solución: Como la corriente de compuerta de CD es cero, el voltaje de CD en la terminal fuente es $V_S = -V_{GSQ}$, y el voltaje de compuerta a fuente se determina a partir de

$$I_{DQ} = I_Q = K_n(V_{GSQ} - V_{TN})^2$$

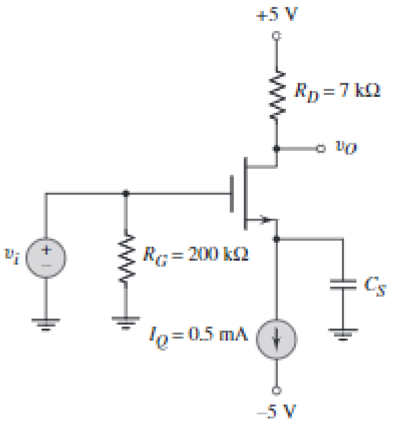


Figura 4.21 Circuito de fuente común NMOS con un capacitor de desvío en la fuente.

Bernardo Pérez 1092771-2111071522

o

$$0.5 = (1)(V_{GSQ} - 0.8)^2$$

lo que produce

$$V_{GSQ} = -V_S = 1.51 \text{ V}$$

El voltaje en reposo de drenaje a fuente es

$$V_{DSQ} = V_{DD} - I_{DQ}R_D - V_S = 5 - (0.5)(7) - (-1.51) = 3.01 \text{ V}$$

Por tanto, el transistor está polarizado en la región de saturación.

El circuito equivalente de señal pequeña se muestra en la figura 4.22. El voltaje de salida es

$$V_o = -g_m V_{gs} R_D$$

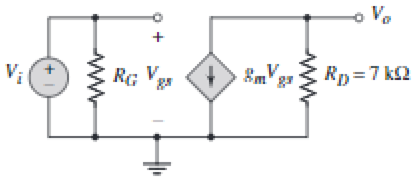


Figura 4.22 Circuito equivalente de señal pequeña, en el supuesto de que el capacitor de desvío de fuente actúa como cortocircuito.

Bernardo Pérez 1092771-2111071522

1092771-2111071522

Como $V_{gs} = V_i$, la ganancia de voltaje de señal pequeña es

$$A_v = \frac{V_o}{V_i} = -g_m R_D = -(1.414)(7) = -9.9$$

Comentario: Al comparar la ganancia de voltaje de señal pequeña de 9.9 en este ejemplo con 2.48 calculado en el ejemplo 4.5, vemos que la magnitud de la ganancia se incrementa cuando se incluye un capacitor de desvío en la fuente.

PROBLEMA PARA EJERCITAR

Ejercicio 4.6: El amplificador de fuente común en la figura 4.23 tiene parámetros de transistor $k_p' = 40\ \mu\text{A/V}^2$, $W/L = 40$, $V_{TP} = -0.4$ V y $\lambda = 0.02\ \text{V}^{-1}$. *a*) Determine I_{DQ} y V_{SDQ}. *b*) Encuentre la ganancia de voltaje de señal pequeña. (Respuestas: *a*) $I_{DQ} = 1.16$ mA, $V_{SDQ} = 2.29$ V; *b*) $A_v = -3.68$.)

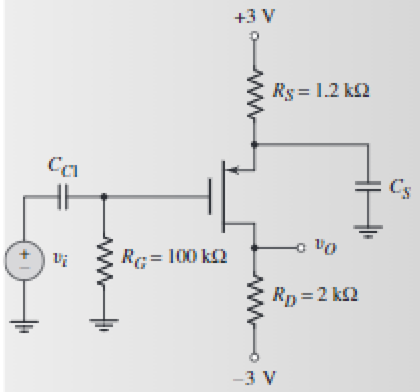


Figura 4.23 Figura para el problema para ejercitar 4.6.

Ponga a prueba su comprensión

PPC 4.6 Considere el amplificador de fuente común en la figura 4.24 con los parámetros de transistor $V_{TN} = 1.8$ V, $K_n = 0.15$ mA/V^2 y $\lambda = 0$. *a*) Calcule I_{DQ} y V_{DSQ}. *b*) Determine la ganancia de voltaje de señal pequeña. *c*) Analice el propósito de R_G y su efecto en la operación de señal pequeña del amplificador. (Respuestas: *a*) $I_{DQ} = 1.05$ mA, $V_{DSQ} = 4.45$ V; *b*) $A_v = -2.65$.)

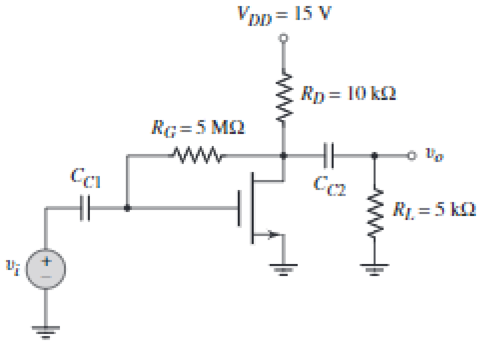


Figura 4.24 Figura para el ejercicio PPC 4.6.

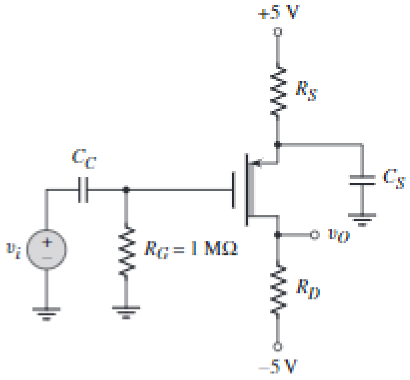


Figura 4.25 Figura para el ejercicio PPC 4.7.

PPC 4.7 Los parámetros del transistor de la figura 4.25 son: $V_{TP} = +0.8$ V, $K_p = 0.5$ mA/V^2 y $\lambda = 0.02$ V^{-1}. *a*) Determine R_S y R_D de modo que $I_{DQ} = 0.8$ mA y $V_{SDQ} = 3$ V. *b*) Encuentre la ganancia de voltaje de señal pequeña. (Respuestas: *a*) $R_S = 5.67$ kΩ, $R_D = 3.08$ kΩ; *b*) $A_v = -3.71$.)

4.4 AMPLIFICADOR DE DRENAJE COMÚN (SEGUIDOR-FUENTE)

Objetivo: • Analizar el amplificador de drenaje común (seguidor-fuente) y familiarizarse con las características generales de este circuito.

El segundo tipo de amplificador MOSFET por considerar es el **circuito de drenaje común**. Un ejemplo de esta configuración de circuito se muestra en la figura 4.26. Como se ve en la

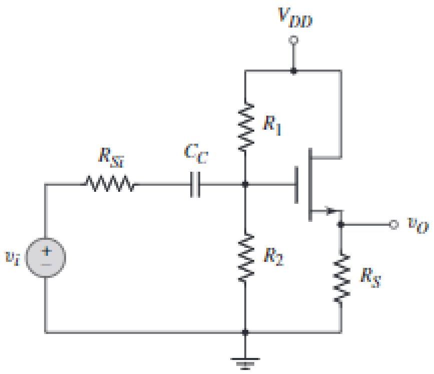


Figura 4.26 Amplificador NMOS seguidor-fuente o de drenaje común.

Bernardo Pérez 1092771-2111071522

figura 4.26, la señal de salida se toma de la fuente respecto de tierra y el drenaje se conecta directamente a V_{DD}. Como V_{DD} se convierte en la señal de tierra en el circuito equivalente de CA, obtenemos el nombre de drenaje común. El nombre más común es **seguidor-fuente**. La razón de este nombre se explicará a medida que avancemos en el análisis.

4.4.1 Ganancia de voltaje de señal pequeña

El análisis de CD del circuito es exactamente igual al que ya vimos, así que nos concentraremos en el análisis de señal pequeña. El circuito equivalente de señal pequeña, suponiendo que el capacitor de acoplamiento actúe como cortocircuito, se muestra en la figura 4.27*a*). El drenaje se encuentra a la tierra de la señal, y la resistencia r_o de señal pequeña del transistor se encuentra en paralelo con la fuente de corriente dependiente. La figura 4.27*b*) es el mismo circuito equivalente, pero con todas las tierras de la señal en un punto común. Ignoramos una vez más el efecto de cuerpo. El voltaje de salida es

$$V_o = (g_m V_{gs})(R_S \| r_o) \tag{4.30}$$

Al escribir una ecuación KVL desde la entrada a la salida produce lo siguiente:

$$V_{\text{entrada}} = V_{gs} + V_o = V_{gs} + g_m V_{gs}(R_S \| r_o) \tag{4.31a}$$

Por tanto, el voltaje de compuerta a fuente es

$$V_{gs} = \frac{V_{\text{entrada}}}{1 + g_m(R_S \| r_o)} = \left[\frac{\frac{1}{g_m}}{\frac{1}{g_m} + (R_S \| r_o)}\right] \cdot V_{\text{entrada}} \tag{4.31b}$$

La ecuación (4.31*b*) está escrita en la forma de una ecuación de divisor de voltaje, en el que la compuerta a fuente del dispositivo NMOS se comporta como una resistencia con un valor de $1/g_m$. Más exactamente, la resistencia efectiva que se observa hacia la terminal de fuente (ignorando r_o) es $1/g_m$. El voltaje V_{entrada} se relaciona con el voltaje de la fuente de entrada V_i por

$$V_{\text{entrada}} = \left(\frac{R_i}{R_i + R_{Si}}\right) \cdot V_i \tag{4.32}$$

donde $R_i = R_1 \| R_2$ es la resistencia de entrada del amplificador.

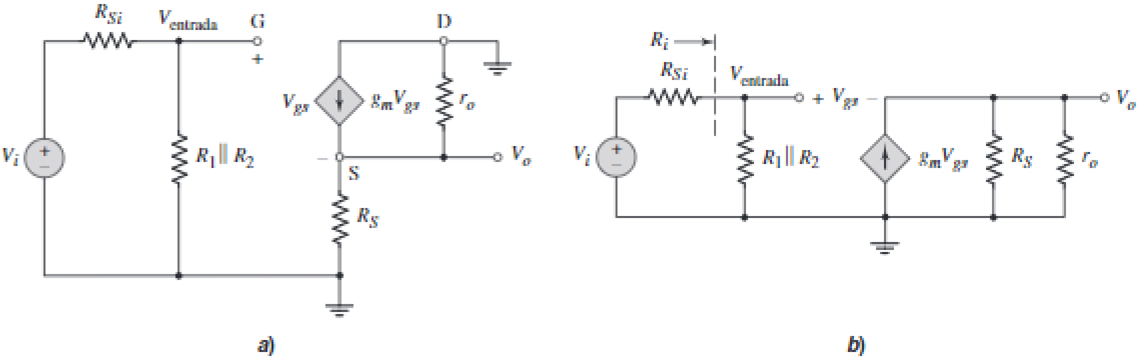


Figura 4.27 *a*) Circuito equivalente de señal pequeña de seguidor-fuente NMOS y *b*) circuito equivalente de pequeña señal de seguidor-fuente NMOS con todas las tierras de señal en un punto común.

Bernardo Pérez 1092771-2111071522
1092771211071522

Si sustituimos las ecuaciones (4.31*b*) y (4.32) en (4.30), tenemos la ganancia de voltaje de señal pequeña:

$$A_v = \frac{V_o}{V_i} = \frac{g_m(R_S \| r_o)}{1 + g_m(R_S \| r_o)} \cdot \left(\frac{R_i}{R_i + R_{Si}}\right) \tag{4.33a}$$

o

$$A_v = \frac{R_S \| r_o}{\frac{1}{g_m} + R_S \| r_o} \cdot \left(\frac{R_i}{R_i + R_{Si}}\right) \tag{4.33b}$$

que otra vez está escrita en forma de ecuación de divisor de voltaje. Una inspección de la ecuación 4.33*b*) muestra que la magnitud de la ganancia de voltaje es siempre menor que la unidad.

EJEMPLO 4.7

Objetivo: Calcular la ganancia de voltaje de señal pequeña del circuito seguidor-fuente en la figura 4.26.

Suponga que los parámetros del circuito son $V_{DD} = 12$ V, $R_1 = 162$ kΩ, $R_2 = 463$ kΩ y $R_S = 0.75$ kΩ, y los parámetros del transistor son $V_{TN} = 1.5$ V, $K_n = 4$ mA/V^2 y $\lambda = 0.01$ V^{-1}. Suponga también que $R_{Si} = 4$ kΩ.

Solución: Los resultados del análisis de CD son $I_{DQ} = 7.97$ mA y $V_{GSQ} = 2.91$ V. Por tanto, la transconductancia de señal pequeña es

$$g_m = 2K_n(V_{GSQ} - V_{TN}) = 2(4)(2.91 - 1.5) = 11.3 \text{ mA/V}$$

y la resistencia del transistor de señal pequeña es

$$r_o \cong [\lambda I_{DQ}]^{-1} = [(0.01)(7.97)]^{-1} = 12.5\,\text{k}\Omega$$

La resistencia de entrada del amplificador es

$$R_i = R_1 \| R_2 = 162 \| 463 = 120\,\text{k}\Omega$$

Así, la ganancia de voltaje de señal pequeña se convierte en

$$A_v = \frac{g_m(R_S \| r_o)}{1 + g_m(R_S \| r_o)} \cdot \frac{R_i}{R_i + R_{Si}}$$

$$= \frac{(11.3)(0.75 \| 12.5)}{1 + (11.3)(0.75 \| 12.5)} \cdot \frac{120}{120 + 4} = +0.860$$

Comentario: La magnitud de la ganancia de voltaje de señal pequeña es menor que 1. Un examen de la ecuación (4.33*b*) muestra que siempre es así. Además, la ganancia de voltaje es positiva, lo que significa que el voltaje de la señal de salida está en fase con el voltaje de la señal de entrada. Como la señal de salida es esencialmente igual a la señal de entrada, el circuito se conoce como un seguidor-fuente.

PROBLEMA PARA EJERCITAR

Ejercicio 4.7: El circuito de seguidor-fuente en la figura 4.26 tiene parámetros de transistor $V_{TN} = +0.8$ V, $K_n = 1$ mA/V^2 y $\lambda = 0.015$ V^{-1}. Sean $V_{DD} = 10$ V, $R_{Si} = 200$ Ω y $R_1 + R_2 = 400$ kΩ. Diseñe el circuito de modo que $I_{DQ} = 1.5$ mA y $V_{DSQ} = 5$ V. Determine la ganancia de voltaje de señal pequeña. (Respuestas: $R_S = 3.33$ kΩ, $R_1 = 119$ kΩ, $R_2 = 281$ kΩ, $A_v = 0.884$.)

Bernardo Pérez 1092771-2111071522
1092771-2111071522

A pesar de que la ganancia de voltaje es un poco menor que 1, el seguidor-fuente es un circuito de gran utilidad debido a que la resistencia de salida es menor que la de un circuito de fuente común, como se verá en la siguiente sección. Una resistencia de salida pequeña es conveniente cuando el circuito se va a comportar como una fuente de voltaje ideal y controlará un circuito de carga sin sufrir ningún efecto de carga.

EJEMPLO DE DISEÑO **4.8**

Objetivo: Diseñar un amplificador seguidor-fuente con un MOSFET incremental de canal P de modo que cumpla con una serie de especificaciones.

Especificaciones: El circuito por diseñar tiene la configuración que se muestra en la figura 4.28 con parámetros de circuito $V_{DD} = 20$ V y $R_{Si} = 4$ kΩ. Los valores del punto Q deben estar en el centro de la línea de carga con $I_{DQ} = 2.5$ mA. La resistencia de entrada es $R_i = 200$ kΩ. La relación W/L del transistor debe diseñarse de modo que la ganancia de voltaje de señal pequeña sea $A_v = 0.90$.

Opciones: Se dispone de un transistor con parámetros nominales $V_{TP} = -2$ V, $k'_p = 40\ \mu$A/V^2 y $\lambda = 0$.

Solución (análisis de CD): De una ecuación KVL alrededor del circuito de fuente a drenaje, tenemos

$$V_{DD} = V_{SDQ} + I_{DQ}R_S$$

o

$$20 = 10 + (2.5)R_S$$

lo que produce que la resistencia de fuente requerida sea $R_S = 4$ kΩ.

Solución (diseño de CA): La ganancia de voltaje de señal pequeña de este circuito es la misma que la de un seguidor-fuente con un dispositivo NMOS. De la ecuación (4.33a), tenemos

$$A_v = \frac{V_o}{V_i} = \frac{g_m R_S}{1 + g_m R_S} \cdot \frac{R_i}{R_i + R_{Si}}$$

lo que nos lleva a

$$0.90 = \frac{g_m(4)}{1 + g_m(4)} \cdot \frac{200}{200 + 4}$$

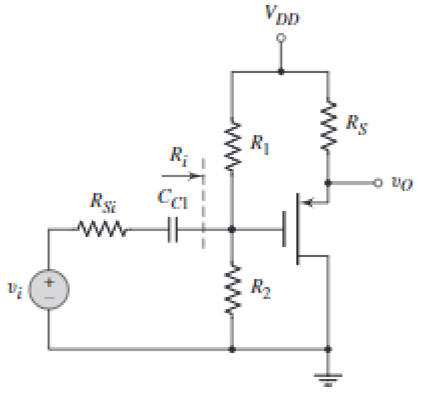


Figura 4.28 Seguidor-fuente PMOS.

Bernardo Pérez 1092771-2111071523
1092771-2111071523

Bernardo Pérez 1092771-2111071523

Encontramos que la transconductancia requerida debe ser $g_m = 2.80$ mA/V. La transconductancia se escribe como

$$g_m = 2\sqrt{K_p I_{DQ}}$$

Tenemos

$$2.80 \times 10^{-3} = 2\sqrt{K_p(2.5 \times 10^{-3})}$$

lo que produce

$$K_p = 0.784 \times 10^{-3} \text{A/V}^2$$

El parámetro de conducción, en función de la relación anchura-longitud, es

$$K_p = 0.784 \times 10^{-3} = \frac{k_p'}{2} \cdot \frac{W}{L} = \left(\frac{40 \times 10^{-6}}{2}\right) \cdot \left(\frac{W}{L}\right)$$

lo que significa que la relación anchura-longitud requerida debe ser

$$\frac{W}{L} = 39.2$$

Solución (diseño de CD): Al completar el diseño y el análisis de CD, tenemos

$$I_{DQ} = K_p(V_{GSQ} + V_{TP})^2$$

o

$$2.5 = 0.784(V_{SGQ} - 2)^2$$

lo que produce un voltaje en reposo de fuente a compuerta de $V_{SGQ} = 3.79$ V. El voltaje en reposo de fuente a compuerta también se escribe como

$$V_{SGQ} = (V_{DD} - I_{DQ} R_S) - \left(\frac{R_2}{R_1 + R_2}\right)(V_{DD})$$

Como

$$\left(\frac{R_2}{R_1 + R_2}\right) = \left(\frac{1}{R_1}\right)\left(\frac{R_1 R_2}{R_1 + R_2}\right) = \left(\frac{1}{R_1}\right) \cdot R_i$$

tenemos

$$3.79 = [20 - (2.5)(4)] - \left(\frac{1}{R_1}\right)(200)(20)$$

Así, se encuentra que el resistor de polarización R_1 es

$$R_1 = 644\,\text{k}\Omega$$

Como $R_i = R_1 \| R_2 = 200$ kΩ, encontramos

$$R_2 = 290\,\text{k}\Omega$$

Comentario: Con el fin de alcanzar las especificaciones deseadas, se requiere una transconductancia relativamente grande, lo que significa que se necesita un transistor relativamente grande. Un gran valor de la resistencia de entrada R_i redujo el efecto de la carga debido a la resistencia de salida, R_{Si}, de la fuente de señal.

PROBLEMA PARA EJERCITAR

Ejercicio 4.8: Los parámetros del circuito y el transistor del amplificador seguidor-fuente de la figura 4.29 son $R_S = 2\ \mathrm{k\Omega}$, $V_{TP} = -1.2$ V, $k'_p = 40\ \mu\mathrm{A/V^2}$ y $\lambda = 0$. *a*) Diseñe una relación entre anchura y longitud del transistor tal que $I_{DQ} = 1.5$ mA. *b*) Encuentre la ganancia de voltaje de señal pequeña. *c*) Con los resultados del inciso *a*), determine el valor de R_L que genere una reducción de 10 por ciento en la ganancia de voltaje. (Respuestas: *a*) $W/L = 117$, *b*) $A_v = 0.882$, *c*) $R_L = 2.12\ \mathrm{k\Omega}$.)

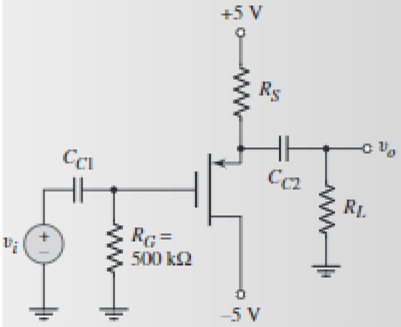


Figura 4.29 Figura para el problema para ejercitar 4.8.

Bernardo Pérez 1092771-2111071523

4.4.2 Impedancia de entrada y de salida

La resistencia de entrada R_i de señal pequeña como se define en la figura 4.27*b*), por ejemplo, es la resistencia equivalente de Thévenin de los resistores de polarización. Si bien la resistencia de entrada a la compuerta del MOSFET es esencialmente infinita, los resistores de polarización de entrada proporcionan un efecto de carga. Este mismo efecto se observó en los circuitos de fuente común. G

Para calcular la resistencia de salida de señal pequeña establecimos todas las fuentes independientes de señal pequeña iguales a cero, aplicamos un voltaje de prueba a los terminales de salida y evaluamos una corriente de prueba. La figura 4.30 muestra el circuito con que determinaremos la resistencia de salida del seguidor-fuente de la figura 4.26. Establecimos $V_i = 0$ y aplicamos un voltaje de prueba V_x. Como no existen capacitancias en el circuito, la impedancia de salida es tan sólo una resistencia de salida, que se define como

$$R_o = \frac{V_x}{I_x} \tag{4.34}$$

Al escribir una ecuación KCL en la terminal de fuente de salida se produce

$$I_x + g_m V_{gs} = \frac{V_x}{R_S} + \frac{V_x}{r_o} \tag{4.35}$$

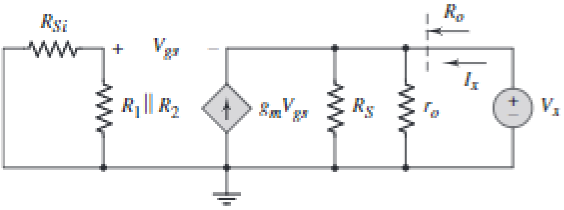


Figura 4.30 Circuito equivalente de seguidor-fuente NMOS, para determinar la resistencia de salida.

Bernardo Pérez 1092771-2111071523

Como no hay corriente en la parte de entrada del circuito, vemos que $V_{gs} = -V_x$. Por tanto, la ecuación (4.35) se convierte en

$$I_x = V_x\left(g_m + \frac{1}{R_S} + \frac{1}{r_o}\right) \tag{4.36a}$$

o

$$\frac{I_x}{V_x} = \frac{1}{R_o} = g_m + \frac{1}{R_S} + \frac{1}{r_o} \tag{4.36b}$$

La resistencia de salida es entonces

$$R_o = \frac{1}{g_m} \| R_S \| r_o \tag{4.37}$$

De la figura 4.30, vemos que el voltaje V_{gs} está directamente a través de la fuente de corriente $g_m V_{gs}$. Esto significa que la resistencia efectiva del dispositivo es $1/g_m$. Por tanto la resistencia de salida dada por la ecuación (4.37) se escribe directamente. Este resultado también significa que la resistencia que se observa en la terminal de origen (sin tener en cuenta r_o) es $1/g_m$, como se señaló antes.

EJEMPLO **4.9**

Objetivo: Calcular la resistencia de salida de un circuito seguidor-fuente.

Considere el circuito de la figura 4.26 con los parámetros del circuito y el transistor dados en el ejemplo 4.7.

Solución: Los resultados del ejemplo 4.7 son: $R_S = 0.75$ kΩ, $r_o = 12.5$ kΩ y $g_m = 11.3$ mA/V. Con la figura 4.30 y la ecuación (4.37), encontramos

$$R_o = \frac{1}{g_m} \| R_S \| r_o = \frac{1}{11.3} \| 0.75 \| 12.5$$

o

$$R_o = 0.0787\,\text{k}\Omega = 78.7\,\Omega$$

Comentario: La resistencia de salida de un circuito seguidor-fuente está dominada por el parámetro de transconductancia. Además, como la resistencia de salida es muy baja, el seguidor-fuente tiende a actuar como fuente de voltaje ideal, lo que significa que la salida puede controlar a otro circuito de carga sin efectos significativos.

PROBLEMA PARA EJERCITAR

Ejercicio 4.9: Considere el circuito de la figura 4.28 con parámetros de circuito $V_{DD} = 5$ V, $R_S = 5$ kΩ, $R_1 = 70.7$ kΩ, $R_2 = 9.3$ kΩ y $R_{Si} = 500$ Ω. Los parámetros del transistor son: $V_{TP} = -0.8$ V, $K_p = 0.4$ mA/V^2 y $\lambda = 0$. Calcule la ganancia de voltaje de señal pequeña $A_v = v_o/v_i$ y la resistencia de salida R_o vista en retrospectiva en el circuito. (Respuestas: $A_v = 0.817$, $R_o = 0.915$ kΩ.)

Ponga a prueba su comprensión

PPC 4.8 Para un circuito seguidor-fuente NMOS, los parámetros son $g_m = 4$ mA /V y $r_o = 50$ kΩ. *a*) Encuentre la ganancia de voltaje de señal pequeña sin carga ($R_S = \infty$) y la resisten-

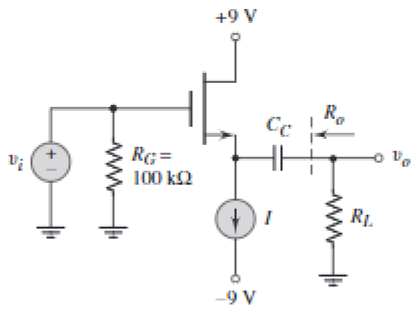


Figura 4.31 Figura para el ejercicio PPC 4.9.

cia de salida. *b*) Determine la ganancia de voltaje de señal pequeña cuando se conecta una carga de 4 kΩ a la salida. (Respuestas: *a*) $A_v = 0.995$, $R_o \cong 0.25$ kΩ; *b*) $A_v = 0.937$.)

PPC 4.9 El transistor en el circuito seguidor-fuente de la figura 4.31 está polarizado con una fuente de corriente constante. Los parámetros del transistor son: $V_{TN} = 2$ V, $k_n' = 40\ \mu\text{A/V}^2$ y $\lambda = 0.01\ \text{V}^{-1}$. La resistencia de carga es $R_L = 4$ kΩ. *a*) Diseñe una relación entre anchura y longitud del transistor tal que $g_m = 2$ mA/V cuando $I = 0.8$ mA. ¿Cuál es el valor correspondiente para V_{GS}? *b*) Determine la ganancia de voltaje de señal pequeña y la resistencia de salida R_o. (Respuestas: *a*) $W/L = 62.5$, $V_{GS} = 2.8$ V, *b*) $A_v = 0.886$, $R_o \cong 0.5$ kΩ.)

Bernardo Pérez 1092771-2111071523

4.5 CONFIGURACIÓN DE COMPUERTA COMÚN

Objetivo: • Analizar el amplificador de compuerta común y familiarizarse con las características generales de este circuito.

1092771-2111071523

La tercera configuración de amplificador es el **circuito de compuerta común**. Para determinar las ganancias de voltaje y corriente de señal pequeña, y las impedancias de entrada y de salida, utilizaremos el mismo circuito equivalente de señal pequeña para el transistor que se utilizó antes. El análisis de CD en el circuito de compuerta común es el mismo que el de los circuitos MOSFET anteriores.

4.5.1 Ganancias de voltaje y corriente de señal pequeña

En la configuración de compuerta común, la señal de entrada se aplica a la terminal fuente y la compuerta se encuentra en la tierra de la señal. La configuración de compuerta común de la figura 4.32 se polariza con una fuente de corriente constante I_Q. El resistor R_G de compuerta

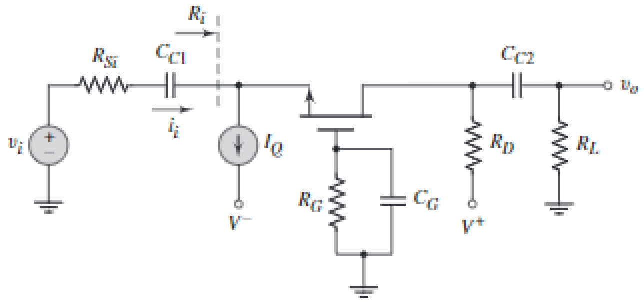


Figura 4.32 Circuito de compuerta común.

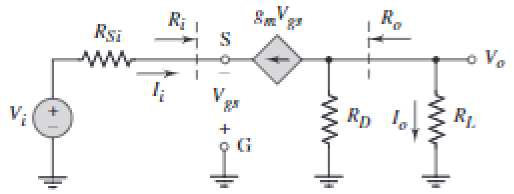


Figura 4.33 Circuito equivalente de señal pequeña del amplificador de compuerta común.

evita la acumulación de carga estática en la terminal de compuerta y el capacitor C_G asegura que la compuerta se encuentre en la tierra de la señal. El capacitor de acoplamiento C_{C1} acopla la señal a la fuente, y el capacitor de acoplamiento C_{C2} acopla el voltaje de salida a la resistencia de carga R_L.

El circuito equivalente de señal pequeña se muestra en la figura 4.33. Se supone que la resistencia del transistor de señal pequeña r_o es infinita. Como la fuente está en la terminal de entrada, el circuito equivalente de señal pequeña de la figura 4.33 puede verse diferente de los considerados antes. Sin embargo, para trazar el circuito equivalente empleamos la misma técnica utilizada con anterioridad. Dibuje las tres terminales del transistor con la fuente en la entrada para este caso. A continuación, trace el circuito equivalente del transistor entre las tres terminales y después delinee los elementos restantes del circuito alrededor del transistor.

El voltaje de salida es

$$V_o = -(g_m V_{gs})(R_D \| R_L) \tag{4.38}$$

Al escribir la ecuación KVL alrededor de la entrada, encontramos

$$V_i = I_i R_{Si} - V_{gs} \tag{4.39}$$

donde $I_i = -g_m V_{GS}$. El voltaje de compuerta a fuente se escribe como

$$V_{gs} = \frac{-V_i}{1 + g_m R_{Si}} \tag{4.40}$$

Se encuentra que la ganancia de voltaje de señal pequeña es

$$A_v = \frac{V_o}{V_i} = \frac{g_m (R_D \| R_L)}{1 + g_m R_{Si}} \tag{4.41}$$

Asimismo, como la ganancia de voltaje es positiva, las señales de salida y entrada están en fase.

En muchos casos, la señal de entrada a un circuito de compuerta común es una corriente. La figura 4.34 muestra el circuito equivalente de señal pequeña de compuerta común con un circuito equivalente Norton como fuente de señal. Podemos calcular una ganancia de corriente. La corriente de salida I_o se escribe

$$I_o = \left(\frac{R_D}{R_D + R_L}\right)(-g_m V_{gs}) \tag{4.42}$$

En la entrada tenemos

$$I_i + g_m V_{gs} + \frac{V_{gs}}{R_{Si}} = 0 \tag{4.43}$$

o

$$V_{gs} = -I_i \left(\frac{R_{Si}}{1 + g_m R_{Si}}\right) \tag{4.44}$$

Bernardo Pérez 1092771-2111071523
1092771-2111071523

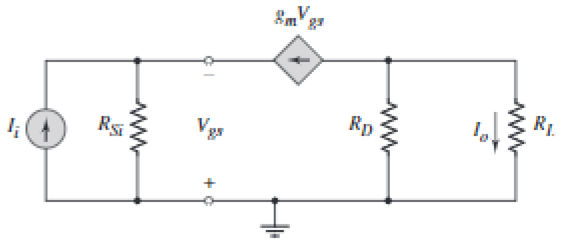


Figura 4.34 Circuito equivalente de señal pequeña del amplificador de compuerta común con una fuente de señal equivalente de Norton.

Así, la ganancia de corriente de señal pequeña es

$$A_i = \frac{I_o}{I_i} = \left(\frac{R_D}{R_D + R_L}\right) \cdot \left(\frac{g_m R_{Si}}{1 + g_m R_{Si}}\right) \tag{4.45}$$

Podemos advertir que si $R_D \gg R_L$ y $g_m R_{Si} \gg 1$, entonces la ganancia de corriente es esencialmente la unidad.

4.5.2 Impedancia de entrada y de salida

En contraste con los amplificadores de fuente común y de seguidor-fuente, el circuito de compuerta común tiene una baja resistencia de entrada debido al transistor. Sin embargo, si la señal de entrada es una corriente, una baja resistencia de entrada es una ventaja. La resistencia de entrada se define con la figura 4.33, como

$$R_i = \frac{-V_{gs}}{I_i} \tag{4.46}$$

Como $I_i = -g_m V_{gs}$, la resistencia de entrada es

$$R_i = \frac{1}{g_m} \tag{4.47}$$

Este resultado ya se obtuvo antes.

Encontramos la resistencia de salida al establecer el voltaje de la señal de entrada con un valor igual a cero. De la figura 4.33, vemos que $V_{gs} = -g_m V_{gs} R_{Si}$, lo que significa que $V_{gs} = 0$. En consecuencia, $g_m V_{gs} = 0$. La resistencia de salida, en retrospectiva desde la resistencia de carga, es por tanto

$$R_o = R_D \tag{4.48}$$

EJEMPLO 4.10

Objetivo: En el circuito de compuerta común determinar el voltaje de salida para una determinada corriente de entrada.

Para los circuitos de las figuras 4.32 y 4.34, los parámetros del circuito son: $I_Q = 1$ mA, $V^+ = 5$ V, y $V^- = -5$ V, $R_G = 100$ kΩ, $R_D = 4$ kΩ y $R_L = 10$ kΩ. Los parámetros del transistor son: $V_{TN} = 1$ V, $K_n = 1$ mA/V^2 y $\lambda = 0$. Suponga que la corriente de entrada en la figura 4.34 es 100 senωt μA y también que $R_{Si} = 50$ kΩ.

Solución: El voltaje en reposo de compuerta a fuente se determina a partir de

$$I_Q = I_{DQ} = K_n(V_{GSQ} - V_{TN})^2$$

Bernardo Pérez 1092771-2111071523
1092771-2111071523

Bernardo Pérez 1092771-2111071523

o

$$1 = 1(V_{GSQ} - 1)^2$$

lo que nos lleva a

$$V_{GSQ} = 2\text{ V}$$

La transconductancia de señal pequeña es

$$g_m = 2K_n(V_{GSQ} - V_{TN}) = 2(1)(2 - 1) = 2\text{ mA/V}$$

De la ecuación (4.45) escribimos la corriente de salida como

$$I_o = I_i\left(\frac{R_D}{R_D + R_L}\right) \cdot \left(\frac{g_m R_{Si}}{1 + g_m R_{Si}}\right)$$

El voltaje de salida es $V_o = I_o R_L$, por lo que encontramos

$$V_o = I_i\left(\frac{R_L R_D}{R_D + R_L}\right) \cdot \left(\frac{g_m R_{Si}}{1 + g_m R_{Si}}\right)$$

$$= \left[\frac{(10)(4)}{4 + 10}\right] \cdot \left[\frac{(2)(50)}{1 + (2)(50)}\right] \cdot (0.1)\text{ sen }\omega t$$

o

$$V_o = 0.283\text{ sen }\omega t\text{ V.}$$

Comentario: El amplificador MOSFET de compuerta común es útil si la señal de entrada es una corriente.

PROBLEMA PARA EJERCITAR

Ejercicio 4.10: Considere el circuito de la figura 4.35 con los parámetros de circuito $V^+ = 5$ V, $V^- = -5$ V, $R_S = 4$ kΩ, $R_D = 2$ kΩ, $R_L = 4$ kΩ y $R_G = 50$ kΩ. Los parámetros del transistor son: $K_p = 1$ mA/V^2, $V_{TP} = -0.8$ V y $\lambda = 0$. Trace el circuito equivalente de señal pequeña, determine la ganancia de voltaje de señal pequeña $A_v = V_o/V_i$ y encuentre la resistencia de entrada R_i. (Respuestas: $A_v = 2.41$, $R_i = 0.485$ kΩ.)

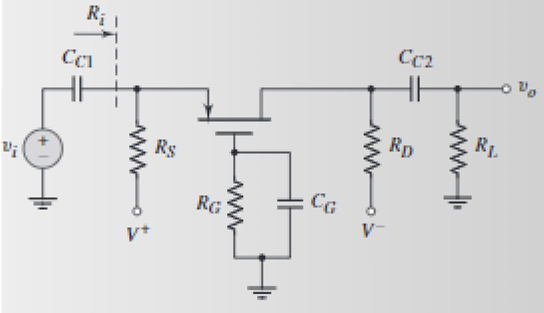


Figura 4.35 Figura para el problema para ejercitar 4.10.

Ponga a prueba su comprensión

PPC 4.10 Para el circuito de la figura 4.32 los parámetros del circuito son: $V^+ = 5$ V, $V^- = -5$ V, $R_G = 100$ kΩ, $R_L = 4$ kΩ e $I_Q = 0.5$ mA. Los parámetros del transistor son $V_{TN} = 1$ V y $\lambda = 0$. El circuito está controlado por una fuente de corriente de señal I_i. Rediseñe R_D y g_m de modo que la función de transferencia V_o/I_i sea 2.4 kΩ y la resistencia de entrada sea $R_i =$

350 Ω. Determine V_{GSQ} y demuestre que el transistor está polarizado en la región de saturación. (Respuestas: $g_m = 2.86$ mA/V, $R_D = 6$ kΩ, $V_{GSQ} = 1.35$ V.)

4.6 LAS TRES CONFIGURACIONES BÁSICAS DEL AMPLIFICADOR: RESUMEN Y COMPARACIÓN

Objetivo: • Comparar las características generales de las tres configuraciones básicas del amplificador.

Tabla 4.2 Características de las tres configuraciones del amplificador MOSFET

Configuración	Ganancia de voltaje	Ganancia de corriente	Resistencia de entrada	Resistencia de salida
Fuente común	$A_v > 1$	—	R_{TH}	Moderada a alta
Seguidor-fuente	$A_v \cong 1$	—	R_{TH}	Baja
Compuerta común	$A_v > 1$	$A_i \cong 1$	Baja	Moderada a alta

La tabla 4.2 es un resumen de las características de señal pequeña de las tres configuraciones de amplificadores.

La magnitud de la ganancia de voltaje del amplificador de fuente común es generalmente mayor que 1. La ganancia de voltaje del seguidor-fuente es un poco menor que 1, y la del circuito de compuerta común suele ser mayor que 1.

La resistencia de entrada observada directamente en la compuerta de los circuitos de fuente común y seguidor-fuente es esencialmente infinita para frecuencias de la señal de bajas a moderadas. Sin embargo, la resistencia de entrada de estos amplificadores discretos es la resistencia equivalente de Thévenin R_{TH} de los resistores de polarización. En cambio, la resistencia de entrada al circuito de compuerta común suele ubicarse en el rango de sólo unos cuantos cientos de ohms.

La resistencia de salida del seguidor-fuente está por lo general en el orden de unos cuantos cientos de ohms o menos. La resistencia de salida de las configuraciones de fuente común y de compuerta común está dominada por la resistencia R_D.

Las características específicas de estos amplificadores de una sola etapa se utilizan en el diseño de los amplificadores de etapas múltiples.

4.7 AMPLIFICADORES MOSFET DE CIRCUITO INTEGRADO DE UNA SOLA ETAPA

Objetivo: • Analizar los circuitos de transistores compuestos en su totalidad por dispositivos MOS que se convierten en la base de los circuitos integrados.

En el capítulo anterior consideramos tres inversores completamente MOSFET y graficamos las características de transferencia de voltaje. Los tres inversores utilizan un transistor controlador en modo incremental de canal N. Los tres tipos de dispositivos de carga son un dispositivo en modo incremental de canal N, un dispositivo en modo decremental de canal N, y un dispositivo en modo incremental de canal P. El transistor MOS utilizado como dispositivo de carga se conoce como **carga activa**. Mencionamos que estos tres circuitos sirven como amplificadores.

Bernardo Pérez 1092771-2111071523
1092771211071523

En esta sección revisaremos estos tres circuitos y consideraremos sus características de amplificadores. Haremos hincapié en los circuitos equivalentes de señal pequeña. Esta sección sirve como introducción a diseños más avanzados de amplificadores de circuitos integrados MOS en la parte 2 del texto.

4.7.1 Revisión de las líneas de carga

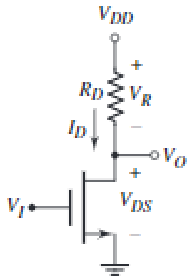


Figura 4.36 Circuito MOSFET simple con carga resistiva.

Al tratar con los circuitos compuestos de transistores, será útil tomar en cuenta las líneas de carga equivalentes que ya consideramos en circuitos con cargas resistivas. Antes de tratar con las líneas de carga, o curvas de carga, no lineales es recomendable examinar de nuevo el concepto de línea de carga de un solo transistor con una carga resistiva.

La figura 4.36 muestra un MOSFET sólo con una carga resistiva. La característica corriente-voltaje del dispositivo de carga resistiva está dada por la ley de Ohm, o $V_R = I_D R_D$. Esta curva se grafica en la parte superior de la figura 4.37. La línea de carga viene dada por la ecuación KVL en torno del circuito drenaje-fuente, o $V_{DS} = V_{DD} - I_D R_D$, y se superpone sobre las características del transistor en la parte inferior de la figura 4.37. Podemos advertir que el último término en la ecuación de la línea de carga, $I_D R_D$, es el voltaje a través del dispositivo de carga.

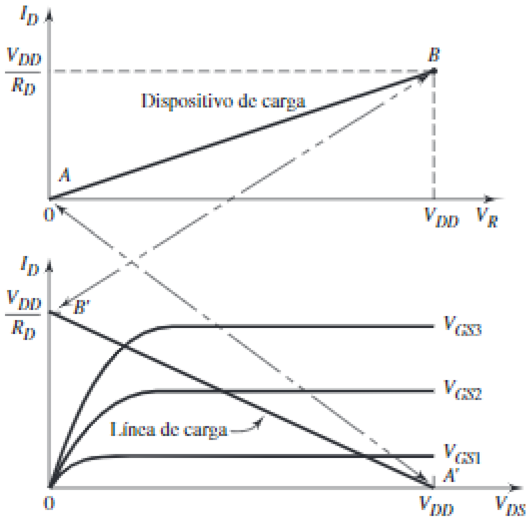


Figura 4.37 Curva *I-V* para el dispositivo de carga del resistor (arriba) y línea de carga superpuesta a las características del transistor (abajo).

Podemos comparar dos puntos en la característica del dispositivo de carga con la línea de carga. Cuando $I_D = 0$, $V_R = 0$ en la curva característica de carga indicada por el punto A. En la línea de carga el punto $I_D = 0$ corresponde a $V_{DS} = V_{DD}$, representado por el punto A'. La corriente máxima sobre la curva característica de carga se produce cuando $V_R = V_{DD}$ y se denota por el punto B. En la línea de carga el punto máximo de corriente corresponde a $V_{DS} = 0$, representado por el punto B'. La línea de carga se crea al tomar la imagen espejo de la curva característica de carga y superponer esta curva sobre la gráfica de las características del transistor. Veremos este mismo efecto en las siguientes secciones.

4.7.2 Amplificadores NMOS con carga incremental

Las características de un dispositivo de carga incremental de canal N se presentaron en el capítulo anterior. La figura 4.38*a*) muestra un transistor de carga incremental NMOS y la figura 4.38*b*) las características de corriente-voltaje. El voltaje de umbral es V_{TNL}.

Bernardo Pérez 1092771-2111071523
1092771-2111071523

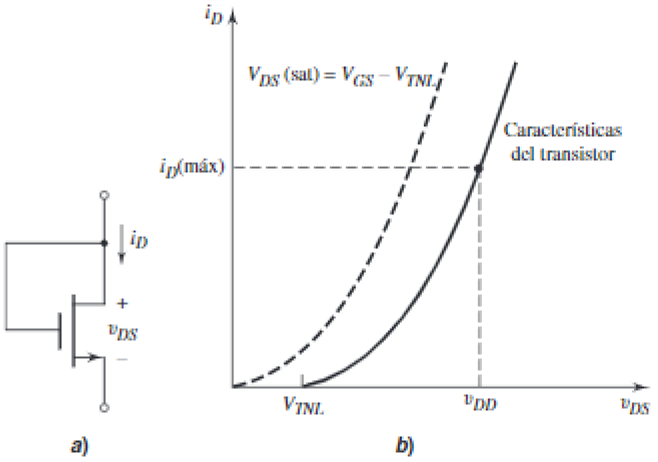


Figura 4.38 *a*) Transistor NMOS en modo incremental con compuerta y drenaje conectados en una configuración de dispositivo de carga, y *b*) características corriente-voltaje del transistor de carga NMOS en modo incremental.

La figura 4.39*a*) muestra un amplificador NMOS con carga incremental. El transistor controlador es M_D y el transistor de carga M_L. Las características del transistor M_D y la curva de carga se muestran en la figura 4.39*b*). La curva de carga es en esencia la imagen espejo de las características *i*-*v* del dispositivo de carga, como analizamos en la pasada sección. Como las características *i*-*v* del dispositivo de carga son no lineales, la curva de carga es también no lineal. La curva de carga interseca el eje de voltaje en $V_{DD} - V_{TNL}$, que es el punto donde la corriente en el dispositivo de carga incremental tiende a cero. El punto de transición también se muestra en la curva.

La característica de transferencia de voltaje también es útil en la visualización del funcionamiento del amplificador. Esta curva se muestra en la figura 4.39*c*). Cuando el conductor de modo incremental primero comienza a conducir, se polariza en la región de saturación. Para su uso como amplificador el punto *Q* del circuito debe estar en esta región, como se muestra en las figuras 4.39*b*) y *c*).

Ahora podemos aplicar los circuitos equivalentes de señal pequeña para encontrar la ganancia de voltaje. En el análisis del seguidor-fuente, encontramos que la resistencia equivalente vista en la terminal fuente (con $R_S = \infty$) era $R_o = (1/g_m) \| r_o$. El circuito equivalente de señal pequeña del inversor se da en la figura 4.40, donde los subíndices *D* y *L* se refieren a los transistores controlador y de carga, respectivamente. Ignoramos una vez más el efecto de cuerpo del transistor de carga.

Así, la ganancia de voltaje de señal pequeña es

$$A_v = \frac{V_o}{V_i} = -g_{mD}\left(r_{oD} \left\| \frac{1}{g_{mL}} \right\| r_{oL}\right) \quad \textbf{(4.49)}$$

Como por lo general $1/g_{mL} \ll r_{oL}$ y $1/g_{mD} \ll r_{oD}$, la ganancia de voltaje, con una buena aproximación, está dada por

$$A_v = \frac{-g_{mD}}{g_{mL}} = -\sqrt{\frac{K_{nD}}{K_{nL}}} = -\sqrt{\frac{(W/L)_D}{(W/L)_L}} \quad \textbf{(4.50)}$$

Así, la ganancia de voltaje está relacionada con el tamaño de los dos transistores.

Bernardo Pérez 1092771-2111071523
1092771211071523

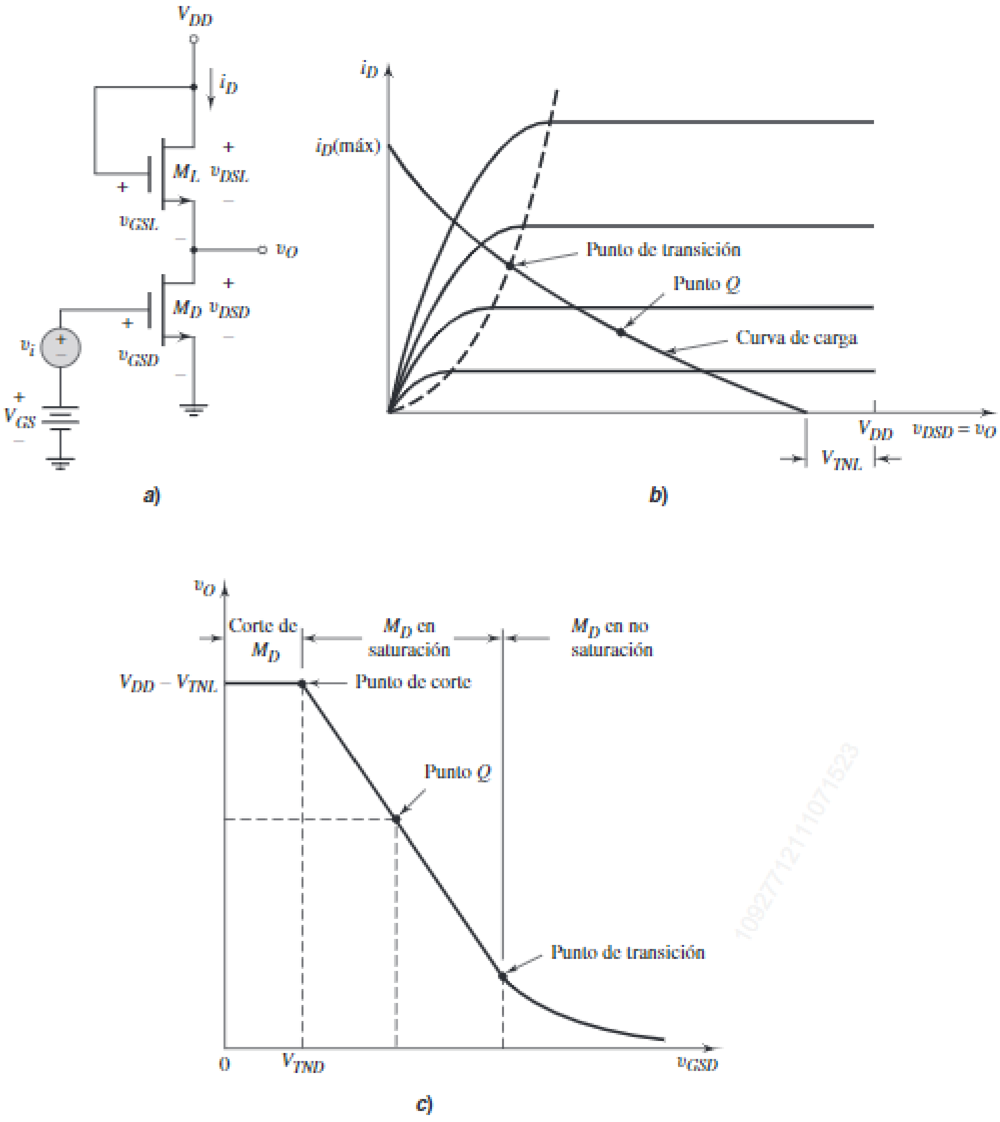


Figura 4.39 *a*) Amplificador NMOS con dispositivo de carga incremental; *b*) características del transistor controlador y curva de carga incremental con el punto de transición; y *c*) características de transferencia de voltaje del amplificador NMOS con un dispositivo de carga incremental.

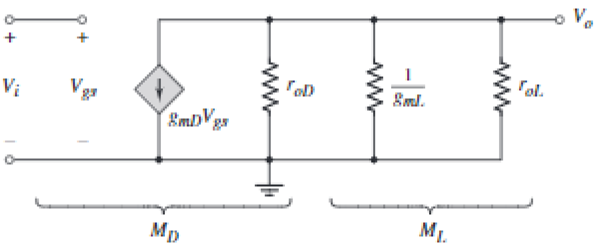


Figura 4.40 Circuito equivalente de señal pequeña del inversor NMOS con dispositivo de carga incremental.

Bernardo Pérez 1092771-2111071523

EJEMPLO DE DISEÑO **4.11**

Objetivo: Diseñar un amplificador NMOS con una carga incremental para cumplir con un conjunto de especificaciones.

Especificaciones: Se va a diseñar un amplificador NMOS con la configuración que se muestra en la figura 4.39*a*) para proporcionar una ganancia de voltaje de señal pequeña de $|A_v| = 10$. El punto Q estará en el centro de la región de saturación. El circuito estará polarizado en $V_{DD} = 5$ V.

Opciones: Se dispone de transistores NMOS con parámetros $V_{TN} = 1$ V, $k_n' = 60\ \mu\text{A/V}^2$ y $\lambda = 0$. La relación mínima entre anchura y longitud es $(W/L)_{\text{mín}} = 1$. Se deben considerar márgenes de tolerancia de ±5 por ciento en los parámetros k_n' y V_{TN}.

Solución (diseño de CA): De la ecuación (4.50) tenemos

$$|A_v| = 10 = \sqrt{\frac{(W/L)_D}{(W/L)_L}}$$

que se escribe como

$$\left(\frac{W}{L}\right)_D = 100\left(\frac{W}{L}\right)_L$$

Si establecemos $(W/L)_L = 1$, entonces $(W/L)_D = 100$.

Solución (diseño de CD): Al establecer las corrientes en los dos transistores iguales entre sí (ambos transistores polarizados en la región de saturación) tenemos

$$i_{DD} = K_{nD}(v_{GSD} - V_{TND})^2 = i_{DL} = K_{nL}(v_{GSL} - V_{TNL})^2$$

De la figura 4.39*a*), vemos que $v_{GSL} = V_{DD} - v_O$. Al sustituir, tenemos

$$K_{nD}(v_{GSD} - V_{TND})^2 = K_{nL}(V_{DD} - v_O - V_{TNL})^2$$

Despejamos v_O y tenemos

$$v_O = (V_{DD} - V_{TNL}) - \sqrt{\frac{K_{nD}}{K_{nL}}}(v_{GSD} - V_{TND})$$

En el punto de transición,

$$v_{Ot} = v_{DSD}(\text{sat}) = v_{GSDt} - V_{TND}$$

donde v_{GSDt} es el voltaje de compuerta a fuente del controlador en el punto de transición. Entonces

$$v_{GSDt} - V_{TND} = (V_{DD} - V_{TNL}) - \sqrt{\frac{K_{nD}}{K_{nL}}}(v_{GSDt} - V_{TND})$$

Se despeja v_{GSDt} y obtenemos

$$v_{GSDt} = \frac{(V_{DD} - V_{TNL}) + V_{TND}\left(1 + \sqrt{\dfrac{K_{nD}}{K_{nL}}}\right)}{1 + \sqrt{\dfrac{K_{nD}}{K_{nL}}}}$$

Al advertir que

$$\sqrt{\frac{K_{nD}}{K_{nL}}} = \sqrt{\frac{(W/L)_D}{(W/L)_L}} = 10$$

Bernardo Pérez 1092771-2111071523
1092771211071523

encontramos que

$$v_{GSDt} = \frac{(5-1)+(1)(1+10)}{1+10} = 1.36\text{ V}$$

y

$$v_{Ot} = v_{DSDt} = v_{GSDt} - V_{TND} = 1.36 - 1 = 0.36\text{ V}$$

Al considerar las características de transferencia de la figura 4.41, observamos que el centro de la región de saturación se encuentra a la mitad del camino entre el punto de corte ($v_{GSD} = V_{TND} = 1$ V) y el punto de transición ($v_{GSdt} =$1.36 V), o

$$V_{GSQ} = \frac{1.36-1.0}{2} + 1.0 = 1.18\text{ V}$$

También

$$V_{DSDQ} = \frac{4-0.36}{2} + 0.36 = 2.18\text{ V}$$

Compromisos: Si consideramos las tolerancias en el parámetro k_n', encontramos que el rango en la ganancia de voltaje de señal pequeña es

$$|A_v|_{\text{máx}} = \sqrt{\frac{k_{nD}'}{k_{nL}'} \cdot \frac{(W/L)_D}{(W/L)_L}} = \sqrt{\frac{1.05}{0.95} \cdot (100)} = 10.5$$

y

$$|A_v|_{\text{mín}} = \sqrt{\frac{k_{nD}'}{k_{nL}'} \cdot \frac{(W/L)_D}{(W/L)_L}} = \sqrt{\frac{0.95}{1.05} \cdot (100)} = 9.51$$

Las tolerancias en los parámetros k_n' y V_{TN} también afectarán al punto Q. Este análisis se deja como problema al final del capítulo.

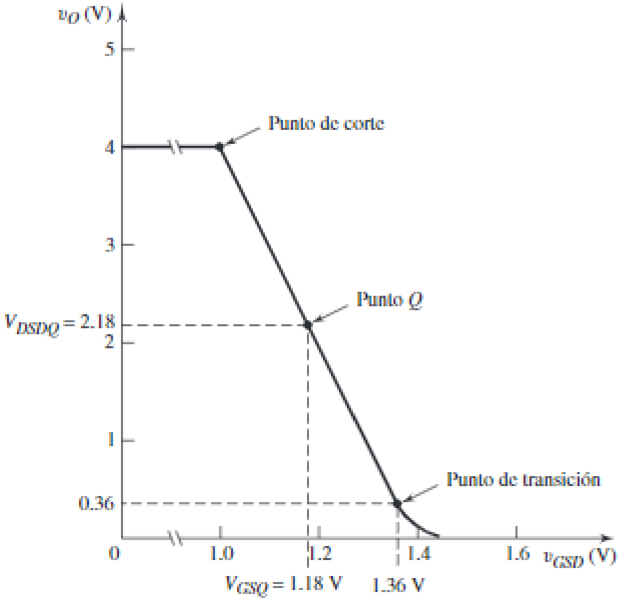


Figura 4.41 Características de transferencia de voltaje y punto Q del amplificador NMOS con carga incremental para el ejemplo 4.11.

Bernardo Pérez 1092771-2111071523
1092771-2111071523

Comentario: Estos resultados muestran que se requiere una diferencia muy grande en las dimensiones de los dos transistores para producir una ganancia de 10. De hecho, una ganancia de 10 es aproximadamente la mayor ganancia práctica que produce un dispositivo de carga incremental. Se obtiene una mayor ganancia de señal pequeña mediante un MOSFET en modo decremental como dispositivo de carga, como se muestra en la siguiente sección.

Idea de diseño: Se ignoró el efecto de cuerpo del transistor de carga en este análisis. El efecto de cuerpo en realidad disminuirá la ganancia de voltaje de señal pequeña respecto de la que se determinó en el ejemplo.

PROBLEMA PARA EJERCITAR

Ejercicio 4.11: El voltaje de polarización para el amplificador de carga incremental de la figura 4.39*a*) es $V_{DD} = 3.3$ V. Los parámetros del transistor son $V_{TND} = V_{TNL}$ −0.4 V, $k'_n = 100\ \mu A/V^2$, $(W/L)_L = 1.2$ y $\lambda = 0$. *a*) Diseñe el circuito de modo que la ganancia de voltaje de señal pequeña sea $|A_v| = 8$. *b*) Determine V_{GSDQ} tal que el punto Q se encuentre en el centro de la región de saturación. (Respuestas: *a*) $(W/L)_D = 76.8$, *b*) $V_{GSDQ} = 0.561$ V.)

4.7.3 Amplificador NMOS con carga decremental

La figura 4.42*a*) muestra el transistor NMOS en modo decremental conectado como dispositivo de carga y la figura 4.42*b*) las características de corriente-voltaje. También se indica el punto de transición. El voltaje de umbral V_{TNL} de este dispositivo es negativo, lo que significa que el valor de v_{DS} en el punto de transición es positivo. Asimismo, la pendiente de la curva en la región de saturación es distinta de cero; por tanto, existe una resistencia finita r_o en esta región.

La figura 4.43*a*) muestra un **amplificador de carga decremental NMOS**. Las características del transistor de M_D y la curva de carga para el circuito se muestran en la figura 4.43*b*). De nuevo la curva de carga es la imagen espejo de las características *i*-*v* del dispositivo de carga. Como las características *i*-*v* del dispositivo de carga son no lineales, la curva de carga es también no lineal. También se indican los puntos de transición tanto para M_D como para M_L. El punto *A* es el punto de transición para M_D y el punto *B* es el punto de transición para M_L. El punto Q debe estar aproximadamente a mitad de camino entre los dos puntos de transición.

El voltaje de CD V_{GSDQ} polariza al transistor M_D en la región de saturación en el punto Q. El voltaje de señal v_i superpone un voltaje de compuerta a fuente, variable en el tiempo, sobre el valor de CD, y el punto de polarización se mueve a lo largo de la curva de carga sobre el punto Q. Una vez más, tanto M_D como M_L deben estar polarizados en sus regiones de saturación en todo momento.

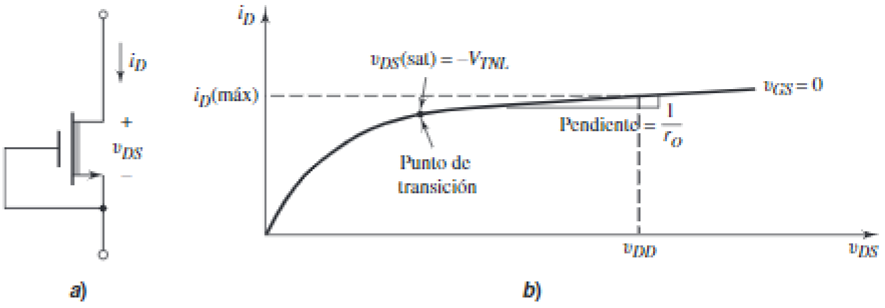


Figura 4.42 *a*) Transistor NMOS en modo decremental con la compuerta y la fuente conectadas en una configuración de dispositivo de carga, y *b*) característica corriente-voltaje del transistor de carga decremental NMOS.

Bernardo Pérez 1092771-2111071524

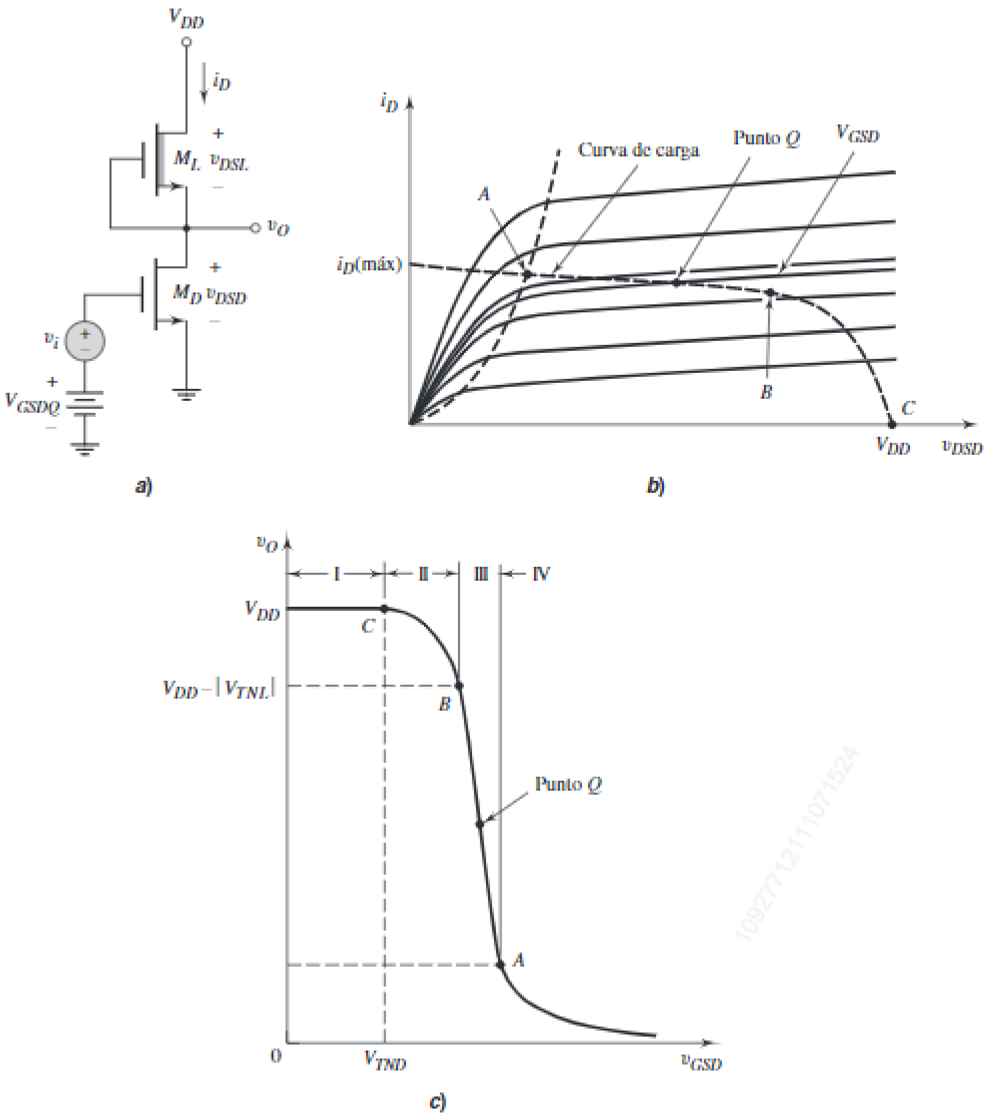


Figura 4.43 *a*) Amplificador NMOS con dispositivo de carga decremental; *b*) características del transistor controlador y de la curva de carga decremental, con puntos de transición entre las regiones de saturación y no saturación; *c*) características de transferencia de voltaje.

La característica de transferencia de voltaje de este circuito se muestra en la figura 4.43*c*). La región III corresponde a la condición en la cual ambos transistores están polarizados en la región de saturación. Se indica el punto Q deseado.

Volvemos a aplicar el circuito equivalente de señal pequeña para encontrar la ganancia de voltaje de señal pequeña. Como el voltaje de compuerta a fuente del dispositivo de carga decremental se mantiene en cero, la resistencia equivalente que se ve en la terminal fuente es $R_o = r_o$.

El circuito equivalente de señal pequeña del inversor se proporciona en la figura 4.44, donde los subíndices D y L se refieren a los transistores, controlador y de carga, respectivamente. De nuevo ignoramos el efecto de cuerpo del dispositivo de carga.

La ganancia de voltaje de señal pequeña es entonces

$$A_v = \frac{V_o}{V_i} = -g_{mD}(r_{oD} \| r_{oL}) \tag{4.51}$$

Bernardo Pérez 1092771-2111071524

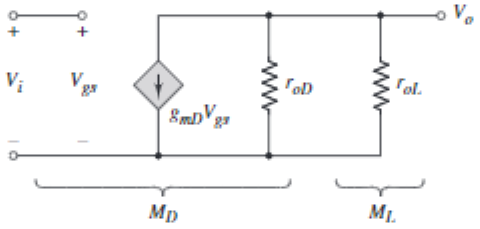


Figura 4.44 Circuito equivalente de señal pequeña del inversor NMOS con dispositivo de carga decremental.

En este circuito la ganancia de voltaje es directamente proporcional a las resistencias de salida de los dos transistores.

EJEMPLO 4.12

Objetivo: Determinar la ganancia de voltaje de señal pequeña del amplificador NMOS con carga decremental.

Para el circuito de la figura 4.43*a*) suponga parámetros del transistor de $V_{TND} = +0.8$ V, $V_{TNL} = -1.5$ V, $K_{nD} = 1$ mA/V^2, $K_{nL} = 0.2$ mA/V^2 y $\lambda_D = \lambda_L = 0.01$ V^{-1}. Suponga que los transistores están polarizados en $I_{DQ} = 0.2$ mA.

Solución: La transconductancia del controlador es

$$g_{mD} = 2\sqrt{K_{nD}I_{DQ}} = 2\sqrt{(1)(0.2)} = 0.894 \text{ mA/V}$$

Como $\lambda_D = \lambda_L$, las resistencias de salida son

$$r_{oD} = r_{oL} = \frac{1}{\lambda I_{DQ}} = \frac{1}{(0.01)(0.2)} = 500 \text{ k}\Omega$$

La ganancia de voltaje de señal pequeña es entonces

$$A_v = -g_{mD}(r_{oD}\|r_{oL}) = -(0.894)(500\|500) = -224$$

Comentario: La ganancia de voltaje del amplificador NMOS con carga decremental es en general significativamente mayor que la del dispositivo de carga incremental. El efecto de cuerpo disminuye el factor de ganancia ideal.

Análisis: Un aspecto de este diseño de circuitos que no hemos destacado es el de polarización de CD. Mencionamos que ambos transistores necesitan estar polarizados en sus regiones de saturación. De la figura 4.43*a*), esta polarización de CD se lleva a cabo con la fuente de CD V_{GSDQ}. Sin embargo, debido a la acentuada pendiente de las características de transferencia (figura 4.43*c*), se dificulta la aplicación del voltaje "correcto". Como veremos en la siguiente sección la polarización de CD suele conseguirse con la polarización de la fuente de corriente.

PROBLEMA PARA EJERCITAR

Ejercicio 4.12: Suponga que el amplificador de carga decremental en la figura 4.43*a*) está polarizado en $I_{DQ} = 0.1$ mA. Los parámetros del transistor son $K_{nD} = 250$ μA/V^2, $K_{nL} = 25$ μA/V^2, $V_{TND} = 0.4$ V, $V_{TNL} = -0.8$ V y $\lambda_1 = \lambda_2 = 0.02$ V^{-1}. Determine la ganancia de voltaje de señal pequeña. (Respuesta: $A_v = -79.1$.)

Bernardo Pérez 1092771-2111071524
1092771-2111071524

4.7.4 Amplificador NMOS con cargas activas

Amplificador CMOS de fuente común

Un amplificador con un controlador en modo incremental de canal N y una carga activa en modo decremental de canal P se muestra en la figura 4.45*a*) con una configuración de fuente común. El transistor de carga activa de canal P M_2 está polarizado a partir de M_3 e $I_{\text{Polarización}}$. Esta configuración es similar a la fuente de corriente del MOSFET de la figura 3.49 en el capítulo 3. Con los transistores de canal N y P en el mismo circuito, ahora se le denomina amplificador CMOS. La configuración CMOS se utiliza casi exclusivamente en lugar de dispositivos de carga incremental o de carga decremental NMOS.

La curva característica *i-v* para M_2 se muestra en la figura 4.45*b*). El voltaje de fuente a compuerta es una constante y se establece por M_3. Las características del transistor controlador y la curva de carga se muestran en la figura 4.45*c*). Se muestran los puntos de transición tanto de M_1 como de M_2. El punto *A* es el punto de transición para M_1 y el punto *B* es el punto de transición para M_2. El punto *Q*, para establecer un amplificador, debe estar más o menos a medio camino entre los puntos *A* y *B*, de modo que ambos transistores estén polarizados en sus regiones de saturación. Las características de transferencia de voltaje se muestran en la figura 4.45*d*). En la curva se muestran los mismos puntos de transición *A* y *B*, y el punto *Q* deseado.

Una vez más se aplican los circuitos equivalentes de señal pequeña para encontrar la ganancia de voltaje de señal pequeña. Con v_{SG2} constante, la resistencia equivalente que se observa en el drenaje de M_1 es $R_o = r_{op}$. Así, el circuito equivalente de señal pequeña del inversor es como se indica en la figura 4.46. Los subíndices *N* y *P* se refieren a los transistores de canal N y canal P, respectivamente. Podemos notar que la terminal de cuerpo de M_1 va a estar vin-

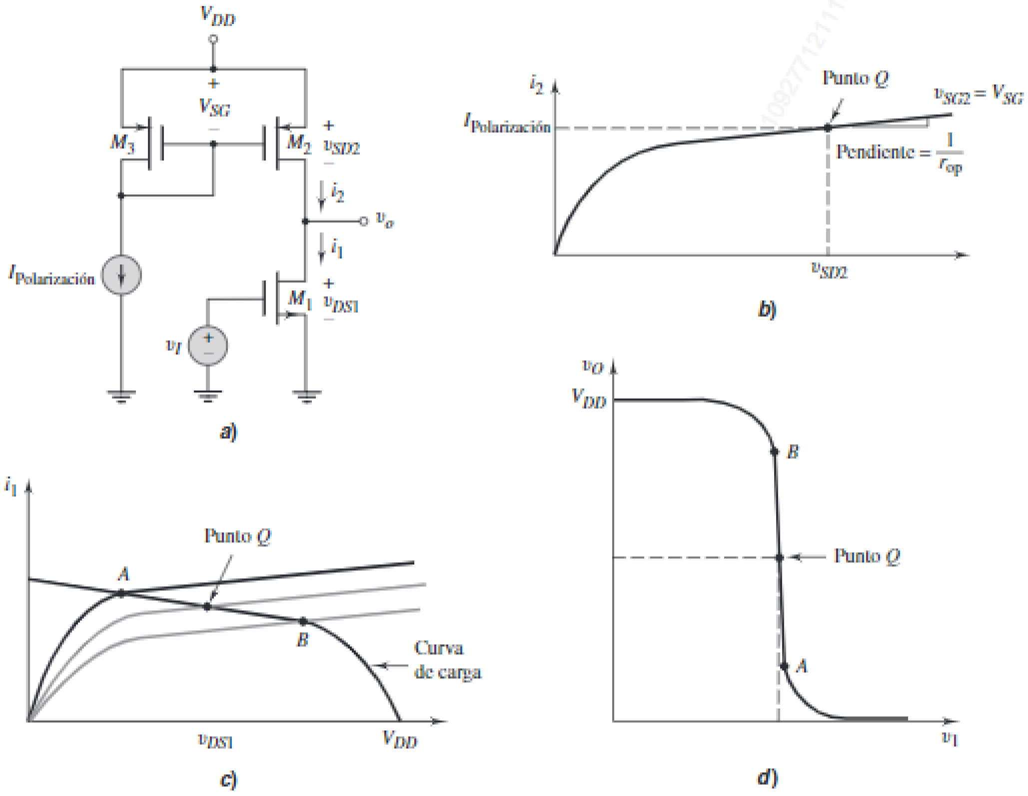


Figura 4.45 *a*) Amplificador CMOS de fuente común; *b*) característica *i-v* de carga activa PMOS; *c*) características del transistor controlador con curva de carga; *d*) características de transferencia de voltaje.

Bernardo Pérez 1092771-2111071524

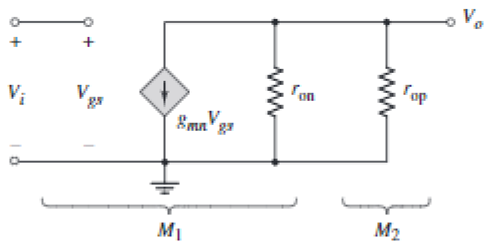


Figura 4.46 Circuito equivalente de señal pequeña del amplificador CMOS de fuente común.

culada a tierra, al igual que la fuente de M_1, mientras que la terminal de cuerpo de M_2 estará ligada a V_{DD}, al igual que la fuente de M_2. Por tanto, no hay ningún efecto de cuerpo en este circuito.

La ganancia de voltaje de señal pequeña es

$$A_v = \frac{V_o}{V_i} = -g_{mn}(r_{on} \| r_{op}) \tag{4.52}$$

De nuevo para este circuito la ganancia de voltaje de señal pequeña es directamente proporcional a las resistencias de salida de los dos transistores.

Bernardo Pérez 1092771-2111071524

EJEMPLO 4.13

Objetivo: Determinar la ganancia de voltaje de señal pequeña del amplificador CMOS.

Para el circuito de la figura 4.45*a*), suponga parámetros del transistor de $V_{TN} = +0.8$ V, $V_{TP} = -0.8$ V, $k'_n = 80\ \mu\text{A/V}^2$, $k'_p = 40\ \mu\text{A/V}^2$, $(W/L)_n = 15$, $(W/L)_p = 30$ y $\lambda_n = \lambda_p = 0.01\ \text{V}^{-1}$. Además, suponga $I_{\text{Polarización}} = 0.2$ mA.

1092771211071524

Solución: La transconductancia del controlador NMOS es

$$g_{mn} = 2\sqrt{K_n I_{DQ}} = 2\sqrt{\left(\frac{k'_n}{2}\right)\left(\frac{W}{L}\right)_n I_{\text{Polarización}}}$$

$$= 2\sqrt{\left(\frac{0.08}{2}\right)(15)(0.2)} = 0.693\ \text{mA/V}$$

Como $\lambda_n = \lambda_p$, las resistencias de salida son

$$r_{on} = r_{op} = \frac{1}{\lambda I_{DQ}} = \frac{1}{(0.01)(0.2)} = 500\ \text{k}\Omega$$

Así, la ganancia de voltaje de señal pequeña es

$$A_v = -g_m(r_{on} \| r_{op}) = -(0.693)(500 \| 500) = -173$$

Comentario: La ganancia de voltaje del amplificador CMOS se encuentra en el mismo orden de magnitud que el amplificador NMOS con carga decremental. Sin embargo, el amplificador CMOS no sufre del efecto de cuerpo.

Análisis: En la configuración del circuito de la figura 4.45*a*), se debe volver a aplicar un voltaje de CD a la compuerta de M_1 para conseguir el punto Q “adecuado». Demostraremos en capítulos posteriores, con circuitos más complejos, la manera más fácil de establecer el punto Q con polarización de fuente de corriente. Sin embargo, este circuito demuestra los principios básicos del amplificador de fuente común CMOS.

Bernardo Pérez 1092771-2111071524

PROBLEMA PARA EJERCITAR

Ejercicio 4.13: Para el circuito de la figura 4.45*a*), suponga parámetros del transistor de $V_{TN} = +0.5$ V, $V_{TP} = -0.5$ V, $k'_n = 80\ \mu A/V^2$, $k'_p = 40\ \mu A/V^2$ y $\lambda_n = \lambda_p = 0.015\ V^{-1}$. Suponga $I_{Polarización} = 0.1$ mA. Suponga que M_2 y M_3 se hacen coincidir. Encuentre la relación entre anchura y longitud de M_1 de modo que la ganancia de voltaje de señal pequeña sea $A_v = -250$. (Respuestas: $(W/L)_1 = 35.2$.)

Amplificador fuente-seguidor de CMOS

La misma configuración de circuito básica CMOS sirve para formar un amplificador CMOS seguidor-fuente. La figura 4.47*a*) muestra un circuito seguidor-fuente. Observamos que para este circuito de seguidor-fuente, la carga activa, M_2, es un dispositivo de canal N en lugar de uno de canal P. La señal de entrada se aplica a la compuerta de M_1 y la salida se encuentra en la fuente de M_1.

El circuito equivalente de señal pequeña de este seguidor-fuente se muestra en la figura 4.47*b*). Este circuito, con dos tierras de señal, se traza de nuevo como en la figura 4.47*c*) para combinar las tierras de señal.

EJEMPLO 4.14

Objetivo: Determinar la ganancia de voltaje de señal pequeña y resistencia de salida del amplificador seguidor-fuente de la figura 4.47*a*).

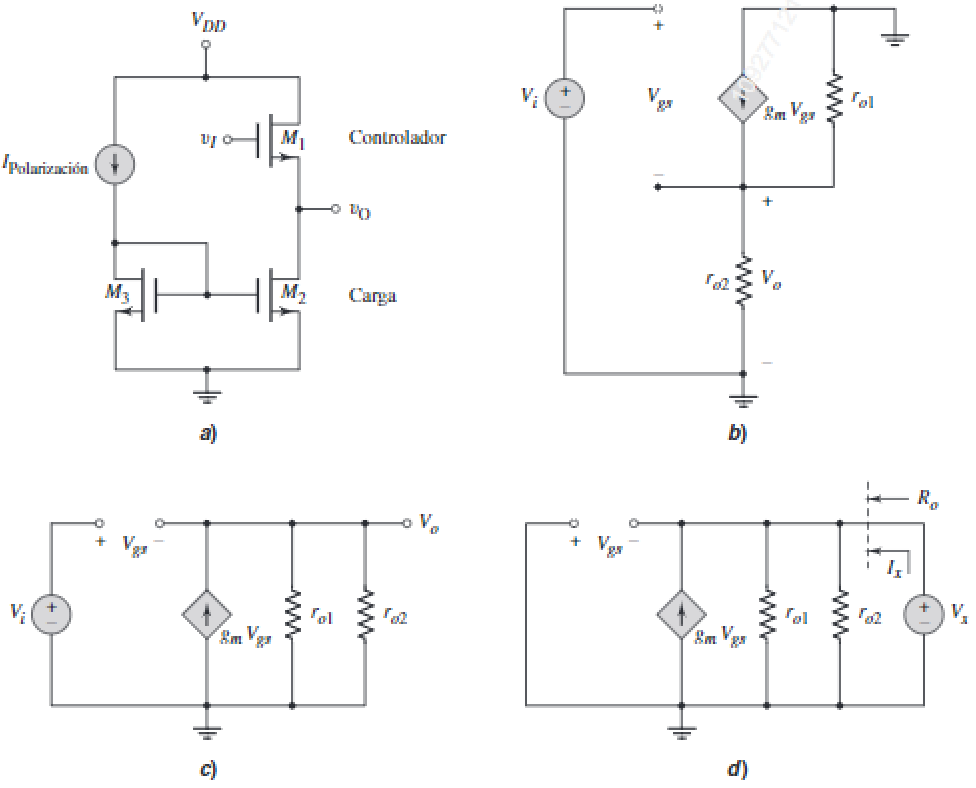


Figura 4.47 *a*) Circuito seguidor-fuente con NMOS en su totalidad, *b*) circuito equivalente de señal pequeña, *c*) reconfiguración del circuito equivalente de señal pequeña y *d*) circuito equivalente de señal pequeña para determinar la resistencia de salida.

Suponga que la corriente de polarización de referencia es $I_{\text{Polarización}} = 0.20$ mA y que el voltaje de polarización es $V_{DD} = 3.3$ V. Suponga que todos los transistores se hacen coincidir (son idénticos) con parámetros $V_{TN} = 0.4$ V, $K_n = 0.20\ \text{mA/V}^2$ y $\lambda = 0.01\ \text{V}^{-1}$.

Podemos observar que, como M_3 y M_2 son transistores idénticos y tienen los mismos voltajes de compuerta a fuente, la corriente de drenaje de M_1 es $I_{D1} = I_{\text{Polarización}} = 0.2$ mA.

Solución (ganancia de voltaje): De la figura 4.47*c*) encontramos que el voltaje de salida de señal pequeña es

$$V_o = g_{m1} V_{gs} (r_{o1} \| r_{o2})$$

Una ecuación KVL alrededor del circuito o lazo exterior produce

$$V_i = V_{gs} + V_o = V_{gs} + g_{m1} V_{gs} (r_{o1} \| r_{o2})$$

o

$$V_{gs} = \frac{V_i}{1 + g_{m1}(r_{o1} \| r_{o2})}$$

Al sustituir esta ecuación para V_{gs} en la expresión del voltaje de salida, obtenemos la ganancia de voltaje de señal pequeña como

$$A_v = \frac{V_o}{V_i} = \frac{g_{m1}(r_{o1} \| r_{o2})}{1 + g_{m1}(r_{o1} \| r_{o2})}$$

Se determina que los parámetros del circuito equivalente de señal pequeña son

$$g_{m1} = 2\sqrt{K_n I_{D1}} = 2\sqrt{(0.20)(0.20)} = 0.40\ \text{mA/V}$$

y

$$r_{o1} = r_{o2} = \frac{1}{\lambda I_D} = \frac{1}{(0.01)(0.20)} = 500\ \text{k}\Omega$$

Así, la ganancia de voltaje de señal pequeña es

$$A_v = \frac{(0.40)(500 \| 500)}{1 + (0.40)(500 \| 500)}$$

o

$$A_v = 0.990$$

Solución (resistencia de salida): La resistencia de salida se determina a partir del circuito equivalente de la figura 4.47*d*). Se iguala a cero la fuente independiente V_i y se aplica a la salida un voltaje de prueba V_x.

Sumamos las corrientes en el nodo de salida y encontramos

$$I_x + g_{m1} V_{gs} = \frac{V_x}{r_{o2}} + \frac{V_x}{r_{o1}}$$

Del circuito vemos que $V_{gs} = -V_x$. Tenemos entonces

$$I_x = V_x \left(g_{m1} + \frac{1}{r_{o2}} + \frac{1}{r_{o1}} \right)$$

La resistencia de salida se da entonces como

$$R_o = \frac{V_x}{I_x} = \frac{1}{g_{m1}} \| r_{o2} \| r_{o1}$$

Bernardo Pérez 1092771-2111071524
1092771-2111071524

Encontramos

$$R_o = \frac{1}{0.40} \| 500 \| \, 500$$

o

$$R_o = 2.48 \text{ k}\Omega$$

Comentario: Una ganancia de voltaje de $A_v = 0.99$ es habitual de un circuito seguidor-fuente. Una resistencia de salida de $R_o = 2.48$ kΩ es relativamente pequeña para un circuito MOSFET y es también una característica de un circuito seguidor-fuente.

PROBLEMA PARA EJERCITAR

Ejercicio 4.14: Se va a cambiar la transconductancia g_m del transistor en el circuito de la figura 4.47 al modificar la corriente de polarización de modo que la resistencia de salida del circuito sea $R_o = 2$ kΩ. Suponga que todos los demás parámetros se indican en el ejemplo 4.14. *a*) ¿Cuáles son los valores requeridos de g_m y de $I_{\text{Polarización}}$? *b*) Con los resultados del inciso *a*), ¿cuál es la ganancia de voltaje de señal pequeña? (Respuestas: *a*) $I_D = 0.3125$ mA; *b*) $A_v = 0.988$.)

EJERCICIO PARA ANÁLISIS EN COMPUTADORA

PS 4.1: Mediante un análisis PSpice investigue la ganancia de voltaje de señal pequeña y la resistencia de salida del circuito seguidor-fuente de la figura 4.47 teniendo en cuenta el efecto de cuerpo.

Bernardo Pérez 1092771-2111071524

Amplificador CMOS de compuerta común

La figura 4.48*a*) muestra un circuito de compuerta común. Vemos que en este circuito de compuerta común, la carga activa es el dispositivo PMOS M_2. La señal de entrada se aplica a la fuente de M_1 y la salida está en el drenaje de M_1.

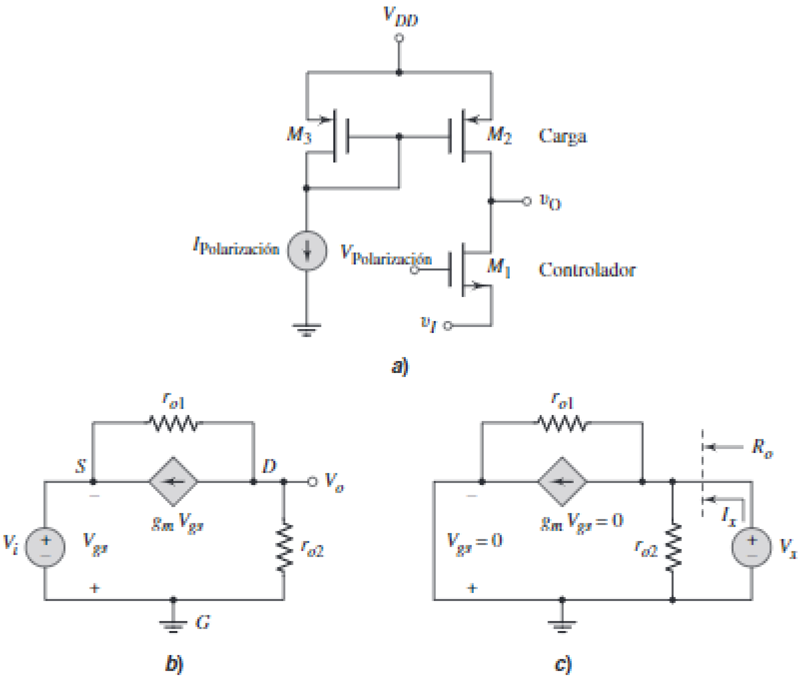


Figura 4.48 *a*) Amplificador CMOS de compuerta común, *b*) circuito equivalente de señal pequeña y *c*) circuito equivalente de señal pequeña para determinar la resistencia de salida.

El circuito equivalente de señal pequeña del circuito de compuerta común se muestra en la figura 4.48*b*).

EJEMPLO 4.15

Objetivo: Determinar la ganancia de voltaje de señal pequeña y la resistencia de salida del circuito de compuerta común de la figura 4.48*a*).

Suponga que la corriente de polarización de referencia es $I_{\text{Polarización}} = 0.20$ mA y que el voltaje de polarización es $V_{DD} = 3.3$ V. Suponga que los parámetros del transistor son $V_{TN} = +0.4$ V, $V_{TP} = -0.4$ V, $K_n = 0.20$ mA/V^2, $K_p = 0.20$ mA/V^2 y $\lambda_n = \lambda_p = 0.01$ V^{-1}.

Podemos notar que, como M_2 y M_3 son transistores idénticos y tienen el mismo voltaje de fuente a compuerta, la corriente de polarización en M_1 es $I_{D1} = I_{\text{Polarización}} = 0.20$ mA.

Solución (ganancia de voltaje): De la figura 4.48*b*), sumamos las corrientes en el nodo de salida y obtenemos

$$\frac{V_o}{r_{o2}} + g_{m1}V_{gs} + \frac{V_o - (-V_{gs})}{r_{o1}} = 0$$

o

$$V_o\left(\frac{1}{r_{o2}} + \frac{1}{r_{o1}}\right) + V_{gs}\left(g_{m1} + \frac{1}{r_{o1}}\right) = 0$$

Del circuito, vemos que $V_{gs} = -V_i$. Luego, encontramos que la ganancia de voltaje de señal pequeña es

$$A_v = \frac{\left(g_{m1} + \dfrac{1}{r_{o1}}\right)}{\left(\dfrac{1}{r_{o2}} + \dfrac{1}{r_{o1}}\right)}$$

Vemos que los parámetros del circuito equivalente de señal pequeña son

$$g_{m1} = 2\sqrt{K_n I_{D1}} = 2\sqrt{(0.20)(0.20)} = 0.40 \text{ mA/V}$$

y

$$r_{o1} = r_{o2} = \frac{1}{\lambda I_{D1}} = \frac{1}{(0.01)(0.20)} = 500\,\text{k}\Omega$$

A continuación hallamos que

$$A_v = \frac{\left(0.40 + \dfrac{1}{500}\right)}{\left(\dfrac{1}{500} + \dfrac{1}{500}\right)}$$

o

$$A_v = 101$$

Solución (resistencia de salida): La resistencia de salida se halla a partir de la figura 4.48*c*). Sumamos las corrientes en el nodo de salida y encontramos

$$I_x = \frac{V_x}{r_{o2}} + g_{m1}V_{gs} + \frac{V_x - (-V_{gs})}{r_{o1}}$$

Bernardo Pérez 1092771-2111071524
1092771-2111071524

Sin embargo, $V_{gs} = 0$, de modo que $g_{m1}V_{gs} = 0$. Entonces, encontramos

$$R_o = \frac{V_x}{I_x} = r_{o1} \| r_{o2} = 500 \| 500$$

o

$$R_o = 250\,\text{k}\Omega$$

Comentario: Una ganancia de voltaje de $A_v = +101$ es habitual de un amplificador de compuerta común. La señal de salida está en fase respecto de la señal de entrada y la ganancia es relativamente grande. Asimismo, una resistencia de salida grande de $R_o = 250$ kΩ es habitual de un amplificador de compuerta común en que el circuito actúa como fuente de corriente.

PROBLEMA PARA EJERCITAR

Ejercicio 4.15: Se va a modificar la transconductancia g_m del transistor en el circuito de la figura 4.48 al cambiar la corriente de polarización de modo que la ganancia de voltaje de señal pequeña sea $A_v = 120$. Suponga que todos los demás parámetros se indican en el ejemplo 4.15. *a*) ¿Cuáles son los valores requeridos de g_m e $I_{\text{Polarización}}$? *b*) Con los resultados del inciso *a*), ¿cuál es la resistencia de salida? (Respuestas: *a*) $I_D = 0.14$ mA, $g_m = 0.335$ mA/V; *b*) $R_o = 357$ kΩ.)

EJERCICIO PARA ANÁLISIS EN COMPUTADORA

PS 4.2: Con un análisis de PSpice investigue la ganancia de voltaje de señal pequeña y resistencia de salida del amplificador de compuerta común de la figura 4.48, teniendo en cuenta el efecto de cuerpo.

Bernardo Pérez 1092771-2111071524

Ponga a prueba su comprensión

PPC 4.11 Para el amplificador de carga incremental de la figura 4.39*a*), los parámetros son: $V_{TND} = V_{TNL} = 0.8$ V, $k_n' = 40\ \mu\text{A/V}^2$, $(W/L)_D = 80$, $(W/L)_L = 1$ y $V_{DD} = 5$ V. Determine la ganancia de voltaje de señal pequeña. Determine V_{GS} tal que el punto Q se encuentre en la parte media de la región de saturación. (Respuestas: $A_v = -8.94$, $V_{GS} = 1.01$ V.)

4.8 AMPLIFICADORES DE ETAPAS MÚLTIPLES

Objetivo: • Analizar amplificadores de transistores múltiples o etapas múltiples y comprender las ventajas de estos circuitos sobre los amplificadores con un solo transistor.

En la mayoría de las aplicaciones, un amplificador de un solo transistor no será capaz de cumplir con las especificaciones combinadas de un factor de amplificación, resistencia de entrada y resistencia de salida dadas. Por ejemplo, la ganancia de voltaje requerida puede exceder la que se obtiene en un circuito de un solo transistor. Aquí tendremos en cuenta el análisis de CA de los dos circuitos de transistores estudiados en el capítulo 3.

4.8.1 Amplificador de etapas múltiples: circuito en cascada

El circuito de la figura 4.49 es un arreglo en cascada de un amplificador de fuente común seguido por un amplificador seguidor-fuente. Como ya se mostró, el amplificador de fuente común proporciona una ganancia de voltaje de señal pequeña, y el de seguidor-fuente tiene una baja impedancia de salida y proporciona la salida de corriente requerida. Los valores de resistencia son los ya determinados en la sección 3.5.1 del capítulo anterior.

La ganancia de voltaje de señal pequeña de banda media del amplificador de etapas múltiples se determina al suponer que todos los capacitores de acoplamiento externos actúan como cortocircuitos e insertar los circuitos equivalentes de señal pequeña para los transistores.

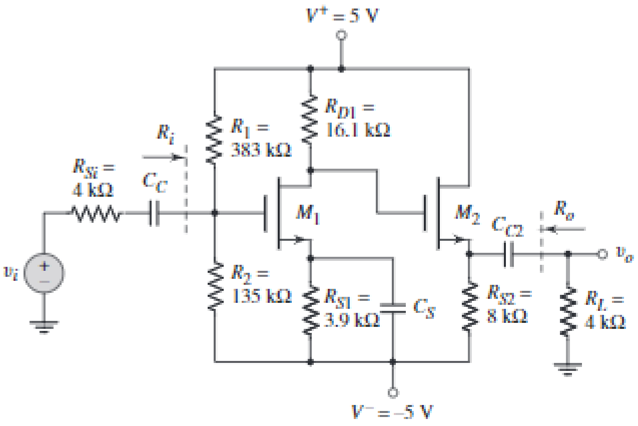


Figura 4.49 Amplificador de fuente común en cascada con seguidor-fuente.

Bernardo Pérez 1092771-2111071524

EJEMPLO 4.16

Objetivo: Determinar la ganancia de voltaje de señal pequeña de un circuito en cascada de etapas múltiples.

Considere el circuito de la figura 4.49. Los parámetros del transistor son $K_{n1} = 0.5$ mA/V^2, $K_{n2} = 0.2$ mA/V^2, $V_{TN1} = V_{TN2} = 1.2$ V y $\lambda_1 = \lambda_2 = 0$. Las corrientes de drenaje en reposo son $I_{D1} = 0.2$ mA e $I_{D2} = 0.5$ mA.

Solución: El circuito equivalente de señal pequeña se muestra en la figura 4.50. Los parámetros de transconductancia de señal pequeña son

$$g_{m1} = 2\sqrt{K_{n1}I_{D1}} = 2\sqrt{(0.5)(0.2)} = 0.632 \text{ mA/V}$$

y

$$g_{m2} = 2\sqrt{K_{n2}I_{D2}} = 2\sqrt{(0.2)(0.5)} = 0.632 \text{ mA/V}$$

El voltaje de salida es

$$V_o = g_{m2}V_{gs2}(R_{S2}\|R_L)$$

Asimismo,

$$V_{gs2} + V_o = -g_{m1}V_{gs1}R_{D1}$$

donde

$$V_{gs1} = \left(\frac{R_i}{R_i + R_{Si}}\right) \cdot V_i$$

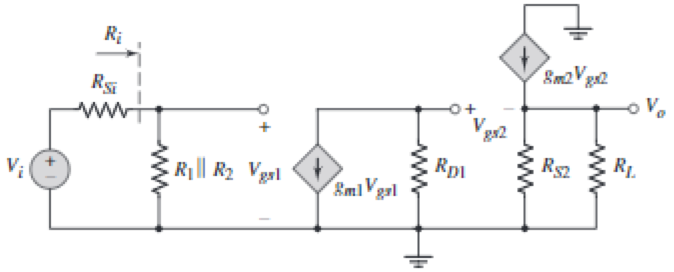


Figura 4.50 Circuito equivalente de señal pequeña del circuito en cascada NMOS.

Entonces

$$V_{gs2} = -g_{m1}R_{D1}\left(\frac{R_i}{R_i + R_{Si}}\right) \cdot V_i - V_o$$

Por consiguiente

$$V_o = g_{m2}\left[-g_{m1}R_{D1}\left(\frac{R_i}{R_i + R_{Si}}\right) \cdot V_i - V_o\right](R_{S2}\|R_L)$$

La ganancia de voltaje de señal pequeña es entonces

$$A_v = \frac{V_o}{V_i} = \frac{-g_{m1}g_{m2}R_{D1}(R_{S2}\|R_L)}{1 + g_{m2}(R_{S2}\|R_L)} \cdot \left(\frac{R_i}{R_i + R_{Si}}\right)$$

o

$$A_v = \frac{-(0.632)(0.632)(16.1)(8\|4)}{1 + (0.632)(8\|4)} \cdot \left(\frac{100}{100 + 4}\right) = -6.14$$

Comentario: Como la ganancia de voltaje de señal pequeña del seguidor-fuente es un poco menor que 1, la ganancia total se debe esencialmente a la etapa de entrada de fuente común. Además, como ya se demostró, la resistencia de salida del seguidor-fuente es pequeña, lo cual es deseable en muchas aplicaciones.

PROBLEMA PARA EJERCITAR

Ejercicio 4.16: Para el circuito en cascada de la figura 4.49 los parámetros del transistor y del circuito se proporcionan en el ejemplo 4.16. Calcule la resistencia de salida de señal pequeña R_o. (El circuito equivalente de señal pequeña se muestra en la figura 4.50.) (Respuesta: $R_o = 1.32$ kW.)

4.8.2 Amplificador multietapa: circuito cascode

La figura 4.51 muestra un circuito cascode con MOSFET de canal N. El transistor M_1 está conectado en una configuración de fuente común y M_2 en una configuración de compuerta común. La ventaja de este tipo de circuito es una respuesta de frecuencia más alta, que veremos en el capítulo 7. Los valores de resistencia son los determinados en la sección 3.5.2 del capítulo anterior.

Bernardo Pérez 1092771-2111071524
1092771-2111071524

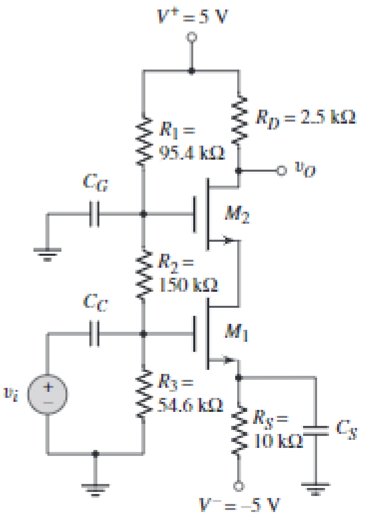


Figura 4.51 Circuito cascode NMOS.

Bernardo Pérez 1092771-2111071524

EJEMPLO **4.17**

Objetivo: Determinar la ganancia de voltaje de señal pequeña de un circuito cascode.

Considere el circuito cascode de la figura 4.51. Los parámetros del transistor son $K_{n1} = K_{n2} = 0.8$ mA/V^2, $V_{TN1} = V_{TN2} = 1.2$ V y $\lambda_1 = \lambda_2 = 0$. La corriente de drenaje en reposo es $I_D = 0.4$ mA en cada transistor. Se supone que la señal de entrada al circuito es una fuente ideal de voltaje.

1092771211071524

Solución: Como los transistores son idénticos y la corriente en los dos transistores es la misma, los parámetros de transconductancia de señal pequeña son

$$g_{m1} = g_{m2} = 2\sqrt{K_n I_D} = 2\sqrt{(0.8)(0.4)} = 1.13 \text{ mA/V}$$

El circuito equivalente en señal pequeña se muestra en la figura 4.52. El transistor M_1 sirve como fuente de corriente de M_2 con la señal de corriente $(g_{m1}V_i)$. El transistor M_2 actúa como seguidor de corriente y pasa esta corriente a su terminal de drenaje. Así, el voltaje de salida es

$$V_o = -g_{m1}V_{gs1}R_D$$

Como $V_{gs1} = V_i$ la ganancia de voltaje de señal pequeña es

$$A_v = \frac{V_o}{V_i} = -g_{m1}R_D$$

o

$$A_v = -(1.13)(2.5) = -2.83$$

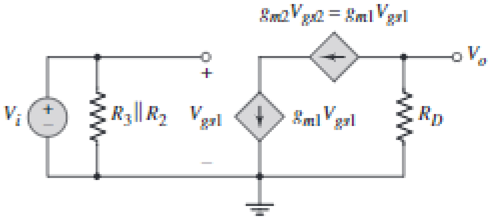


Figura 4.52 Circuito equivalente de señal pequeña del circuito cascode NMOS.

Comentario: La ganancia de voltaje de señal pequeña es esencialmente la misma que la de una etapa de un amplificador simple de fuente común. La adición de un transistor de compuerta común incrementa el ancho de banda de frecuencia, como veremos en un capítulo posterior.

PROBLEMA PARA EJERCITAR

Ejercicio 4.17: Los parámetros del transistor del circuito cascode NMOS de la figura 4.51 son $V_{TN1} = V_{TN2} = 0.8$ V, $K_{n1} = K_{n2} = 3$ mA/V^2 y $\lambda_1 = \lambda_2 = 0$. *a*) Determine I_{DQ}, V_{DSQ1} y V_{DSQ2}. *b*) Determine la ganancia de voltaje de señal pequeña. (Respuestas: *a*) $I_{DQ} = 0.471$ mA, $V_{DSQ1} = 2.5$ V, $V_{DSQ2} = 1.61$ V; *b*) $A_v = -5.94$.)

*Ponga a prueba su comprensión

PPC 4.12 Los parámetros del transistor del circuito de la figura 4.49 son $V_{TN1} = V_{TN2} = 0.6$ V, $K_{n1} = 1.5$ mA/V^2, $K_{n2} = 2$ mA/V^2 y $\lambda_1 = \lambda_2 = 0$. *a*) Encuentre I_{DQ1}, I_{DQ2}, V_{DSQ1} y V_{DSQ2}. *b*) Determine la ganancia de voltaje de señal pequeña. *c*) Encuentre la resistencia de salida R_o. (Respuestas: *a*) $I_{DQ1} = 0.3845$ mA, $I_{DQ2} = 0.349$ mA, $V_{DSQ1} = 2.31$ V, $V_{DSQ2} = 7.21$ V; *b*) $A_v = -20.3$; *c*) $R_o = 402\ \Omega$.)

Bernardo Pérez 1092771-2111071524

4.9 AMPLIFICADORES JFET BÁSICOS

Objetivo: • Desarrollar el modelo de señal pequeña de los dispositivos JFET y analizar amplificadores JFET básicos.

Al igual que los MOSFET, los JFET sirven para amplificar pequeñas señales variables en el tiempo. Primero desarrollaremos el modelo de señal pequeña y el circuito equivalente del JFET. A continuación utilizaremos el modelo en el análisis de los amplificadores JFET.

4.9.1 Circuito equivalente de señal pequeña

La figura 4.53 muestra un circuito JFET con una señal variable en el tiempo aplicada a la compuerta. El voltaje instantáneo de compuerta a fuente es

$$v_{GS} = V_{GS} + v_i = V_{GS} + v_{gs} \tag{4.53}$$

donde v_{gs} es el voltaje de compuerta a fuente de señal pequeña. Suponiendo que el transistor esté polarizado en la región de saturación, la corriente de drenaje instantánea es

$$i_D = I_{DSS}\left(1 - \frac{v_{GS}}{V_P}\right)^2 \tag{4.54}$$

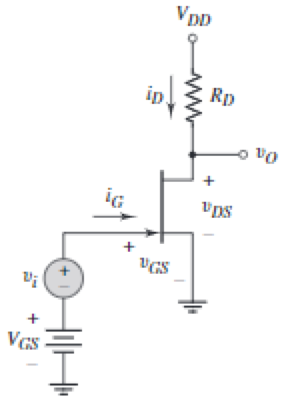


Figura 4.53 Circuito JFET de fuente común con fuente de señal variable en el tiempo en serie con la fuente de CD de compuerta.

donde I_{DSS} es la corriente de saturación y V_P es el voltaje de estrangulamiento. Sustituimos la ecuación (4.53) en la (4.54) y obtenemos

$$i_D = I_{DSS}\left[\left(1 - \frac{V_{GS}}{V_P}\right) - \left(\frac{v_{gs}}{V_P}\right)\right]^2 \tag{4.55}$$

Si expandimos el término al cuadrado, tenemos

$$i_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2 - 2I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)\left(\frac{v_{gs}}{V_P}\right) + I_{DSS}\left(\frac{v_{gs}}{V_P}\right)^2 \quad \textbf{(4.56)}$$

El primer término en la ecuación (4.56) es la corriente de drenaje continua (de CD) o corriente en reposo I_{DQ}, el segundo término es el componente de corriente de drenaje variable en el tiempo, que se relaciona linealmente con el voltaje de la señal v_{gs}, y el tercer término es proporcional al cuadrado del voltaje de la señal. Como en el caso del MOSFET, el tercer término produce una distorsión no lineal en la corriente de salida. Para reducir esta distorsión, por lo general impondremos la siguiente condición:

$$\left|\frac{v_{gs}}{V_P}\right| \ll 2\left(1 - \frac{V_{GS}}{V_P}\right) \quad \textbf{(4.57)}$$

La ecuación (4.57) representa la condición de señal pequeña que se debe cumplir para que los amplificadores JFET sean lineales.

Ignoramos el término v_{gs}^2 de la ecuación (4.56) y escribimos

$$i_D = I_{DQ} + i_d \quad \textbf{(4.58)}$$

donde la corriente de la señal variable con el tiempo es

$$i_d = +\frac{2I_{DSS}}{(-V_P)}\left(1 - \frac{V_{GS}}{V_P}\right) v_{gs} \quad \textbf{(4.59)}$$

La constante que relaciona la corriente de drenaje de señal pequeña con el voltaje de compuerta a fuente de señal pequeña es la transconductancia g_m. Escribimos

$$i_d = g_m v_{gs} \quad \textbf{(4.60)}$$

donde

$$g_m = +\frac{2I_{DSS}}{(-V_P)}\left(1 - \frac{V_{GS}}{V_P}\right) \quad \textbf{(4.61)}$$

Como V_P es negativo para el JFET de canal N, la transconductancia es positiva. Una relación que se aplica tanto al JFET de canal N como al de canal P es

$$g_m = \frac{2I_{DSS}}{|V_P|}\left(1 - \frac{V_{GS}}{V_P}\right) \quad \textbf{(4.62)}$$

También obtenemos la transconductancia a partir de

$$g_m = \left.\frac{\partial i_D}{\partial v_{GS}}\right|_{v_{GS}=V_{GSQ}} \quad \textbf{(4.63)}$$

Como la transconductancia es directamente proporcional a la corriente de saturación I_{DSS}, la transconductancia es también una función de la relación anchura-longitud del transistor.

Como estamos examinando una unión PN inversamente polarizada, asumimos que la corriente de compuerta de entrada i_g es cero, lo que significa que la resistencia de entrada de señal pequeña es infinita. La ecuación (4.54) se amplía para tener en cuenta la resistencia de salida finita de un JFET polarizado en la región de saturación. La ecuación se convierte en

$$i_D = I_{DSS}\left(1 - \frac{v_{GS}}{V_P}\right)^2 (1 + \lambda v_{DS}) \quad \textbf{(4.64)}$$

Bernardo Pérez 1092771-2111071524
1092771-2111071524

La resistencia de salida de señal pequeña es

$$r_o = \left(\frac{\partial i_D}{\partial v_{DS}}\right)^{-1}\Bigg|_{v_{GS}=\text{const.}} \tag{4.65}$$

Con la ecuación (4.64) obtenemos

$$r_o = \left[\lambda I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2\right]^{-1} \tag{4.66a}$$

o

$$r_o \cong [\lambda I_{DQ}]^{-1} = \frac{1}{\lambda I_{DQ}} \tag{4.66b}$$

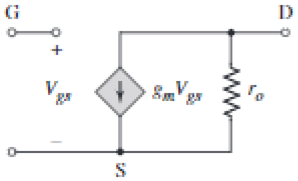


Figura 4.54 Circuito equivalente de señal pequeña del JFET de canal N.

El circuito equivalente de señal pequeña del JFET de canal N, en la figura 4.54, es exactamente el mismo que el del MOSFET de canal N. El circuito equivalente de señal pequeña del JFET de canal P es también el mismo que el del MOSFET de canal P. Sin embargo, la polaridad del voltaje de control de compuerta-fuente y la dirección de la fuente de corriente dependiente se invierten respecto de las del dispositivo de canal N.

4.9.2 Análisis de pequeña señal

Como el circuito equivalente de señal pequeña del JFET es el mismo que el del MOSFET, los análisis de señal pequeña de los dos tipos de circuitos son idénticos. Con fines ilustrativos, vamos a analizar dos circuitos JFET.

Bernardo Pérez 1092771-2111071525

EJEMPLO 4.18

Objetivo: Determinar la ganancia de voltaje de señal pequeña de un amplificador JFET.

Considere el circuito de la figura 4.55 con parámetros del transistor $I_{DSS} = 12$ mA, $V_P = -4$ V y $\lambda = 0.008$ V^{-1}. Determine la ganancia de voltaje de señal pequeña $A_v = v_o/v_i$.

Solución: El voltaje de compuerta-fuente en reposo de CD se determina a partir de

$$V_{GSQ} = \left(\frac{R_2}{R_1 + R_2}\right)V_{DD} - I_{DQ}R_S$$

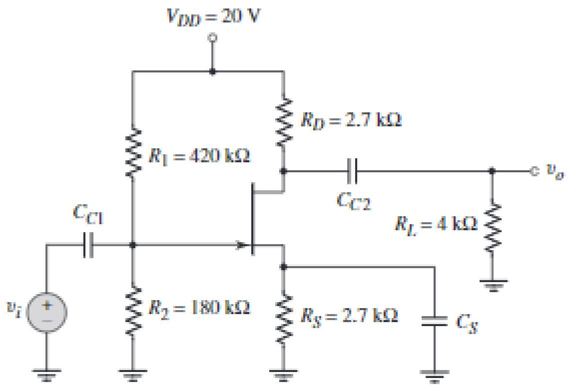


Figura 4.55 Circuito JFET de fuente común con resistor de fuente y capacitor de desvío de fuente.

donde

$$I_{DQ} = I_{DSS}\left(1 - \frac{V_{GSQ}}{V_P}\right)^2$$

Combinamos estas dos ecuaciones y obtenemos

$$V_{GSQ} = \left(\frac{180}{180+420}\right)(20) - (12)(2.7)\left(1 - \frac{V_{GSQ}}{(-4)}\right)^2$$

lo cual se reduce a

$$2.025V_{GSQ}^2 + 17.25V_{GSQ} + 26.4 = 0$$

La solución apropiada es

$$V_{GSQ} = -2.0 \text{ V}$$

La corriente de drenaje en reposo es

$$I_{DQ} = I_{DSS}\left(1 - \frac{V_{GSQ}}{V_P}\right)^2 = (12)\left(1 - \frac{(-2.0)}{(-4)}\right)^2 = 3.00 \text{ mA}$$

Así, los parámetros de señal pequeña son

$$g_m = \frac{2I_{DSS}}{(-V_P)}\left(1 - \frac{V_{GS}}{V_P}\right) = \frac{2(12)}{(4)}\left(1 - \frac{(-2.0)}{(-4)}\right) = 3.00 \text{ mA/V}$$

y

$$r_o = \frac{1}{\lambda I_{DQ}} = \frac{1}{(0.008)(3.00)} = 41.7 \text{ k}\Omega$$

El circuito equivalente de señal pequeña se muestra en la figura 4.56.

Como $V_{gs} = V_i$, la ganancia de voltaje de señal pequeña es

$$A_v = \frac{V_o}{V_i} = -g_m(r_o \| R_D \| R_L)$$

o

$$A_v = -(3.0)(41.7\|2.7\|4) = -4.66$$

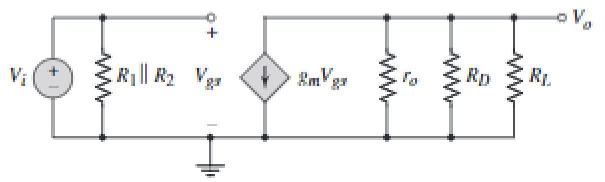


Figura 4.56 Circuito equivalente de señal pequeña del JFET de fuente común, en el supuesto de que los capacitores de desvío actúen como cortocircuito.

Bernardo Pérez 1092771-2111071525
1092771-2111071525

Comentario: La ganancia de voltaje de los amplificadores JFET es del mismo orden de magnitud que la de los amplificadores MOSFET.

PROBLEMA PARA EJERCITAR

Ejercicio 4.18: Para el amplificador JFET de la figura 4.55, los parámetros del transistor son: $I_{DSS} = 4$ mA, $V_P = -3$ V y $\lambda = 0.005\ \text{V}^{-1}$. Sea $R_L = 4\ \text{k}\Omega$, $R_S = 2.7\ \text{k}\Omega$ y $R_1 + R_2 = 500\ \text{k}\Omega$. Rediseñe el circuito de modo que $I_{DQ} = 1.2$ mA y $V_{DSQ} = 12$ V. Calcule la ganancia de voltaje de señal pequeña. (Respuestas: $R_D = 3.97\ \text{k}\Omega$, $R_1 = 453\ \text{k}\Omega$, $R_2 = 47\ \text{k}\Omega$, $A_v = -2.87$.)

EJEMPLO DE DISEÑO 4.19

Objetivo: Diseñar un circuito JFET seguidor-fuente con una ganancia de voltaje de señal pequeña especificada.

Para el circuito seguidor-fuente de la figura 4.57 los parámetros del transistor son: $I_{DSS} = 12$ mA, $V_P = -4$ V y $\lambda = 0.01\ \text{V}^{-1}$. Determine R_S e I_{DQ} tal que la ganancia de voltaje de señal pequeña sea al menos $A_v = v_o/v_i = 0.90$.

Solución: El circuito equivalente de señal pequeña se muestra en la figura 4.58. El voltaje de salida es

$$V_o = g_m V_{gs}(R_S \| R_L \| r_o)$$

También

$$V_i = V_{gs} + V_o$$

o

$$V_{gs} = V_i - V_o$$

Por tanto, el voltaje de salida es

$$V_o = g_m(V_i - V_o)(R_S \| R_L \| r_o)$$

La ganancia de voltaje de señal pequeña se convierte en

$$A_v = \frac{V_o}{V_i} = \frac{g_m(R_S \| R_L \| r_o)}{1 + g_m(R_S \| R_L \| r_o)}$$

Como primera aproximación, suponga que r_o es lo bastante grande para ignorar r_o.

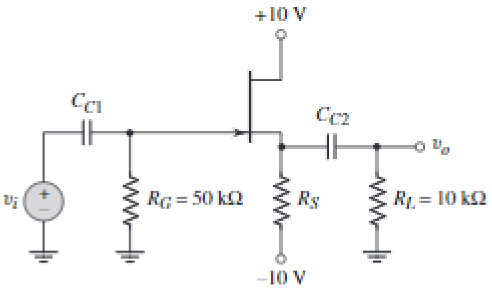


Figura 4.57 Circuito seguidor-fuente JFET.

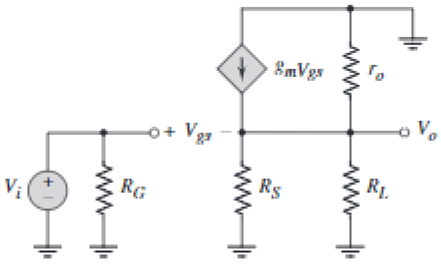


Figura 4.58 Circuito equivalente de señal pequeña del circuito seguidor-fuente JFET.

Bernardo Pérez 1092771-2111071525

La transconductancia es

$$g_m = \frac{2I_{DSS}}{(-V_P)}\left(1 - \frac{V_{GS}}{V_P}\right) = \frac{2(12)}{4}\left(1 - \frac{V_{GS}}{(-4)}\right)$$

Si elegimos un valor nominal de transconductancia $g_m = 2$ mA/V, entonces $V_{GS} = -2.67$ V y la corriente de drenaje en reposo es

$$I_{DQ} = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2 = (12)\left(1 - \frac{(-2.67)}{(-4)}\right)^2 = 1.335\,\text{mA}$$

Así, el valor de R_S se determina a partir de

$$R_S = \frac{-V_{GS} - (-10)}{I_{DQ}} = \frac{2.67 + 10}{1.335} = 9.49\,\text{k}\Omega$$

Asimismo, el valor de r_o es

$$r_o = \frac{1}{\lambda I_{DQ}} = \frac{1}{(0.01)(1.335)} = 74.9\,\text{k}\Omega$$

La ganancia de voltaje de señal pequeña, inclusive el efecto de r_o, es

$$A_v = \frac{g_m(R_S \| R_L \| r_o)}{1 + g_m(R_S \| R_L \| r_o)} = \frac{(2)(9.49\|10\|74.9)}{1 + (2)(9.49\|10\|74.9)} = 0.902$$

Comentario: Este diseño en particular cumple con los criterios de diseño, pero la solución no es única.

Bernardo Pérez 1092771-2111071525

1092771-2111071525

PROBLEMA PARA EJERCITAR

Ejercicio 4.19: Reconsidere el circuito seguidor-fuente de la figura 4.57 con los parámetros del transistor $I_{DSS} = 8$ mA, $V_P = -3.5$ V y $\lambda = 0.01$ V^{-1}. *a*) Diseñe el circuito de modo que $I_{DQ} = 2$ mA. *b*) Calcule la ganancia de voltaje de señal pequeña si R_L tiende a infinito. *c*) Determine el valor de R_L en el que se reduce la ganancia de señal pequeña 20 por ciento de su valor para el inciso *b*). (Respuestas: *a*) $R_S = 5.88$ kΩ, *b*) $A_v = 0.923$, $R_L = 1.61$ kΩ.)

En el ejemplo 4.19 se optó por un valor de transconductancia y se continuó con el proceso del diseño. Un examen más detallado muestra que tanto g_m como R_S dependen de la corriente de drenaje I_{DQ} de manera que el producto $g_m R_S$ sea aproximadamente una constante. Esto significa que la ganancia de voltaje de señal pequeña es insensible al valor inicial de la transconductancia.

Ponga a prueba su comprensión

PPC 4.13 Reconsidere el amplificador JFET de la figura 4.55 con los parámetros del transistor del ejemplo 4.18. Determine la ganancia de voltaje de señal pequeña si un resistor de 20 kΩ se encuentra en serie con la fuente de señal v_i. (Respuesta: $A_v = -3.98$.)

***PPC 4.14** Para el circuito de la figura 4.59 los parámetros del transistor son: $I_{DSS} = 6$ mA, $|V_P| = 2$ V y $\lambda = 0$. *a*) Calcule la corriente de drenaje en reposo y el voltaje de drenaje a fuente de cada transistor. *b*) Determine la ganancia de voltaje de señal pequeña total $A_v = v_o/v_i$. (Respuestas: *a*) $I_{DQ1} = 1$ mA, $V_{SDQ1} = 12$ V, $I_{DQ2} = 1.27$ mA, $V_{DSQ2} = 14.9$ V; *b*) $A_v = -2.05$.)

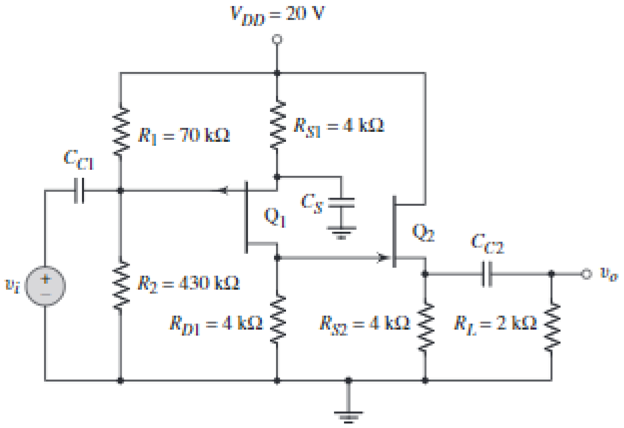


Figura 4.59 Figura para el ejercicio PPC 4.14.

4.10 APLICACIÓN DE DISEÑO: AMPLIFICADOR DE DOS ETAPAS

Objetivo: • Diseñar un circuito MOSFET de dos etapas para amplificar la salida de un sensor.

Bernardo Pérez 1092771-2111071526

Especificaciones: Suponga que la resistencia R_2 en el circuito divisor de voltaje de la figura 4.60 varía linealmente en función de la temperatura, presión o alguna otra variable. La salida del amplificador debe ser de cero voltios cuando $\delta = 0$.

Enfoque de diseño: La configuración del amplificador por diseñar se muestra en la figura 4.60. Se elige un resistor R_1 de modo que el divisor de voltaje entre R_1 y R_2 produzca un vol-

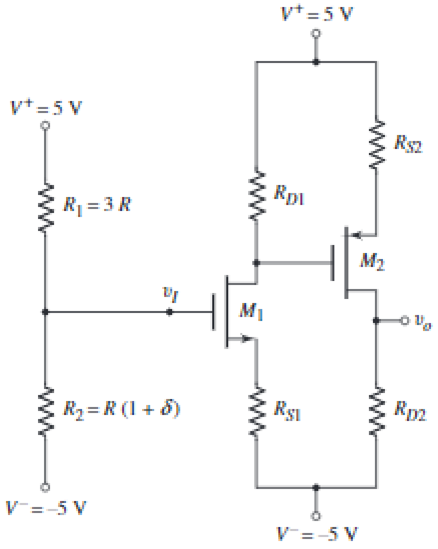


Figura 4.60 Amplificador MOSFET en dos etapas para aplicación del diseño.

taje v_I de CD que es negativo. Un voltaje de compuerta negativo para M_1 significa entonces que el resistor R_{S1} no necesita ser tan grande.

Opciones: Suponga que se dispone de transistores NMOS y PMOS con parámetros $V_{TN} = 1$ V, $V_{TP} = -1$ V, $K_n = K_p = 2$ mA/V^2 y $\lambda_n = \lambda_p \cong 0$.

Solución (análisis del divisor de voltaje): El voltaje v_I se escribe como

$$v_I = \left[\frac{R(1+\delta)}{R(1+\delta)+3R}\right](10) - 5 = \frac{(1+\delta)(10)}{4+\delta} - 5$$

o

$$v_I = \frac{(1+\delta)(10) - 5(4+\delta)}{4+\delta} = \frac{-10+5\delta}{4+\delta}$$

Si suponemos que $\delta \ll 4$, tenemos entonces

$$v_I = -2.5 + 1.25\delta$$

Solución (diseño de CD): Vamos a elegir $I_{D1} = 0.5$ mA e $I_{D2} = 1$ mA. Se determina que los voltajes de compuerta a fuente son:

$$0.5 = 2(V_{GS1} - 1)^2 \Rightarrow V_{GS1} = 1.5 \text{ V}$$

y

$$1 = 2(V_{SG2} - 1)^2 \Rightarrow V_{SG2} = 1.707 \text{ V}$$

Encontramos que $V_{S1} = V_I - V_{GS1} = -2.5 - 1.5 = -4$ V. El resistor R_{S1} es entonces

$$R_{S1} = \frac{V_{S1} - V^-}{I_{D1}} = \frac{-4-(-5)}{0.5} = 2\,\text{k}\Omega$$

Si $V_{D1} = 1.5$ V, encontramos que el resistor R_{D1} es

$$R_{S1} = \frac{V^+ - V_{D1}}{I_{D1}} = \frac{5-1.5}{0.5} = 7\,\text{k}\Omega$$

Tenemos $V_{S2} = V_{D1} + V_{SG2} = 1.5 + 1.707 = 3.207$ V. Entonces

$$R_{S2} = \frac{V^+ - V_{S2}}{I_{D2}} = \frac{5-3.207}{1} = 1.79\,\text{k}\Omega$$

Para $V_O = 0$, hallamos

$$R_{D2} = \frac{V_O - V^-}{I_{D2}} = \frac{0-(-5)}{1} = 5\,\text{k}\Omega$$

Solución (análisis de CA): El circuito equivalente de señal pequeña se muestra en la figura 4.61. Encontramos que $V_2 = -g_{m1}V_{gs1}R_{D1}$ y $V_{gs1} = V_I/(1 + g_{m1}R_{S1})$. También encontramos que $V_o = g_{m2}V_{sg2}R_{D2}$ y $V_{sg2} = -V_2/(1 + g_{m2}R_{S2})$. Al combinar términos, encontramos

$$V_o = \frac{g_{m1}g_{m2}R_{D1}R_{D2}}{(1+g_{m1}R_{S1})(1+g_{m2}R_{S2})}V_i$$

La señal de entrada de corriente alterna (CA) es $V_i = 1.25\,\delta$, por lo que tenemos

$$V_o = \frac{(1.25)g_{m1}g_{m2}R_{D1}R_{D2}}{(1+g_{m1}R_{S1})(1+g_{m2}R_{S2})}\delta$$

Bernardo Pérez 1092771-2111071526
1092771-2111071526

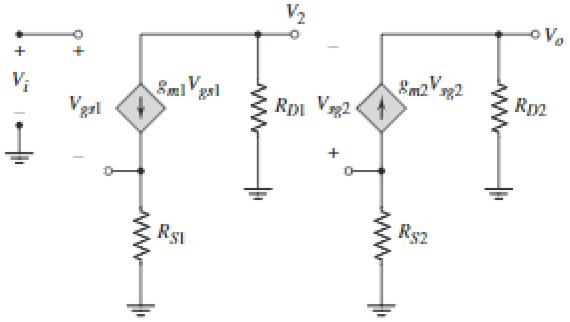


Figura 4.61 Circuito equivalente de señal pequeña del amplificador MOSFET de dos etapas para aplicación de diseño.

Encontramos que

$$g_{m1} = 2\sqrt{K_n I_{D1}} = 2\sqrt{(2)(0.5)} = 2 \text{ mA/V}$$

y

$$g_{m2} = 2\sqrt{K_p I_{D2}} = 2\sqrt{(2)(1)} = 2.828 \text{ mA/V}$$

Entonces hallamos

$$V_o = \frac{(1.25)(2)(2.828)(7)(5)}{[1 + (2)(2)][1 + (2.828)(1.79)]}\delta$$

o

$$V_o = 8.16\delta$$

Comentario: Como la impedancia de entrada de baja frecuencia a la compuerta del NMOS es esencialmente infinita, no hay efecto de carga en el circuito divisor de voltaje.

Idea de diseño: Como ya se mencionó, al elegir el valor de R_1 para que sea mayor a R_2, el voltaje de CD para la compuerta de M_1 es negativo. Un voltaje de compuerta negativo implica que el valor requerido de R_{S1} es pequeño y todavía se puede establecer la corriente requerida. Como el voltaje de drenaje en M_1 es positivo, entonces, mediante un transistor PMOS en la segunda etapa, el valor del resistor de fuente de R_{S2} también se reduce. Las resistencias de fuente más pequeñas generan mayores ganancias de voltaje.

4.11 RESUMEN

- En este capítulo se destacó la aplicación de transistores MOSFET en amplificadores lineales. Se analizó el proceso básico por el cual un circuito de transistores amplifica una señal de entrada pequeña variable en el tiempo.
- Se desarrolló un circuito equivalente de señal pequeña para el transistor MOSFET, que se utiliza en el análisis y diseño de amplificadores lineales.
- Se consideraron las tres configuraciones básicas de amplificadores: de fuente común, seguidor-fuente y de compuerta común. Estos tres circuitos son los fundamentos para circuitos integrados más complejos.
- El circuito de fuente común amplifica un voltaje variable en el tiempo.
- La ganancia de voltaje de señal pequeña de un circuito fuente-seguidor es aproximadamente la unidad, pero tiene una baja resistencia de salida.

Bernardo Pérez 1092771-2111071526
1092771-2111071526

- El circuito de compuerta común amplifica un voltaje variable en el tiempo teniendo una resistencia de entrada baja y una resistencia de salida grande.
- Se llevó a cabo el análisis de circuitos de canal N con dispositivos de carga incremental o de carga decremental. Además, se realizó el análisis de circuitos CMOS. Estos circuitos son ejemplos de todos los circuitos MOSFET, los cuales se desarrollan en el resto del texto.
- Se desarrolló el circuito equivalente de señal pequeña de un JFET y se utilizó en el análisis de varias configuraciones de amplificadores JFET.
- Como aplicación, se incorporaron transistores MOS en el diseño de un amplificador de dos etapas.

EVALUACIÓN

Después de estudiar este capítulo, el lector tendrá la capacidad de:

✓ Explicar gráficamente el proceso de amplificación en un circuito amplificador MOSFET simple.
✓ Describir el circuito equivalente de señal pequeña del MOSFET y determinar los valores de los parámetros de señal pequeña.
✓ Aplicar el circuito equivalente de señal pequeña a diversos circuitos amplificadores MOSFET para obtener las características del circuito variable en el tiempo.
✓ Caracterizar la ganancia de voltaje de señal pequeña y la resistencia de salida en los amplificadores de fuente común, seguidor-fuente y de compuerta común.
✓ Describir el funcionamiento de un amplificador NMOS, ya sea con una carga incremental, una carga decremental o una carga PMOS.
✓ Aplicar el circuito equivalente de señal pequeña del MOSFET en el análisis de circuitos amplificadores de etapas múltiples.
✓ Describir el funcionamiento y analizar los circuitos amplificadores básicos JFET.

PREGUNTAS DE REPASO

1. Analice, con el concepto de línea de carga, cómo un circuito de fuente común simple amplifica una señal variable en el tiempo.
2. ¿De qué manera la relación anchura-longitud del transistor afecta la ganancia de voltaje de señal pequeña de un amplificador de fuente común?
3. Analice el significado físico del parámetro r_o del circuito de señal pequeña.
4. ¿De qué manera el efecto de cuerpo cambia el circuito equivalente de señal pequeña del MOSFET?
5. Trace un circuito amplificador simple de fuente común y analice las características generales del circuito de CA (ganancia de voltaje y resistencia de salida).
6. Analice las condiciones generales en las cuales se utilizaría un amplificador de fuente común.
7. ¿Por qué, en general, la magnitud de la ganancia de voltaje de un amplificador de fuente común es relativamente pequeña?
8. ¿Cuáles son los cambios en las características de CD y CA de un amplificador de fuente común cuando se incorporan un resistor de fuente y un capacitor de derivación de fuente en el diseño?
9. Trace un circuito amplificador seguidor-fuente simple y analice las características generales del circuito de corriente alterna (ganancia de voltaje y resistencia de salida).
10. Dibuje un circuito amplificador de compuerta común simple y analice las características generales del circuito de corriente alterna (ganancia de voltaje y resistencia de salida).
11. Analice las condiciones generales en las cuales se utilizaría un amplificador seguidor-fuente o de compuerta común.

Bernardo Pérez 1092771-2111071526
1092771-2111071526

12. Compare las características del circuito de corriente alterna de los circuitos de fuente común, seguidor-fuente y de compuerta común.
13. Establezca la ventaja de usar transistores en lugar de resistores en los circuitos integrados MOSFET.
14. Indique al menos dos razones por las cuales se requeriría un circuito amplificador de etapas múltiples en un diseño en comparación con un circuito de una sola etapa.

PROBLEMAS

Sección 4.1 El amplificador MOSFET

4.1 Un transistor NMOS tiene parámetros $V_{TN} = 0.4$ V, $k'_n = 100\ \mu A/V^2$ y $\lambda = 0.02\ V^{-1}$. *a*) *i*) Determine la relación entre anchura y longitud W/L de modo que $g_m = 0.5$ mA/V para $I_{DQ} = 0.5$ mA cuando se encuentre polarizado en la región de saturación. *ii*) Calcule el valor requerido de V_{GSQ}. *b*) Repita el inciso *a*) con $I_{DQ} = 0.15$ mA.

4.2 Un transistor PMOS tiene parámetros $V_{TP} = -0.6$ V, $k'_p = 40\ \mu A/V^2$ y $\lambda = 0.015\ V^{-1}$. *a*) *i*) Determine la relación entre anchura y longitud (W/L) tal que $g_m = 1.2$ mA/V para $I_{DQ} = 0.15$mA. *ii*) ¿Cuál es el valor requerido de V_{SGQ}? *b*) Repita el inciso *a*) con $I_{DQ} = 0.50$ mA.

4.3 Un transistor NMOS está polarizado en la región de saturación a una V_{GS} constante. La corriente de drenaje es $I_D = 3$ mA para $V_{DS} = 5$ V e $I_D = 3.4$ mA para $V_{DS} = 10$ V. Determine λ y r_o.

4.4 El valor mínimo de resistencia de señal pequeña de un transistor PMOS va a ser de $r_o = 100\ k\Omega$. Si $\lambda = 0.012\ V^{-1}$, calcule el valor máximo permitido de I_D.

4.5 Un MOSFET de canal N está polarizado en la región de saturación a una V_{GS} constante. *a*) La corriente de drenaje es $I_D = 0.250$ mA para $V_{DS} = 1.5$ V e $I_D = 0.258$ mA para $V_{DS} = 3.3$ V. Determine el valor de λ y r_o. *b*) Con los resultados del inciso *a*) determine I_D para $V_{DS} = 5$ V.

4.6 El valor de λ para un MOSFET es $0.02\ V^{-1}$. *a*) ¿Cuál es el valor de r_o para *i*) $I_D = 50\ \mu A$ e *ii*) $I_D = 500\ \mu A$? *b*) Si V_{DS} se incrementa 1 V, ¿cuál es el porcentaje de incremento en I_D con las condiciones del inciso *a*)?

4.7 Un MOSFET con $\lambda = 0.01\ V^{-1}$ está polarizado en la región de saturación en $I_D = 0.5$ mA. Si V_{GS} y V_{DS} se mantienen constantes, ¿cuáles son los nuevos valores I_D y r_o si la longitud del canal L se duplica?

4.8 Los parámetros del circuito de la figura 4.1 son $V_{DD} = 3.3$ V y $R_D = 5\ k\Omega$. Los parámetros del transistor son $k'_n = 100\ \mu A/V^2$, $W/L = 40$, $V_{TN} = 0.4$ V y $\lambda = 0.025\ V^{-1}$. *a*) Encuentre I_{DQ} y V_{GSQ} de modo que $V_{DSQ} = 1.5$ V. *b*) Determine la ganancia de voltaje de señal pequeña.

4.9 El circuito de la figura 4.1 tiene parámetros $V_{DD} = 2.5$ V y $R_D = 10\ k\Omega$. El transistor está polarizado en $I_{DQ} = 0.12$ mA. Los parámetros del transistor son $V_{TN} = 0.3$ V, $k'_n = 100\ \mu A/V^2$ y $\lambda = 0$. *a*) Diseñe la relación W/L del transistor de modo que la ganancia de voltaje de señal pequeña sea $A_v = -3.8$. *b*) Repita el inciso *a*) con $A_v = -5.0$.

4.10 Para el circuito de la figura 4.1, los parámetros del transistor son $V_{TN} = 0.6$ V, $k'_n = 80\ \mu A/V^2$ y $\lambda = 0.015\ V^{-1}$. Sea $V_{DD} = 5$ V. *a*) Diseñe la relación entre anchura y longitud del transistor y la resistencia R_D tal que $I_{DQ} = 0.5$ mA, $V_{GSQ} = 1.2$ V y $V_{DSQ} = 3$ V. *b*) Determine g_m y r_o. *c*) Determine la ganancia de voltaje de señal pequeña $A_v = v_o/v_i$.

*4.11 En nuestro análisis, supusimos la condición de señal pequeña dada por la ecuación (4.4). Considere ahora la ecuación (4.3*b*) y sea $v_{gs} = V_{gs}$ sen ωt. Demuestre que la relación entre la señal en la frecuencia 2ω respecto de la señal en la frecuencia ω

Bernardo Pérez 1092771-2111071526

está dada por $V_{gs}/[4(V_{GS} - V_{TN})]$. Esta relación expresada en porcentaje se conoce como **distorsión del segundo armónico**. [Sugerencia: Utilice la identidad trigonométrica $\text{sen}^2\,\theta = \frac{1}{2} - \frac{1}{2}\cos 2\theta$.]

4.12 Con los resultados del problema 4.11, encuentre la amplitud pico V_{gs} que produce una distorsión del segundo armónico de 1 por ciento si $V_{GS} = 3$ V y $V_{TN} = 1$ V.

Sección 4.3 El amplificador de fuente común

4.13 Considere el circuito en la figura 4.14 en el texto. Los parámetros del circuito son $V_{DD} = 3.3$ V, $R_D = 8\text{k}\Omega$, $R_1 = 240$ kΩ, $R_2 = 60$ kΩ y $R_{Si} = 2$ kΩ. Los parámetros del transistor son $V_{TN} = 0.4$ V, $k_n' = 100\ \mu\text{A/V}^2$, $W/L = 80$ y $\lambda = 0.02\ \text{V}^{-1}$. *a*) Determine los valores en reposo I_{DQ} y V_{DSQ}. *b*) Determine los parámetros de señal pequeña g_m y r_o. *c*) Determine la ganancia de voltaje de señal pequeña.

4.14 Un amplificador de fuente común, como se muestra en la figura 4.14 en el texto, tiene parámetros $r_o = 100$ kΩ y $R_D = 5$ kΩ. Determine la transconductancia del transistor si la ganancia de voltaje de señal pequeña es $A_v = -10$. Suponga que $R_{Si} = 0$.

4.15 Para el amplificador de fuente común NMOS de la figura P4.15, los parámetros del transistor son: $V_{TN} = 0.8$ V, $K_n = 1\ \text{mA/V}^2$ y $\lambda = 0$. Los parámetros del circuito son $V_{DD} = 5$ V, $R_S = 1$ kΩ, $R_D = 4$ kΩ, $R_1 = 225$ kΩ y $R_2 = 175$ kΩ. *a*) Calcule los valores en reposo I_{DQ} y V_{DSQ}. *b*) Determine la ganancia de voltaje de señal pequeña para $R_L = \infty$. *c*) Determine el valor de R_L que reducirá la ganancia de voltaje de señal pequeña a 75 por ciento del valor encontrado en el inciso *b*).

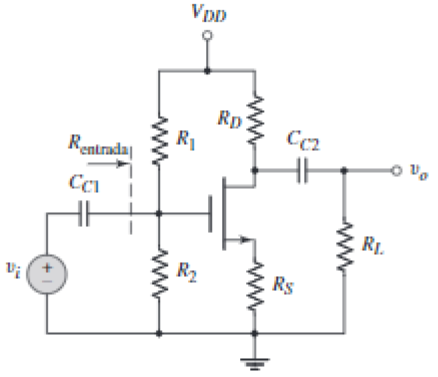


Figura P4.15

4.16 Los parámetros del circuito de la figura P4.15 son $V_{DD} = 12$ V, $R_S = 0.5$ kΩ, $R_{in} = 250$ kΩ y $R_L = 10$ kΩ. Los parámetros del transistor son $V_{TN} = 1.2$ V, $K_n = 1.5\ \text{mA/V}^2$ y $\lambda = 0$. *a*) Diseñe el circuito de modo que $I_{DQ} = 2$ mA y $V_{DSQ} = 5$ V. *b*) Determine la ganancia de voltaje de señal pequeña.

4.17 Repita el problema 4.15 si la resistencia de la fuente está desviada (bypassed) por un capacitor fuente C_S.

4.18 El circuito equivalente de CA de un amplificador de fuente común se muestra en la figura P4.18. Los parámetros de señal pequeña del transistor son $g_m = 2$ mA/V y $r_o = \infty$. *a*) Se encuentra que la ganancia de voltaje es $A_v = V_o/V_i = -15$ con $R_S = 0$. ¿Cuál es el valor de R_D? *b*) Se inserta un resistor de fuente R_S. Si se supone que los parámetros del transistor no cambian, ¿cuál es el valor de R_S si la ganancia de voltaje se reduce a $A_v = -5$?

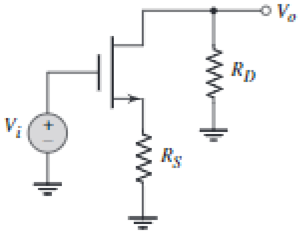


Figura P4.18

4.19 Considere el circuito equivalente de CA que se muestra en la figura P4.18. Suponga que $r_o = \infty$ para el transistor. La ganancia de voltaje de señal pequeña es $A_v = -8$ cuando $R_S = 1$ kΩ. *a*) Cuando R_S está en cortocircuito ($R_S = 0$), la magnitud

Bernardo Pérez 1092771-2111071526

de la ganancia de voltaje se duplica. Si se supone que los parámetros del transistor de señal pequeña no cambian, ¿cuáles son los valores de g_m y R_D? *b*) Se inserta un nuevo valor de R_S en el circuito y la ganancia de voltaje se convierte en $A_v = -10$. Con los resultados del inciso *a*) determine el valor de R_S.

4.20 El transistor en el amplificador de fuente común en la figura P4.20 tiene parámetros de $V_{TN} = 0.8$ V, $k_n' = 100\ \mu\text{A/V}^2$, $W/L = 50$ y $\lambda = 0.02\ \text{V}^{-1}$. Los parámetros del circuito son $V^+ = 5$ V, $V^- = -5$ V, $I_Q = 0.5$ mA y $R_D = 6$ kΩ. *a*) Determine V_{GSQ} y V_{DSQ}. *b*) Determine la ganancia de voltaje de señal pequeña para $R_L = \infty$. *c*) Repita el inciso *b*) con $R_L = 20$ kΩ. *d*) Repita el inciso *b*) con $R_L = 6$ kΩ.

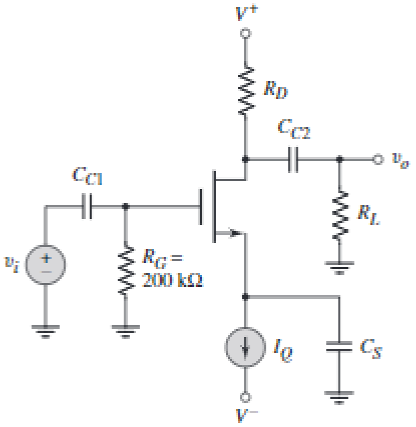


Figura P4.20

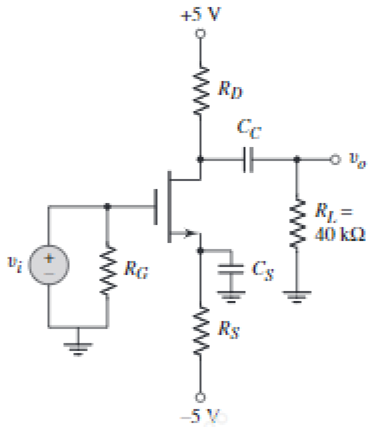


Figura P4.21

4.21 Los parámetros del MOSFET en el circuito de la figura P4.21 son $V_{TN} = 0.8$ V, $K_n = 0.85\ \text{mA/V}^2$ y $\lambda = 0.02\ \text{V}^{-1}$. *a*) Determine R_S y R_D tal que $I_{DQ} = 0.1$ mA y $V_{DSQ} = 5.5$ V. *b*) Encuentre los parámetros del transistor de señal pequeña. *c*) Determine la ganancia de voltaje de señal pequeña.

4.22 Para el amplificador de fuente común en la figura P4.22, los parámetros del transistor son $V_{TN} = -0.8$ V, $K_n = 2\ \text{mA/V}^2$ y $\lambda = 0$. Los parámetros del circuito son $V_{DD} = 3.3$ V y $R_L = 10$ kΩ. *a*) Diseñe el circuito de modo que $I_{DQ} = 0.5$ mA y $V_{DSQ} = 2$ V. *b*) Determine la ganancia de voltaje de señal pequeña.

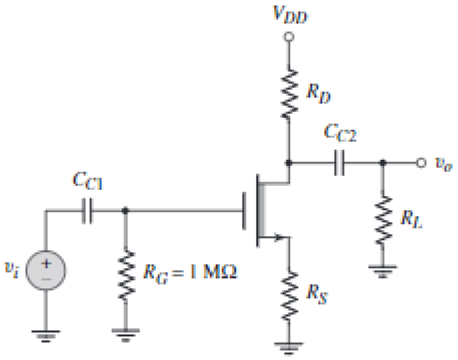


Figura P4.22

*4.23 El transistor en el circuito de fuente común en la figura P4.22 tiene los mismos parámetros que se indican en el problema 4.22. Los parámetros del circuito son $V_{DD} = 5$ V y $R_D = R_L = 2$ kΩ. *a*) Encuentre R_S para $V_{DSQ} = 2.5$ V. *b*) Determine la ganancia de voltaje de señal pequeña.

Bernardo Pérez 1092771-2111071526

*4.24 Considere el circuito PMOS de fuente común de la figura P4.24 con parámetros del transistor $V_{TP} = -2$ V y $\lambda = 0$, y parámetros del circuito $R_D = R_L = 10$ kΩ. *a*) Determine los valores de K_p y R_S de modo que $V_{SDQ} = 6$ V. *b*) Determine el valor resultante de I_{DQ} y la ganancia de voltaje de señal pequeña. *c*) ¿Pueden cambiarse los valores de K_p y R_S procedentes del inciso *a*) para lograr una ganancia de voltaje más grande sin dejar de cumplir los requisitos del inciso *a*)?

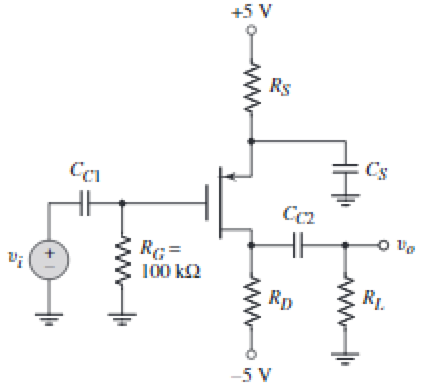


Figura P4.24

D4.25 Para el circuito de fuente común en la figura P4.24, los voltajes de polarización se cambian a $V^+ = 3$ V y $V^- = -3$ V. Los parámetros del transistor PMOS son: $V_{TP} = -0.5$ V, $K_p = 0.8$ mA/V^2 y $\lambda = 0$. La resistencia de carga es $R_L = 2$ kΩ. *a*) Diseñe el circuito de modo que $I_{DQ} = 0.25$ mA y $V_{SDQ} = 1.5$ V. *b*) Determine la ganancia de voltaje de señal pequeña $A_v = v_o/v_i$.

*D4.26 Diseñe el circuito de fuente común en la figura P4.26 con un MOSFET de canal N con $\lambda = 0$. Los valores en reposo van a ser $I_{DQ} = 6$ mA, $V_{GSQ} = 2.8$ V y $V_{DSQ} = 10$ V. La transconductancia es $g_m = 2.2$ mA/V. Sea $R_L = 1$ kΩ, $A_v = -1$ y $R_{in} = 100$ kΩ. Encuentre R_1, R_2, R_S, R_D, K_n y V_{TN}.

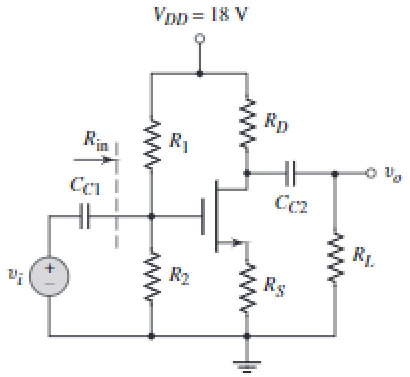


Figura P4.26

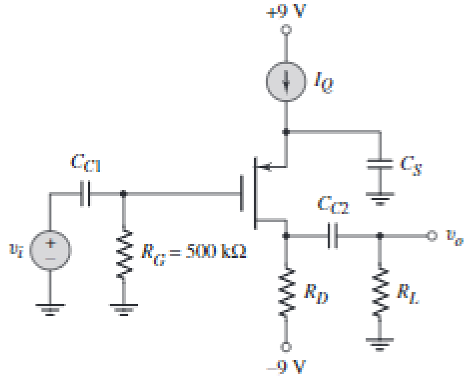


Figura P4.27

4.27 Para el amplificador de fuente común de la figura P4.27, los parámetros del transistor son $V_{TP} = -1.2$ V, $K_p = 2$ mA/V^2 y $\lambda = 0.03$ V^{-1}. El resistor de drenaje es $R_D = 4$ kΩ. *a*) Determine I_Q de modo que $V_{SDQ} = 5$ V. *b*) Encuentre la ganancia de voltaje de señal pequeña para $R_L = \infty$. *c*) Repita el inciso *b*) con $R_L = 8$ kΩ.

D4.28 Para el circuito de la figura P4.28, los parámetros del transistor son: $V_{TP} = 0.8$ V, $K_p = 0.25$ mA/V^2 y $\lambda = 0$. *a*) Diseñe el circuito de modo que $I_{DQ} = 0.5$ mA y $V_{SDQ} = 3$ V. *b*) Determine la ganancia de voltaje de señal pequeña $A_v = v_o/v_i$.

Bernardo Pérez 1092771-211071526
1092771211071526

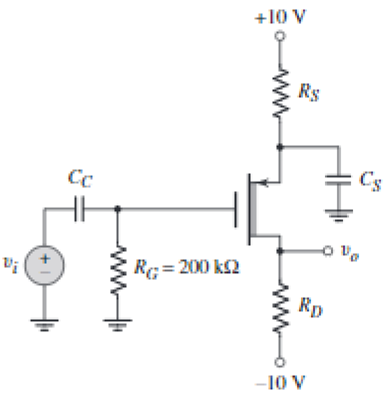


Figura P4.28

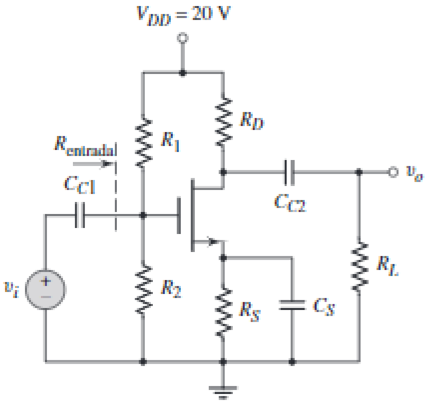


Figura P4.29

*D4.29 Diseñe un amplificador de fuente común como el de la figura P4.29 para lograr una ganancia de voltaje de señal pequeña de al menos $A_v = v_o/v_i = -10$ para $R_L = 20$ y $R_{\text{in}} = 200$ kΩ. Suponga que el punto Q se elige en $I_{DQ} = 1$ mA y $V_{DSQ} = 10$ V. Sea $V_{TN} = 2$ V y $\lambda = 0$.

Sección 4.4 El amplificador seguidor-fuente

4.30 Los parámetros de señal pequeña de un seguidor-fuente MOSFET en modo incremental son $g_m = 5$ mA/V y $r_o = 100$ kΩ. *a*) Determine la ganancia de voltaje de señal pequeña y la resistencia de salida. *b*) Determine la ganancia de voltaje de señal pequeña cuando se conecta una resistencia de carga $R_S = 5$ kΩ.

4.31 La ganancia de voltaje en circuito abierto ($R_L = \infty$) del circuito seguidor-fuente equivalente de CA de la figura P4.31 es $A_v = 0.98$. Cuando R_L se establece en 1 kΩ, la ganancia de voltaje se reduce a $A_v = 0.49$ ¿Cuáles son los valores de g_m y r_o?

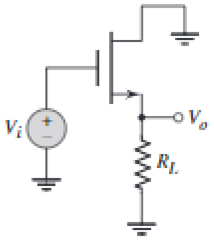


Figura P4.31

4.32 Considere el circuito seguidor fuente en la figura P4.31. Los parámetros de señal pequeña del transistor son $g_m = 2$ mA/V y $r_o = 25$ kΩ. *a*) Determine la ganancia de voltaje de circuito abierto ($R_L = \infty$) y la resistencia de salida. *b*) Si $R_L = 2$ kΩ y los parámetros del transistor de señal pequeña se mantienen constantes, determine la ganancia de voltaje.

4.33 El amplificador seguidor-fuente en la figura P4.33 está polarizado en $V^+ = 1.5$ V y $V^- = 1.5$ V. Los parámetros del transistor son $V_{TN} = 0.4$ V, $k_n' = 100\ \mu$A/V^2, $W/L = 80$ y $\lambda = 0.02$ V^{-1}. *a*) El valor de CD de v_O va a ser cero voltios. ¿Cuál es la corriente I_{DQ} y el valor requerido de v_{GSQ}? *b*) Determine la ganancia de voltaje de señal pequeña. *c*) Encuentre la resistencia de salida R_o.

4.34 Considere el circuito de la figura P4.34. Los parámetros del transistor son $V_{TN} = 0.6$ V, $k_n' = 100\ \mu$A/V^2 y $\lambda = 0$. El circuito se va a diseñar de modo que $V_{DSQ} = 1.25$ V y que la ganancia de voltaje de señal pequeña sea $A_v = 0.85$. *a*) Encuentre

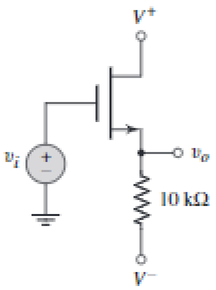


Figura P4.33

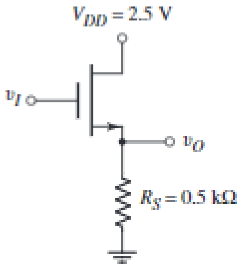


Figura P4.34

Bernardo Pérez 1092771-2111071526

I_{DQ}. *b*) Determine la relación entre anchura y longitud del transistor. *c*) ¿Cuál es el valor requerido de corriente continua del voltaje de entrada?

4.35 La disipación de potencia en reposo en el circuito de la figura P4.35 se va a limitar a 2.5 mW. Los parámetros del transistor son $V_{TN} = 0.6$ V, $k_n' = 100\ \mu A/V^2$ y $\lambda = 0.02\ V^{-1}$. *a*) Determine I_Q. *b*) Determine W/L de modo que la resistencia de salida sea $R_o = 0.5$ kΩ. *c*) Con los resultados de los incisos *a*) y *b*), determine la ganancia de voltaje de señal pequeña. *d*) Determine la resistencia de salida si la relación entre anchura y longitud del transistor es $W/L = 100$.

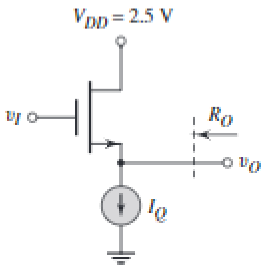


Figura P4.35

4.36 Los parámetros del circuito de la figura P4.36 son $R_S = 4$ kΩ, $R_1 = 850$ kΩ, $R_2 = 350$ kΩ y $R_L = 4$ kΩ. Los parámetros del transistor son $V_{TP} = -1.2$ V, $k_p' = 40\ \mu A/V^2$, $W/L = 80$ y $\lambda = 0.05\ V^{-1}$. *a*) Determine I_{DQ} y V_{SDQ}. *b*) Determine la ganancia de voltaje de señal pequeña $A_v = v_o/v_i$. *c*) Determine la ganancia de transconductancia del circuito de pequeña señal $A_g = i_o/v_i$. *d*) Encuentre la resistencia de salida de señal pequeña R_o.

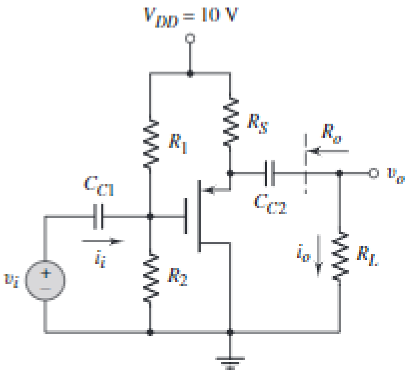


Figura P4.36

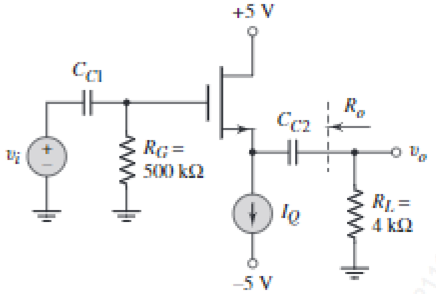


Figura P4.37

4.37 Considere el circuito seguidor-fuente en la figura P4.37 con parámetros del transistor $V_{TN} = 0.8$ V, $k_n' = 100\ \mu A/V^2$, $W/L = 20$ y $\lambda = 0.02\ V^{-1}$. *a*) Sea $I_Q = 5$ mA. *i*) Determine la ganancia de voltaje de señal pequeña. *ii*) Determine la resistencia de salida R_o. *b*) Repita el inciso *a*) con $I_Q = 2$ mA.

4.38 Para el circuito seguidor-fuente de la figura P4.37, los parámetros del transistor son: $V_{TN} = 1$ V, $k_n' = 60\ \mu A/V^2$ y $\lambda = 0$. La ganancia de voltaje de señal pequeña va a ser $A_v = v_o/v_i = 0.95$. *a*) Determine la relación entre anchura y longitud (W/L) requerida para $I_Q = 4$ mA. *b*) Determine la I_Q requerida si $(W/L) = 60$.

*D4.39 En el circuito seguidor-fuente de la figura P4.39 con un transistor NMOS decremental, los parámetros del dispositivo son: $V_{TN} = -2$ V, $K_n = 5\ mA/V^2$ y $\lambda = 0.01\ V^{-1}$. Diseñe el circuito de modo que $I_{DQ} = 5$ mA. Encuentre la ganancia de voltaje de señal pequeña $A_v = v_o/v_i$ y la resistencia de salida R_o.

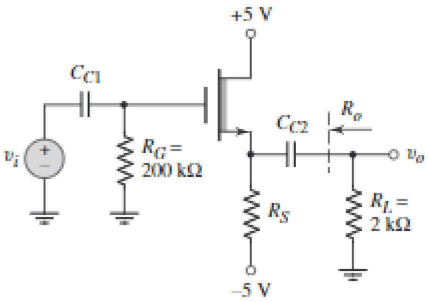


Figura P4.39

Bernardo Pérez 1092771-2111071526

4.40 Para el circuito de la figura P4.39, $R_S = 1\ \text{k}\Omega$ y la corriente de drenaje en reposo es $I_{DQ} = 5$ mA. Los parámetros del transistor son $V_{TN} = -2$ V, $k'_n = 100\ \mu\text{A/V}^2$ y $\lambda = 0.01\ \text{V}^{-1}$. *a*) Determine la relación entre anchura y longitud del transistor. *b*) Con los resultados del inciso *a*) encuentre la ganancia de voltaje de señal pequeña para $R_L = \infty$. *c*) Encuentre la resistencia de salida de señal pequeña R_o. *d*) Con los resultados del inciso *a*) encuentre A_v para $R_L = 2\ \text{k}\Omega$.

D4.41 Para el circuito seguidor-fuente de la figura P4.39, los parámetros del transistor son: $V_{TN} = -2$ V, $K_n = 4\ \text{mA/V}^2$ y $\lambda = 0$. Diseñe el circuito de modo que $R_o \leq$ 200 kW. Determine la ganancia de voltaje resultante de señal pequeña.

4.42 La fuente de corriente en el circuito seguidor-fuente en la figura P4.42 es $I_Q =$ 10 mA y los parámetros del transistor son $V_{TP} = -2$V, $K_p = 5\ \text{mA/V}^2$ y $\lambda =$ $0.01\ \text{V}^{-1}$. *a*) Encuentre la ganancia de voltaje de señal pequeña de circuito abierto ($R_L = \infty$). *b*) Determine la resistencia de salida de señal pequeña R_o. *c*) ¿Qué valor de R_L reducirá la ganancia de voltaje de señal pequeña a $A_v = 0.90$?

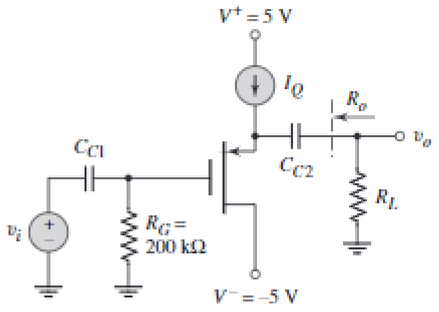


Figura P4.42

4.43 Considere el circuito seguidor-fuente de la figura P4.43. El voltaje de la señal de salida más negativo se produce cuando el transistor simplemente se corta. Muestre que este voltaje de salida v_o(mín) está dado por

$$v_o(\text{mín}) = \frac{-I_{DQ}R_S}{1 + \frac{R_S}{R_L}}$$

Muestre que el voltaje de entrada correspondiente está dado por

$$v_i(\text{mín}) = -\frac{I_{DQ}}{g_m}(1 + g_m(R_S \| R_L))$$

4.44 El transistor en el circuito de la figura P4.44 tiene parámetros $V_{TN} = 0.4$ V, $K_n =$ $0.5\ \text{mA/V}^2$ y $\lambda = 0$. Los parámetros del circuito son $V_{DD} = 3$ V y $R_i = 300\ \text{k}\Omega$.

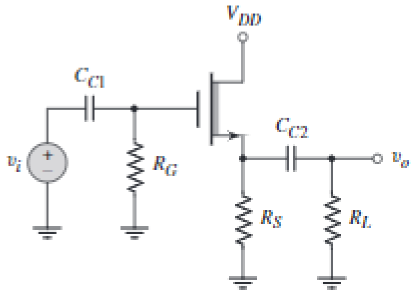


Figura P4.43

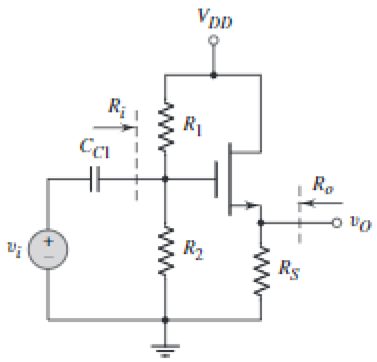


Figura P4.44

Bernardo Pérez 1092771-2111071526

a) Diseñe el circuito de modo que $I_{DQ} = 0.25$ mA y $V_{DSQ} = 1.5$ V. *b*) Determine la ganancia de voltaje de señal pequeña y la resistencia de salida R_o.

Sección 4.5 Configuración de compuerta común

4.45 La figura P4.45 es el circuito equivalente de CA de un amplificador de compuerta común. Los parámetros del transistor son $V_{TN} = 0.4$ V, $k'_n = 100\ \mu A/V^2$ y $\lambda = 0$. La corriente de drenaje en reposo es $I_{DQ} = 0.25$ mA. Determine la relación del transistor W/L y el valor de R_D de modo que la ganancia de voltaje de señal pequeña sea $A_v = V_o/V_i = 20$ y la resistencia de entrada sea $R_i = 500\ \Omega$.

4.46 El transistor en el circuito de compuerta común de la figura P4.46 tiene los mismos parámetros que se dan en el problema 4.45. La resistencia de salida R_o va a ser de 500 Ω y el voltaje en reposo de drenaje a fuente va a ser de $V_{DSQ} = V_{DS}(\text{sat}) + 0.3$ V. *a*) ¿Cuál es el valor de R_D? *b*) ¿Cuál es la corriente de drenaje en reposo I_{DQ}? *c*) Encuentre la resistencia de entrada R_i. *d*) Determine la ganancia de voltaje de señal pequeña $A_v = V_o/V_i$.

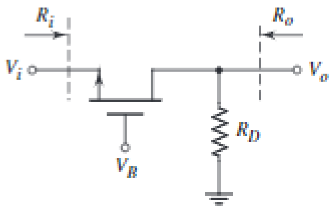


Figura P4.45

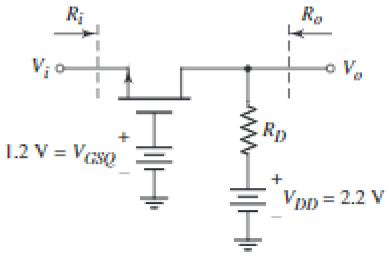


Figura P4.46

4.47 Los parámetros de señal pequeña del transistor NMOS en el circuito equivalente de compuerta común de CA en la figura P4.47 son $V_{TN} = 0.4$ V, $k'_n = 100\ \mu A/V^2$, $W/L = 80$ y $\lambda = 0$. La corriente de drenaje en reposo es $I_{DQ} = 0.5$ mA. Determine la ganancia de voltaje de señal pequeña y la resistencia de entrada.

4.48 Para el circuito de compuerta común en la figura P4.48, los parámetros del transistor NMOS son: $V_{TN} = 1$ V, $K_n = 3$ mA/V^2 y $\lambda = 0$. *a*) Determine I_{DQ} y V_{DSQ}. *b*) Calcule g_m y r_o. *c*) Encuentre la ganancia de voltaje de señal pequeña $A_v = v_o/v_i$.

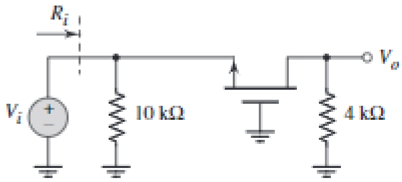


Figura P4.47

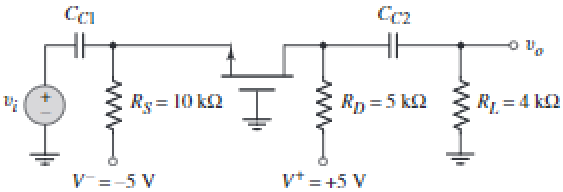


Figura P4.48

4.49 Considere el circuito PMOS de compuerta común en la figura P4.49. Los parámetros del transistor son: $V_{TP} = -1$ V, $K_p = 0.5$ mA/V^2 y $\lambda = 0$. *a*) Determine R_S y R_D tales que $I_{DQ} = 0.75$ mA y $V_{SDQ} = 6$ V. *b*) Determine la impedancia de entrada R_i y la impedancia de salida R_o. *c*) Determine la corriente de carga i_o y el voltaje de salida v_o si $i_i = 5$ sen $\omega t\ \mu$A.

4.50 Los parámetros del transistor del dispositivo NMOS en el amplificador de compuerta común de la figura P4.50 son $V_{TN} = 0.4$ V, $k'_n = 100\ \mu A/V^2$ y $\lambda = 0$. *a*) Encuentre R_D de modo que $V_{DSQ} = V_{DS}(\text{sat}) + 0.25$ V. *b*) Determine la relación W/L del transistor de modo que la ganancia de voltaje de señal pequeña sea $A_v = 6$. *c*) ¿Cuál es el valor de V_{GSQ}?

Bernardo Pérez 1092771-2111071526
10927712111071526

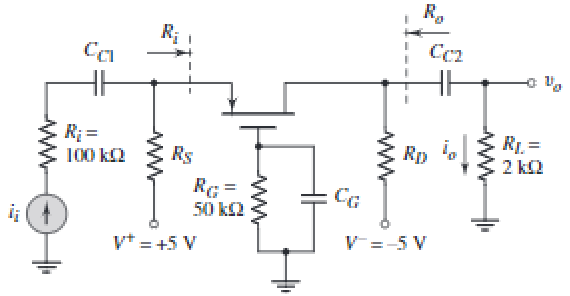


Figura P4.49

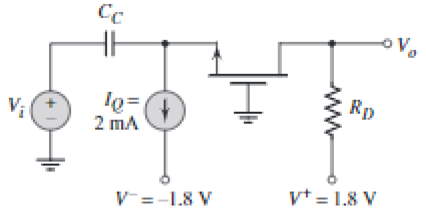


Figura P4.50

4.51 Los parámetros del circuito de la figura 4.32 son $V^+ = 3.3$ V, $V^- = -3.3$ V, $R_G = 50$ kΩ, $R_L = 4$ kΩ, $R_{Si} = 0$ e $I_Q = 2$ mA. Los parámetros del transistor son $V_{TN} = 0.6$ V, $K_n = 4$ mA/V^2 y $\lambda = 0$. *a*) Encuentre R_D de modo que $V_{DSQ} = 3.5$ V. *b*) Determine los parámetros de señal pequeña g_m y R_i. *c*) Encuentre la ganancia de voltaje de señal pequeña A_v.

4.52 Para el amplificador de compuerta común de la figura 4.35 en el texto, los parámetros del transistor PMOS son $V_{TP} = -0.8$ V, $K_p = 2.5$ mA/V^2 y $\lambda = 0$. Los parámetros del circuito son $V^+ = 3.3$ V, $V^- = -3.3$ V, $R_G = 100$ kΩ y $R_L = 4$ kΩ. *a*) Determine R_S y R_D de modo que $I_{DQ} = 1.2$ mA y $V_{SDQ} = 3$ V. *b*) Determine la ganancia de voltaje de señal pequeña $A_v = v_o/v_i$.

Sección 4.7 Amplificadores con dispositivos de carga MOSFET

4.53 Considere el amplificador NMOS con carga saturada en la figura 4.39*a*). Los parámetros del transistor son $V_{TND} = V_{TNL} = 0.6$ V, $k'_n = 100\ \mu$A/V^2, $\lambda = 0$ y $(W/L)_L = 1$. Sea $V_{DD} = 3.3$ V. *a*) Diseñe el circuito de modo que la ganancia de voltaje de señal pequeña sea $|A_v| = 5$ y el punto Q se encuentre en el centro de la región de saturación. *b*) Determine I_{DQ} y V_{DSDQ}.

4.54 Para el amplificador NMOS con carga decremental en la figura 4.43*a*), los parámetros del transistor son $V_{TND} = 0.6$ V, $V_{TNL} = -0.8$ V, $K_{nD} = 1.2$ mA/V^2, $K_{nL} = 0.2$ mA/V^2 y $\lambda_D = \lambda_L = 0.02$ V^{-1}. Sea $V_{DD} = 5$ V. *a*) Determine los voltajes del transistor en los puntos de transición A y B. *b*) Encuentre V_{GSDQ} y V_{DSDQ} de modo que el punto Q esté en el centro de la región de saturación. *c*) Determine I_{DQ}. *d*) Determine la ganancia de voltaje de señal pequeña.

4.55 Considere un dispositivo de carga saturado en el que están conectados juntos la compuerta y el drenaje de un MOSFET en modo incremental. La corriente de drenaje del transistor se hace cero cuando $V_{DS} = 0.6$ V. *a*) Para $V_{DS} = 1.5$ V, la corriente de drenaje es de 0.5 mA. Determine la resistencia de señal pequeña en este punto de operación. *b*) ¿Cuál es la corriente de drenaje y la resistencia de señal pequeña para $V_{DS} = 3$ V?

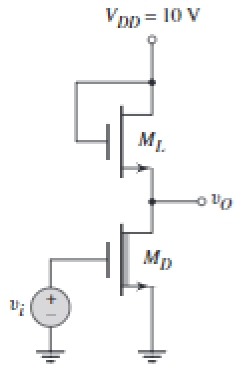


Figura P4.56

4.56 Los parámetros de los transistores en el circuito de la figura P4.56 son $V_{TND} = -1$ V, $K_{nD} = 0.5$ mA/V^2 para el transistor M_D, y $V_{TNL} = +1$ V, $K_{nL} = 30\ \mu$A/V^2 para el transistor M_L. Suponga que $\lambda = 0$ para ambos transistores. *a*) Calcule la corriente de drenaje en reposo I_{DQ} y el valor CD del voltaje de salida. *b*) Determine la ganancia de voltaje de señal pequeña $A_v = v_o/v_i$ sobre el punto Q.

4.57 Un circuito seguidor-fuente con una carga saturada se muestra en la figura P4.57. Los parámetros del transistor son $V_{TND} = 1$ V, $K_{nD} = 1$ mA/V^2 para M_D, y $V_{TNL} = 1$ V, $K_{nL} = 0.1$ mA/V^2 para M_L. Suponga que $\lambda = 0$ para los dos transistores. Sea $V_{DD} = 9$ V. *a*) Determine V_{GG} tal que el valor en reposo de v_{DSL} sea 4 V. *b*) Demuestre que la ganancia de voltaje de circuito abierto de señal pequeña ($R_L = \infty$) sobre

Bernardo Pérez 1092771-2111071526

este punto Q está dada por $A_v = 1/[1 + \sqrt{K_{nL}/K_{nD}}]$. *c*) Calcule la ganancia de voltaje de señal pequeña para $R_L = 4\ \text{k}\Omega$.

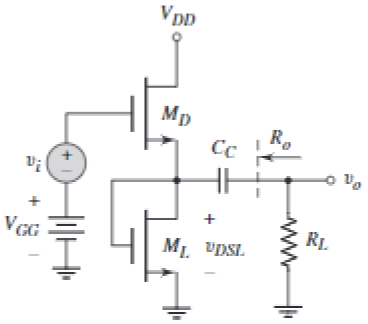


Figura P4.57

4.58 Para el circuito seguidor-fuente con una carga saturada como se muestra en la figura P4.57, suponga los mismos parámetros del transistor dados en el problema 4.57. *a*) Determine la ganancia de voltaje de señal pequeña si $R_L = 10\ \text{k}\Omega$. *b*) Determine la resistencia de salida de pequeña señal R_o.

4.59 Los parámetros del transistor para el circuito de fuente común de la figura P4.59 son $V_{TND} = 0.4$ V, $V_{TPL} = -0.4$ V, $(W/L)_L = 50$, $\lambda_D = 0.02\ \text{V}^{-1}$, $\lambda_L = 0.04\ \text{V}^{-1}$, $k'_n = 100\ \mu\text{A/V}^2$ y $k'_p = 40\ \mu\text{A/V}^2$. En el punto Q, $I_{DQ} = 0.5$ mA. *a*) Determine $(W/L)_D$ tal que la ganancia de voltaje de señal pequeña sea $A_v = V_o/V_i = -40$. *b*) ¿Cuál es el valor requerido de V_B? *c*) ¿Cuál es el valor de V_{GSDQ}?

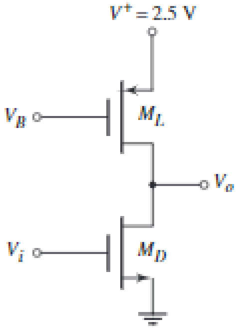


Figura P4.59

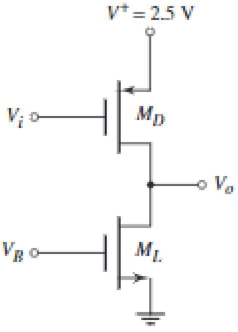


Figura P4.60

4.60 Considere el circuito de la figura P4.60. Los parámetros del transistor son $V_{TPD} = -0.6$ V, $V_{TNL} = 0.4$ V, $k'_n = 100\ \mu\text{A/V}^2$, $k'_p = 40\ \mu\text{A/V}^2$, $\lambda_L = 0.02\ \text{V}^{-1}$, $\lambda_D = 0.04\ \text{V}^{-1}$ y $(W/L)_L = 10$. *a*) En el punto Q, la corriente de drenaje en reposo es $I_{DQ} = 0.25$ mA. *i*) Determine $(W/L)_D$ de modo que la ganancia de voltaje de señal pequeña sea $A_v = V_o/V_i = -25$. *ii*) ¿Cuál es el valor requerido de V_B? *iii*) ¿Cuál es el valor de V_{SGDQ}? *b*) Repita el inciso *a*) con $I_{DQ} = 0.1$ mA.

4.61 El circuito equivalente de CA de un amplificador CMOS de fuente común se muestra en la figura P4.61. Los parámetros del transistor para M_1 son $V_{TN} = 0.5$ V, $k'_n = 85\ \mu\text{A/V}^2$, $(W/L)_1 = 50$ y $\lambda = 0.05\ \text{V}^{-1}$, y para M_2 y M_3 son $V_{TP} = -0.5$ V, $k'_p = 40\ \mu\text{A/V}^2$, $(W/L)_{2,3} = 50$ y $\lambda = 0.075\ \text{V}^{-1}$. Determine la ganancia de voltaje de señal pequeña.

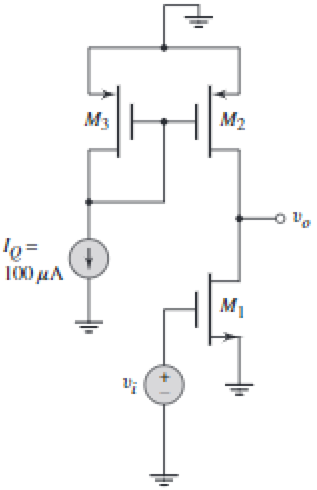


Figura P4.61

Bernardo Pérez 1092771-2111071526

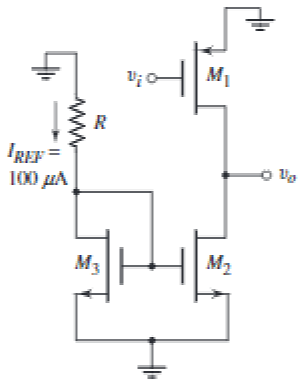


Figura P4.62

4.62 Considere el circuito equivalente de CA de un amplificador CMOS de fuente común de la figura P4.62. Los parámetros de los transistores NMOS y PMOS son los mismos que en el problema 4.61. Determine la ganancia de voltaje de señal pequeña.

4.63 Los parámetros de los transistores en el circuito de la figura P4.63 son $V_{TND} = V_{TNL} = 0.4$ V, $K_{nD} = 2$ mA/V^2, $K_{nL} = 0.5$ mA/V^2 y $\lambda_D = \lambda_L = 0$. *a*) Grafique V_o contra V_I en el rango de $0.8 \le V_I \le 2.5$ V. *b*) Grafique I_D contra V_I en el mismo rango de voltaje que en el inciso *a*). *c*) Para $I_{DQ} = 0.20$ mA, encuentre la ganancia de voltaje de señal pequeña $A_v = V_o/V_i = dV_O/dV_I$.

4.64 Considere el circuito seguidor-fuente en la figura P4.64. Los parámetros del transistor son $V_{TP} = -0.4$ V, $k'_p = 40\ \mu$A/V^2, $(W/L)_L = 5$, $(W/L)_D = 50$ y $\lambda_D = \lambda_L = 0.025$ V^{-1}. Suponga que $V_B = 1$ V. *a*) ¿Cuál es el valor máximo de V_o tal que M_L permanezca polarizado en la región de saturación? *b*) Para M_L polarizado en la región de saturación, determine I_D. *c*) Con los resultados de los incisos *a*) y *b*), encuentre V_{SGD}. *d*) Determine la ganancia de voltaje de señal pequeña cuando el valor de CD de $V_I = 0.2$ V.

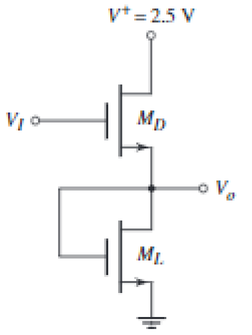


Figura P4.63

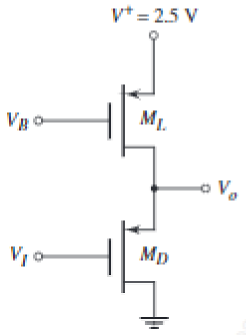


Figura P4.64

Bernardo Pérez 1092771-2111071527

1092771211071527

4.65 La figura P4.65 muestra un amplificador de compuerta común. Los parámetros del transistor son $V_{TN} = 0.6$ V, $V_{TP} = -0.6$ V, $K_n = 2$ mA/V^2, $K_p = 0.5$ mA/V^2 y $\lambda_n = \lambda_p = 0$. *a*) Encuentre los valores de V_{SGLQ}, V_{GSDQ} y V_{DSDQ}. *b*) Deduzca la expresión para la ganancia de voltaje de señal pequeña en términos de K_n y K_p. *c*) Calcule el valor de la ganancia de voltaje de señal pequeña $A_v = V_o/V_i$.

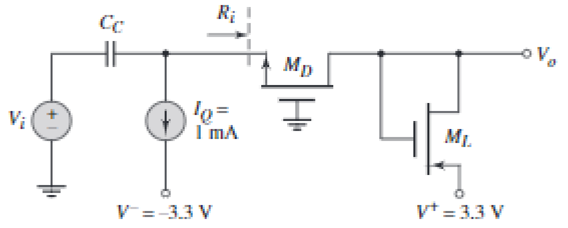


Figura P4.65

4.66 El circuito equivalente de CA de un circuito CMOS de compuerta común se muestra en la figura P4.66. Los parámetros de los transistores NMOS y PMOS son los mismos que en el problema 4.61. Determine *a*) los parámetros de señal pequeña de los transistores, *b*) la ganancia de voltaje de pequeña señal $A_v = v_O/v_i$, *c*) la resistencia de entrada R_i y *d*) la resistencia de salida R_o.

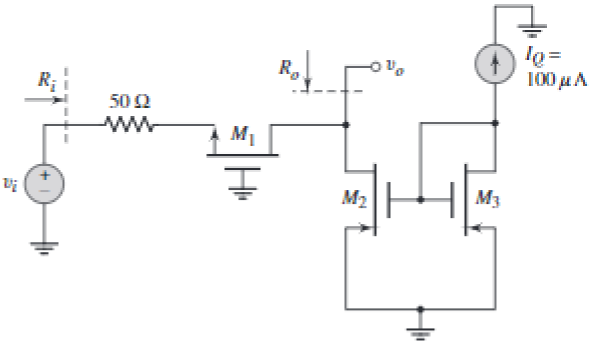


Figura P4.66

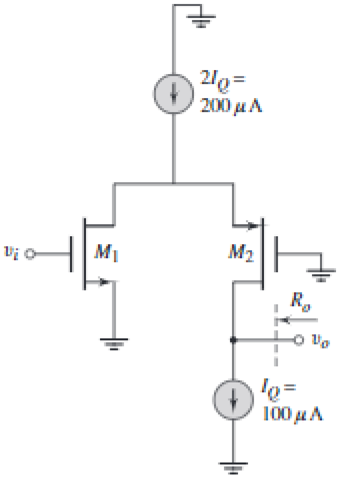


Figura P4.67

4.67 El circuito de la figura P4.67 es un circuito equivalente de CA simplificado para un amplificador cascode duplicado. Los parámetros del transistor son $|V_{TN}| = |V_{TP}| = 0.5$ V, $K_n = K_p = 2$ mA/V^2 y $\lambda_n = \lambda_p = 0.1$ V^{-1}. Suponga que la fuente de corriente $2I_Q = 200$ μA es ideal y la resistencia que ve hacia la fuente de corriente $I_Q = 100$ μA es de 50 kΩ. Determine *a*) los parámetros de señal pequeña de cada transistor, *b*) la ganancia de voltaje de señal pequeña y *c*) la resistencia de salida R_o.

Sección 4.8 Amplificadores de etapas múltiples

4.68 Los parámetros del transistor en el circuito de la figura P4.68 son $V_{TN1} = 0.6$ V, $V_{TP2} = -0.6$ V, $K_{n1} = 0.2$ mA/V^2, $K_{p2} = 1.0$ mA/V^2 y $\lambda_1 = \lambda_2 = 0$. Los parámetros del circuito son $V_{DD} = 5$ V y $R_{in} = 400$ kΩ. *a*) Diseñe el circuito de modo que $I_{DQ1} = 0.2$ mA, $I_{DQ2} = 0.5$ mA, $V_{DSQ1} = 2$ V y $V_{SDQ2} = 3$ V. El voltaje a través de R_{S1} va a ser de 0.6 V. *b*) Determine la ganancia de voltaje de señal pequeña $A_v = v_o/v_i$.

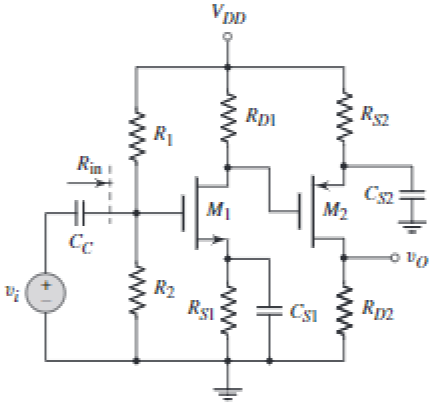


Figura P4.68

4.69 Los parámetros del transistor en el circuito de la figura P4.68 son los mismos que los indicados en el problema 4.68. Los parámetros del circuito son $V_{DD} = 3.3$ V, $R_{S1} = 1$ kΩ y $R_{in} = 250$ kΩ. *a*) Diseñe el circuito de modo que $I_{DQ1} = 0.1$ mA,

Bernardo Pérez 1092771-2111071527
1092771-2111071527

$I_{DQ2} = 0.25$ mA, $V_{DSQ1} = 1.2$ V y $V_{SDQ2} = 1.8$ V. *b*) Determine la ganancia de voltaje de señal pequeña $A_v = v_o/v_i$.

4.70 Considere el circuito de la figura P4.70. Los parámetros del transistor son $V_{TP1} = -0.4$ V, $V_{TN2} = 0.4$ V, $(W/L)_1 = 20$, $(W/L)_2 = 80$, $k'_p = 40\ \mu\text{A/V}^2$, $k'_n = 100\ \mu\text{A/V}^2$ y $\lambda_1 = \lambda_2 = 0$. Sea $R_{\text{in}} = 200$ kΩ. *a*) Diseñe el circuito de modo que $I_{DQ1} = 0.1$ mA, $I_{DQ2} = 0.3$ mA, $V_{SDQ1} = 1.0$ V y $V_{DSQ2} = 2.0$ V. El voltaje a través de R_{S1} sea de 0.6 V. *b*) Determine la ganancia de voltaje de señal pequeña $A_v = v_o/v_i$. *c*) Encuentre la resistencia de salida de señal pequeña R_o.

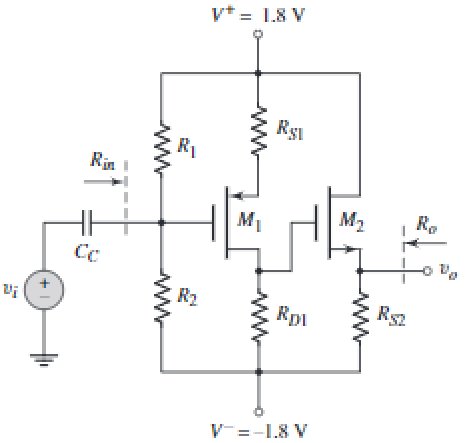


Figura P4.70

4.71 Para el circuito de la figura P4.71, los parámetros del transistor son: $K_{n1} = K_{n2} = 4\ \text{mA/V}^2$, $V_{TN1} = V_{TN2} = 2$ V y $\lambda_1 = \lambda_2 = 0$. *a*) Determine I_{DQ1}, I_{DQ2}, V_{DSQ1} y V_{DSQ2}. *b*) Determine g_{m1} y g_{m2}. *c*) Determine la ganancia de voltaje de señal pequeña total $A_v = v_o/v_i$.

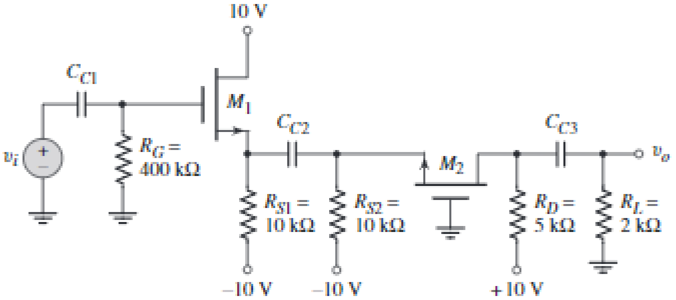


Figura P4.71

D4.72 Para el circuito cascode en la figura 4.51 del texto, los parámetros del transistor son: $V_{TN1} = V_{TN2} = 1$ V, $K_{N1} = K_{n2} = 2\ \text{mA/V}^2$ y $\lambda_1 = \lambda_2 = 0$. *a*) Sea $R_S = 1.2$ kΩ y $R_1 + R_2 + R_3 = 500$ kΩ. Diseñe el circuito de modo que $I_{DQ} = 3$ mA y $V_{DSQ1} = V_{DSQ2} = 2.5$ V. *b*) Determine la ganancia de voltaje de señal pequeña $A_v = v_o/v_i$.

D4.73 Los voltajes de alimentación al circuito cascode de la figura 4.51 en el texto se cambian a $V^+ = 10$ V y $V^- = -10$ V. Los parámetros del transistor son: $K_{n1} = K_{n2} = 4\ \text{mA/V}^2$, $V_{TN1} = V_{TN2} = 1.5$ V y $\lambda_1 = \lambda_2 = 0$. *a*) Sea $R_S = 2$ kΩ, y suponga que la corriente en los resistores de polarización es de 0.1 mA. Diseñe el circuito de modo que $I_{DQ} = 5$ mA y $V_{DSQ1} = V_{DSQ2} = 3.5$ V. *b*) Determine la ganancia de voltaje resultante de señal pequeña.

Bernardo Pérez 1092771-2111071527

Sección 4.9 Amplificadores JFET básicos

4.74 Considere el amplificador JFET de la figura 4.53 con parámetros del transistor $I_{DSS} = 6$ mA, $V_P = -3$ V y $\lambda = 0.01$ V^{-1}. Sea $V_{DD} = 10$ V. *a*) Determine R_D y V_{GS} de modo que $I_{DQ} = 4$ mA y $V_{DSQ} = 6$ V. *b*) Determine g_m y r_o en el punto *Q*. *c*) Determine la ganancia de voltaje de señal pequeña $A_v = v_o/v_i$ donde v_o es la parte variable en el tiempo del voltaje de salida v_O.

4.75 Para el amplificador JFET en la figura P4.75, los parámetros del transistor son: $I_{DSS} = 2$ mA, $V_P = -2$V y $\lambda = 0$. Determine g_m, $A_v = v_o/v_i$ y $A_i = i_o/i_i$.

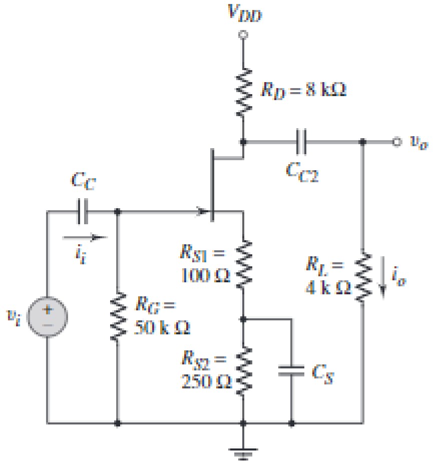


Figura P4.75

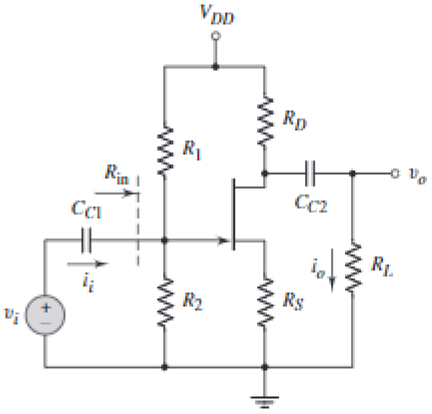


Figura P4.76

D4.76 Los parámetros del transistor en el amplificador de fuente común JFET de la figura P4.76 son: $I_{DSS} = 8$ mA, $V_P = -4.2$ V y $\lambda = 0$. Sea $V_{DD} = 20$ V y $R_L = 16$ kΩ. Diseñe el circuito de modo que $V_S = 2$ V, $R_1 + R_2 = 100$ kΩ, y el punto *Q* esté en $I_{DQ} = I_{DSS}/2$ y $V_{DSQ} = V_{DD}/2$.

*D4.77 Considere el amplificador JFET seguidor-fuente de la figura P4.77 con parámetros del transistor $I_{DSS} = 10$ mA, $V_P = -5$ V y $\lambda = 0.01$ V^{-1}. Sea $V_{DD} = 12$ V y $R_L = 0.5$ kΩ. *a*) Diseñe el circuito de modo que $R_{in} = 100$ kΩ, y el punto *Q* se encuentre en $I_{DQ} = I_{DSS}/2$ y $V_{DSQ} = V_{DD}/2$. *b*) Determine la ganancia de voltaje de señal pequeña resultante $A_v = v_o/v_i$ y la resistencia de salida R_o.

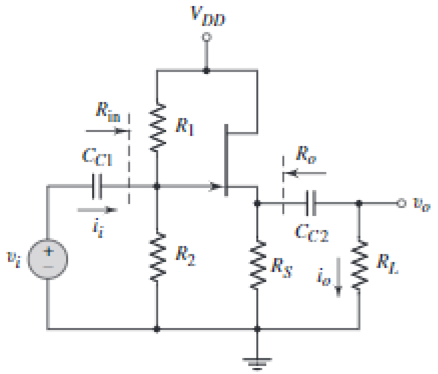


Figura P4.77

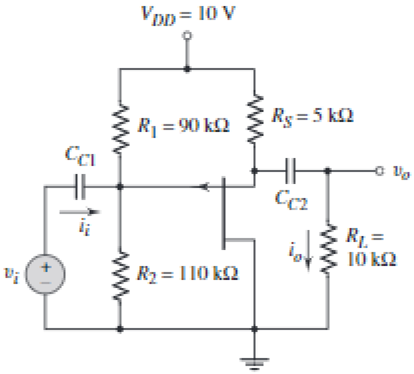


Figura P4.78

4.78 Para el circuito seguidor-fuente JFET de canal P de la figura P4.78, los parámetros del transistor son: $I_{DSS} = 2$ mA, $V_P = +1.75$ V y $\lambda = 0$. *a*) Determine I_{DQ} y V_{SDQ}.

Bernardo Pérez 1092771-2111071527

b) Determine las ganancias de señal pequeña $A_v = v_o/v_i$ y $A_i = i_o/i_i$. *c*) Determine la oscilación simétrica máxima en el voltaje de salida.

D4.79 El amplificador de fuente común JFET de canal P en la figura P4.79 tiene parámetros de transistor $I_{DSS} = 8$ mA, $V_P = 4$ V y $\lambda = 0$. Diseñe el circuito de modo que $I_{DQ} = 4$ mA, $V_{SDQ} = 7.5$ V, $A_v = v_o/v_i = -3$ y $R_1 + R_2 = 400$ kΩ.

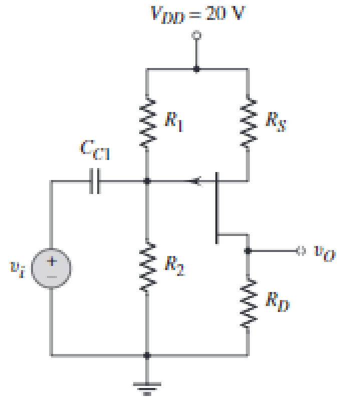


Figura P4.79

PROBLEMAS DE SIMULACIÓN POR COMPUTADORA

4.80 Considere el circuito de fuente común descrito en el ejemplo 4.5. *a*) Mediante una simulación por computadora, verifique los resultados obtenidos en el ejemplo 4.5. *b*) Determine el cambio en los resultados cuando se tiene en cuenta el efecto de cuerpo.

4.81 Mediante una simulación, verifique los resultados del ejemplo 4.7 para el amplificador seguidor-fuente.

4.82 Mediante una simulación, verifique los resultados del ejemplo 4.10 para el amplificador de compuerta común.

4.83 Mediante una simulación, verifique los resultados del ejemplo 4.17 para el amplificador cascode.

PROBLEMAS DE DISEÑO

[Nota: Cada diseño debe correlacionarse con un análisis por computadora.]

*D4.84 Se va a diseñar un circuito discreto de fuente común con la configuración de la figura 4.17 para proporcionar una ganancia de voltaje de 18 y una oscilación de voltaje de salida simétrica. El voltaje de polarización es $V_{DD} = 3.3$ V, la resistencia de salida de la fuente de la señal es de 500 Ω, y los parámetros del transistor son: $V_{TN} = 0.4$ V, $k_n' = 100\ \mu\text{A/V}^2$ y $\lambda = 0.01\ \text{V}^{-1}$. Suponga una corriente de drenaje en reposo de $I_{DQ} = 100\ \mu$A.

*D4.85 Considere el amplificador de compuerta común de la figura 4.35. Los voltajes de alimentación son ±5 V, la resistencia de salida de la fuente de señal es de 500 Ω y la resistencia de entrada del amplificador va a ser de 200 Ω. Los parámetros del transistor son $k_p' = 40\ \mu\text{A/V}^2$, $V_{TP} = -0.6$ V y $\lambda = 0$. La resistencia de carga de salida es $R_L = 10$ kΩ. Diseñe el circuito de modo que el voltaje de salida tenga una oscilación simétrica pico a pico de al menos 4 V.

*D4.86 Se va a diseñar un amplificador seguidor-fuente con la configuración de la figura 4.31. Las fuentes de alimentación van a ser de ±12 V. Los parámetros del transistor

Bernardo Pérez 1092771-2111071527

son $V_{TN} = 1.2$ V, $k'_n = 100\ \mu A/V^2$ y $\lambda = 0$. La resistencia de carga es $R_L = 200\ \Omega$. Diseñe el circuito, así como una fuente de corriente constante, para entregar 250 mW de señal de potencia a la carga.

*D4.87 Considere el circuito de transistores múltiples de la figura 4.49. Suponga parámetros del transistor de $V_{TN} = 0.6$ V, $k'_n = 100\ \mu A/V^2$ y $\lambda = 0$. Diseñe los amplificadores con transistores de modo que la ganancia de voltaje de señal pequeña en la primera etapa sea $A_{v1} = -10$ y la ganancia de voltaje de señal pequeña de la segunda etapa sea $A_{v2} = 0.9$.

Bernardo Pérez 1092771-2111071527

10927712111071527

El transistor de unión bipolar

Capítulo 5

En el capítulo 2 vimos que las características de rectificación corriente-voltaje del diodo son útiles en circuitos recortadores de onda y conmutadores. Sin embargo, los diodos no tienen la capacidad de amplificar corrientes o voltajes. Como se mostró en el capítulo 4, el dispositivo electrónico que es capaz de la amplificación, o ganancia, de corriente y voltaje, en conjunto con otros elementos de circuito, es el transistor. El desarrollo del transistor por Bardeen, Brattain y Schockley en los Bell Telephone Laboratories, a finales de la década de 1940, inició la primera revolución electrónica de las décadas de 1950 y 1960. Esta invención dio paso al desarrollo del primer circuito integrado en 1958 y del amplificador operacional de transistores (AMP-OP), el cual es uno de los circuitos electrónicos con más aplicaciones.

El transistor bipolar, que se presenta en este capítulo, es uno de los dos tipos principales de transistores. El segundo tipo de transistor, el de efecto de campo (FET, por sus siglas en inglés), se presentó en el capítulo 3. Estos dos tipos de dispositivos son la base de la microelectrónica moderna. Cada tipo de dispositivo reviste la misma importancia y cada uno tiene ventajas particulares para aplicaciones específicas.

Bernardo Pérez 1092771-2111071527

10927712111071527

VISTA PREVIA

En este capítulo:

- Analizaremos el funcionamiento y la estructura física del transistor de unión bipolar.
- Comprenderemos y conoceremos el análisis de CD y las técnicas de diseño de los circuitos con transistor bipolar.
- Examinaremos tres aplicaciones básicas de los circuitos con transistor bipolar.
- Investigaremos diversos esquemas de polarización de CD de los circuitos con transistor bipolar, incluso la polarización de circuitos integrados.
- Consideraremos la polarización de CD de circuitos de múltiples etapas o transistores múltiples.
- Como aplicación, incorporaremos el transistor bipolar en un diseño de circuito que mejore el termómetro electrónico de diodos simple que se analizó en el capítulo 1.

5.1 TRANSISTOR DE UNIÓN BIPOLAR BÁSICO

Objetivo: • Comprender la estructura física, funcionamiento y características de los transistores de unión bipolar (BJT, por sus siglas en inglés), incluso los dispositivos NPN y PNP.

El **transistor de unión bipolar (BJT)** tiene tres regiones dopadas por separado y contiene dos uniones PN. Una unión PN simple tiene dos modos de funcionamiento: polarización directa y polarización inversa. El transistor bipolar, con dos uniones PN, tiene por consiguiente cuatro posibles modos de operación, según la condición de polarización de cada unión PN, lo cual es una razón para la versatilidad del dispositivo. Con tres regiones dopadas por separado, el transistor bipolar es un dispositivo de tres terminales. El principio básico del transistor es *que el voltaje entre dos terminales controla la corriente a través de la tercera terminal*.

Nuestro análisis del transistor bipolar comienza con una descripción de la estructura básica del transistor y una descripción cualitativa de su funcionamiento. Para describir su funcionamiento recurrimos a los conceptos de unión PN del capítulo 1. Sin embargo, las dos uniones PN están lo bastante cercanas para denominarse uniones PN de interacción. El funcionamiento del transistor es por tanto totalmente diferente del correspondiente a dos diodos colocados espalda con espalda.

La corriente en el transistor se debe al flujo tanto de electrones como de huecos, por ende el nombre **bipolar**. Nuestra discusión cubrirá la relación entre las tres corrientes de terminales. Además, presentamos los símbolos de circuito y las convenciones propias de los circuitos bipolares, las características corriente-voltaje del transistor bipolar y por último algunas características de corriente-voltaje no ideales.

Bernardo Pérez 1092771-2111071527

5.1.1 Estructuras del transistor

La figura 5.1 muestra un diagrama de bloques simplificado de la estructura básica de los dos tipos de transistor bipolar: NPN y PNP. El **transistor bipolar NPN** contiene una delgada región P entre dos regiones N. En cambio, el **transistor bipolar PNP** contiene una delgada región N incrustada entre dos regiones P. Las tres regiones y sus conexiones de terminal se conocen como **emisor**, **base** y **colector**.[1] El funcionamiento del dispositivo depende de que sus dos uniones estén muy próximas, además de que la anchura de la base debe ser muy estrecha, normalmente en el rango de décimas de micra (micrómetros, 10^{-6} m).

La estructura real del transistor bipolar es mucho más complicada que la de los diagramas de bloque de la figura 5.1. Por ejemplo, la figura 5.2 es la sección transversal de un transistor bipolar NPN clásico fabricado en un circuito integrado. Un punto importante es que el dispositivo no es eléctricamente simétrico. Esta asimetría se presenta porque la geometría de las

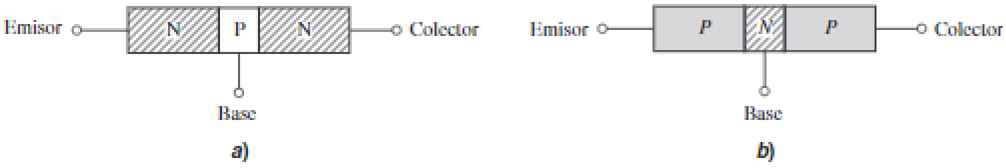


Figura 5.1 Geometría simple de los transistores bipolares: *a*) NPN y *b*) PNP.

[1] La razón de los nombres **emisor** y **colector** para las terminales se aclarará a medida que estudiemos el funcionamiento del transistor. El término **base** se refiere a la estructura del transistor original.

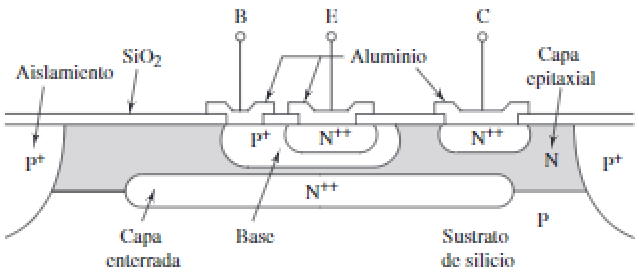


Figura 5.2 Sección transversal de un transistor bipolar NPN de circuito integrado convencional.

regiones de emisor y colector no es la misma, y las concentraciones contaminadas o "dopadas" de impurezas en las tres regiones son sustancialmente diferentes. Por ejemplo, las concentraciones de contaminación de impurezas en el emisor, la base y el colector pueden estar en el orden de los 10^{19}, 10^{17} y los 10^{15} cm^{-3}, respectivamente. Por tanto, aunque ambos extremos sean de tipo P o de tipo N en un transistor dado, la conmutación o cambio de los dos extremos hace que el dispositivo actúe de maneras por completo diferentes.

Si bien los diagramas de bloque de la figura 5.1 están muy simplificados, son útiles para presentar las características del transistor.

Bernardo Pérez 1092771-2111071527

5.1.2 Transistor NPN. Funcionamiento en modo activo directo

Como el transistor tiene dos uniones PN, se pueden aplicar cuatro posibles combinaciones de polarización al dispositivo, ya sea que se aplique una polarización directa o una inversa a cada unión. Por ejemplo, si el transistor se emplea como un dispositivo de amplificación, la **unión base-emisor (B-E)** se encuentra polarizada en directa y la **unión base-colector (B-C)** está polarizada en inversa, en una configuración denominada **modo de operación activo directo**, o simplemente **región activa**. La razón de esta combinación de polarización se ilustrará a medida que examinemos el funcionamiento de dichos transistores y las características de los circuitos que los utilizan.

1092771-2111071527

Corrientes del transistor

La figura 5.3 muestra un transistor bipolar NPN idealizado, polarizado en el modo activo directo. Como la unión B-E se encuentra polarizada en directa, los electrones del emisor se inyectan a través de la unión B-E hacia la base, lo que crea un exceso de concentración de por-

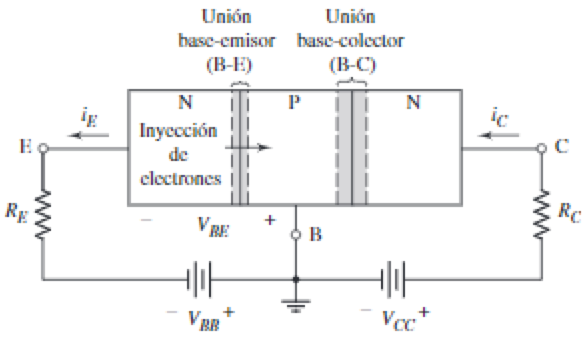


Figura 5.3 Transistor bipolar NPN polarizado en el modo activo directo; unión base-emisor polarizada en directa y unión de base-colector polarizada en inversa.

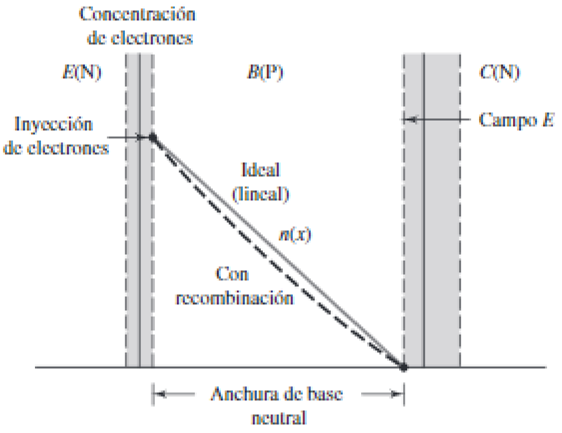


Figura 5.4 Concentración electrónica de portadores minoritarios a través de la región de base de un transistor bipolar NPN polarizado en el modo activo directo. La concentración de portadores minoritarios es una función lineal contra la distancia para un transistor ideal (sin recombinación de portadores), y es una función no lineal contra la distancia para un dispositivo real (con recombinación de portadores).

tadores minoritarios en la base. Puesto que la unión B-C se encuentra polarizada en inversa, la concentración de electrones en el borde de esa unión es aproximadamente cero.

La región de base es muy estrecha por lo que, en el caso ideal, los electrones inyectados no se recombinarán con cualquiera de los huecos portadores mayoritarios en la base. En este caso, la distribución de los electrones respecto de la distancia a través de la base es una línea recta, como se muestra en la figura 5.4. Debido al gran gradiente en esta concentración, los electrones que se inyectan, o *emiten*, desde la difusa región del emisor a través de la base se extienden a través de toda la región de carga espacial base-colector por el campo eléctrico, y se re*colectan* en la región del colector, para crear la corriente de colector. Sin embargo, si se presenta alguna recombinación de portadores en la base, la concentración de electrones se desvía de la curva lineal ideal, como se muestra en la figura. Para reducir los efectos de la recombinación, la anchura de la región de base neutral debe ser pequeña en comparación con la longitud de difusión del portador minoritario.

Corriente de emisor: Como la unión B-E está directamente polarizada, esperamos que la corriente a través de esta unión sea una función exponencial de voltaje B-E, como vimos que la corriente a través de un diodo de unión PN es una función exponencial del voltaje del diodo polarizado en directa. Entonces escribimos la corriente en la terminal del emisor como

$$i_E = I_{EO}[e^{v_{BE}/V_T} - 1] \cong I_{EO}e^{v_{BE}/V_T} \tag{5.1}$$

donde la aproximación al ignorar el término (-1) suele ser válida, pues $v_{BE} \gg V_T$ en la mayoría de los casos.[2] El parámetro V_T es el voltaje térmico habitual. Se supone que el coeficiente de emisión n que multiplica a V_T es la unidad, como comentamos en el capítulo 1 al considerar la ecuación del diodo ideal. El flujo de los electrones con carga negativa es a través del emisor en la base y es opuesto a la dirección de corriente convencional. La dirección de la corriente de emisor convencional es por tanto hacia afuera de la terminal del emisor.

La constante de multiplicación, I_{EO}, contiene parámetros eléctricos de la unión, pero además es directamente proporcional al área de sección transversal B-E activa. Por tanto, si dos

[2] La notación de voltaje v_{BE}, con el subíndice doble, denota el voltaje entre las terminales B (base) y E (emisor). Está implícito en la notación que el primer subíndice (la terminal de base) es positivo respecto del segundo subíndice (la terminal de emisor).

Supondremos que el factor ideal n en esta ecuación del diodo es la unidad (véase el capítulo 1).

Bernardo Pérez 1092771-2111071527

transistores son idénticos, excepto que uno tiene el doble de superficie que el otro, entonces las corrientes del emisor se diferencian por un factor de dos para el mismo voltaje B-E aplicado. Los valores habituales de I_{EO} están en el intervalo de 10^{-12} a 10^{-16} A, pero puede variar fuera de este rango para transistores especiales.

Corriente de colector: Como la concentración de contaminación o dopaje en el emisor es mucho mayor que la de la región de base, la gran mayoría de la corriente de emisor se debe a la inyección de los electrones en la base. El número de estos electrones inyectados que alcanzarían al colector sería el principal componente de la corriente de colector.

El número de electrones que alcanzan el colector por unidad de tiempo es proporcional al número de electrones inyectados en la base, lo que a su vez es una función del voltaje de B-E. En una primera aproximación, la corriente de colector es proporcional a $e^{vBE/VT}$ y es independiente del voltaje de B-C polarizado en inversa. Por tanto, el dispositivo se parece a una **fuente de corriente constante**. La corriente del colector se controla mediante el voltaje B-E; en otras palabras, la corriente en una terminal (el colector) se controla por el voltaje a través de las otras dos terminales. *Este control es la acción básica del transistor*.

Escribimos la corriente de colector como

$$i_C = I_S e^{v_{BE}/V_T} \tag{5.2}$$

La corriente del colector es un poco menor que la corriente del emisor, como se verá. Las corrientes de emisor y el colector están relacionadas por $i_C = \alpha i_E$. También podemos relacionar los coeficientes de $I_S = \alpha I_{EO}$. El parámetro α es la **ganancia de corriente base común** cuyo valor es siempre un poco menor que la unidad. La razón de este nombre se aclarará a medida que avancemos en el capítulo.

Corriente de base: Como la unión B-E está polarizada en directa, los huecos desde la base se inyectan a través de la unión B-E hacia el emisor. Sin embargo, debido a que estos huecos no contribuyen a la corriente de colector, no forman parte de la acción del transistor. En cambio, el flujo de los huecos forma uno de los componentes de la corriente de base. Este componente también es una función exponencial del voltaje de B-E, debido a la unión B-E directamente polarizada. Escribimos

$$i_{B1} \propto e^{v_{BE}/V_T} \tag{5.3a}$$

Unos cuantos electrones se recombinan con los huecos portadores mayoritarios en la base. Los huecos que se pierden deben reemplazarse a través de la terminal de base. El flujo de tales huecos es un segundo componente de la corriente de base. Esta "corriente de recombinación" es directamente proporcional al número de electrones que se inyecta desde el emisor, lo que a su vez es una función exponencial del voltaje B-E. Escribimos

$$i_{B2} \propto e^{v_{BE}/V_T} \tag{5.3b}$$

La corriente de base total es la suma de los dos componentes de las ecuaciones (5.3*a*) y (5.3*b*):

$$i_B \propto e^{v_{BE}/V_T} \tag{5.4}$$

La figura 5.5 muestra el flujo de electrones y huecos en un transistor bipolar NPN, así como las corrientes de terminal.[3] (Nota: la dirección de la corriente convencional es la misma que la del flujo de huecos cargados positivamente y opuesta al flujo de electrones cargados negativamente.)

Si la concentración de los electrones en el emisor de tipo N es mucho mayor que la concentración de huecos en la base de tipo P, entonces el número de electrones inyectados en la

[3] Un estudio más profundo de la física del transistor bipolar muestra que existen otros componentes de la corriente además de los ya mencionados. Sin embargo, estas corrientes adicionales no cambian las propiedades básicas del transistor y, para nuestros propósitos, pueden ignorarse.

Bernardo Pérez 1092771-2111071528
1092771-2111071528

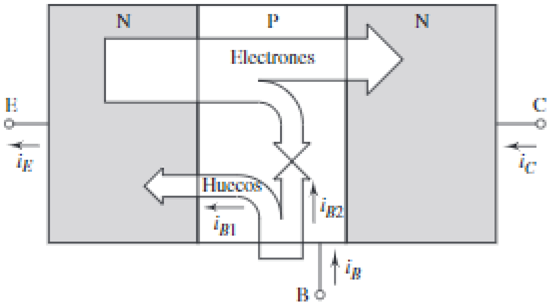


Figura 5.5 Corrientes de electrones y huecos en un transistor bipolar NPN polarizado en el modo activo directo. Las corrientes de emisor, base y colector son proporcionales a e^{v_{BE}/V_T}.

base será mucho mayor que el número de huecos inyectados en el emisor. Esto significa que el componente i_{B1} de la corriente de base será mucho menor que la corriente de colector. Además, si la anchura de la base es pequeña, entonces el número de electrones que se recombinan en la base será pequeño, y el componente i_{B2} de la corriente de base también será mucho menor que la corriente de colector.

Ganancia de corriente de emisor común

En el transistor, la tasa de flujo de electrones y la corriente de colector resultante son una función exponencial del voltaje B-E, como lo es la corriente de base resultante. Esto significa que la corriente de colector y la corriente de base se relacionan linealmente. Por tanto, escribimos

$$\frac{i_C}{i_B} = \beta \tag{5.5}$$

o

$$i_B = I_{BO} e^{v_{BE}/V_T} = \frac{i_C}{\beta} = \frac{I_S}{\beta} e^{v_{BE}/V_T} \tag{5.6}$$

El parámetro β es la **ganancia de corriente de emisor común**[4] y es un parámetro clave del transistor bipolar. En esta situación idealizada, β se considera una constante para cualquier transistor dado. El valor de β se encuentra por lo general en el intervalo de $50 < \beta < 300$, pero es menor o mayor en dispositivos especiales.

El valor de β depende en gran medida de las técnicas de fabricación de transistores y las tolerancias del proceso. Por tanto, el valor de β varía entre los tipos de transistores y también entre los transistores de un tipo determinado, como el discreto 2N2222. En cualquier ejemplo o problema, por lo general supondremos que β es una constante. Sin embargo, es importante tener en cuenta que β puede variar y lo hace.

La figura 5.6 muestra un transistor bipolar NPN en un circuito. Como el emisor es la conexión común, este circuito se conoce como **configuración de emisor común**. Cuando el transistor está polarizado en el modo activo directo, la unión B-E está directamente polarizada, y la unión B-C está polarizada en inversa. Con el modelo lineal por segmentos de una unión PN, suponemos que el voltaje B-E es igual a V_{BE}(encendido), el voltaje de activación de la unión. Como $V_{CC} = v_{CE} + i_C R_C$, el voltaje de alimentación debe ser lo bastante grande para mantener a la unión B-C inversamente polarizada. La corriente de base se encuentra establecida por V_{BB} y R_B, y la corriente de colector resultante es $i_C = \beta i_B$.

[4] Como consideramos el caso de un transistor polarizado en el modo directo-activo, los parámetros de la ganancia de corriente de base común y emisor común se denotan a menudo α_F y α_F, respectivamente. Para facilitar la notación, definiremos estos parámetros sólo como α y β.

Bernardo Pérez 1092771-2111071529

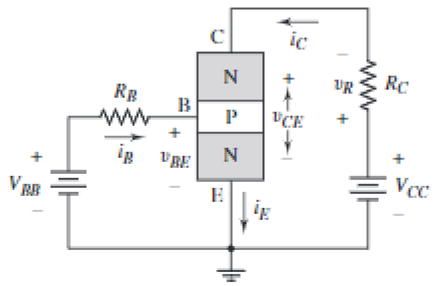


Figura 5.6 Circuito de transistor NPN en la configuración de emisor común. Se muestran las direcciones de las corrientes y las polaridades de voltaje para el transistor polarizado en el modo activo directo.

Si establecemos que $V_{BB} = 0$, la unión B-E tendrá cero voltios aplicados; por tanto, $i_B = 0$, lo que implica que $i_C = 0$. Esta condición se conoce como **corte**.

Relaciones de corriente

Si tratamos al transistor bipolar como nodo simple, entonces, por la ley de corriente de Kirchhoff, tenemos

$$i_E = i_C + i_B \tag{5.7}$$

Si el transistor se encuentra polarizado en el modo activo directo, entonces

$$i_C = \beta i_B \tag{5.8}$$

Sustituimos la ecuación (5.8) en (5.7) y obtenemos la siguiente relación entre las corrientes del emisor y de la base:

$$i_E = (1 + \beta) i_B \tag{5.9}$$

Despejamos i_B en la ecuación (5.8) y sustituimos en la ecuación (5.9), y obtenemos una relación entre las corrientes de colector y emisor, de la manera siguiente:

$$i_C = \left(\frac{\beta}{1+\beta}\right) i_E \tag{5.10}$$

Escribimos $i_C = \alpha i_E$, de modo que

$$\alpha = \frac{\beta}{1+\beta} \tag{5.11}$$

El parámetro α se conoce como la ganancia de corriente de base común y siempre es un poco menor que 1. Podemos advertir que si $\beta = 100$, entonces $\alpha = 0.99$, de manera que α se encuentra en realidad cerca de 1. A partir de la ecuación (5.11) establecemos la ganancia de corriente de emisor común en términos de la ganancia de corriente de base común:

$$\beta = \frac{\alpha}{1-\alpha} \tag{5.12}$$

Resumen del funcionamiento del transistor

Presentamos un modelo de primer orden del funcionamiento del transistor bipolar NPN polarizado en la región activa directa. El voltaje B-E polarizado directamente, v_{BE}, provoca un flujo de electrones exponencialmente relacionado desde el emisor hacia la base, donde se difunden a través de la región de base y se recolectan en la región del colector. La corriente de colector, i_C, es independiente del voltaje B-C en tanto la unión B-C esté polarizada en inversa.

Bernardo Pérez 1092771-2111071529
1092771-2111071529

Así, el colector se comporta como fuente de corriente ideal. La corriente de colector es una fracción α de la corriente de emisor, y la corriente de base es una fracción $1/\beta$ de la corriente de colector. Si $\beta \gg 1$, entonces $\alpha \cong 1$ e $i_C \cong i_E$.

EJEMPLO 5.1

Objetivo: Calcular las corrientes de colector y emisor, dada la corriente de base y la ganancia de corriente.

Suponga una ganancia de corriente de emisor común de $\beta = 150$ y una corriente base de $i_B = 15\ \mu$A. También suponga que el transistor está polarizado en el modo activo directo.

Solución: La relación entre las corrientes de colector y de base da

$$i_C = \beta i_B = (150)(15\ \mu\text{A}) \Rightarrow 2.25\ \text{mA}$$

y la relación entre las corrientes de emisor y de base produce

$$i_E = (1+\beta)i_B = (151)(15\ \mu\text{A}) \Rightarrow 2.27\ \text{mA}$$

De la ecuación (5.11), la ganancia de corriente de base común es

$$\alpha = \frac{\beta}{1+\beta} = \frac{150}{151} = 0.9934$$

Comentario: Para valores razonables de β, las corrientes de colector y de emisor son casi iguales, y la ganancia de corriente de base común es casi igual a 1.

PROBLEMA PARA EJERCITAR

Ejercicio 5.1: Un transistor NPN está polarizado en modo activo directo. La corriente de base es $I_B = 8.50\ \mu$A y la corriente de emisor es $I_E = 1.20$ mA. Determine β, α e I_C. (Respuestas: $\beta = 140.2$, $\alpha = 0.9929$, $I_C = 1.1915$ mA.)

5.1.3 Transistor PNP. Funcionamiento en modo activo directo

Analizamos el funcionamiento básico del transistor bipolar NPN. El dispositivo complementario es el transistor PNP. La figura 5.7 muestra el flujo de huecos y de electrones en un dispositivo PNP polarizado en modo activo directo. Como la unión B-E está polarizada en directa, el emisor tipo P es positivo respecto de la base de tipo N, los huecos fluyen desde el emisor hacia la base, los huecos se difunden a través de la base y se dispersan hacia el colector. La corriente de colector es un resultado de ese flujo de huecos.

De nuevo, como la unión B-E se encuentra polarizada en directa, la corriente de emisor es una función exponencial del voltaje B-E. Al examinar la dirección de la corriente de emisor y la polaridad del voltaje B-E polarizado en directa, escribimos

$$i_E = I_{EO}e^{v_{EB}/V_T} \tag{5.13}$$

donde v_{EB} es el voltaje entre el emisor y la base, y ahora implica que el emisor es positivo respecto de la base. Suponemos una vez más que el término -1 en la ecuación del diodo ideal es insignificante.

La corriente de colector es una función exponencial del voltaje E-B y la dirección es hacia afuera de la terminal de colector, lo contrario a lo que ocurre en el dispositivo NPN. Ahora escribimos

$$i_C = \alpha i_E = I_S e^{v_{EB}/V_T} \tag{5.14}$$

donde α es de nuevo la ganancia de corriente de base común.

Bernardo Pérez 1092771-2111071529

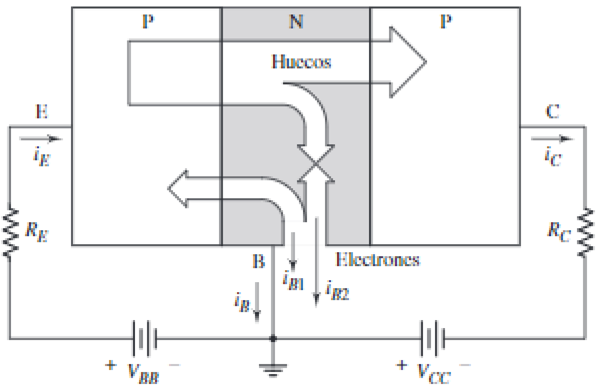


Figura 5.7 Corrientes de electrones y huecos en un transistor bipolar PNP polarizado en el modo activo directo. Las corrientes de emisor, base y colector son proporcionales a e^{v_{EB}/V_T}.

La corriente de base en un dispositivo PNP es la suma de dos componentes. El primer componente, i_{B1}, proviene de los electrones que fluyen desde la base hacia el emisor como resultado de la unión E-B polarizada en directa. Entonces escribimos que $i_{B1} \propto \exp(v_{EB}/V_T)$. El segundo componente, i_{B2}, proviene del flujo de electrones suministrado a través de la terminal de base para reemplazar los que se pierden por recombinación con los huecos portadores minoritarios inyectados en la base desde el emisor. Este componente es proporcional al número de huecos inyectados en la base, de manera que $i_{B2} \propto \exp(v_{EB}/V_T)$. Por tanto, la corriente de base total es $i_B = i_{B1} + i_{B2} \propto \exp(v_{EB}/V_T)$. La dirección de la corriente de base es hacia afuera de la terminal de base. Como la corriente de base total en el dispositivo PNP es una función exponencial del voltaje E-B, escribimos

$$i_B = I_{BO}e^{v_{EB}/V_T} = \frac{i_C}{\beta} = \frac{I_S}{\beta}e^{v_{EB}/V_T} \tag{5.15}$$

El parámetro β también es la ganancia de corriente de emisor común del transistor bipolar PNP.

Las relaciones entre las corrientes de la terminal del transistor PNP son exactamente las mismas que aquellas correspondientes al transistor NPN, y se resumen en la tabla 5.1 de la siguiente sección. Asimismo, las relaciones entre β y α son las mismas que las de las ecuaciones (5.11) y (5.12).

5.1.4 Símbolos y convenciones de circuitos

El diagrama de bloques y símbolo de circuito convencional de un transistor bipolar NPN se muestran en las figuras 5.8*a*) y 5.8*b*). La flecha en el símbolo del circuito siempre se sitúa en la terminal de emisor e indica la dirección de la corriente de emisor. Para el dispositivo NPN, esta dirección apunta hacia fuera del emisor. El diagrama de bloques simplificado y el símbolo de circuito convencional de un transistor bipolar PNP se muestran en las figuras 5.9*a*) y 5.9*b*). Aquí, la punta de la flecha en la terminal de emisor indica que la dirección de la corriente de emisor es hacia el emisor.

En referencia a los símbolos de circuito para los transistores NPN (figura 5.8*b*) y PNP (figura 5.9*b*), que muestran las direcciones de corriente y las polaridades de voltaje, resumimos las relaciones corriente-voltaje como las de la tabla 5.1.

La figura 5.10*a*) muestra un circuito de emisor común con un transistor NPN. La figura incluye las corrientes del transistor así como los voltajes de base emisor (B-E) y colector emisor (C-E). La figura 5.10*b*) muestra un circuito de emisor común con un transistor bipolar PNP.

Bernardo Pérez 1092771-2111071529
1092771211071529

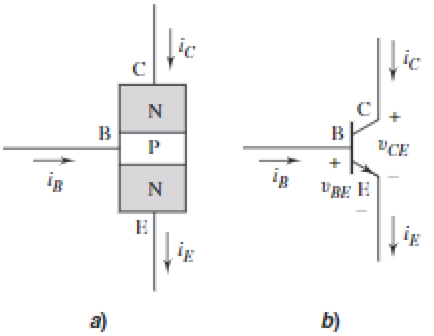


Figura 5.8 Transistor bipolar NPN: *a*) diagrama de bloques simple y *b*) símbolo del circuito. La flecha está en la terminal de emisor e indica la dirección de la corriente de emisor (hacia afuera de la terminal de emisor para el dispositivo NPN).

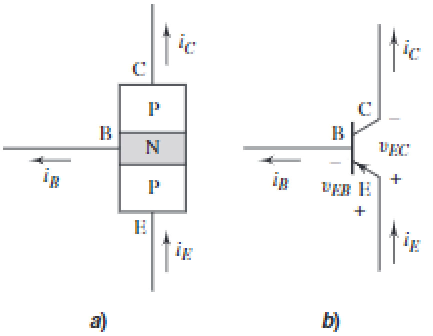


Figura 5.9 Transistor bipolar PNP: *a*) diagrama de bloques simple y *b*) símbolo del circuito. La flecha está en la terminal de emisor e indica la dirección de la corriente de emisor (hacia dentro de la terminal de emisor para el dispositivo PNP).

Tabla 5.1 Resumen de las relaciones corriente-voltaje bipolares en la región activa

NPN	PNP
$i_C = I_S e^{v_{BE}/V_T}$	$i_C = I_S e^{v_{EB}/V_T}$
$i_E = \frac{i_C}{\alpha} = \frac{I_S}{\alpha} e^{v_{BE}/V_T}$	$i_E = \frac{i_C}{\alpha} = \frac{I_S}{\alpha} e^{v_{EB}/V_T}$
$i_B = \frac{i_C}{\beta} = \frac{I_S}{\beta} e^{v_{BE}/V_T}$	$i_B = \frac{i_C}{\beta} = \frac{I_S}{\beta} e^{v_{EB}/V_T}$
Para ambos transistores	
$i_E = i_C + i_B$	$i_C = \beta i_B$
$i_E = (1+\beta) i_B$	$i_C = \alpha i_E = \left(\frac{\beta}{1+\beta}\right) i_E$
$\alpha = \frac{\beta}{1+\beta}$	$\beta = \frac{\alpha}{1-\alpha}$

Observe las diferentes direcciones de corriente y polaridades de voltaje en los dos circuitos. Una configuración de circuito más habitual con el transistor PNP se muestra en la figura 5.10*c*). Este circuito permite emplear fuentes de alimentación de voltaje positivo.

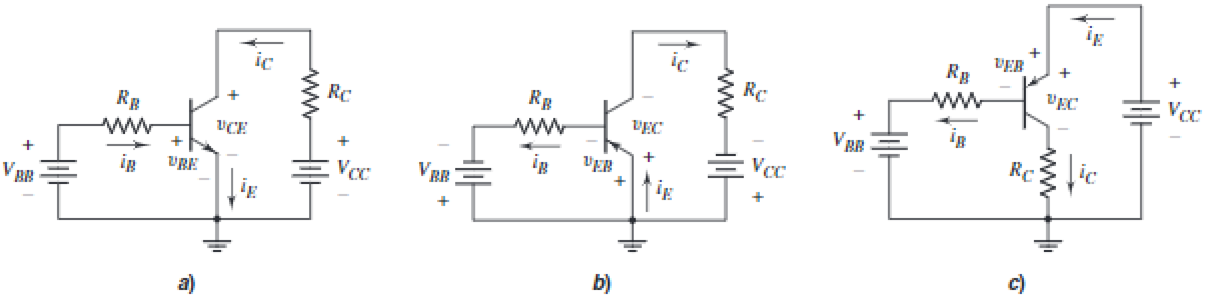


Figura 5.10 Circuitos de emisor común: *a*) con un transistor NPN, *b*) con un transistor PNP y *c*) con un transistor PNP polarizado con una fuente de voltaje positiva.

Bernardo Pérez 1092771-2111071529

Ponga a prueba su comprensión

PPC 5.1 *a*) Las ganancias de corriente de emisor común de los transistores son $\beta = 60$ y $\beta = 150$. Determine las correspondientes ganancias de corriente de base común. *b*) Las ganancias de corriente de base común de los dos transistores son $\alpha = 0.9820$ y $\alpha = 0.9925$. Determine las ganancias de corriente de emisor común correspondientes. (Respuestas: *a*) $\alpha = 0.9836$, $\alpha = 0.9934$; *b*) $\beta = 54.6$, $\beta = 132.3$.)

PPC 5.2 Un transistor NPN está polarizado en modo activo directo. La corriente de base es $I_B = 5.0\ \mu A$ y la corriente de colector es $I_C = 0.62$ mA. Determine I_E, β y α. (Respuestas: $I_E = 0.625$ mA, $\beta = 124$ y $\alpha = 0.992$.)

PPC 5.3 La corriente de emisor en un transistor PNP polarizado en modo activo directo es $I_E = 1.20$ mA. La ganancia de corriente de base común del transistor es $\alpha = 0.9915$. Determine β, I_B e I_C. (Respuestas: $\beta = 117$, $I_B = 10.2\ mA$, $I_C = 1.19\ \mu A$.)

5.1.5 Características de corriente-voltaje

Las figuras 5.11*a*) y 5.11*b*) son **configuraciones de circuito de base común** para un transistor bipolar NPN y un transistor bipolar PNP, respectivamente. Las fuentes de corriente proporcionan la corriente de emisor. Antes establecimos que la corriente de colector i_C era casi independiente del voltaje C-B en tanto la unión B-C estuviese polarizada en inversa. Cuando la unión B-C llega a estar polarizada en directa, el transistor ya no está en modo activo directo, y las corrientes de colector y emisor ya no están relacionadas por $i_C = \alpha i_E$.

La figura 5.12 muestra las características habituales de corriente-voltaje de base común. Cuando la unión colector-base se encuentra inversamente polarizada, entonces, para valores constantes de corriente de emisor, la corriente de colector es casi igual a i_E. Estas características muestran que el dispositivo de base común es casi una fuente de corriente constante ideal.

El voltaje C-B varía al modificar el voltaje V^+ (figura 5.11*a*) o el voltaje V^- (figura 5.11*b*). Cuando la unión colector-base llega a estar polarizada en directa en el rango entre 0.2 y 0.3 V, la corriente de colector i_C es todavía esencialmente igual a la corriente de emisor i_E.

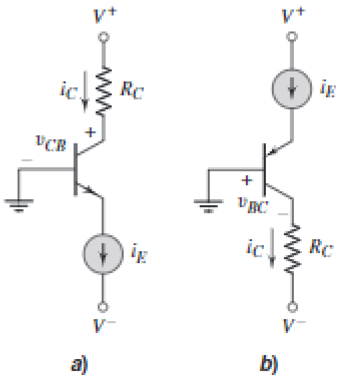


Figura 5.11 Configuración de circuito de base común con fuente de corriente constante de polarización: *a*) transistor NPN y *b*) transistor PNP.

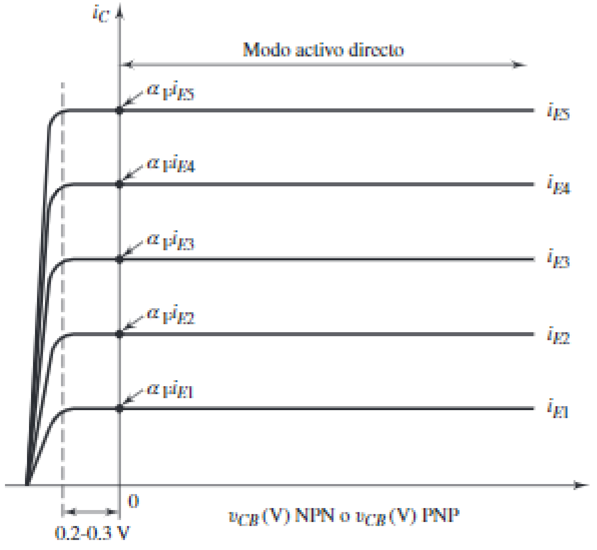


Figura 5.12 Características de corriente-voltaje de transistor del circuito de base común.

Bernardo Pérez 1092771-2111071529

En este caso, el transistor aún está polarizado en modo activo directo. Sin embargo, a medida que el voltaje C-B polarizado en directa se incrementa, la relación lineal entre el colector y las corrientes de colector y emisor ya no es válida, y la corriente de colector decae muy rápido a cero.

La configuración de circuito de emisor común proporciona un conjunto un poco diferente de características de corriente-voltaje, como se muestra en la figura 5.13. Para estas curvas, la corriente de colector se grafica contra el voltaje de colector-emisor, para varios valores constantes de la corriente de base. Estas curvas se generan a partir de los circuitos de emisor común de la figura 5.10. En este circuito, la fuente V_{BB} polariza en directa la unión B-E y controla la corriente de base i_B. El voltaje C-E varía al modificar V_{CC}.

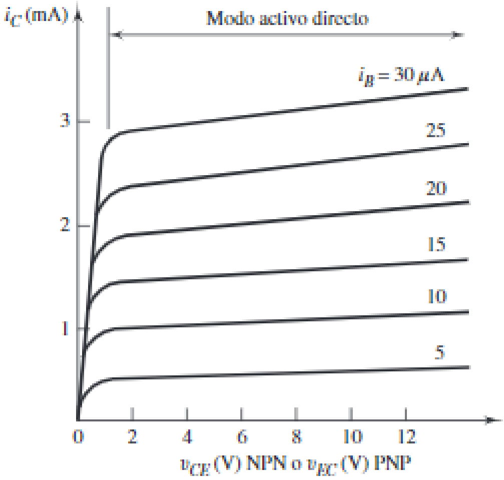


Figura 5.13 Características de corriente-voltaje de transistor del circuito de emisor común.

En el dispositivo NPN, para que el transistor esté polarizado en modo activo directo, la unión B-C debe ser cero o estar inversamente polarizada, lo que significa que V_{CE} debe ser aproximadamente mayor que V_{BE}(encendido).[5] Con $V_{CE} > V_{BE}$(encendido) existe una pendiente finita para las curvas. Sin embargo, si $V_{CE} < V_{BE}$(encendido), la unión B-C se polariza en directa, el transistor ya no se encuentra en modo activo directo y la corriente de colector decae muy rápido a cero.

La figura 5.14 muestra una vista exagerada de las características de corriente-voltaje graficadas con valores constantes del voltaje B-E. En teoría, Las curvas son lineales respecto del voltaje C-E en modo activo directo. La pendiente en estas características se debe a un efecto denominado modulación de anchura de base, que analizó por vez primera J. M. Early. El fenómeno se conoce en general como *efecto Early*. Cuando las curvas se extrapolan a la corriente cero, coinciden en un punto sobre el eje de voltaje negativo, en $v_{CE} = -V_A$. El voltaje V_A es una cantidad positiva denominada **voltaje Early**. Los valores habituales de V_A están en el rango de $50 < V_A < 300$ V. En un transistor PNP, este mismo efecto es verdadero excepto que el eje de voltaje es v_{EC}.

Para un valor dado de v_{BE} en un transistor NPN, si v_{CE} se incrementa, el voltaje de polarización inversa en la unión colector-base se incrementa, lo que significa que la anchura de la región de carga espacial B-C también aumenta. Esto a su vez reduce la anchura de base neutral

[5] Aunque la corriente de colector es esencialmente igual a la corriente de emisor cuando la unión B-C se polariza directamente un poco, como se muestra en la figura 5.12, se dice que el transistor está polarizado en modo activo directo cuando la unión B-C es igual a cero o está inversamente polarizada.

Bernardo Pérez 1092771-2111071529

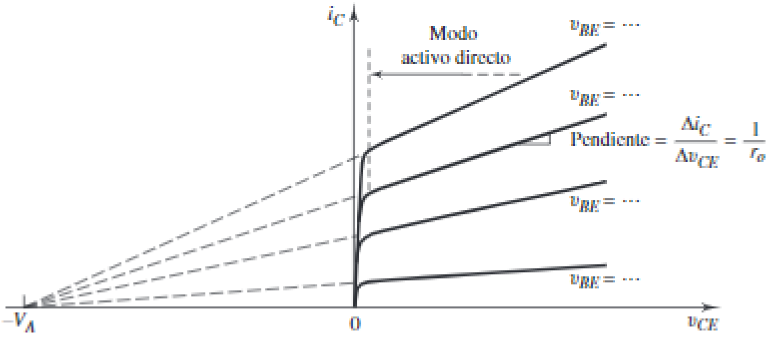


Figura 5.14 Características de corriente-voltaje de transistor para el circuito de emisor común, que muestra el voltaje Early y la resistencia de salida finita, r_o, del transistor.

W (véase la figura 5.4). Una disminución en la anchura de base provoca que el gradiente en la concentración del portador minoritario se incremente, lo que aumenta la corriente de difusión a través de la base. La corriente de colector aumenta entonces a medida que el voltaje C-E se incrementa.

La dependencia lineal de i_C contra v_{CE} en el modo activo directo se describe mediante

$$i_C = I_S(e^{v_{BE}/V_T}) \cdot \left(1 + \frac{v_{CE}}{V_A}\right) \quad \textbf{(5.16)}$$

donde se supone que I_S es constante.

En la figura 5.14, la pendiente distinta de cero de las curvas indica que la **resistencia de salida** r_o que ve hacia el colector es finita. Esta resistencia de salida se determina a partir de

$$\frac{1}{r_o} = \left.\frac{\partial i_C}{\partial v_{CE}}\right|_{v_{BE}=\text{const.}} \quad \textbf{(5.17)}$$

Con la ecuación (5.16) demostramos que

$$r_o \cong \frac{V_A}{I_C} \quad \textbf{(5.18)}$$

donde I_C es la corriente de colector en reposo cuando v_{BE} es una constante y v_{CE} es pequeña en comparación con V_A.

En la mayoría de los casos, la dependencia de i_C sobre v_{CE} no es crítica en el análisis de CD o en el diseño de los circuitos de transistores. No obstante, la resistencia de salida finita r_o puede afectar de manera significativa las características de amplificación de tales circuitos. Este efecto se examinará con más detalle en el capítulo 6 de este texto.

Ponga a prueba su comprensión

PPC 5.4 La resistencia de salida de un transistor bipolar es $r_o = 225$ kΩ para $I_C = 0.8$ mA. *a*) Determine el voltaje Early. *b*) Con los resultados del inciso *a*) encuentre r_o para *i*) $I_C = 0.08$ mA e *ii*) $I_C = 8$ mA. (Respuestas: *a*) $V_A = 180$ V; *b*) *i*) $r_o = 2.25$ MΩ, *ii*) $r_o = 22.5$ kΩ.)

PPC 5.5 Suponga que $I_C = 1$ mA para $V_{CE} = 1$ V, y que V_{BE} se mantiene constante. Determine I_C para $V_{CE} = 10$ V si: *a*) $V_A = 75$ V; y *b*) $V_A = 150$ V. (Respuestas: $I_C = 1.12$ mA, 1.06 mA.)

Bernardo Pérez 1092771-2111071529
1092771-2111071529

5.1.6 Corrientes de fuga del transistor no ideal y voltaje de ruptura

Al analizar las características de corriente-voltaje del transistor bipolar en las anteriores secciones se ignoraron dos temas: las corrientes de fuga en las uniones PN inversamente polarizadas y los efectos del voltaje de ruptura.

Corrientes de fuga

En los circuitos de base común de la figura 5.11, si establecemos la fuente de corriente $i_E = 0$, los transistores estarán en corte, pero las uniones B-C aún estarán inversamente polarizadas. Existe una corriente de fuga inversamente polarizada en estas uniones y esta corriente corresponde a la corriente de saturación inversamente polarizada en un diodo, como se describió en el capítulo 1. La dirección de estas corrientes de fuga inversamente polarizadas es la misma que la correspondiente a las corrientes de colector. El término I_{CBO} es la corriente de fuga de colector en la configuración de base común y es la corriente de fuga colector-base cuando el emisor se encuentra en circuito abierto. Esta corriente de fuga se muestra en la figura 5.15*a*).

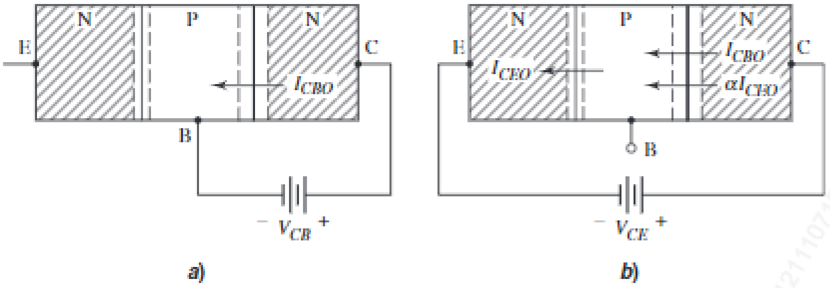


Figura 5.15 Diagrama de bloques de un transistor NPN en *a*) configuración de emisor abierto que muestra la corriente de fuga de unión I_{CBO} y *b*) configuración de base abierta que muestra la corriente de fuga I_{CEO}.

Bernardo Pérez 1092771-2111071529

Existe otra corriente de fuga entre el emisor y el colector con la terminal de base en circuito abierto. La figura 5.15*b*) es un diagrama de bloques de un transistor NPN en el cual la base es un circuito abierto ($i_B = 0$). El componente de corriente I_{CBO} es la corriente de fuga normal en la unión PN B-C inversamente polarizada. Este componente de corriente provoca que el potencial de la base se incremente, lo cual polariza en forma directa la unión B-E e induce la corriente I_{CEO} en B-E. El componente de corriente αI_{CEO} es la corriente normal de colector resultante de la corriente de emisor I_{CEO}. Escribimos

$$I_{CEO} = \alpha I_{CEO} + I_{CBO} \tag{5.19a}$$

o

$$I_{CEO} = \frac{I_{CBO}}{1-\alpha} \cong \beta I_{CBO} \tag{5.19b}$$

Esta relación indica que la configuración de base abierta produce diferentes características que la configuración de emisor abierto.

Cuando el transistor está polarizado en el modo activo directo, todavía existen las diversas corrientes de fuga. Las características de corriente-voltaje de emisor común se muestran en la figura 5.16, en la que se incluye la corriente de fuga. Una ganancia de corriente beta de CD o de emisor común se define, por ejemplo, como

$$\beta_{CD} = \frac{I_{C2}}{I_{B2}} \tag{5.20}$$

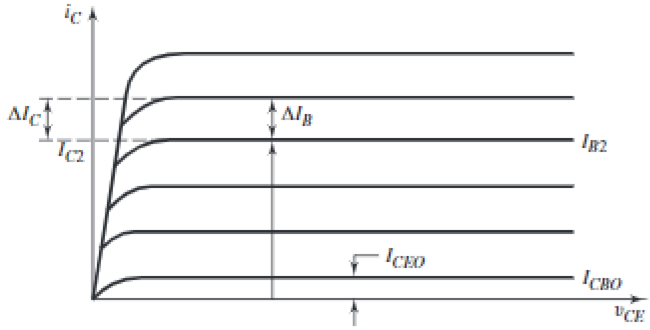


Figura 5.16 Características de corriente-voltaje del transistor para el circuito de emisor común, incluyendo corrientes de fuga. La beta de CD y la beta de CA para el transistor se determinan a partir de este conjunto de características. Se supone que el voltaje Early para este conjunto de características es $V_A = \infty$.

donde la corriente de colector I_{C2} incluye la corriente de fuga, como se muestra en la figura. Una b de CA se define como

$$\beta_{CA} = \frac{\Delta I_C}{\Delta I_B|_{V_{CE}=\text{const.}}} \tag{5.21}$$

Esta definición de beta excluye la corriente de fuga como se muestra en la figura.

Si las corrientes de fuga son insignificantes, los dos valores de beta son iguales. Supondremos en el resto de este texto que las corrientes de fuga se pueden ignorar y que beta se denota sólo con b, como ya se definió.

Voltaje de ruptura: características de base común

Las características de corriente-voltaje de base común de la figura 5.12 son ideales en el sentido de que no se muestra la ruptura. La figura 5.17 muestra las mismas características de i_C contra v_{CB} con el voltaje de ruptura.

Consideremos la curva para $i_E = 0$ (la terminal de emisor es efectivamente un circuito abierto). El voltaje de ruptura de la unión colector-base se indica como BV_{CBO}. Se trata de una cifra simplificada en la que se muestra la ruptura que ocurre abruptamente en BV_{CBO}. Para las curvas en las que $i_E > 0$, la ruptura en realidad comienza antes. Los portadores que fluyen a través de la unión inician el proceso de avalancha de ruptura a voltajes un poco más bajos.

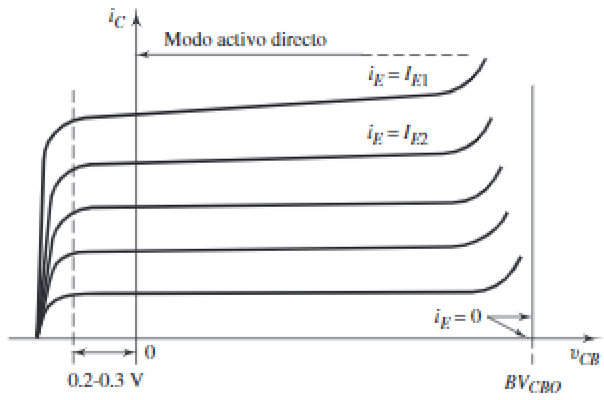


Figura 5.17 Características de base común de i_C contra v_{CB}, que muestran la ruptura de unión colector-base.

Bernardo Pérez 1092771-2111071529
1092771-2111071529

Voltaje de ruptura: características de emisor común

La figura 5.18 muestra las características de i_C contra v_{CE} de un transistor NPN para diversas corrientes de base constantes y un voltaje de ruptura ideal de BV_{CEO}. El valor de BV_{CEO} es menor que el valor de BV_{CBO} porque BV_{CEO} incluye los efectos de la acción del transistor, mientras que BV_{CBO} no lo hace. Este mismo efecto se observó en la corriente de fuga I_{CEO}.

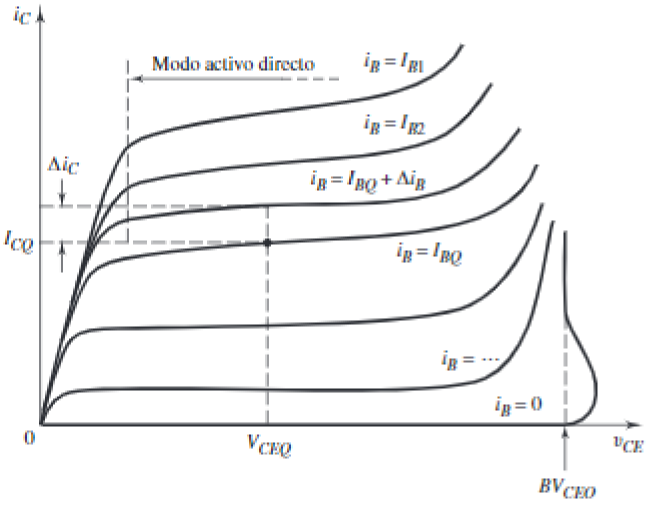


Figura 5.18 Características de emisor común que muestran los efectos de ruptura.

Las características de voltaje de ruptura para las dos configuraciones también son diferentes. El voltaje de ruptura para el caso de la base abierta está dado por

$$BV_{CEO} = \frac{BV_{CBO}}{\sqrt[n]{\beta}} \quad \textbf{(5.22)}$$

donde n es una constante empírica, por lo regular en el rango de 3 a 6.

EJEMPLO **5.2**

Objetivo: Calcular el voltaje de ruptura de un transistor conectado en la configuración de base abierta.

Suponga que la ganancia de corriente del transistor es $\beta = 100$ y que el voltaje de ruptura de la unión B-C es $BV_{CBO} = 120$ V.

Solución: Si suponemos una constante empírica de $n = 3$, tenemos

$$BV_{CEO} = \frac{BV_{CBO}}{\sqrt[n]{\beta}} = \frac{120}{\sqrt[3]{100}} = 25.9 \text{ V}$$

Comentario: El voltaje de ruptura de la configuración de base abierta es sustancialmente menor que la de la unión C-B. Esto representa una condición del peor de los casos, que debe considerarse en todo diseño de circuito.

Idea de diseño: El diseñador debe estar consciente del voltaje de ruptura de los transistores específicos utilizados en un circuito, pues será un factor limitante en la intensidad de los voltajes de polarización de CD que se pueden utilizar.

Bernardo Pérez 1092771-2111071529

PROBLEMA PARA EJERCITAR

Ejercicio 5.2: El voltaje de ruptura de emisor abierto es $BV_{CBO} = 200$ V, la ganancia de corriente es $\beta = 120$ y la constante empírica es $n = 3$. Determine BV_{CEO}. (Respuesta: 40.5 V.)

También puede ocurrir la ruptura en la unión B-E si se aplica a la unión un voltaje de polarización inversa. El voltaje de ruptura de unión disminuye a medida que aumentan las concentraciones de dopaje. Como la concentración de dopaje del emisor es por lo regular sustancialmente mayor que la concentración de dopaje en el colector, el voltaje de ruptura de la unión B-E suele ser mucho menor que el de la unión B-C. Los valores habituales de voltaje de ruptura de la unión B-E están en el intervalo de 6 a 8 V.

Ponga a prueba su comprensión

PPC 5.6 Un circuito de transistor particular requiere un voltaje de ruptura mínimo de base abierta $BV_{CEO} = 30$ V. Si $\beta = 100$ y $n = 3$, determine el valor mínimo requerido de BV_{CBO}. (Respuesta: 139 V.)

Bernardo Pérez 1092771-2111071529

5.2 ANÁLISIS DE CD DE CIRCUITOS DE TRANSISTORES

10927712111071529

Objetivo: • Conocer y familiarizarse con el análisis CD de las técnicas de diseño de circuitos de transistores bipolares.

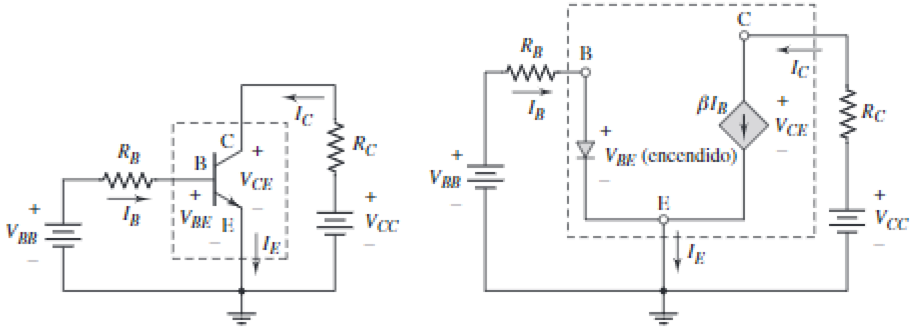
Consideramos ya las características y propiedades básicas del transistor. Ahora podemos empezar a analizar y diseñar la polarización de CD de los circuitos de transistores bipolares. El objetivo principal para el resto del capítulo es conocer a fondo el transistor bipolar y los circuitos de transistores. La polarización de CD de los transistores, el punto focal de este capítulo, es una parte importante del diseño de amplificadores bipolares, el punto esencial del capítulo siguiente.

El modelo lineal por segmentos de una unión PN sirve para el análisis de CD de los circuitos de transistores bipolares. En primer lugar, analizaremos el circuito de emisor común y presentaremos la línea de carga para ese circuito. A continuación, veremos el análisis de CD de otras configuraciones de circuitos de transistores bipolares. Como un transistor en un amplificador lineal debe estar polarizado en modo activo directo, en esta sección destacaremos el análisis y diseño de circuitos en los cuales el transistor está polarizado en este modo.

5.2.1 Circuito de emisor común

Una configuración de circuito de transistor básico se conoce como circuito de **emisor común**. La figura 5.19*a*) muestra un ejemplo de un circuito de emisor común. La terminal del emisor se encuentra, obviamente, al potencial de tierra. Esta configuración de circuito aparecerá en muchos amplificadores que se considerarán en el capítulo 6.

La figura 5.19*a*) muestra un circuito de emisor común con un transistor NPN, y la figura 5.19*b*), el circuito equivalente de CD. Supondremos que la unión B-E está polarizada en directa, por lo que la caída de voltaje a través de esa unión es el voltaje de corte o encendido V_{BE}(encendido). Cuando el transistor está polarizado en el modo activo directo, la corriente de



a) *b)*

Figura 5.19 *a*) Circuito de emisor común con transistor NPN y *b*) circuito equivalente de CD. El circuito equivalente del transistor se muestra dentro de las líneas punteadas con parámetros de transistor lineales por segmentos.

colector se representa como una fuente de corriente dependiente en función de la corriente de base. En este caso ignoramos la corriente de fuga de la unión inversamente polarizada y el efecto Early. En los siguientes circuitos consideraremos las corrientes y voltajes de CD, por lo que se utilizará la notación de CD para estos parámetros.

La corriente de base es

$$I_B = \frac{V_{BB} - V_{BE}(\text{encendido})}{R_B} \tag{5.23}$$

En la ecuación (5.23) está implícito que $V_{BB} > V_{BE}$(encendido), lo que significa que $I_B > 0$. Cuando $V_{BB} < V_{BE}$(encendido), el transistor se corta e $I_B = 0$.

En la parte del colector-emisor del circuito, escribimos

$$I_C = \beta I_B \tag{5.24}$$

y

$$V_{CC} = I_C R_C + V_{CE} \tag{5.25a}$$

o

$$V_{CE} = V_{CC} - I_C R_C \tag{5.25b}$$

En la ecuación (5.25*b*) también suponemos implícitamente que $V_{CE} > V_{BE}$(encendido), lo que significa que la unión B-C está polarizada en inversa y el transistor está polarizado en el modo activo directo.

Al considerar la figura 5.19*b*), vemos que la potencia disipada en el transistor está dada por

$$P_T = I_B V_{BE}(\text{encendido}) + I_C V_{CE} \tag{5.26a}$$

En la mayoría de los casos, $I_C \gg I_B$ y $V_{CE} > V_{BE}$(encendido), de manera que una buena primera aproximación de la potencia disipada está dada como

$$P_T \cong I_C V_{CE} \tag{5.26b}$$

La condición principal donde esta aproximación no es válida es para un transistor polarizado en el modo de saturación (lo que se analiza más adelante).

Bernardo Pérez 1092771-2111071530

EJEMPLO 5.3

Objetivo: Calcular las corrientes de base, colector y emisor, así como el voltaje de C-E para un circuito de emisor común. Calcule la disipación de potencia del transistor.

Para el circuito de la figura 5.19*a*), los parámetros son: $V_{BB} = 4$ V, $R_B = 220$ kΩ, $R_C = 2$ kΩ, $V_{CC} = 10$ V, V_{BE}(encendido) $= 0.7$ V y $\beta = 200$. La figura 5.20*a*) muestra el circuito sin que se muestren explícitamente las fuentes de voltaje.

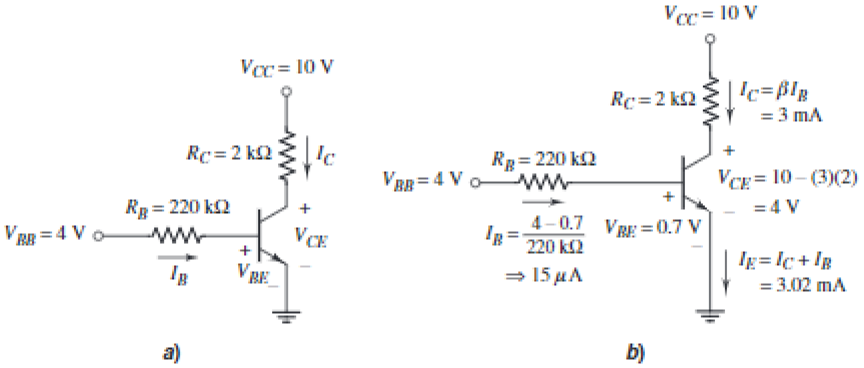


Figura 5.20 Circuito para el ejemplo 5.3: *a*) circuito y *b*) circuito que muestra valores de corriente y voltaje.

Bernardo Pérez 1092771-2111071530

10927712111071530

Solución: Con referencia a la figura 5.20*b*), la corriente de base se encuentra como

$$I_B = \frac{V_{BB} - V_{BE}(\text{encendido})}{R_B} = \frac{4 - 0.7}{220} \Rightarrow 15\ \mu\text{A}$$

La corriente de colector es

$$I_C = \beta I_B = (200)(15\ \mu\text{A}) \Rightarrow 3\text{ mA}$$

y la corriente de emisor es

$$I_E = (1 + \beta) \cdot I_B = (201)(15\mu\text{A}) \Rightarrow 3.02\,\text{mA}$$

De la ecuación (5.25*b*), el voltaje de colector-emisor es

$$V_{CE} = V_{CC} - I_C R_C = 10 - (3)(2) = 4\text{ V}$$

Se encuentra que la potencia disipada en el transistor es

$$P_T = I_B V_{BE}(\text{encendido}) + I_C V_{CE} = (0.015)(0.7) + (3)(4) \cong I_C V_{CE}$$

o

$$P_T \cong 12\text{ mW}$$

Comentario: Como $V_{BB} > V_{BE}$(encendido) y $V_{CE} > V_{BE}$(encendido), el transistor está en realidad polarizado en el modo activo directo. Como nota, en un circuito real, el voltaje a través de una unión B-E puede no ser exactamente 0.7 V, como supusimos con la aproximación lineal por segmentos. Esto puede provocar errores leves entre las corrientes y voltajes calculados y los valores medidos. También tenga en cuenta que, si tomamos la diferencia entre I_E e I_C, que es la corriente base, obtenemos $I_B = 20\ \mu$A en lugar de 15. La diferencia es el resultado de error de redondeo en la corriente de emisor.

PROBLEMA PARA EJERCITAR

Ejercicio 5.3: Los elementos del circuito de la figura 5.20*a*) se cambiaron a $V_{CC} = 3.3$ V, $V_{BB} = 2$ V, $R_C = 3.2$ kΩ y $R_B = 430$ kΩ. Los parámetros del transistor son $\beta = 150$ y $V_{BE} = 0.7$ V. Calcule I_B, I_C, V_{CE} y la potencia disipada en el transistor. (Respuestas: $I_B = 3.02$ μA, $I_C = 0.453$ mA, $V_{CE} = 1.85$ V, $P = 0.838$ mW.)

La figura 5.21*a*) muestra un circuito de emisor común con un transistor bipolar PNP, y la figura 5.21*b*), el circuito equivalente de CD. En este circuito, el emisor se encuentra al potencial de tierra, lo que significa que las polaridades de la alimentación V_{BB} y V_{CC} deben invertirse en comparación con las del circuito NPN. El análisis procede exactamente igual que antes y escribimos

$$I_B = \frac{V_{BB} - V_{EB}(\text{encendido})}{R_B} \tag{5.27}$$

$$I_C = \beta I_B \tag{5.28}$$

y

$$V_{EC} = V_{CC} - I_C R_C \tag{5.29}$$

Vemos que las ecuaciones (5.27), (5.28) y (5.29) para el transistor bipolar PNP en la configuración de emisor común son exactamente las mismas que las ecuaciones (5.23), (5.24) y (5.25*b*) para el transistor bipolar NPN en un circuito similar, si definimos adecuadamente las direcciones de corriente y las polaridades del voltaje.

En muchos casos, el transistor bipolar PNP se reconfigura en un circuito de modo que se puedan utilizar las fuentes de voltaje positivas, en vez de las negativas. Esto lo vemos en el siguiente ejemplo.

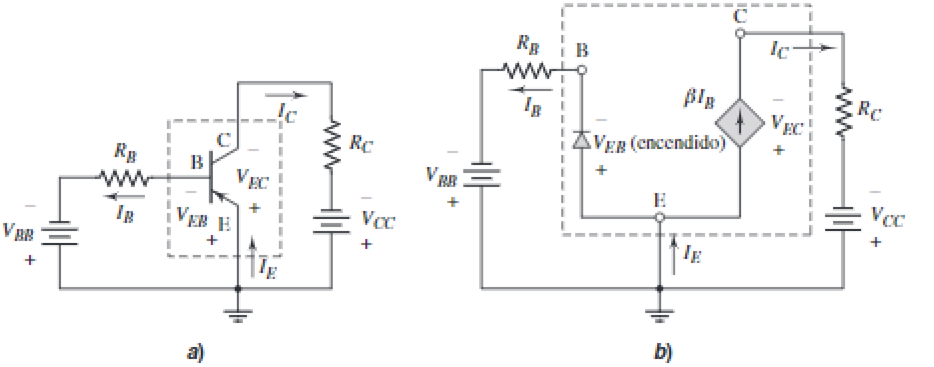


Figura 5.21 *a*) Circuito de emisor común con transistor PNP y *b*) circuito equivalente de CD. El circuito equivalente del transistor se muestra dentro de las líneas punteadas con parámetros de transistor lineales por segmentos.

EJEMPLO 5.4

Objetivo: Analizar el circuito de emisor común con un transistor PNP.

Para el circuito de la figura 5.22*a*), los parámetros son: $V_{BB} = 1.5$ V, $R_B = 580$ kΩ, $V^+ = 5$ V, $V_{EB}(\text{encendido}) = 0.6$ V y $\beta = 100$. Encuentre I_B, I_C, I_E y R_C de modo que $V_{EC} = \left(\frac{1}{2}\right)V^+$.

Bernardo Pérez 1092771-211071530

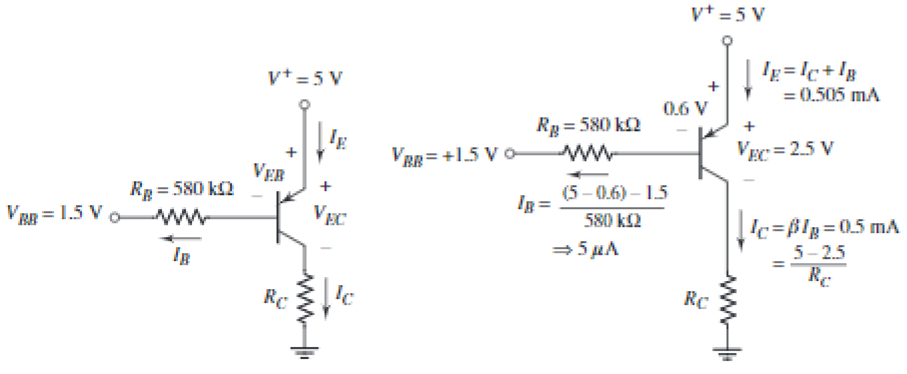


Figura 5.22 Circuito para el ejemplo 5.4: *a*) circuito y *b*) circuito que muestra valores de corriente y voltaje.

Solución: Al escribir una ecuación de la ley de voltaje de Kirchhoff alrededor del circuito E-B, encontramos que la corriente de base es

$$I_B = \frac{V^+ - V_{EB}(\text{encendido}) - V_{BB}}{R_B} = \frac{5 - 0.6 - 1.5}{580} \Rightarrow 5\mu\text{A}$$

La corriente de colector es

$$I_C = \beta I_B = (100)(5\mu\text{A}) \Rightarrow 0.5\,\text{mA}$$

y la corriente de emisor es

$$I_E = (1 + \beta)I_B = (101)(5\mu\text{A}) \Rightarrow 0.505\,\text{mA}$$

Para un voltaje C-E de $V_{EC} = ½V^+ = 2.5$ V, R_C es

$$R_C = \frac{V^+ - V_{EC}}{I_C} = \frac{5 - 2.5}{0.5} = 5\,\text{k}\Omega$$

Comentario: En este caso, la diferencia entre V^+ y V_{BB} es mayor que el voltaje de encendido del transistor, o $(V^+ - V_{BB}) > V_{EB}$(encendido). Además, debido a que $V_{EC} > V_{EB}$(encendido), el transistor bipolar PNP está polarizado en el modo activo directo.

Análisis: En este ejemplo utilizamos un voltaje de encendido de emisor-base de V_{EB}(encendido) $= 0.6$ V, mientras que antes empleamos un valor de 0.7 V. Debemos tener en cuenta que el encendido de voltaje es una aproximación y el voltaje de base-emisor real dependerá del tipo de transistor usado y del nivel de corriente. En la mayoría de los casos, la elección de un valor de 0.6 V o 0.7 V generará diferencias de poca importancia. Sin embargo, lo más común es utilizar el valor de 0.7 V.

PROBLEMA PARA EJERCITAR

Ejercicio 5.4: Los elementos del circuito de la figura 5.22*a*) son $V^+ = 3.3$ V, $V_{BB} = 1.2$ V, $R_B = 400$ kΩ y $R_C = 5.25$ kΩ. Los parámetros del transistor son $\beta = 80$ y V_{EB}(encendido) $= 0.7$ V. Determine I_B, I_C y V_{EC}. (Respuestas: $I_B = 3.5\ \mu$A, $I_C = 0.28$ mA, $V_{EC} = 1.83$ V.)

Los circuitos equivalentes de CD, como los de las figuras 5.19*b*) y 5.21*b*), son útiles inicialmente en el análisis de circuitos de transistores. Desde este punto en adelante, sin embargo, no trazaremos explícitamente el circuito equivalente. Nos limitaremos a analizar el circuito con los símbolos de circuitos de transistores, como en las figuras 5.20 y 5.22.

Bernardo Pérez 1092771-2111071530
1092771-2111071530

EJERCICIO DE ANÁLISIS POR COMPUTADORA

PS 5.1: *a*) Verifique los resultados del ejemplo 5.3 con un análisis de PSpice. Utilice un transistor estándar. *b*) Repita el análisis con $R_B = 180\ \text{k}\Omega$. *c*) Repita el análisis con $R_B = 260\ \text{k}\Omega$. ¿Qué puede decirse acerca de que R_B limita la corriente de base?

5.2.2 Línea de carga y modos de operación

La línea de carga nos ayuda a visualizar las características de un circuito de transistor. Para el circuito de emisor común de la figura 5.20*a*) utilizamos una técnica gráfica para las partes B-E y C-E del circuito. La figura 5.23*a*) muestra las características lineales por segmentos para la unión B-E y la línea de carga de entrada. La línea de carga de entrada se obtiene de la ecuación de la ley de voltaje de Kirchhoff alrededor del circuito B-E, escrito como sigue:

$$I_B = \frac{V_{BB}}{R_B} - \frac{V_{BE}}{R_B} \tag{5.30}$$

Tanto la línea de carga como la corriente de base en reposo cambian conforme cambian uno o ambos parámetros V_{BB} y R_B. La línea de carga en la figura 5.23*a*) es esencialmente la misma que las características de línea de carga para circuitos de diodos, como se muestra en el capítulo 1.

Para la parte C-E del circuito de la figura 5.20*a*), la línea de carga se encuentra al escribir la ecuación de la ley de voltaje de Kirchhoff alrededor del circuito C-E. Obtenemos

$$V_{CE} = V_{CC} - I_C R_C \tag{5.31a}$$

lo que se escribe en la forma

$$I_C = \frac{V_{CC}}{R_C} - \frac{V_{CE}}{R_C} = 5 - \frac{V_{CE}}{2}\,(\text{mA}) \tag{5.31b}$$

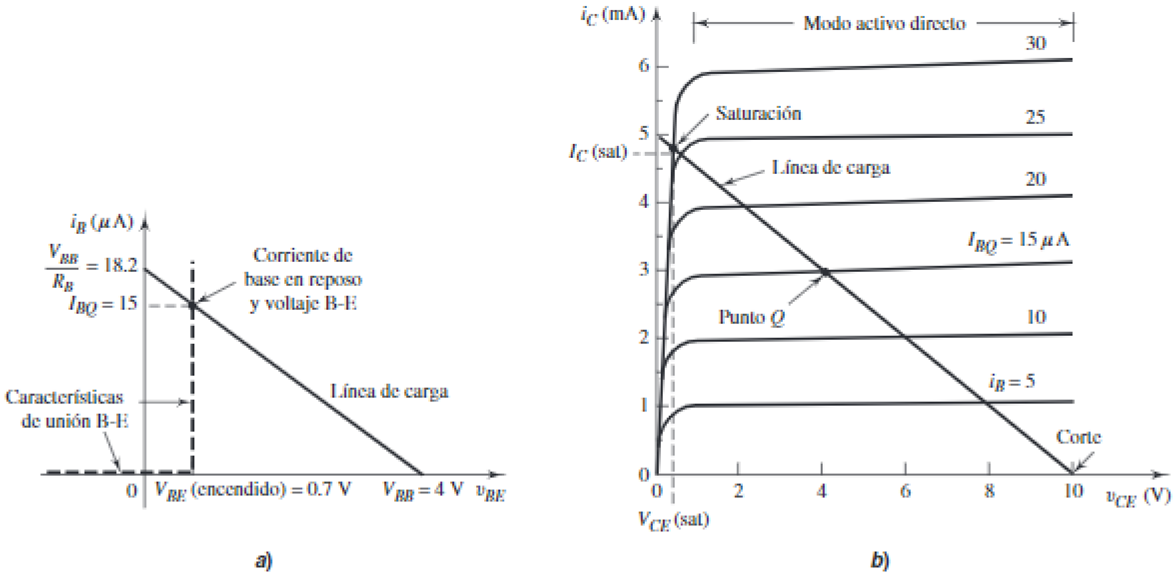


Figura 5.23 *a*) Características *i*-*v* lineales por segmentos de unión base-emisor y línea de carga de entrada, y *b*) características del transistor de emisor común y línea de carga de colector-emisor que muestra el punto Q para el circuito del ejemplo 5.3 (figura 5.20).

Bernardo Pérez 1092771-211107153

La ecuación (5.31*b*) es la ecuación de la línea de carga, que muestra una relación lineal entre la corriente de colector y el voltaje de colector-emisor. Como tomamos en cuenta el análisis de CD del circuito de transistor, esta relación representa la línea de carga de CD. La línea de carga de CA se presenta en el siguiente capítulo.

La figura 5.23*b*) muestra las características del transistor para el transistor del ejemplo 5.3, con la línea de carga superpuesta a las características del transistor. Los dos extremos de la línea de carga se encuentran al establecer $I_C = 0$, lo que produce $V_{CE} = V_{CC} = 10$ V, y al establecer $V_{CE} = 0$, lo que da por resultado $I_C = V_{CC}/R_C = 5$ mA.

El punto de operación, o punto *Q*, del transistor está dado por la corriente de colector de CD y el voltaje de colector-emisor. El punto *Q* es la intersección de la línea de carga y la curva de I_C contra V_{CE} correspondiente a la corriente de base apropiada. El punto *Q* también representa la solución simultánea de dos expresiones. La línea de carga es útil para visualizar el punto de polarización del transistor. En la figura, el punto *Q* mostrado es para el transistor del ejemplo 5.3.

Como ya se señaló, si el voltaje de alimentación en el circuito de base es menor que el voltaje de encendido, entonces $V_{BB} < V_{BE}$(encendido) e $I_B = I_C = 0$, y el transistor está en el modo de corte. En este modo, todas las corrientes del transistor son cero, ignorando las corrientes de fuga, y para el circuito de la figura 5.20*a*), $V_{CE} = V_{CC} = 10$ V.

A medida que V_{BB} aumenta ($V_{BB} > V_{BE}$(encendido)), se incrementa la corriente de base I_B y el punto *Q* se desplaza hasta la línea de carga. Como I_B sigue aumentando, se alcanza un punto donde la corriente de colector I_C ya no puede aumentar. En este punto, el transistor está polarizado en el **modo de saturación**; es decir, se dice que el transistor se encuentra en saturación. La unión B-C se polariza en directa, y la relación entre las corrientes de colector y de base ya no es lineal. El voltaje C-E del transistor en saturación, V_{CE}(sat), es menor que el voltaje de corte B-E. El voltaje B-C en polarización directa es siempre menor que el voltaje B-E de polarización directa, por lo que el voltaje C-E en saturación es un valor positivo pequeño. Por lo regular, V_{CE}(sat) está en el rango de 0.1 a 0.3 V.

Bernardo Pérez 1092771-2111071530

EJEMPLO 5.5

Objetivo: Calcular las corrientes y voltajes en un circuito cuando el transistor se lleva a la saturación.

Para el circuito de la figura 5.24, los parámetros del transistor son: $\beta = 100$ y V_{BE}(encendido) $= 0.7$ V. Si el transistor está polarizado en saturación, suponga que V_{CE}(sat) $= 0.2$ V.

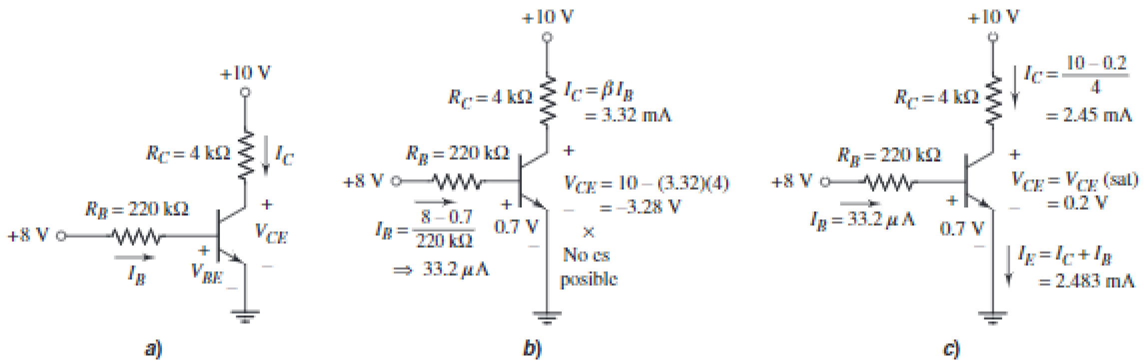


Figura 5.24 Circuito para el ejemplo 5.5: *a*) circuito, *b*) circuito que muestra los valores de corriente y voltaje, suponiendo que el transistor está polarizado en el modo activo directo (suposición incorrecta), y *c*) circuito que muestra los valores de corriente y voltaje, suponiendo que el transistor está polarizado en el modo de saturación (suposición correcta).

Solución: Como +8 V se aplica al lado de entrada de R_B, la unión base-emisor está sin duda polarizada en directa, por lo que el transistor está encendido. La corriente de base es

$$I_B = \frac{V_{BB} - V_{BE}(\text{encendido})}{R_B} = \frac{8 - 0.7}{220} \Rightarrow 33.2\ \mu\text{A}$$

Si suponemos en primer lugar que el transistor está polarizado en la región activa, entonces la corriente de colector es

$$I_C = \beta I_B = (100)(33.2\ \mu\text{A}) \Rightarrow 3.32\text{ mA}$$

El voltaje de colector-emisor es entonces

$$V_{CE} = V_{CC} - I_C R_C = 10 - (3.32)(4) = -3.28\text{ V}$$

Sin embargo, el voltaje de colector-emisor del transistor NPN en la configuración de emisor común de la figura 5.24*a*) no puede ser negativo. Por tanto, nuestra suposición inicial de que el transistor está polarizado en el modo activo directo es incorrecta. En cambio, el transistor debe estar polarizado en saturación.

Tal como se indica en la declaración del "objetivo", se establece $V_{CE}(\text{sat}) = 0.2$ V. La corriente de colector es

$$I_C = I_C(\text{sat}) = \frac{V_{CC} - V_{CE}(\text{sat})}{R_C} = \frac{10 - 0.2}{4} = 2.45\text{ mA}$$

Si suponemos que el voltaje B-E es todavía igual a $V_{BE}(\text{encendido}) = 0.7$ V, la corriente de base es $I_B = 33.2\ \mu$A, como se determinó antes. Si tomamos la relación entre corriente de colector y corriente de base, entonces

$$\frac{I_C}{I_B} = \frac{2.45}{0.0332} = 74 < \beta$$

La corriente de emisor es

$$I_E = I_C + I_B = 2.45 + 0.033 = 2.48\text{ mA}$$

Se encuentra que la potencia disipada en el transistor es

$$P_T = I_B V_{BE}(\text{encendido}) + I_C V_{CE} = (0.0332)(0.7) + (2.45)(0.2)$$

o

$$P_T = 0.513\text{ mW}$$

Comentario: Cuando un transistor se lleva a la saturación, se utiliza $V_{CE}(\text{sat})$ como otro parámetro lineal por segmentos. Además, cuando un transistor está polarizado en el modo de saturación, tenemos que $I_C < \beta I_B$. Esta condición se emplea a menudo para probar que un transistor está en efecto polarizado en el modo de saturación.

PROBLEMA PARA EJERCITAR

Ejercicio 5.5: Consideremos el circuito PNP en la figura 5.22*a*). Suponga parámetros del transistor de $V_{EB}(\text{encendido}) = 0.7$ V, $V_{EC}(\text{sat}) = 0.2$ V y $\beta = 110$. Suponga parámetros del circuito de $V^+ = 3.3$ V, $R_C = 5\text{ k}\Omega$ y $R_B = 150\text{ k}\Omega$. Calcule I_B, I_C y V_{EC} para *a*) $V_{BB} = 2$ V y *b*) $V_{BB} = 1$ V. (Respuestas: *a*) $I_B = 4\ \mu$A, $I_C = 0.44$ mA, $V_{EC} = 1.1$ V; *b*) $I_B = 10.7\ \mu$A, $I_C = 0.62$ mA, $V_{EC} = 0.2$ V.)

Bernardo Pérez 1092771-2111071530

Técnica para resolución de problemas: análisis de CD bipolar

Para analizar la respuesta de CD de un circuito de transistor bipolar es necesario conocer el modo de funcionamiento del transistor. En algunos casos, el modo de funcionamiento puede no ser obvio, lo que significa que tenemos que adivinar el estado del transistor y luego analizar el circuito para determinar si tenemos una solución consistente con nuestra estimación inicial. Para ello:

1. Suponemos que el transistor está polarizado en el modo activo directo, en cuyo caso $V_{BE} = V_{BE}$(encendido), $I_B > 0$ e $I_C = \beta I_B$.
2. Analizamos el circuito "lineal" con este supuesto.
3. Evaluamos el estado resultante del transistor. Si los valores supuestos iniciales de los parámetros y $V_{CE} > V_{CE}$(sat) son verdaderos, entonces la suposición inicial es correcta. Sin embargo, si el cálculo muestra que $I_B < 0$, entonces el transistor está probablemente en corte, y si el cálculo muestra que $V_{CE} < 0$, es probable que el transistor esté polarizado en saturación.
4. Si se demuestra que la suposición inicial era incorrecta, entonces se debe formular una nueva suposición y analizarse el nuevo circuito "lineal". A continuación, se debe repetir el paso 3.

Debido a que no siempre está claro si un transistor está polarizado en el modo activo directo o de saturación, al principio quizá debamos establecer una conjetura sobre el estado del transistor y luego comprobarla. Esto es similar al proceso de análisis de circuitos con diodos múltiples. Por ejemplo, en el ejemplo 5.5 supusimos que había un modo activo directo, se realizó el análisis y se demostró que $V_{CE} < 0$. Sin embargo, no es posible un V_{CE} negativo para un transistor NPN en la configuración de emisor común. Por tanto, se refutó nuestra hipótesis inicial y el transistor estaba polarizado en el modo de saturación. Con los resultados del ejemplo 5.5, también vemos que cuando un transistor está en saturación, la relación entre I_C e I_B es siempre menor que β, o

$$I_C/I_B < \beta$$

Esta condición es cierta tanto para el transistor NPN como para el PNP polarizado en el modo de saturación. Cuando un transistor bipolar se encuentra polarizado en saturación, podemos definir

$$\frac{I_C}{I_B} \equiv \beta_{\text{Forzada}} \tag{5.32}$$

donde β_{Forzada} se conoce como "beta forzada". Tenemos entonces que $\beta_{\text{Forzada}} < \beta$.

Otro modo de funcionamiento de un transistor bipolar es el **modo activo inverso**. En este modo, la unión B-E se polariza en sentido inverso y la unión B-C está polarizada en directa. En efecto, el transistor funciona "al revés"; es decir, el emisor actúa como el colector, y el colector, como el emisor. Pospondremos el análisis sobre este modo de funcionamiento hasta ver los circuitos electrónicos digitales, más adelante en este texto.

En resumen, los cuatro modos de funcionamiento de un transistor NPN se muestran en la figura 5.25. Las cuatro combinaciones posibles de voltajes B-E y B-C determinan los modos de funcionamiento. Si $v_{BE} > 0$ (unión directamente polarizad*a*) y $v_{BC} < 0$ (unión inversamente polarizad*a*), el transistor está polarizado en el modo activo directo. Si ambas uniones son cero o están inversamente polarizadas, el transistor está en corte. Si ambas uniones están directamente polarizadas, el transistor está en saturación. Si la unión B-E se polariza en sentido inverso y la unión B-C está directamente polarizada, el transistor está en el modo activo inverso.

El modelo de parámetro lineal por segmentos del transistor que empleamos en el análisis de CD de los circuitos de transistores es adecuado para muchas aplicaciones. Otro modelo de transistor se conoce como **modelo de Ebers-Moll,** el cual sirve para describir el transistor en

Bernardo Pérez 1092771-2111071530
1092771-2111071530

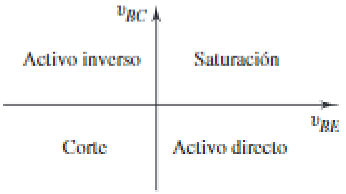


Figura 5.25 Condiciones de polarización para los cuatro modos de operación de un transistor NPN.

cada uno de sus posibles modos de funcionamiento y se utiliza en el programa de simulación por computadora SPICE. Sin embargo, aquí no consideraremos el modelo de Ebers-Moll.

Ponga a prueba su comprensión

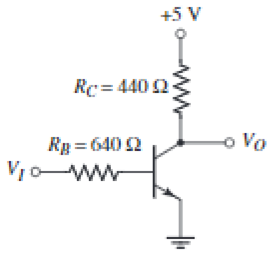


Figura 5.26 Figura para los ejercicios PPC 5.7 y PPC 5.8.

En los problemas de ejercicios siguientes, suponga que V_{BE}(encendido) = 0.7 V y V_{CE}(sat) = 0.2 V.

PPC 5.7 Para el circuito de la figura 5.26, suponga que $\beta = 50$. Determine V_O, I_B e I_C para: *a)* $V_I = 0.2$ V y *b)* $V_I = 3.6$ V. Luego, calcule la potencia disipada en el transistor para las dos condiciones. (Respuestas: *a)* $I_B = I_C = 0$, $V_O = 5$ V, $P = 0$; *b)* $I_B = 4.53$ mA, $I_C = 10.9$ mA, $P = 5.35$ mW.)

PPC 5.8 Para el circuito de la figura 5.26, sea $\beta = 50$, y determine V_I tal que $V_{EC} = 0$. Calcule la potencia disipada en el transistor. (Respuestas: $V_I = 0.825$ V, $P = 6.98$ mW.)

5.2.3 Características de transferencia de voltaje

Con un gráfico de las características de transferencia de voltaje (voltaje de salida en función del voltaje de entrada) se visualiza el funcionamiento de un circuito o el estado de un transistor. El siguiente ejemplo considera un circuito de transistores tanto NPN como PNP.

EJEMPLO 5.6

Objetivo: Desarrollar las curvas de transferencia de voltaje para los circuitos de las figuras 5.27*a)* y 5.27*b)*.

Suponga parámetros de transistor NPN de V_{BE}(encendido) = 0.7 V, $\beta = 120$, V_{CE}(sat) = 0.2 V y $V_A = \infty$, y parámetros de transistor PNP de V_{EB}(encendido) = 0.7 V, $\beta = 80$, V_{EC}(sat) = 0.2 V y $V_A = \infty$.

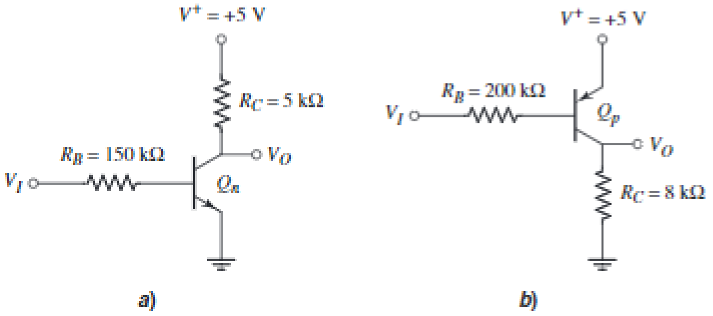


Figura 5.27 Circuitos para el ejemplo 5.6; *a)* circuito NPN y *b)* circuito PNP.

Bernardo Pérez 1092771-2111071530

Solución (circuito de transistor NPN): Para $V_I \leq 0.7$ V, el transistor Q_n está en corte, por lo que $I_B = I_C = 0$. El voltaje de salida es entonces $V_O = V^+ = 5$ V.

Para $V_I > 0.7$ V, el transistor Q_n se enciende y está inicialmente polarizado en el modo activo directo. Tenemos

$$I_B = \frac{V_I - 0.7}{R_B}$$

e

$$I_C = \beta I_B = \frac{\beta(V_I - 0.7)}{R_B}$$

Entonces

$$V_O = 5 - I_C R_C = 5 - \frac{\beta(V_I - 0.7)R_C}{R_B}$$

Esta ecuación es válida para $0.2 \leq V_O \leq 5$ V. Cuando $V_O = 0.2$ V, el transistor Q_n entra en saturación. Cuando $V_O = 0.2$ V, el voltaje de entrada se encuentra a partir de

$$0.2 = 5 - \frac{(120)(V_I - 0.7)(5)}{150}$$

lo que produce $V_I = 1.9$ V. Para $V_I \geq 1.9$ V, el transistor Q_n sigue polarizado en la región de saturación.

La curva de transferencia de voltaje se muestra en la figura 5.28*a*).

Solución (circuito de transistor PNP): Para $4.3 \leq V_I \leq 5$ V, el transistor Q_p está en corte, por lo que $I_B = I_C = 0$. Así, el voltaje de salida es $V_O = 0$.

Para $V_I < 4.3$ V, el transistor Q_p se enciende y se polariza en el modo activo directo. Tenemos

$$I_B = \frac{(5 - 0.7) - V_I}{R_B}$$

e

$$I_C = \beta I_B = \beta\left[\frac{(5 - 0.7) - V_I}{R_B}\right]$$

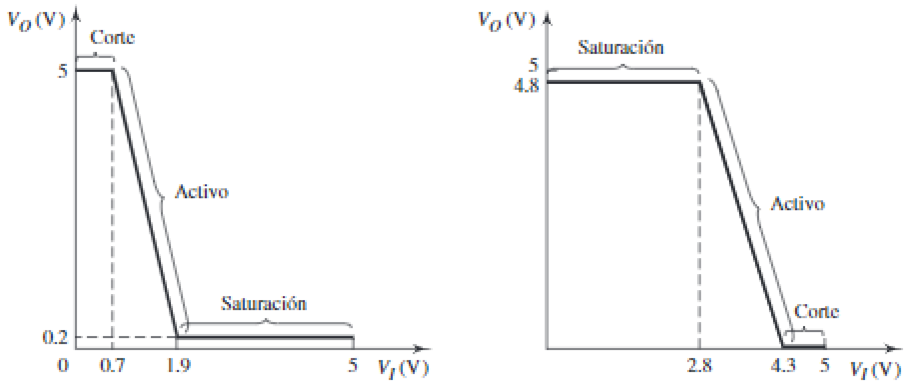


Figura 5.28 Características de transferencia de voltaje para *a*) circuito NPN de la figura 5.27*a*) y *b*) circuito PNP de la figura 5.27*b*).

Bernardo Pérez 1092771-2111071530

1092771-2111071530

El voltaje de salida es entonces

$$V_O = I_C R_C = \beta R_C \left[\frac{(5-0.7)-V_I}{R_B} \right]$$

Esta ecuación es válida para $0 \leq V_O \leq 4.8$ V. Cuando $V_O = 4.8$ V, el transistor Q_p entra en saturación.

Cuando $V_O = 4.8$ V, el voltaje de entrada se calcula a partir de

$$4.8 = (80)(8) \left[\frac{(5-0.7)-V_I}{200} \right]$$

lo que produce $V_I = 2.8$ V. Para $V_I \leq 2.8$ V, el transistor Q_p se mantiene polarizado en el modo de saturación.

La curva de transferencia de voltaje se muestra en la figura 5.28*b*).

Simulación por computadora: En la figura 5.29 se muestran las características de transferencia de voltaje de una simulación PSpice con un transistor estándar 2N3904. Un resultado que puede observarse de la simulación por computadora es que el voltaje de salida en el modo activo directo no es exactamente una función lineal del voltaje de entrada, como sugiere el análisis manual. Además, el voltaje base-emisor cuando $v_I = 1.3$ V es $v_{BE} = 0.649$ V en los resultados de análisis por computadora en lugar del valor supuesto de 0.7 V en el análisis manual. Sin embargo, el análisis manual proporciona una primera aproximación aceptable.

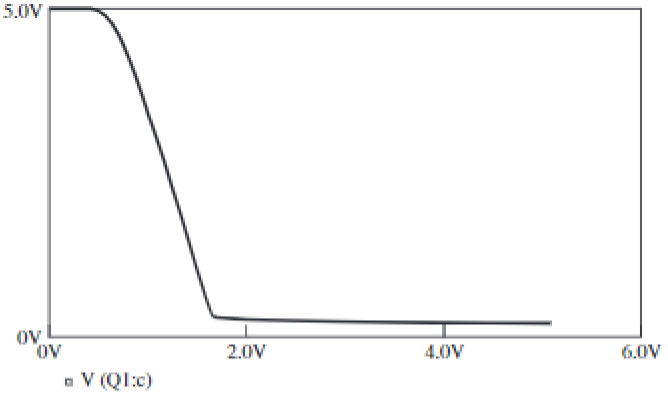


Figura 5.29 Característica de transferencia de voltaje para el circuito de la figura 5.27*a*) generada por una simulación PSpice.

Comentario: Como se muestra en este ejemplo, las características de transferencia de voltaje se determinan al encontrar el rango de valores de voltaje de entrada que polariza el transistor en corte, en el modo activo directo o en el modo de saturación.

PROBLEMA PARA EJERCITAR

Ejercicio 5.6: Los elementos del circuito en la figura 5.27*a*) se cambian a $R_B = 200$ kΩ, $R_C = 4$ kΩ y $V^+ = 9$ V. Los parámetros del transistor son $\beta = 100$, V_{BE}(encendido) $= 0.7$ V y V_{CE}(sat) $= 0.2$ V. Grafique las características de transferencia de voltaje para $0 \leq V_I \leq 9$ V. (Respuestas: Para $0 \leq V_I \leq 0.7$ V, Q_n está en corte, $V_O = 9$ V; para $V_I \geq 5.1$ V, Q_n está en saturación, $V_O = 0.2$ V.)

Bernardo Pérez 1092771-2111071530

Bernardo Pérez 1092771-2111071530

EJERCICIO PARA ANÁLISIS EN COMPUTADORA

PS 5.2: Con una simulación PSpice, grafique las características de transferencia de voltaje del circuito de la figura 5.27*b*). Utilice un transistor estándar. ¿Cuál es el valor de v_{EB} cuando el transistor está polarizado en la región activa directa?

5.2.4 Circuitos bipolares comunes: análisis de CD

Existen diversas configuraciones de circuitos de transistores bipolares, además de los circuitos de emisor común de las figuras 5.20 y 5.22, que se utilizan comúnmente. Varios ejemplos de estos circuitos se presentan en esta sección. Los circuitos BJT tienden a ser muy semejantes en términos de procedimientos de análisis de CD, de modo que el mismo enfoque básico de análisis funciona independientemente de la apariencia del circuito. Continuaremos nuestro análisis de CD y el diseño de circuitos bipolares para incrementar nuestra eficiencia y conocer mejor este tipo de circuitos.

EJEMPLO 5.7

Objetivo: Calcular las características de un circuito que contiene un resistor de emisor.

Para el circuito de la figura 5.30*a*), sea V_{BE}(encendido) $= 0.7$ V y $\beta = 75$. Observe que el circuito tiene voltajes de alimentación tanto positivos como negativos.

Solución (valores del punto Q): Escribimos la ecuación de la ley de voltaje de Kirchhoff alrededor de la malla B-E y tenemos

$$V_{BB} = I_B R_B + V_{BE}(\text{encendido}) + I_E R_E + V^- \tag{5.33}$$

Si suponemos que el transistor está polarizado en el modo activo directo, escribimos $I_E = (1+\beta)I_B$. A continuación resolvemos la ecuación (5.33) para la corriente de base:

$$I_B = \frac{V_{BB} - V_{BE}(\text{encendido}) - V^-}{R_B + (1+\beta)R_E} = \frac{1 - 0.7 - (-1.8)}{560 + (76)(3)} \Rightarrow 2.665\ \mu\text{A}$$

Las corrientes de colector y emisor son

$$I_C = \beta I_B = (75)(2.665\ \mu\text{A}) \Rightarrow 0.20\text{ mA}$$

e

$$I_E = (1+\beta) I_B = (76)(2.665\ \mu\text{A}) \Rightarrow 0.203\text{ mA}$$

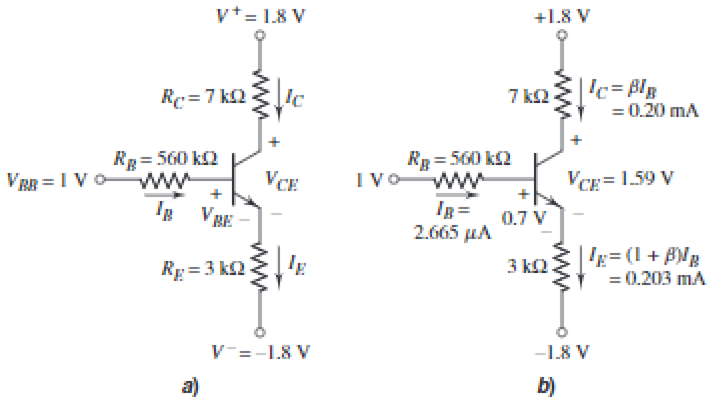


Figura 5.30 Circuito para el ejemplo 5.7: *a*) circuito y *b*) circuito que muestra valores de corriente y voltaje.

De la figura 5.30*b*) el voltaje de colector-emisor es

$$V_{CE} = V^+ - I_C R_C - I_E R_E - V^- = 1.8 - (0.20)(7) - (0.203)(3) - (-1.8)$$

o

$$V_{CE} = 1.59 \text{ V}$$

Solución (línea de carga): Volvemos a utilizar la ley de voltaje de Kirchhoff alrededor de la malla C-E. De la relación entre las corrientes de colector y de emisor, encontramos

$$V_{CE} = (V^+ - V^-) - I_C\left[R_C + \left(\frac{1+\beta}{\beta}\right)R_E\right]$$
$$= [1.8 - (-1.8)] - I_C\left[7 + \left(\frac{76}{75}\right)(3)\right]$$

o

$$V_{CE} = 3.6 - I_C(10.04)$$

La línea de carga y el punto Q calculado se muestran en la figura 5.31. Algunas características del transistor de I_C contra V_{CE} se superponen en la figura.

Comentario: Como el voltaje de C-E es de 1.59 V, $V_{CE} > V_{BE}$(encendido) y el transistor está polarizado en el modo activo directo, como se supuso al principio. Veremos, más adelante en este capítulo, el valor de incluir un resistor de emisor en un circuito.

PROBLEMA PARA EJERCITAR

Ejercicio 5.7: Los parámetros del circuito de la figura 5.30*a*) se cambian a $V^+ = 3.3$ V, $V^- = -3.3$ V, $V_{BB} = 0$, $R_B = 640$ kΩ, $R_E = 2.4$ kΩ y $R_C = 10$ kΩ. Los parámetros del transistor son $\beta = 80$ y V_{BE}(encendido) $= 0.7$ V. Calcule todas las corrientes del transistor y V_{CE}. (Respuestas: $I_B = 3.116\ \mu$A, $I_C = 0.249$ mA, $I_E = 0.252$ mA, $V_{CE} = 3.51$ V.)

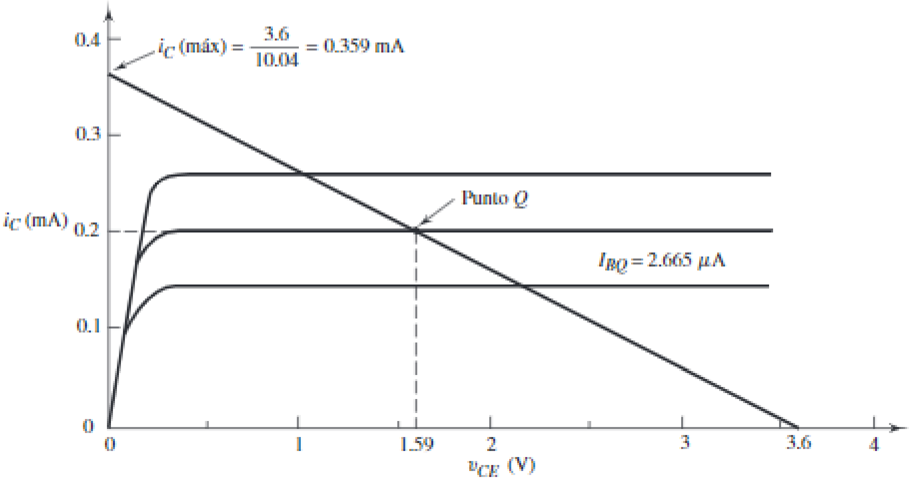


Figura 5.31 Línea de carga y punto Q para el circuito de la figura 5.30 para el ejemplo 5.7.

EJEMPLO DE DISEÑO 5.8

Objetivo: Diseñar el circuito de base común de la figura 5.32 de modo que $I_{EQ} = 0.50$ mA y $V_{ECQ} = 4.0$ V.

Bernardo Pérez 1092771-211071530

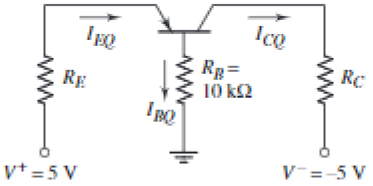


Figura 5.32 Circuito de base común para el ejemplo 5.8.

Suponga parámetros del transistor de $\beta = 120$ y V_{EB}(encendido) $= 0.7$ V.

Solución: Al escribir la ecuación de la ley de voltaje de Kirchhoff alrededor de la malla base-emisor (suponiendo que el transistor está polarizado en el modo activo directo), tenemos

$$V^+ = I_{EQ}R_E + V_{EB}(\text{encendido}) + \left(\frac{I_{EQ}}{1+\beta}\right)R_B$$

o

$$5 = (0.5)R_E + 0.7 + \left(\frac{0.5}{121}\right)(10)$$

lo que da por resultado

$$R_E = 8.52\ \text{k}\Omega$$

Encontramos

$$I_{CQ} = \left(\frac{\beta}{1+\beta}\right)I_{EQ} = \left(\frac{120}{121}\right)(0.5) = 0.496\ \text{mA}$$

Ahora, al escribir la ecuación de la ley de voltaje de Kirchhoff alrededor de la malla emisor-colector, tenemos

$$V^+ = I_{EQ}R_E + V_{ECQ} + I_{CQ}R_C + V^-$$

o

$$5 = (0.5)(8.52) + 4 + (0.496)R_C + (-5)$$

lo que da por resultado

$$R_C = 3.51\ \text{k}\Omega$$

Comentario: El análisis de circuito del circuito de base común se lleva a cabo igual que en todos los circuitos anteriores.

PROBLEMA PARA EJERCITAR

Ejercicio 5.8: Diseñe el circuito de base común de la figura 5.33 de modo que $I_{EQ} = 0.125$ mA y $V_{ECQ} = 2.2$ V. Los parámetros del transistor son $\beta = 110$ y V_{EB}(encendido) $=$ 0.7 V. (Respuestas: $R_E = 18.4$ kΩ, $R_C = 12.1$ kΩ.)

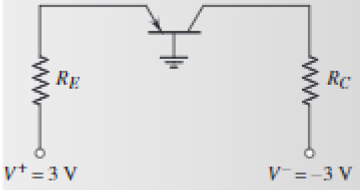


Figura 5.33 Circuito de base común para el problema para ejercitar 5.8.

Bernardo Pérez 1092771-2111071531

Ponga a prueba su comprensión

PPC 5.9 Los voltajes de polarización en el circuito de la figura 5.34 son $V^+ = 3.3$ V y $V^- = -3.3$ V. El valor medido del voltaje de colector es $V_C = 2.27$ V. Determine I_B, I_C, I_E, β y α. (Respuestas: $I_B = 2.50\ \mu$A, $I_C = 0.2575$ mA, $I_E = 0.26$ mA, $\beta = 103$, $\alpha = 0.99038$.)

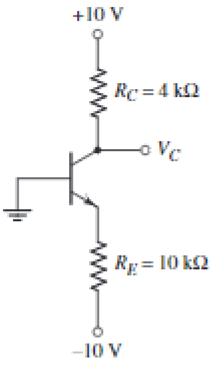


Figura 5.34 Figura para el ejercicio PPC 5.9.

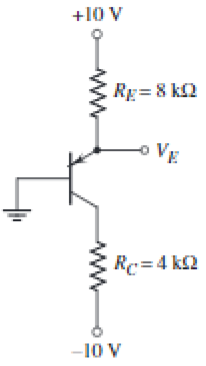


Figura 5.35 Figura para el ejercicio PPC 5.10.

PPC 5.10 Los voltajes de polarización en el circuito de la figura 5.35 son $V^+ = 5$ V y $V^- = -5$ V. Suponga que $\beta = 85$. Determine I_B, I_C, I_E y V_{EC}. (Respuestas: $I_B = 6.25\ \mu$A, $I_C = 0.531$ mA, $I_E = 0.5375$ mA, $V_{EC} = 3.575$ V.)

EJEMPLO DE DISEÑO **5.9**

Objetivo: Diseñar un circuito de transistor bipolar PNP para satisfacer un conjunto de especificaciones.

Especificaciones: La configuración del circuito por diseñar se muestra en la figura 5.36*a*). El voltaje en reposo de emisor-colector va a ser $V_{ECQ} = 2.5$ V.

Opciones: Se van a emplear resistores discretos con tolerancias de ±10 por ciento, un resistor de emisor con un valor nominal de $R_E = 2$ kΩ, y se dispone de un transistor con $\beta = 60$ y V_{EB}(encendido) = 0.7 V.

Solución (valor ideal del punto Q): Al escribir la ecuación de la ley de voltaje de Kirchhoff alrededor de la malla C-E, obtenemos

$$V^+ = I_{EQ}R_E + V_{ECQ}$$

o

$$5 = I_{EQ}(2) + 2.5$$

lo que produce $I_{EQ} = 1.25$ mA. La corriente de colector es

$$I_{CQ} = \left(\frac{\beta}{1+\beta}\right) \cdot I_{EQ} = \left(\frac{60}{61}\right)(1.25) = 1.23\,\text{mA}$$

La corriente de base es

$$I_{BQ} = \frac{I_{EQ}}{1+\beta} = \frac{1.25}{61} = 0.0205\,\text{mA}$$

Bernardo Pérez 1092771-2111071531

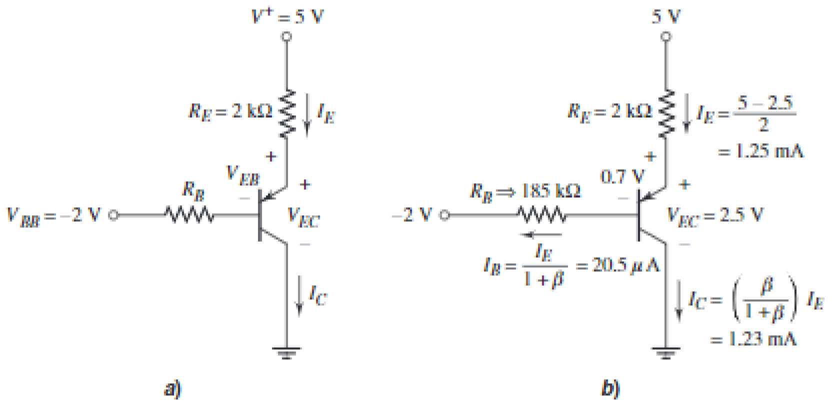


Figura 5.36 Circuito para el ejemplo de diseño 5.9: *a*) circuito y *b*) circuito que muestra valores de corriente y voltaje.

Escribimos la ecuación de la ley de voltaje de Kirchhoff alrededor de la malla E-B y encontramos

$$V^+ = I_{EQ}R_E + V_{EB}(\text{encendido}) + I_{BQ}R_B + V_{BB}$$

o

$$5 = (1.25)(2) + 0.7 + (0.0205)R_B + (-2)$$

lo que da por resultado $R_B = 185$ kΩ.

Solución (línea de carga ideal): La ecuación de la línea de carga es

$$V_{EC} = V^+ - I_E R_E = V^+ - I_C\left(\frac{1+\beta}{\beta}\right)R_E$$

o

$$V_{EC} = 5 - I_C\left(\frac{61}{60}\right)(2) = 5 - I_C(2.03)$$

La línea de carga, con el valor nominal de R_E, y el punto Q calculado se muestran en la figura 5.37*a*).

Compensaciones: Como se muestra en el apéndice C, no se dispone de un valor de resistor estándar de 185 kΩ. Escogeremos un valor de 180 kΩ. Tendremos en cuenta tolerancias de ±10 por ciento para los resistores R_B y R_E.

La corriente de colector en reposo está dada por

$$I_{CQ} = \beta\left[\frac{V^+ - V_{EB}(\text{encendido}) - V_{BB}}{R_B + (1+\beta)R_E}\right] = (60)\left[\frac{6.3}{R_B + (61)R_E}\right]$$

y la línea de carga está dada por

$$V_{EC} = V^+ - I_C\left(\frac{1+\beta}{\beta}\right)R_E = 5 - \left(\frac{61}{60}\right)I_C R_E$$

Los valores extremos de R_E son:

$$2\text{ k}\Omega - 10\% = 1.8\text{ k}\Omega \qquad 2\text{ k}\Omega + 10\% = 2.2\text{ k}\Omega.$$

Los valores extremos de R_B son:

$$180\text{ k}\Omega - 10\% = 162\text{ k}\Omega \qquad 180\text{ k}\Omega + 10\% = 198\text{ k}\Omega.$$

Bernardo Pérez 1092771-2111071531
1092771-2111071531

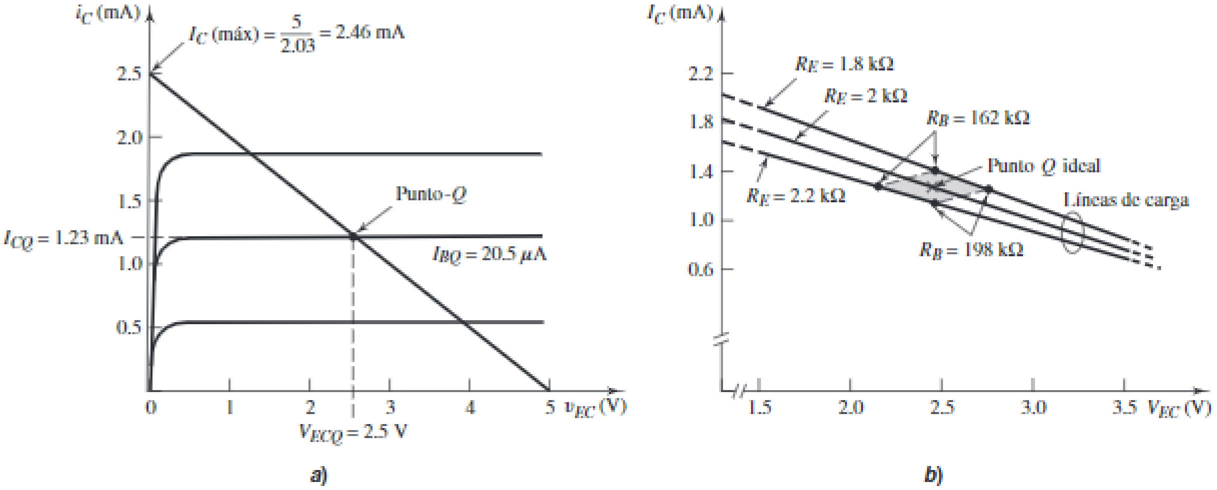


Figura 5.37 *a*) Línea de carga y valor del punto *Q* para el circuito ideal diseñado de la figura 5.36 utilizado en el ejemplo 5.9; *b*) líneas de carga y valores del punto *Q* para los valores de tolerancia extrema de los resistores.

Los valores del punto *Q* para los valores extremos de R_B y R_E se proporcionan en la tabla siguiente:

R_B	R_E 1.8 kΩ	R_E 2.2 kΩ
162 kΩ	$I_{CQ} = 1.39$ mA	$I_{CQ} = 1.28$ mA
	$V_{ECQ} = 2.46$ V	$V_{ECQ} = 2.14$ V
198 kΩ	$I_{CQ} = 1.23$ mA	$I_{CQ} = 1.14$ mA
	$V_{ECQ} = 2.75$ V	$V_{ECQ} = 2.45$ V

La figura 5.37*b*) muestra los puntos *Q* para los diversos valores posibles extremos de los resistores de emisor y la base. El área sombreada muestra la región en la que el punto *Q* se presentará sobre el rango de valores de los resistores.

Comentario: Este ejemplo muestra que un punto *Q* ideal se determina con base en un conjunto de especificaciones, pero, debido a tolerancia de los resistores, el punto *Q* real variará en un rango de valores. Otros ejemplos considerarán las tolerancias que intervienen en los parámetros del transistor.

PROBLEMA PARA EJERCITAR

Ejercicio 5.9: Los elementos del circuito de la figura 5.36*a*) son $V^+ = 5$ V, $V_{BB} = -2$ V, $R_E = 2$ kΩ y $R_B = 180$ kΩ. Suponga V_{EB}(encendido) $= 0.7$ V. Grafique el punto *Q* de la línea de carga para *a*) $\beta = 40$, *b*) $\beta = 60$, *c*) $\beta = 100$ y *d*) $\beta = 150$. (Respuestas: *a*) $I_{CQ} = 0.962$ mA, *b*) $I_{CQ} = 1.25$ mA, *c*) $I_{CQ} = 1.65$ mA, *d*) $I_{CQ} = 1.96$ mA.)

EJEMPLO **5.10**

Objetivo: Calcular las características de un circuito de transistor bipolar NPN con una resistencia de carga. La resistencia de carga representa una segunda etapa de transistor conectada a la salida del circuito de transistor.

Bernardo Pérez 1092771-2111071531
1092771-2111071531

Para el circuito de la figura 5.38*a*), los parámetros del transistor son: V_{BE}(encendido) = 0.7 V y $\beta = 100$.

Solución (valores del punto Q): La ecuación de la ley de voltaje de Kirchhoff alrededor de la malla B-E produce

$$I_B R_B + V_{BE}(\text{encendido}) + I_E R_E + V^- = 0$$

Suponemos de nuevo $I_E = (1 + \beta)I_B$ y encontramos

$$I_B = \frac{-(V^- + V_{BE}(\text{encendido}))}{R_B + (1+\beta)R_E} = \frac{-(-5+0.7)}{10+(101)(5)} \Rightarrow 8.35\ \mu\text{A}$$

Las corrientes de colector y emisor son

$$I_C = \beta I_B = (100)(8.35\ \mu\text{A}) \Rightarrow 0.835\ \text{mA}$$

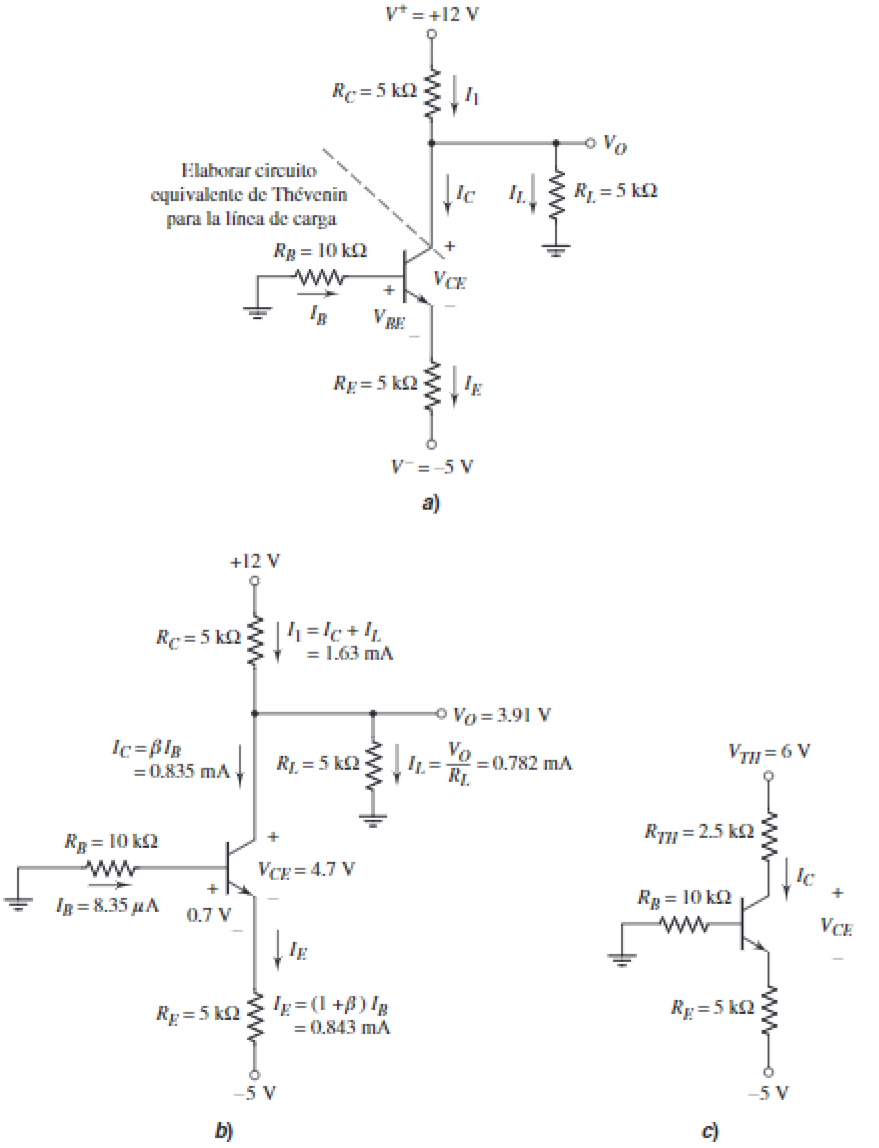


Figura 5.38 Circuito para el ejemplo 5.10: *a*) circuito, *b*) circuito que muestra valores de corriente y voltaje, y *c*) circuito equivalente de Thévenin.

Bernardo Pérez 1092771-2111071531
1092771-2111071531

e

$$I_E = (1+\beta)I_B = (101)(8.35\,\mu\text{A}) \Rightarrow 0.843\,\text{mA}$$

En el nodo del colector, escribimos

$$I_C = I_1 - I_L = \frac{V^+ - V_O}{R_C} - \frac{V_O}{R_L}$$

o

$$0.835 = \frac{12 - V_O}{5} - \frac{V_O}{5}$$

Despejamos V_O y encontramos que $V_O = 3.91$ V. Las corrientes son entonces $I_1 = 1.62$ mA e $I_L = 0.782$ mA. En referencia a la figura 5.38*b*), el voltaje de colector-emisor es

$$V_{CE} = V_O - I_E R_E - (-5) = 3.91 - (0.843)(5) - (-5) = 4.70\,\text{V}$$

Solución (línea de carga): La ecuación de la línea de carga para este circuito no es tan sencilla como la de los circuitos anteriores. El enfoque más fácil para encontrar la línea de carga es hacer un "circuito equivalente de Thévenin" de R_L, R_C y V^+, como se indica en la figura 5.38*b*). (Los circuitos equivalentes de Thévenin también se revisan más adelante en este capítulo, en la sección 5.4.) La resistencia equivalente de Thévenin es

$$R_{TH} = R_L \| R_C = 5\|5 = 2.5\,\text{k}\Omega$$

y el voltaje equivalente de Thévenin es

$$V_{TH} = \left(\frac{R_L}{R_L + R_C}\right)\cdot V^+ = \left(\frac{5}{5+5}\right)\cdot(12) = 6\,\text{V}$$

El circuito equivalente se muestra en la figura 5.38*c*). La ecuación de la ley de voltaje de Kirchhoff en torno de la malla C-E es

$$V_{CE} = (6-(-5)) - I_C R_{TH} - I_E R_E = 11 - I_C(2.5) - I_C\left(\frac{101}{100}\right)\cdot(5)$$

o

$$V_{CE} = 11 - I_C(7.55)$$

La línea de carga y los valores calculados del punto Q se muestran en la figura 5.39.

Comentario: Recuerde que la corriente del colector determinada a partir de $I_C = \beta I_B$, es la corriente en la terminal de colector del transistor; no es necesariamente la corriente en el resistor R_C del colector.

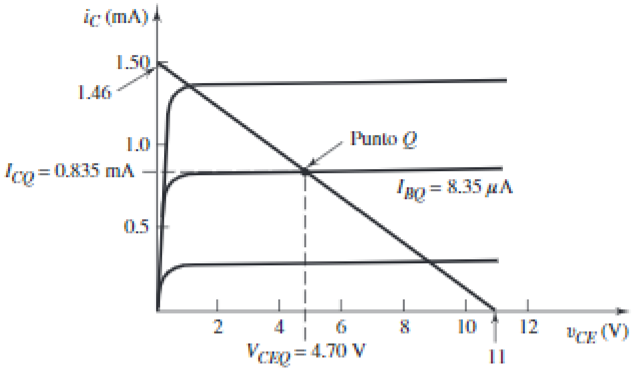


Figura 5.39 Línea de carga y punto Q para el circuito de la figura 5.38*a*) para el ejemplo 5.10.

Bernardo Pérez 1092771-2111071531
1092771-2111071531

PROBLEMA PARA EJERCITAR

Ejercicio 5.10: Para el transistor del circuito de la figura 5.40, la ganancia de corriente de base común es $\alpha = 0.9920$. Determine R_E de modo que la corriente del emisor se limite a $I_E = 1.0$ mA. También determine I_B, I_C y V_{BC}. (Respuestas: $R_E = 3.3$ kΩ, $I_C = 0.992$ mA, $I_B = 8.0$ μA, $V_{BC} = 4.01$ V.)

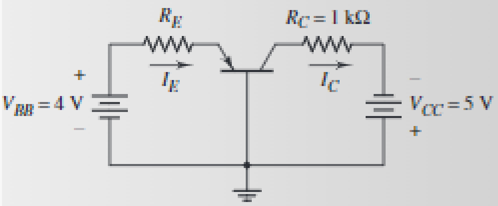


Figura 5.40 Figura para el problema para ejercitar 5.10.

Ponga a prueba su comprensión

PPC 5.11 Para el circuito de la figura 5.41, determine I_E, I_B, I_C y V_{CE}, si $\beta = 75$. (Respuestas: $I_B = 15.1$ μA, $I_C = 1.13$ mA, $I_E = 1.15$ mA, $V_{CE} = 6.03$ V.)

PPC 5.12 Suponga que $\beta = 120$ para el transistor de la figura 5.42. Determine R_E de modo que $V_{CE} = 2.2$ V. (Respuesta: $R_E = 154$ Ω.)

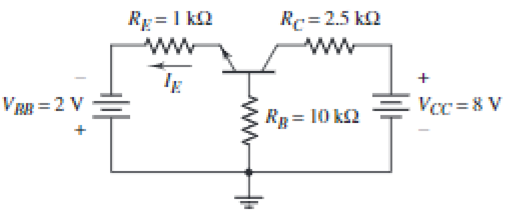


Figura 5.41 Figura para el ejercicio PPC 5.11.

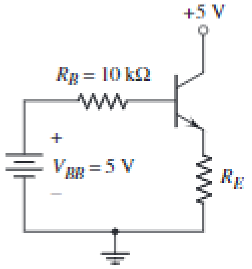


Figura 5.42 Figura para el ejercicio PPC 5.12.

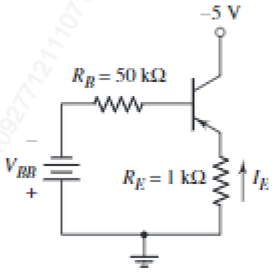


Figura 5.43 Figura para el ejercicio PPC 5.13.

PPC 5.13 Para el transistor en la figura 5.43, suponga que $\beta = 90$. *a*) Determine V_{BB} tal que $I_E = 1.2$ mA. *b*) Encuentre I_C y V_{EC}. (Respuestas: *a*) $V_{BB} = 2.56$ V; *b*) $I_C = 1.19$ mA, $V_{EC} = 3.8$ V.)

EJERCICIO PARA ANÁLISIS EN COMPUTADORA

PS 5.3: Verifique el análisis del circuito de base común en el ejercicio PPC 5.11 con una simulación en PSpice. Utilice un transistor estándar.

5.3 APLICACIONES BÁSICAS DE TRANSISTORES

Objetivo: • Examinar tres aplicaciones de los circuitos de transistores bipolares: circuito de conmutación (interruptor), circuito lógico digital y circuito amplificador.

Bernardo Pérez 1092771-2111071531

Los transistores sirven para: conmutar corrientes, voltajes y potencias, realizar funciones lógicas digitales y amplificar señales variables en el tiempo. En esta sección consideraremos las propiedades de conmutación del transistor bipolar, analizaremos un circuito lógico digital simple de transistores y luego mostraremos cómo utilizar un transistor bipolar para amplificar señales variables en el tiempo.

5.3.1 Conmutador

La figura 5.44 muestra un circuito bipolar llamado **inversor**, en el que el transistor en el circuito se conmuta entre el corte y la saturación. La carga, por ejemplo, puede ser un motor, un diodo emisor de luz o algún otro dispositivo eléctrico. Si $v_I < V_{BE}$(encendido), entonces $i_B = i_C = 0$ y el transistor está en corte. Como $i_C = 0$, la caída de voltaje a través de la carga es cero, por lo que el voltaje de salida es $v_O = V_{CC}$. Asimismo, como las corrientes en el transistor son cero, la disipación de potencia en el transistor es cero. Si la carga fuese un motor, dicho motor estaría apagado con corriente cero. Del mismo modo, si la carga fuera un diodo emisor de luz, la salida luminosa sería nula con corriente cero.

Si establecemos $v_I = V_{CC}$ y si la relación entre R_B y R_C, donde R_C es la resistencia efectiva de la carga, es menor que β, entonces el transistor por lo regular se lleva a la saturación, lo que significa que

$$i_B \cong \frac{v_I - V_{BE}(\text{encendido})}{R_B} \quad \textbf{(5.34)}$$

$$i_C = I_C(\text{sat}) = \frac{V_{CC} - V_{CE}(\text{sat})}{R_C} \quad \textbf{(5.35)}$$

y

$$v_O = V_{CE}(\text{sat}) \quad \textbf{(5.36)}$$

En este caso, se induce una corriente de colector que encendería el motor o el LED, según el tipo de carga.

La ecuación (5.34) supone que el voltaje B-E puede aproximarse por el voltaje de encendido.

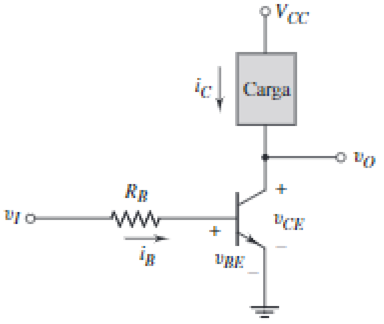


Figura 5.44 Circuito inversor bipolar NPN empleado como interruptor (*switch*).

EJEMPLO 5.11

Objetivo: Calcular los valores apropiados de resistencia y la disipación de potencia de los transistores para las dos configuraciones de conmutación de inversor de la figura 5.45.

Especificaciones (figura 5.45*a*): Con el transistor en el circuito inversor de la figura 5.45*a*) se activa y desactiva el diodo emisor de luz (LED). La corriente requerida para el LED es $I_{C1} =$

Bernardo Pérez 1092771-2111071531

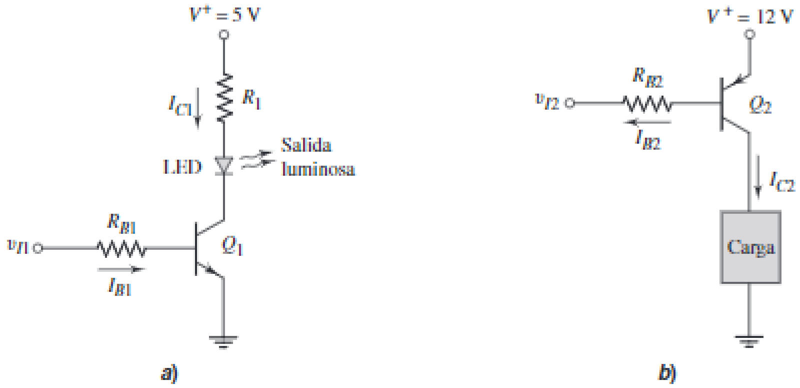


Figura 5.45 Figuras para el ejemplo 5.11.

12 mA para producir la salida de luz especificada. Suponga parámetros del transistor de $\beta = 80$, V_{BE}(encendido) = 0.7 V y V_{CE}(sat) = 0.2 V, y que el voltaje de corte en el diodo es $V_\gamma = 1.5$ V. [Nota: Los LED se fabrican con materiales semiconductores compuestos y tienen un voltaje de corte mayor en comparación con los diodos de silicio.]

Especificaciones (figura 5.45*b*): El circuito inversor en la figura 5.45*b*) utiliza un transistor PNP. En este caso, un lado de la carga (por ejemplo, un motor) se conecta al potencial de tierra. La corriente de carga requerida es $I_{C2} = 5$ A. Suponga parámetros del transistor de $\beta = 40$, V_{EB}(encendido) = 0.7 V y V_{EC}(sat) = 0.2 V.

Solución (figura 5.45*a*): Para $V_{I1} = 0$, el transistor Q_1 está en corte, de manera que $I_{B1} = I_{C2} = 0$ y el LED también está apagado.

Para $v_{I1} = 5$ V, necesitamos que $I_{C1} = 12$ mA y deseamos llevar el transistor a la saturación. Entonces

$$R_1 = \frac{V^+ - (V_\gamma + V_{CE}(\text{sat}))}{I_{C1}} = \frac{5 - (1.5 + 0.2)}{12} \Rightarrow R_1 = 275\ \Omega$$

Podemos establecer $I_{C1}/I_{B1} = 40$. Luego $I_{B1} = 12/40 = 0.3$ mA. Ahora

$$R_{B1} = \frac{v_{I1} - V_{BE}(\text{encendido})}{I_{B1}} = \frac{5 - 0.7}{0.3} = 14.3\ \text{k}\Omega$$

La disipación de potencia en Q_1 es

$$P_1 = I_{B1}V_{BE}(\text{encendido}) + I_{C1}V_{CE}(\text{sat}) = (0.3)(0.7) + (12)(0.2) = 2.61\ \text{mW}$$

Solución (figura 5.45*b*): Para $V_{I2} = 12$ V, el transistor Q_2 está en corte, de manera que $I_{B2} = I_{C2} = 0$ y el voltaje a través de la carga es cero.

Para $V_{I2} = 0$, el transistor Q_2 se va a llevar a la saturación, de manera que $V_{EC2} = V_{EC}$(sat) = 0.2 V. El voltaje a través de la carga es 11.8 V y la corriente es 5 A, lo que significa que la resistencia de carga efectiva es 2.36 Ω.

Si establecemos $I_{C2}/I_{B2} = 20$, entonces $I_{B2} = 5.20 = 0.25$ A. Ahora

$$R_{B2} = \frac{V^+ - V_{EB}(\text{encendido}) - v_{I2}}{I_{B2}} = \frac{12 - 0.7 - 0}{0.25} = 45.2\ \Omega$$

La disipación de potencia en el transistor Q_2 es

$$P_2 = I_{B2}V_{EB}(\text{encendido}) + I_{C2}V_{EC}(\text{sat}) = (0.25)(0.7) + (5)(0.2) = 1.175\ \text{W}$$

Comentario: Al igual que con la mayoría de los diseños de circuitos electrónicos, deben formularse algunos supuestos. La suposición de establecer $I_C/I_B = (1/2)\beta$ en cada caso asegura

Bernardo Pérez 1092771-2111071531
1092771-2111071531

que cada transistor se lleve a la saturación, aunque se produzcan variaciones en los parámetros del circuito. Al mismo tiempo, las corrientes de base se limitan a valores razonables.

Podemos observar que para el circuito en la figura 5.45*a*), una corriente de base de sólo 0.3 mA induce una corriente de carga de 12 mA. Para el circuito de la figura 5.45*b*), una corriente de base de sólo 0.25 A induce una corriente de carga de 5 A. La ventaja de los conmutadores de transistores es que las corrientes de carga grandes se conmutan con corrientes de base relativamente pequeñas.

PROBLEMA PARA EJERCITAR

Ejercicio 5.11: *a*) Rediseñe el circuito de LED de la figura 5.45*a*) de modo que $I_{C1} = 15$ mA e $I_{C1}/I_{B1} = 50$ para $v_I = 5$ V. Use los mismos parámetros del transistor Q_1 dados en el ejemplo 5.11. *b*) Modifique el circuito de la figura 5.45*b*) de modo que $I_{C2} = 2$ A e $I_{C2}/I_{B2} = 25$ para $v_I = 0$. Utilice los mismos parámetros del transistor Q_2 como se indican en el ejemplo 5.11. (Respuestas: *a*) $R_1 = 220\ \Omega$, $R_{B1} = 14.3$ kΩ; *b*) $R_{B2} = 141\ \Omega$.)

Cuando un transistor está polarizado en saturación, la relación entre las corrientes de colector y de base ya no es lineal. En consecuencia, este modo de operación no se puede utilizar para amplificadores lineales. Por otro lado, la conmutación de un transistor entre corte y saturación produce el mayor cambio en el voltaje de salida, lo que es especialmente útil en circuitos lógicos digitales, como veremos en la siguiente sección.

5.3.2 Lógica digital

Consideremos el circuito inversor de transistor simple de la figura 5.46*a*). Si la entrada V_I es de aproximadamente cero voltios, el transistor está en corte y la salida V_O es elevada e igual a V_{CC}. Si, por otro lado, la entrada es alta e igual a V_{CC}, el transistor puede llevarse a la saturación, en cuyo caso la salida es baja e igual a V_{CE}(sat).

Considere ahora el caso en que un segundo transistor esté conectado en paralelo, como en la figura 5.46*b*). Cuando las dos entradas son iguales a cero, ambos transistores Q_1 y Q_2 están en corte, y $V_O = 5$ V. Cuando $V_1 = 5$ V y $V_2 = 0$, el transistor Q_1 se puede conducir a la saturación y Q_2 permanece en corte. Con Q_1 en saturación el voltaje de salida es $V_O = V_{CE}(\text{sat}) \cong 0.2$ V. Si invertimos los voltajes de entrada de modo que $V_1 = 0$ y $V_2 = 5$ V, entonces Q_1 está en corte, Q_2 se puede conducir a la saturación y $V_O = V_{CE}(\text{sat}) \cong 0.2$ V. Si ambas entradas son altas, es decir, $V_1 = V_2 = 5$ V, entonces ambos transistores se pueden conducir a la saturación y $V_O = V_{CE}(\text{sat}) \cong 0.2$ V.

La tabla 5.2 muestra estas diferentes condiciones para el circuito de la figura 5.46*b*). En un **sistema de lógica positiva**, lo que significa que el voltaje más grande es un 1 lógico y el

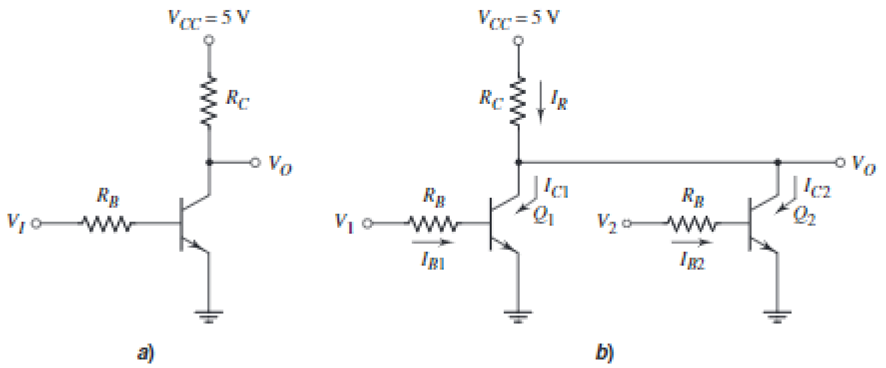


Figura 5.46 *a*) Circuito inversor bipolar y *b*) compuerta lógica NOR bipolar.

Bernardo Pérez 1092771-2111071531

voltaje más bajo es un 0 lógico, este circuito realiza la **función lógica NOR**. El circuito de la figura 5.46*b*) es así un circuito lógico NOR bipolar de dos entradas.

Tabla 5.2 Respuesta del circuito lógico NOR bipolar

V_1 (V)	V_2 (V)	V_O (V)
0	0	5
5	0	0.2
0	5	0.2
5	5	0.2

EJEMPLO 5.12

Objetivo: Determinar las corrientes y voltajes en el circuito de la figura 5.46*b*).

Suponga que los parámetros del transistor son: $\beta = 50$, V_{BE}(encendido) $= 0.7$ V y V_{CE}(sat) $= 0.2$ V. Sea $R_C = 1\ \text{k}\Omega$ y $R_B = 20\ \text{k}\Omega$. Determine las corrientes y el voltaje de salida para diversas condiciones de entrada.

Solución: La siguiente tabla indica las ecuaciones y resultados de este ejemplo.

Condición	V_O	I_R	Q_1	Q_2
$V_1 = 0$, $V_2 = 0$	5 V	0	$I_{B1} = I_{C1} = 0$	$I_{B2} = I_{C2} = 0$
$V_1 = 5$ V, $V_2 = 0$	0.2 V	$\frac{5 - 0.2}{1} = 4.8$ mA	$I_{B1} = \frac{5 - 0.7}{20} = 0.215$ mA $I_{C1} = I_R = 4.8$ mA	$I_{B2} = I_{C2} = 0$
$V_1 = 0$, $V_2 = 5$ V	0.2 V	4.8 mA	$I_{B1} = I_{C1} = 0$	$I_{B2} = 0.215$ mA $I_{C2} = I_R = 4.8$ mA
$V_1 = 5$ V, $V_2 = 5$ V	0.2 V	4.8 mA	$I_{B1} = 0.215$ mA $I_{C1} = \frac{I_R}{2} = 2.4$ mA	$I_{B2} = 0.215$ mA $I_{C2} = \frac{I_R}{2} = 2.4$ mA

Comentario: En este ejemplo vemos que cada vez que un transistor conduce, la relación entre corriente de colector y corriente de base es siempre menor que β. Esto demuestra que el transistor está en saturación, lo que ocurre cuando V_1 o V_2 es 5 V.

PROBLEMA PARA EJERCITAR

Ejercicio 5.12: Los parámetros del transistor en el circuito de la figura 5.46*b*) son: $\beta = 40$, V_{BE}(encendido) $= 0.7$ V y V_{CE}(sat) $= 0.2$ V. Sea $R_C = 600\ \Omega$ y $R_B = 950\ \Omega$. Determine las corrientes y el voltaje de salida para: *a*) $V_1 = V_2 = 0$; *b*) $V_1 = 5$ V, $V_2 = 0$; y *c*) $V_1 = V_2 = 5$ V. (Respuestas: *a*) Las corrientes son cero, $V_O = 5$ V; *b*) $I_{B2} = I_{C2} = 0$, $I_{B1} = 4.53$ mA, $I_{C1} = I_R = 8$ mA, $V_O = 0.2$ V; *c*) $= I_{B1} = I_{B2} = 4.53$ mA, $I_{C1} = I_{C2} = 4$ mA $= I_R/2$, $V_O = 0.2$ V.)

Este ejemplo y el análisis que lo acompaña ilustran que los circuitos de transistores bipolares se configuran para realizar funciones lógicas.

Bernardo Pérez 1092771-211107 1531

5.3.3 Amplificador

El circuito inversor bipolar también sirve para amplificar una señal variable en el tiempo. La figura 5.47*a*) muestra un circuito inversor que incluye una fuente de voltaje Δv_I variable en el tiempo en el circuito de base. Las características de transferencia de voltaje se muestran en la figura 5.47*b*). Con la fuente de voltaje de CD V_{BB} se polariza el transistor en la región activa directa. El punto Q se muestra en las características de transferencia.

La fuente de voltaje Δv_I introduce una señal variable en el tiempo en la entrada. Un cambio en el voltaje de entrada produce entonces un cambio en el voltaje de salida. Estas señales de entrada y salida variables en el tiempo se muestran en la figura 5.47*b*). Si la magnitud de la pendiente de las características de transferencia es mayor que la unidad, entonces la señal de salida variable con el tiempo será más grande que la señal de entrada variable en el tiempo: es decir, será un amplificador.

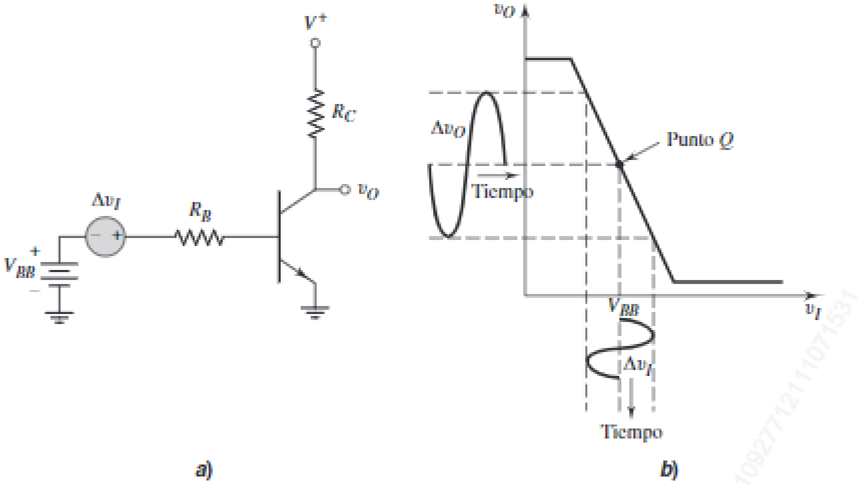


Figura 5.47 *a*) Circuito inversor bipolar para utilizarse como amplificador variable en el tiempo, *b*) características de transferencia de voltaje.

Bernardo Pérez 1092771-2111071531

EJEMPLO 5.13

Objetivo: Determinar el factor de amplificación para el circuito de la figura 5.48*a*).

Los parámetros del transistor son $\beta = 120$ V_{BE}(encendido) $= 0.7$ V y $V_A = \infty$.

Solución de CD: Las características de transferencia de voltaje se desarrollaron en el ejemplo 5.6 para este mismo circuito. La curva de transferencia de voltaje se repite para mayor comodidad en la figura 5.48*b*).

Para $0.7 \leq v_I \leq 1.9$ V, el transistor está polarizado en el modo activo directo y el voltaje de salida está dado por

$$v_O = 7.8 - 4v_I$$

Ahora se polariza el transistor en el centro de la región activa con un voltaje de entrada de $v_I = V_{BB} = 1.3$ V. El voltaje de salida de CD es $v_O = 2.6$ V. El punto Q se muestra en las características de transferencia.

Solución de CA: Como $v_O = 7.8 - 4v_I$, podemos encontrar el cambio en el voltaje de salida respecto de un cambio en el voltaje de entrada. Encontramos

$$\Delta v_O = -4\Delta v_I$$

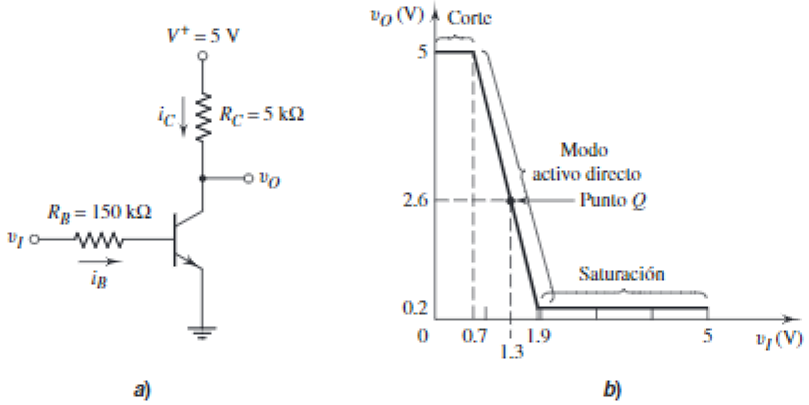


Figura 5.48 *a*) Inversor bipolar empleado como amplificador, *b*) características de transferencia de voltaje del inversor.

La ganancia de voltaje es entonces

$$A_v = \frac{\Delta v_O}{\Delta v_I} = -4$$

Simulación por computadora: Una fuente de voltaje senoidal de 2 kHz se colocó en el circuito de base de la figura 5.48*a*). La amplitud de la señal de entrada variable con el tiempo fue de 0.2 V. La figura 5.49 muestra la respuesta de salida del circuito. Una señal senoidal se superpone a un valor de CD como se esperaba. La señal de salida de pico a pico es de aproximadamente 1.75 V. El factor de amplificación variable con el tiempo es entonces $|A_v| = 1.75/(2)(0.2) = 4.37$. Este valor concuerda muy bien con el análisis manual.

Comentario: Conforme cambia el voltaje de entrada, nos desplazamos a lo largo de las características de transferencia de voltaje como se muestra en la figura 5.50*b*). El signo negativo se produce debido a la propiedad inversora del circuito.

Análisis: En este ejemplo polarizamos el transistor en el centro de la región activa. Si la señal de entrada Δv_I es una función senoidal como se muestra en la figura 5.50*b*), entonces la salida de señal Δv_O es también una señal senoidal, que es la respuesta deseada para un circuito ana-

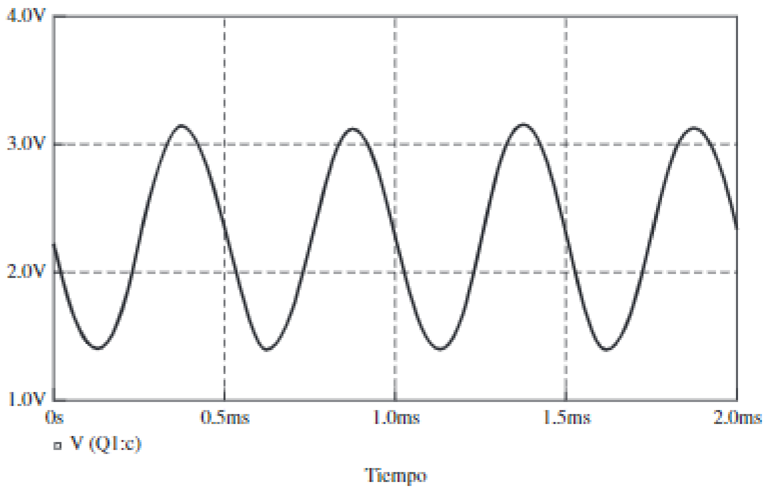


Figura 5.49 Señal de salida del circuito de la figura 5.48 para señales de entrada $V_{BB} = 1.3$ V y $\Delta v_I = 0.2$ sen ωt(V).

Bernardo Pérez 1092771-211107153110927712111071531

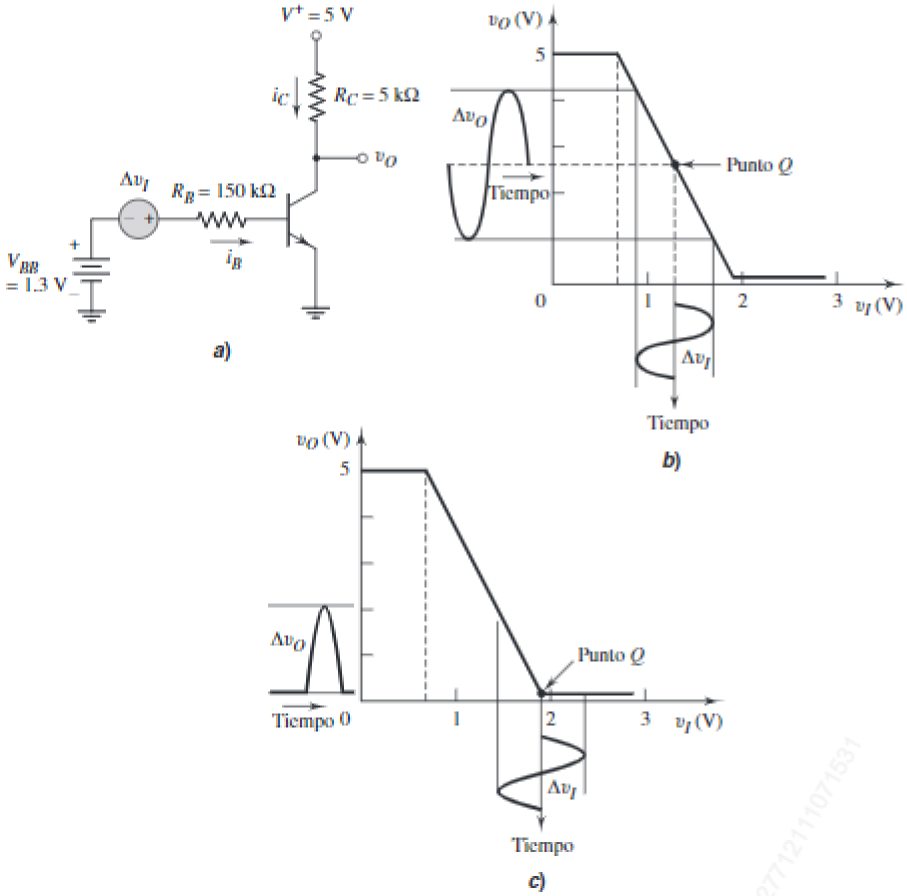


Figura 5.50 *a*) Circuito inversor con una señal tanto de entrada de CD como de CA, *b*) características de transferencia de voltaje de CD, punto Q, y señales de entrada y salida senoidales, *c*) características de transferencia que muestran polarización de CD indebida.

Bernardo Pérez 1092771-2111071531

lógico. (Esto supone que la magnitud de la señal de entrada senoidal no es demasiado grande.) Si el punto Q, o de polarización de CD, del transistor estuviera en $v_I = 1.9$ V y $v_O = 0.2$ V, como en la figura 5.50*c*), la respuesta de salida cambia. En la figura se muestra una señal de entrada senoidal simétrica. Cuando la señal de entrada senoidal está en su ciclo positivo, el transistor permanece polarizado en saturación y el voltaje de salida no cambia. Durante la mitad negativa de la señal de entrada, el transistor se polariza en la región activa, por lo que se produce una respuesta de salida de media senoidal. La señal de salida no es, obviamente, una réplica de la señal de entrada.

Este análisis destaca la importancia de la polarización correcta del transistor para aplicaciones analógicas o de amplificador. El objetivo principal de este capítulo, como ya se indicó, es ayudar al lector a familiarizarse con los circuitos de transistores, pero también lo es que pueda diseñar la polarización de CD de los circuitos de transistores que se van a utilizar en aplicaciones analógicas.

PROBLEMA PARA EJERCITAR

Ejercicio 5.13: Rediseñe el circuito amplificador inversor de la figura 5.48*a*) de modo que la amplificación de voltaje sea $\Delta v_O/\Delta v_I = -6.5$. Sea $R_B = 80$ kΩ, y suponga $\beta = 120$ y V_{BE}(encendido) $= 0.7$ V. Determine los valores del punto Q de modo que el transistor esté polarizado en el centro de la región activa. (Respuestas: Para el punto Q: $v_O = 2.6$ V, $v_I = 1.069$ V, $I_{BQ} = 4.61\ \mu$A; $R_C = 4.34$ kΩ.)

El diseño y el análisis del amplificador lineal de pequeña señal son los objetivos principales del siguiente capítulo.

Ponga a prueba su comprensión

PPC 5.14 Para el circuito de la figura 5.44, suponga parámetros del circuito y el transistor de $R_B = 240\ \Omega$, $V_{CC} = 12$ V, V_{BE}(encendido) $= 0.7$ V, V_{CE}(sat) $= 0.1$ V y $\beta = 75$. Suponga que la carga es un motor con una resistencia efectiva de $R_C = 5\ \Omega$. Calcule las corrientes y voltajes en el circuito, y la potencia disipada en el transistor para *a*) $v_I = 0$ y *b*) $v_I = 12$ V. (Respuestas: *a*) $i_B = i_C = 0$, $v_O = V_{CC} = 12$ V , $P = 0$; *b*) $i_B = 47.1$ mA, $i_C = 2.38$ A, $v_O = 0.1$ V, $P = 0.271$ W.)

5.4 POLARIZACIÓN DEL TRANSISTOR BIPOLAR

Objetivo: • Investigar diversos esquemas de polarización de los circuitos de transistores bipolares, incluso la polarización estable y la polarización del circuito integrado.

Como se mencionó en la sección anterior, con el fin de crear un amplificador lineal debemos mantener el transistor en el modo activo directo, establecer un punto Q cerca del centro de la línea de carga y acoplar la señal de entrada variable en el tiempo a la base. El circuito de la figura 5.47*a*) puede ser poco práctico por dos razones: 1) la fuente de señal no está conectada a tierra y 2) puede haber situaciones en las que no queramos que una corriente de base de CD fluya a través de la fuente de señal. En esta sección examinaremos otros esquemas de polarización. Estos circuitos básicos de polarización ilustran algunas características de polarización deseables y algunas no deseables.

Bernardo Pérez 1092771-2111071532
10927712111071532

5.4.1 Polarización del resistor de base simple

El circuito de la figura 5.51*a*) es uno de los circuitos de transistor más sencillos. Hay una sola fuente de poder CD y la corriente de base en reposo se establece a través de la resistencia R_B. El **capacitor de acoplamiento** C_C actúa como circuito abierto para CD, aislando la fuente de señal de la corriente de base de CD. Si la frecuencia de la señal de entrada es lo bastante grande y C_C es lo bastante grande, la señal se acopla a través de C_C a la base con poca atenua-

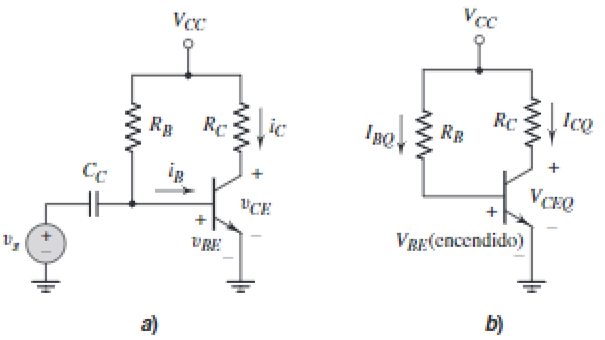


Figura 5.51 *a*) Circuito de emisor común con un resistor de polarización simple en la base y *b*) circuito equivalente de CD.

ción. Los valores habituales de C_C suelen ubicarse en el rango de 1 a 10 μF, aunque el valor real depende de la gama de frecuencias de interés (véase el capítulo 7). La figura 5.51*b*) es el circuito equivalente de CD; los valores del punto Q se indican con el subíndice adicional Q.

EJEMPLO DE DISEÑO **5.14**

Objetivo: Diseñar un circuito con un solo resistor de base para cumplir con una serie de especificaciones.

Especificaciones: La configuración del circuito por diseñar se muestra en la figura 5.51*b*). El circuito se va a polarizar con $V_{CC} = +12$ V. Los valores del punto de operación del transistor van a ser $I_{CQ} = 1$ mA y $V_{CEQ} = 6$ V.

Opciones: El transistor en el diseño tiene valores nominales de $\beta = 100$ y V_{BE}(encendido) $=$ 0.7 V, pero se supone que la ganancia de corriente para este tipo de transistor está en el rango de $50 \leq \beta \leq 150$ a causa de las tolerancias tan amplias de fabricación. Supondremos, en este ejemplo, que se dispone de los valores de los resistores diseñados.

Solución: El resistor de colector se encuentra a partir de

$$R_C = \frac{V_{CC} - V_{CEQ}}{I_{CQ}} = \frac{12 - 6}{1} = 6\,\text{k}\Omega$$

La corriente de base es

$$I_{BQ} = \frac{I_{CQ}}{\beta} = \frac{1\text{ mA}}{100} \Rightarrow 10\,\mu\text{A}$$

y se determina que el resistor de base es

$$R_B = \frac{V_{CC} - V_{BE}(\text{encendido})}{I_{BQ}} = \frac{12 - 0.7}{10\,\mu\text{A}} = 1.13\,\text{M}\Omega$$

Las características del transistor, la línea de carga y el punto Q para este conjunto de condiciones se muestran en la figura 5.52*a*).

Compensaciones: En este ejemplo supondremos que los valores de resistor son fijos e investigaremos los efectos de la variación en la ganancia de corriente β del transistor.

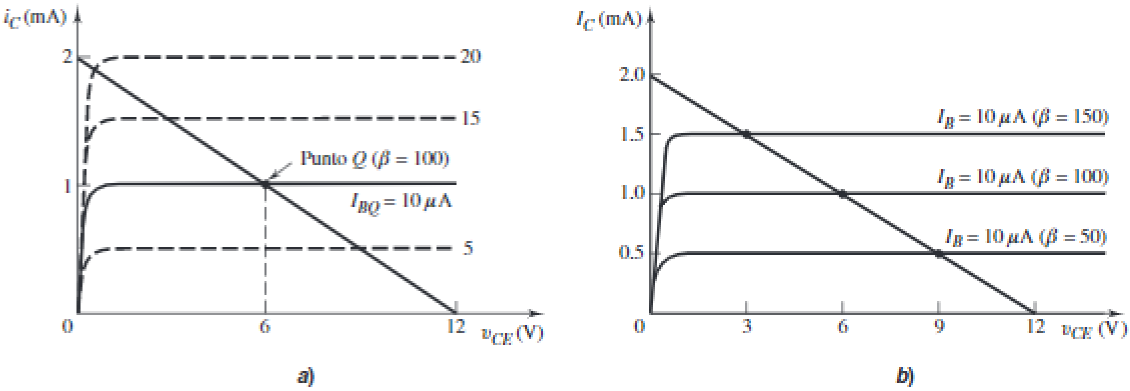


Figura 5.52 *a*) Características del transistor y línea de carga para el circuito de la figura 5.51 utilizado en el ejemplo de diseño 5.14, *b*) línea de carga y cambios en el punto Q para $\beta = 50$, 100 y 150. (Tenga en cuenta los cambios de escala de la corriente de base en comparación con la escala de la corriente de colector.)

Bernardo Pérez 1092771-2111071532
10927712111071532

La corriente de base está dada por

$$I_{BQ} = \frac{V_{CC} - V_{BE}(\text{encendido})}{R_B} = \frac{12 - 0.7}{1.13\text{ M}\Omega} = 10\,\mu\text{A (sin cambios)}$$

La corriente de base para esta configuración de circuito es independiente de la ganancia de corriente del transistor.

La corriente de colector es

$$I_{CQ} = \beta I_{BQ}$$

y la línea de carga se encuentra a partir de

$$V_{CE} = V_{CC} - I_C R_C = 12 - I_C(6)$$

La línea de carga está fija. Sin embargo, el punto Q se modifica. Los valores del punto Q del transistor para tres valores de β se dan como:

β	50	100	150
Valores del punto Q	$I_{CQ} = 0.50$ mA	$I_{CQ} = 1$ mA	$I_{CQ} = 1.5$ mA
	$V_{CEQ} = 9$ V	$V_{CEQ} = 6$ V	$V_{CEQ} = 3$ V

Los diversos puntos Q que se trazan en la línea de carga se muestran en la figura 5.52*b*). En esta figura, la escala de corriente del colector y la línea de carga están fijas. La escala de la corriente de base cambia a medida que lo hace β.

Comentario: En esta configuración de circuito con un solo resistor de base, el punto Q no se estabiliza contra las variaciones en β; a medida que cambia β, el punto Q varía de manera significativa. En nuestro análisis sobre el amplificador en el ejemplo 5.13 (véase la figura 5.50), observamos la importancia de la colocación del punto Q. En los siguientes dos ejemplos analizaremos y diseñaremos circuitos de polarización estables.

Si bien un valor de 1.13 MΩ para R_B establecerá la corriente de base requerida, esta resistencia es demasiado grande para utilizarla en circuitos integrados. Los dos ejemplos siguientes también mostrarán un diseño de circuito para resolver este problema.

PROBLEMA PARA EJERCITAR

Ejercicio 5.14: Consideremos el circuito de la figura 5.51*b*). Suponga $V_{CC} = 2.8$ V, $\beta = 150$ y V_{BE}(encendido) $= 0.7$ V. Diseñe el circuito de modo que $I_{CQ} = 0.12$ mA y $V_{CEQ} = 1.4$ V. (Respuestas: $R_C = 11.7$ kΩ, $R_B = 2.625$ MΩ.)

Ponga a prueba su comprensión

[Nota: En los siguientes ejercicios, suponga que el voltaje de corte B-E es de 0.7 V. Suponga también que el voltaje de saturación de C-E es 0.2 V.]

PPC 5.15 Considere el circuito de la figura 5.53. *a*) Si $\beta = 120$, determine R_B de modo que $V_{CEQ} = 2.5$ V. *b*) Si la ganancia de corriente varía en el rango $80 \leq \beta \leq 160$, determine la variación en V_{CEQ}. (Respuestas: *a*) $R_B = 413$ kΩ, *b*) $1.67 \leq V_{CEQ} \leq 3.33$.)

PPC 5.16 Para el circuito de la figura 5.53, sea $R_B = 800$ kΩ. Si el rango de β está entre 75 y 150, determine un nuevo valor de R_C tal que el punto Q siempre se encuentre en el rango $1 \leq V_{CEQ} \leq 4$ V. ¿Cuál será el rango real de V_{CEQ} para el nuevo valor de R_C? (Respuestas: Para $V_{CEQ} = 2.5$ V, $R_C = 4.14$ kΩ; *b*) $1.66 \leq V_{CEQ} \leq 3.33$ V.)

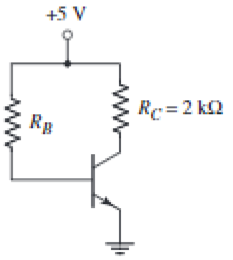


Figura 5.53 Figura para los ejercicios PPC 5.15 y PPC 5.16.

Bernardo Pérez 1092771-211071532

5.4.2 Divisor de voltaje de polarización y estabilidad de la polarización

El circuito de la figura 5.54*a*) es un ejemplo clásico de polarización de transistor discreto. El resistor de polarización simple R_B en el circuito anterior se sustituye por un par de resistores R_1 y R_2, y se añade un resistor de emisor R_E. La señal de CA está todavía acoplada a la base del transistor a través del capacitor de acoplamiento C_C.

El circuito se analiza más fácil mediante la formación de un **circuito equivalente de Thévenin** para el circuito de base. El capacitor de acoplamiento actúa como circuito abierto para CD. El voltaje de Thévenin equivalente es

$$V_{TH} = [R_2/(R_1 + R_2)]V_{CC}$$

y la resistencia equivalente de Thévenin es

$$R_{TH} = R_1 \| R_2$$

donde el símbolo ‖ indica la combinación en paralelo de resistores. La figura 5.54*b*) muestra el circuito equivalente de CD. Como podemos ver, este circuito es similar a los que ya consideramos.

Con la aplicación de la ley de Kirchhoff alrededor de la malla B-E, obtenemos

$$V_{TH} = I_{BQ}R_{TH} + V_{BE}(\text{encendido}) + I_{EQ}R_E \tag{5.37}$$

Si el transistor está polarizado en el modo activo directo, entonces

$$I_{EQ} = (1 + \beta)I_{BQ}$$

y la corriente de base, de la ecuación (5.37), es

$$I_{BQ} = \frac{V_{TH} - V_{BE}(\text{encendido})}{R_{TH} + (1 + \beta)R_E} \tag{5.38}$$

La corriente de colector es entonces

$$I_{CQ} = \beta I_{BQ} = \frac{\beta(V_{TH} - V_{BE}(\text{encendido}))}{R_{TH} + (1 + \beta)R_E} \tag{5.39}$$

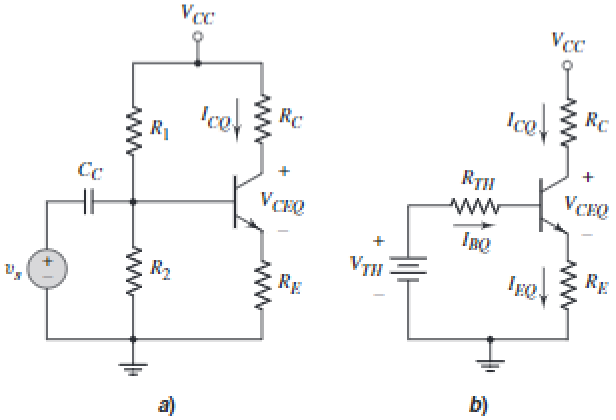


Figura 5.54 *a*) Circuito de emisor común con un resistor de emisor y circuito de polarización divisor de voltaje en la base, *b*) circuito de CD con un circuito equivalente de base de Thévenin.

Bernardo Pérez 1092771-2111071532

EJEMPLO 5.15

Objetivo: Analizar un circuito mediante un circuito de polarización divisor de voltaje, y determinar el cambio en el punto Q con una variación en β cuando el circuito contiene un resistor de emisor.

Para el circuito de la figura 5.54*a*), sea $R_1 = 56$ kΩ, $R_2 = 12.2$ kΩ, $R_C = 2$ kΩ, $R_E = 0.4$ kΩ, $V_{CC} = 10$ V, V_{BE}(encendido) $= 0.7$ V y $\beta = 100$.

Solución: Con el circuito equivalente de Thévenin en la figura 5.54*b*), tenemos

$$R_{TH} = R_1 \| R_2 = 56 \| 12.2 = 10.0\,\text{k}\Omega$$

y

$$V_{TH} = \left(\frac{R_2}{R_1 + R_2}\right) \cdot V_{CC} = \left(\frac{12.2}{56 + 12.2}\right)(10) = 1.79\text{ V}$$

Al escribir la ecuación de la ley de voltaje de Kirchhoff alrededor de la malla B-E, obtenemos

$$I_{BQ} = \frac{V_{TH} - V_{BE}(\text{encendido})}{R_{TH} + (1+\beta)R_E} = \frac{1.79 - 0.7}{10 + (101)(0.4)} \Rightarrow 21.6\,\mu\text{A}$$

La corriente de colector es

$$I_{CQ} = \beta I_{BQ} = (100)(21.6\,\mu\text{A}) \Rightarrow 2.16\text{ mA}$$

y la corriente de emisor es

$$I_{EQ} = (1+\beta)I_{BQ} = (101)(21.6\,\mu\text{A}) \Rightarrow 2.18\text{ mA}$$

El voltaje del punto de operación C-E es entonces

$$V_{CEQ} = V_{CC} - I_{CQ}R_C - I_{EQ}R_E = 10 - (2.16)(2) - (2.18)(0.4) = 4.81\text{ V}$$

Estos resultados muestran que el transistor está polarizado en la región activa.

Si la ganancia de corriente del transistor fuera a disminuir a $\beta = 50$ o aumentar a $\beta = 150$, obtenemos los siguientes resultados:

β	50	100	150
	$I_{BQ} = 35.9\,\mu$A	$I_{BQ} = 21.6\,\mu$A	$I_{BQ} = 15.5\,\mu$A
Valores del punto Q	$I_{CQ} = 1.80$ mA	$I_{CQ} = 2.16$ mA	$I_{CQ} = 2.32$ mA
	$V_{CEQ} = 5.67$ V	$V_{CEQ} = 4.81$ V	$V_{CEQ} = 4.40$ V

La línea de carga y los puntos Q se representan en la figura 5.55. La variación en los puntos Q para esta configuración de circuito se va a comparar con la variación en los valores de los puntos Q mostrados antes en la figura 5.52*b*).

Para una relación de 3:1 en β, la corriente de colector-emisor y el voltaje de colector-emisor cambian en sólo una relación de 1.29:1.

Comentario: El circuito divisor de voltaje de R_1 y R_2 polariza el transistor en su región activa con valores de los resistores en el intervalo bajo de los kilohmios. En contraste, la polarización de resistor simple requiere un resistor en el rango de los megaohmios. Además, el cambio en I_{CQ} y V_{CEQ} con un cambio en β se redujo sustancialmente en comparación con el cambio mostrado en la figura 5.52*b*). La inclusión de un resistor de emisor R_E tendió a **estabilizar** el punto Q. Esto significa que la inclusión del resistor de emisor ayuda a estabilizar el punto Q respecto de las variaciones en β. Incluir el resistor R_E introduce una realimentación negativa. La realimentación negativa tiende a estabilizar los circuitos.

Bernardo Pérez 1092771-2111071532

1092771211107 1532

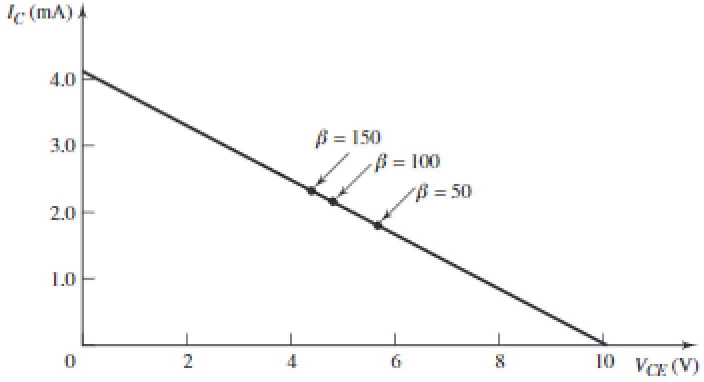


Figura 5.55 Líneas de carga y valores del punto Q para el ejemplo 5.15.

PROBLEMA PARA EJERCITAR

Ejercicio 5.15: Para el circuito de la figura 5.54*a*), sea $V_{CC} = 3.3$ V, $R_E = 500\ \Omega$, $R_C = 4\ \text{k}\Omega$, $R_1 = 85\ \text{k}\Omega$, $R_2 = 35\ \text{k}\Omega$ y $\beta = 150$. *a*) Determine R_{TH} y V_{TH}. *b*) Encuentre I_{BQ}, I_{CQ} y V_{CEQ}. *c*) Repita el inciso *b*) con $\beta = 75$. (Respuestas: *a*) $R_{TH} = 24.8\ \text{k}\Omega$, $V_{TH} = 0.9625$ V; *b*) $I_{BQ} = 2.62\ \mu\text{A}$, $I_{CQ} = 0.393$ mA, $V_{CEQ} = 1.53$ V; *c*) $I_{BQ} = 4.18\ \mu\text{A}$, $I_{CQ} = 0.314$ mA, $V_{CEQ} = 1.89$ V.)

Bernardo Pérez 1092771-2111071532

Si tenemos en cuenta la ecuación (5.39), el requerimiento de diseño para la estabilidad de la polarización es $R_{TH} << (1 + \beta)R_E$. En consecuencia, la corriente de colector es aproximadamente

$$I_{CQ} \cong \frac{\beta(V_{TH} - V_{BE}(\text{encendido}))}{(1 + \beta)R_E} \tag{5.40}$$

Por lo general, $\beta \gg 1$; por tanto, $\beta/(1 + \beta) \cong 1$, e

$$I_{CQ} \cong \frac{(V_{TH} - V_{BE}(\text{encendido}))}{R_E} \tag{5.41}$$

Ahora la corriente del colector en reposo es esencialmente una función de sólo los voltajes de CD y la resistencia de emisor, y el punto Q se estabiliza contra las variaciones de β. Sin embargo, si R_{TH} es demasiado pequeño, entonces R_1 y R_2 son pequeñas, y se disipa una potencia excesiva en estos resistores. La regla general es que un circuito se considera **estable en polarización** cuando

$$R_{TH} \cong 0.1(1 + \beta)R_E \tag{5.42}$$

EJEMPLO DE DISEÑO 5.16

Objetivo: Diseñar un circuito de polarización estable para cumplir con un conjunto de especificaciones.

Especificaciones: La configuración de circuito por diseñar se muestra en la figura 5.54*a*). Sea $V_{CC} = 5$ V y $R_C = 1\ \text{k}\Omega$. Elija R_E y determine los resistores de polarización R_1 y R_2 de modo que el circuito se considere estable en polarización y que $V_{CEQ} = 3$ V.

Opciones: Suponga que el transistor tiene valores nominales de $\beta = 120$ y V_{BE}(encendido) = 0.7 V. Elegiremos los valores estándar de resistores y supondremos todavía que la ganancia de corriente del transistor varía en el rango de $60 \leq \beta \leq 180$.

Idea de diseño: Por lo común, el voltaje a través de R_E debe estar en el mismo orden de magnitud que V_{BE}(encendido). Las caídas de voltaje mayores pueden significar que el voltaje de alimentación V_{CC} tiene que incrementarse a fin de obtener el voltaje requerido a través del colector-emisor y a través de R_C.

Solución: Con $\beta = 120$, $I_{CQ} \approx I_{EQ}$. Así, al seleccionar un valor estándar de 0.51 kΩ para R_E, encontramos

$$I_{CQ} \cong \frac{V_{CC} - V_{CEQ}}{R_C + R_E} = \frac{5-3}{1+0.51} = 1.32\,\text{mA}$$

La caída de voltaje en R_E es ahora (1.32)(0.51) = 0.673 V, que se aproxima al valor deseado. Se encuentra que la corriente de base es

$$I_{BQ} = \frac{I_{CQ}}{\beta} = \frac{1.32}{120} \Rightarrow 11.0\,\mu\text{A}$$

Con el circuito equivalente de Thévenin de la figura 5.54*b*), encontramos

$$I_{BQ} = \frac{V_{TH} - V_{BE}(\text{encendido})}{R_{TH} + (1+\beta)R_E}$$

Para un circuito estable en polarización, $R_{TH} = 0.1(1+\beta)R_E$, o

$$R_{TH} = (0.1)(121)(0.51) = 6.17\,\text{k}\Omega$$

Así,

$$I_{BQ} = 11.0\,\mu\text{A} \Rightarrow \frac{V_{TH} - 0.7}{6.17 + (121)(0.51)}$$

lo que produce

$$V_{TH} = 0.747 + 0.70 = 1.447\,\text{V}$$

Ahora

$$V_{TH} = \left(\frac{R_2}{R_1+R_2}\right)V_{CC} = \left(\frac{R_2}{R_1+R_2}\right)(5) = 1.447\ \text{V}$$

o

$$\left(\frac{R_2}{R_1+R_2}\right) = \frac{1.447}{5} = 0.2894$$

Asimismo,

$$R_{TH} = \frac{R_1R_2}{R_1+R_2} = 6.17\,\text{k}\Omega = R_1\left(\frac{R_2}{R_1+R_2}\right) = R_1(0.2894)$$

lo que da por resultado

$$R_1 = 21.3\,\text{k}\Omega \quad \text{y} \quad R_2 = 8.69\,\text{k}\Omega$$

Del apéndice C, elegimos valores estándar de resistores iguales a $R_1 = 20$ kΩ y $R_2 = 8.2$ kΩ.

Compensaciones: Ignoraremos en este ejemplo los efectos de tolerancia de los resistores (en los problemas al final del capítulo, como los problemas 5.18 y 5.40, se incluyen efectos de tolerancia). Consideraremos el efecto de la variación de ganancia de corriente de emisor común sobre los valores de punto Q del transistor.

Bernardo Pérez 1092771-2111071532
1092771-2111071532

Con los valores estándar de resistores, tenemos

$$R_{TH} = R_1 \| R_2 = 20 \| 8.2 = 5.82 \text{ k}\Omega$$

y

$$V_{TH} = \left(\frac{R_2}{R_1 + R_2}\right)(V_{CC}) = \left(\frac{8.2}{20 + 8.2}\right)(5) = 1.454 \text{ V}$$

La corriente de base está dada por

$$I_{BQ} = \left[\frac{V_{TH} - V_{BE}(\text{encendido})}{R_{TH} + (1 + \beta)R_E}\right]$$

mientras que la corriente de colector es $I_{CQ} = \beta I_{BQ}$, y el voltaje de colector-emisor está dado por

$$V_{CEQ} = V_{CC} - I_{CQ}\left[R_C + \left(\frac{1 + \beta}{\beta}\right)R_E\right]$$

Los valores del punto Q para tres valores de β se muestran en la tabla siguiente.

β	60	120	180
	$I_{BQ} = 20.4\ \mu\text{A}$	$I_{BQ} = 11.2\ \mu\text{A}$	$I_{BQ} = 7.68\ \mu\text{A}$
Valores del punto Q	$I_{CQ} = 1.23$ mA	$I_{CQ} = 1.34$ mA	$I_{CQ} = 1.38$ mA
	$V_{CEQ} = 3.13$ V	$V_{CEQ} = 2.97$ V	$V_{CEQ} = 2.91$ V

Comentario: El punto Q en este ejemplo se considera ahora que ha de estabilizarse contra las variaciones en β, y los resistores del divisor de voltaje R_1 y R_2 tienen valores razonables en el rango de los kilohmios. Observamos que la corriente del colector cambia en sólo -8.2 por ciento cuando β cambia por un factor de 2 (de 120 a 60), y cambia en sólo $+3.0$ por ciento cuando β cambia $+50$ por ciento (de 120 a 180). Compare estos cambios con los del diseño de un solo resistor de base en el ejemplo 5.14.

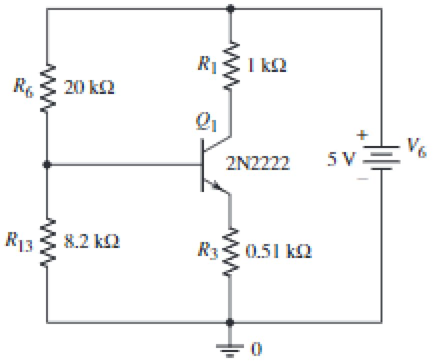


Figura 5.56 Esquema del circuito PSpice para el ejemplo de diseño 5.16.

Simulación por computadora: La figura 5.56 muestra el diagrama esquemático de circuito PSpice con los valores de los resistores estándar y un transistor estándar 2N2222 de la biblioteca de PSpice para el circuito diseñado en este ejemplo. Se efectuó un análisis de CD y se muestran los valores resultantes del punto Q del transistor. El voltaje de colector-emisor V_{CE} es $= 2.80$ V, que está cerca del valor de diseño de 3 V. Una razón de esta diferencia es que los resistores con valores estándar no son exactamente iguales a los valores de diseño. Otra razón para esta ligera diferencia es que la β efectiva del 2N2222 es 157 en comparación con el valor supuesto de 120.

Bernardo Pérez 1092771-2111071532

```
**** BIPOLAR JUNCTION TRANSISTORS
NAME        Q_Q1
MODEL       Q2N2222
IB           9.25E-06
IC           1.45E-03
VBE          6.55E-01
VBC         -2.15E+00
VCE          2.80E+00
BETADC       1.57E+02
```

PROBLEMA PARA EJERCITAR

Ejercicio 5.16: En el circuito de la figura 5.54*a*), sea $V_{CC} = 5$ V, $R_E = 0.2$ kΩ, $R_C = 1$ kΩ, $\beta = 150$ y V_{BE}(encendido) = 0.7 V. Diseñe un circuito estable en polarización tal que el punto Q esté en el centro de la línea de carga. (Respuestas: $R_1 = 13$ kΩ, $R_2 = 3.93$ kW.)

Otra ventaja de incluir un resistor de emisor es que estabiliza el punto Q respecto de la temperatura. Para explicar esto, observamos en la figura 1.20 que la corriente en una unión PN se incrementa al aumentar la temperatura, con un voltaje de unión constante. Entonces esperamos que la corriente del transistor aumente a medida que se incrementa la temperatura. Si la corriente en una unión se intensifica, la temperatura de unión aumenta (debido a un calentamiento I^2R), que a su vez provoca que la corriente se incremente, lo que eleva aún más la temperatura de unión. Este fenómeno provoca que la elevación térmica se descontrole y se destruya el dispositivo. Sin embargo, a partir de la figura 5.54*b*), vemos que a medida que la corriente aumenta, la caída de voltaje a través de R_E se incrementa. Se supone que la resistencia y el voltaje equivalente de Thévenin son esencialmente independientes de la temperatura, y el cambio inducido por la temperatura en la caída de voltaje a través de R_{TH} será pequeño. El resultado neto es que la caída de voltaje incrementada a través de R_E reduce el voltaje de unión B-E que entonces tiende a estabilizar la corriente del transistor contra los aumentos de temperatura.

Bernardo Pérez 1092771-211071532

1092771211071532

Ponga a prueba su comprensión

PPC 5.17 Los parámetros del circuito de la figura 5.54*a*) son $V_{CC} = 5$ V, $R_E = 1$ kΩ, $R_C = 4$ kΩ, $R_1 = 440$ kΩ y $R_2 = 230$ kΩ. Los parámetros del transistor son $\beta = 150$ y V_{BE}(encendido) = 0.7 V. *a*) Encuentre V_{TH} y R_{TH}. *b*) Determine I_{CQ} y V_{CEQ}. *c*) Repita los incisos *a*) y *b*) con $\beta = 90$. (Respuestas: *a*) $V_{TH} = 1.716$ V, $R_{TH} = 151$ kΩ; *b*) $I_{CQ} = 0.505$ mA, $V_{CEQ} = 2.47$ V; *c*) $I_{CQ} = 0.378$ mA, $V_{CEQ} = 3.11$ V.)

PPC 5.18 Considere el circuito de la figura 5.54*a*). Los parámetros del circuito son $V_{CC} = 5$ V y $R_E = 1$ kΩ. Los parámetros del transistor son $\beta = 150$ y V_{BE}(encendido) = 0.7 V. *a*) Diseñe un circuito estable en polarización tal que $I_{CQ} = 0.40$ mA y $V_{CEQ} = 2.7$ V. *b*) Con los resultados del inciso *a*) determine I_{CQ} y V_{CEQ} con $\beta = 90$. (Respuestas: *a*) $R_1 = 66$ kW, $R_2 = 19.6$ kΩ, $R_C = 4.74$ kΩ; *b*) $I_{CQ} = 0.376$ mA, $V_{CEQ} = 2.84$ V.)

5.4.3 Polarización de voltaje positiva y negativa

Hay aplicaciones en las que es deseable la polarización de un transistor con voltajes de CD tanto positivos como negativos. La polarización con fuentes de alimentación duales nos permite, en algunas aplicaciones, eliminar el capacitor de acoplamiento y permite los voltajes de entrada de CD como señales de entrada. El siguiente ejemplo muestra este esquema de polarización.

Bernardo Pérez 1092771-2111071532

EJEMPLO 5.17

Objetivo: Diseñar un circuito de transistor PNP estable en polarización que satisfaga un conjunto de especificaciones.

Especificaciones: La configuración del circuito por diseñar se muestra en la figura 5.57*a*). Los valores de punto Q del transistor van a ser: $V_{ECQ} = 7$ V, $I_{CQ} \cong 0.5$ mA y $V_{RE} \cong 1$ V.

Opciones: Suponga parámetros del transistor de $\beta = 80$ y V_{EB}(encendido) $= 0.7$ V. Se van a emplear valores de resistores estándar en el diseño final.

Solución: El circuito equivalente de Thévenin se muestra en la figura 5.57*b*). La resistencia equivalente de Thévenin es $R_{TH} = R_1 \| R_2$ y el voltaje equivalente de Thévenin, medido respecto de tierra, está dado por

$$V_{TH} = \left(\frac{R_2}{R_1 + R_R}\right)(V^+ - V^-) + V^-$$

$$= \frac{1}{R_1}\left(\frac{R_1 R_2}{R_1 + R_2}\right)(V^+ - V^-) + V^-$$

Para $V_{RE} \cong 1$ V e $I_{CQ} \cong 0.5$ mA, establecemos entonces

$$R_E = \frac{1}{0.5} = 2\,\text{k}\Omega$$

Para un circuito estable en polarización, deseamos

$$R_{TH} = \frac{R_1 R_2}{R_1 + R_2} = (0.1)(1 + \beta)R_E$$

$$= (0.1)(81)(2) = 16.2\,\text{k}\Omega$$

Así, el voltaje equivalente de Thévenin se escribe como

$$V_{TH} = \frac{1}{R_1}(16.2)[9 - (-9)] + (-9) = \frac{1}{R_1}(291.6) - 9$$

La ecuación KVL en torno del circuito E-B está dada por

$$V^+ = I_{EQ}R_E + V_{EB}(\text{encendido}) + I_{BQ}R_{TH} + V_{TH}$$

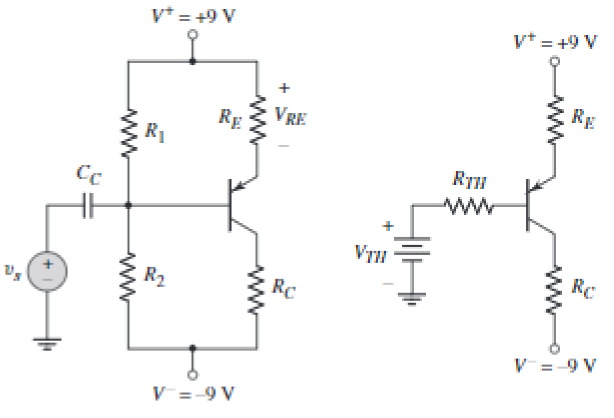


Figura 5.57 *a*) Circuito para el ejemplo 5.17 y *b*) circuito equivalente de Thévenin.

1092771-2111071532

El transistor se va a polarizar en el modo activo directo de manera que $I_{EQ} = (1 + \beta)I_{BQ}$. Tenemos entonces

$$V^+ = (1+\beta)I_{BQ}R_E + V_{EB}(\text{encendido}) + I_{BQ}R_{TH} + V_{TH}$$

Para $I_{CQ} = 0.5$ mA, entonces $I_{BQ} = 0.00625$ mA, de manera que escribimos

$$9 = (81)(0.00625)(2) + 0.7 + (0.00625)(16.2) + \frac{1}{R_1}(291.6) - 9$$

Encontramos que $R_1 = 18.0$ kΩ. Luego, a partir de $R_{TH} = R_1 \| R_2 = 16.2$ kΩ, encontramos que $R_2 = 162$ kΩ.

Para $I_{CQ} = 0.5$ mA, entonces $I_{EQ} = 0.506$ mA. La ecuación KVL alrededor del circuito E-C da como resultado

$$V^+ = I_{EQ}R_E + V_{ECQ} + I_{CQ}R_C + V^-$$

o

$$9 = (0.506)(2) + 7 + (0.50)R_C + (-9)$$

lo que produce

$$R_C \cong 20\,\text{k}\Omega$$

Compensaciones: Todos los valores de resistencia son valores estándar excepto para $R_2 = 162$ kΩ. Se dispone de un valor estándar discreto de 160 kW. Sin embargo, debido al diseño de polarización estable, el punto Q no cambiará significativamente. El cambio en los valores del punto Q con un cambio en la ganancia de corriente β del transistor se considera en los problemas al final del capítulo, como los problemas 5.31 y 5.34.

Comentario: En muchos casos, las especificaciones como un nivel de corriente de colector o un valor de voltaje de emisor-colector no son absolutas, pero se dan como valores aproximados. Por esta razón, el resistor del emisor, por ejemplo, se determina de 2 kΩ, que es un valor de resistor discreto estándar. También se eligen los valores finales del resistor de polarización como valores estándar. Sin embargo, estos pequeños cambios en comparación con los valores de resistores calculados no cambian los valores del punto Q de manera significativa.

PROBLEMA PARA EJERCITAR

Ejercicio 5.17: Considere el circuito de la figura 5.58. Los parámetros del transistor son $\beta = 150$ y V_{BE}(encendido) $= 0.7$ V. Los parámetros del circuito son $R_E = 2$ kΩ y $R_C = 10$ kΩ. Diseñe un circuito estable en polarización tal que el voltaje de salida en reposo sea cero. ¿Cuáles son los valores de I_{CQ} y V_{CEQ1}? (Respuestas: $I_{CQ} = 0.5$ mA, $V_{CEQ} = 3.99$ V, $R_1 = 167$ kΩ, $R_2 = 36.9$ kΩ.)

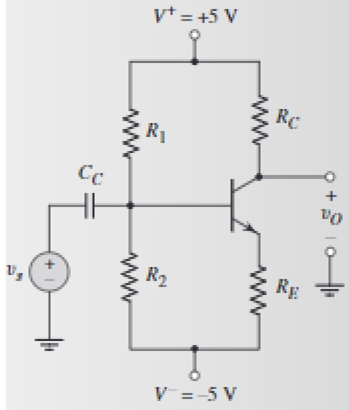


Figura 5.58 Figura para el problema para ejercitar 5.17.

Bernardo Pérez 1092771-2111071532
1092771-2111071532

5.4.4 Polarización de circuitos integrados

La resistencia de polarización de los circuitos de transistores considerados hasta este punto se aplica sobre todo a los circuitos discretos. Para los circuitos integrados, nos gustaría eliminar tantas resistencias como sea posible, pues en general requieren una superficie mayor que los transistores.

Un transistor bipolar se polariza con una fuente de corriente constante I_Q, como se muestra en la figura 5.59. Las ventajas de este circuito son que la corriente de emisor es independiente de β y R_B, y la corriente de colector y el voltaje de C-E son esencialmente independientes de la ganancia de corriente del transistor, con valores razonables de β. El valor de R_B se incrementa, lo que aumenta la resistencia de entrada en la base, sin poner en peligro la estabilidad de la polarización.

La fuente de corriente constante se aplica mediante transistores como se muestra en la figura 5.60. El transistor Q_1 es un transistor conectado a diodo, pero aún opera en el modo de activo directo. El transistor Q_2 también debe funcionar en el modo de activo directo ($V_{CE} \geq V_{BE}$(encendido)).

A la corriente I_1 se le denomina corriente de referencia, y se encuentra al escribir la ecuación de la ley de voltaje de Kirchhoff alrededor de la malla $R_1 - Q_1$. Tenemos

$$0 = I_1 R_1 + V_{BE}\,(\text{encendido}) + V^- \tag{5.43a}$$

lo que da por resultado

$$I_1 = \frac{-(V^- + V_{BE}\,(\text{encendido}))}{R} \tag{5.43b}$$

Como $V_{BE1} = V_{BE2}$, el circuito refleja la corriente de referencia de la rama izquierda en la rama derecha. Así, el circuito de R_1, Q_1, Q_2 se conoce como espejo de corriente.

La suma de las corrientes en el colector de Q_1 produce

$$I_1 = I_{C1} + I_{B1} + I_{B2} \tag{5.44}$$

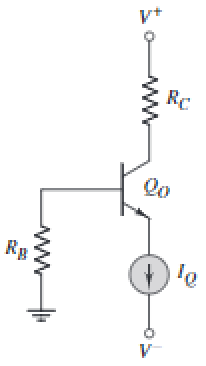


Figura 5.59 Transistor bipolar polarizado con una fuente de corriente constante.

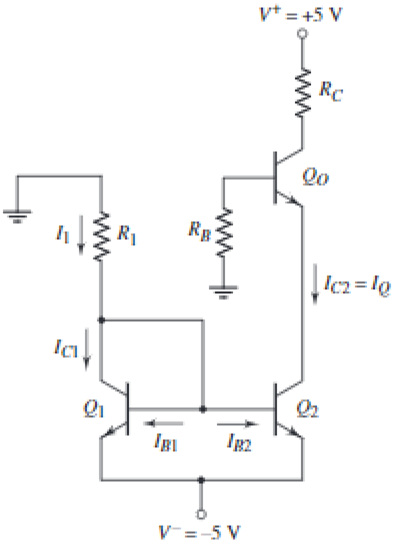


Figura 5.60 Transistor Q_O polarizado con una fuente de corriente constante. Los transistores Q_1 y Q_2 conforman un espejo de corriente.

Bernardo Pérez 1092771-2111071532

Los voltajes E-B de Q_1 y Q_2 son iguales. Si Q_1 y Q_2 son transistores idénticos y se mantienen a la misma temperatura, entonces $I_{B1} = I_{B2}$ e $I_{C1} = I_{C2}$. Así, la ecuación (5.44) se escribe como

$$I_1 = I_{C1} + 2I_{B2} = I_{C2} + \frac{2I_{C2}}{\beta} = I_{C2}\left(1 + \frac{2}{\beta}\right) \tag{5.45}$$

Se despeja I_{C2} y encontramos

$$I_{C2} = I_Q = \frac{I_1}{\left(1 + \frac{2}{\beta}\right)} \tag{5.46}$$

Esta corriente polariza el transistor Q_O en la región activa.

El circuito con Q_1, Q_2 y R_1 se conoce como fuente de corriente de dos transistores.

EJEMPLO 5.18

Objetivo: Determinar las corrientes en una fuente de corriente de dos transistores.

Para el circuito de la figura 5.60, los parámetros del circuito y el transistor son: $R_1 = 10\ \text{k}\Omega$, $\beta = 50$ y V_{BE}(encendido) $= 0.7$ V.

Solución: La corriente de referencia es

$$I_1 = \frac{-(V^- + V_{BE}\ (\text{encendido}))}{R_1} = \frac{-((-5) + 0.7)}{10} = 0.43\ \text{mA}$$

De la ecuación (5.46) la corriente de polarización I_Q es

$$I_{C2} = I_Q = \frac{I_1}{\left(1 + \frac{2}{\beta}\right)} = \frac{0.43}{\left(1 + \frac{2}{50}\right)} = 0.413\ \text{mA}$$

Las corrientes de base son entonces

$$I_{B1} = I_{B2} = \frac{I_{C2}}{\beta} = \frac{0.413}{50} \Rightarrow 8.27\ \mu\text{A}$$

Comentario: Para valores relativamente grandes de ganancia de corriente β, la corriente de polarización I_Q es esencialmente la misma que la corriente de referencia I_1.

PROBLEMA PARA EJERCITAR

Ejercicio 5.18: En el circuito de la figura 5.60, los parámetros son $V^+ = 3.3$ V, $V^- = -3.3$, y $R_B = 0$. Los parámetros del transistor son $\beta = 60$ y V_{BE}(encendido) $= 0.7$ V. Diseñe el circuito de modo que $I_{CQ}(Q_O) = 0.12$ mA y $V_{CEQ}(Q_O) = 1.6$ V. ¿Cuáles son los valores de I_Q e I_1? (Respuestas: $I_Q = 0.122$ mA, $I_1 = 0.126$ mA, $R_1 = 20.6\ \text{k}\Omega$, $R_C = 20\ \text{k}\Omega$.)

Como ya se mencionó, la polarización de corriente constante se utiliza casi exclusivamente en circuitos integrados. Como veremos en la parte 2 del texto, los circuitos de los circuitos integrados utilizan un número mínimo de resistencias y los transistores a menudo reemplazan estas resistencias. Los transistores ocupan un área mucho menor que los resistores en un módulo IC, por lo que vale la pena reducir el número de resistencias.

Bernardo Pérez 1092771-2111071532
1092771-2111071532

Ponga a prueba su comprensión

PPC 5.19 Los parámetros del circuito de la figura 5.57*a*) son $V^+ = 5$ V, $V^- = -5$ V, $R_E = 0.5$ kΩ y $R_C = 4.5$ kΩ. Los parámetros del transistor son $\beta = 120$ y V_{EB}(encendido) $= 0.7$ V. Diseñe un circuito estable en polarización tal que el punto Q esté en el centro de la línea de carga. ¿Cuáles son los valores de I_{CQ} y V_{ECQ}? (Respuestas: $I_{CQ} = 1$ mA, $V_{ECQ} = 5$ V, $R_1 = 6.92$ kΩ, $R_2 = 48.1$ kΩ.)

PPC 5.20 Para la figura 5.59, los parámetros del circuito son $I_Q = 0.25$ mA, $V^+ = 2.5$ V, $V^- = -2.5$ V, $R_B = 75$ kΩ y $R_C = 4$ kΩ. Los parámetros del transistor son $I_S = 3 \times 10^{14}$ A y $\beta = 120$. *a*) Determine el voltaje CD en la base del transistor y también V_{CEQ}. *b*) Repita el inciso *a*) con $\beta = 60$. (Respuestas: *a*) $V_B = -0.155$ V, $V_{CEQ} = 2.26$ V; *b*) $V_B = -0.307$ V, $V_{CEQ} = 2.42$ V.)

5.5 CIRCUITOS DE ETAPAS MÚLTIPLES

Objetivo: • Considerar la polarización CD de circuitos de etapas múltiples o de transistores múltiples.

La mayoría de los circuitos de transistores contiene más de un transistor. Analizamos y diseñamos estos circuitos de etapas múltiples casi de la misma manera en que estudiamos circuitos de un solo transistor. Como ejemplo, la figura 5.61 muestra un transistor NPN, Q_1, y un transistor bipolar PNP, Q_2, en el mismo circuito.

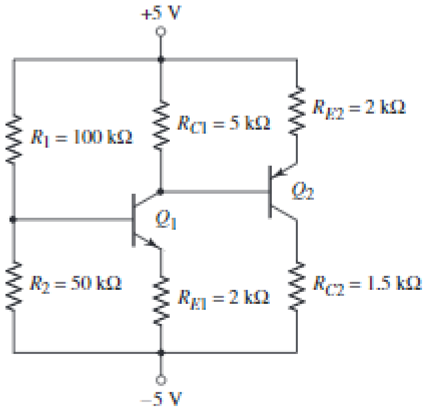


Figura 5.61 Circuito de transistores de etapas múltiples.

EJEMPLO 5.19

Objetivo: Calcular los voltajes en cada nodo y las corrientes CD a través de los elementos en un circuito de varias etapas.

Para el circuito de la figura 5.61, suponga que el voltaje de encendido B-E es 0.7 V y $\beta = 100$ para cada transistor.

Solución: El circuito equivalente de Thévenin del circuito base de Q_1 se muestra en la figura 5.62. Las diversas corrientes y voltajes nodales se definen como se muestra. La resistencia de Thévenin y el voltaje son

$$R_{TH} = R_1 \| R_2 = 100 \| 50 = 33.3 \text{ k}\Omega$$

Bernardo Pérez 1092771-2111071533

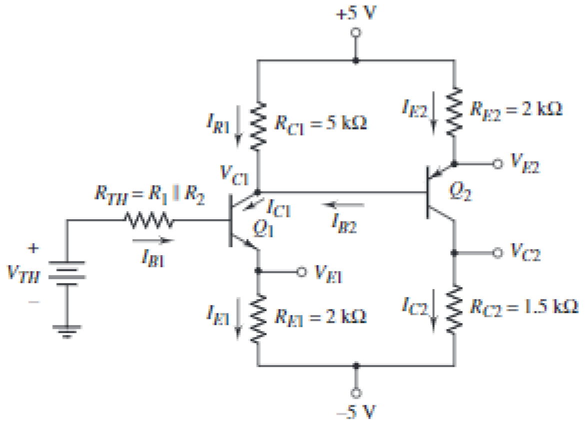


Figura 5.62 Circuito de transistores de etapas múltiples con un circuito equivalente de Thévenin en la base de Q_1.

y

$$V_{TH} = \left(\frac{R_2}{R_1 + R_2}\right)(10) - 5 = \left(\frac{50}{150}\right)(10) - 5 = -1.67\text{ V}$$

La ecuación de la ley de voltaje de Kirchhoff en torno del circuito B-E de Q_1 es

$$V_{TH} = I_{B1}R_{TH} + V_{BE}\text{ (encendido)} + I_{E1}R_{E1} - 5$$

Al observar que $I_{E1} = (1 + \beta)I_{B1}$, tenemos

$$I_{B1} = \frac{-1.67 + 5 - 0.7}{33.3 + (101)(2)} \Rightarrow 11.2\,\mu\text{A}$$

Por consiguiente,

$$I_{C1} = 1.12\text{ mA}$$

e

$$I_{E1} = 1.13\text{ mA}$$

Sumamos las corrientes en el colector de Q_1 y obtenemos

$$I_{R1} + I_{B2} = I_{C1}$$

lo que se escribe como

$$\frac{5 - V_{C1}}{R_{C1}} + I_{B2} = I_{C1} \quad (5.47)$$

La corriente de base I_{B2} se escribe en términos de la corriente de emisor I_{E2}, de la manera siguiente:

$$I_{B2} = \frac{I_{E2}}{1 + \beta} = \frac{5 - V_{E2}}{(1 + \beta)R_{E2}} = \frac{5 - (V_{C1} + 0.7)}{(1 + \beta)R_{E2}} \quad (5.48)$$

Al sustituir la ecuación (5.48) en la (5.47), obtenemos

$$\frac{5 - V_{C1}}{R_{C1}} + \frac{5 - (V_{C1} + 0.7)}{(1 + \beta)R_{E2}} = I_{C1} = 1.12\text{ mA}$$

en la que se despeja V_{C1} para obtener

$$V_{C1} = -0.482\text{ V}$$

Bernardo Pérez 1092771-2111071533
1092771-2111071533

Entonces,

$$I_{R1} = \frac{5-(-0.482)}{5} = 1.10\,\text{mA}$$

Para encontrar V_{E2}, tenemos

$$V_{E2} = V_{C1} + V_{EB}(\text{encendido}) = -0.482 + 0.7 = 0.218\,\text{V}$$

La corriente de emisor I_{E2} es

$$I_{E2} = \frac{5-0.218}{2} = 2.39\,\text{mA}$$

Así,

$$I_{C2} = \left(\frac{\beta}{1+\beta}\right) I_{E2} = \left(\frac{100}{101}\right)(2.39) = 2.37\text{ mA}$$

e

$$I_{B2} = \frac{I_{E2}}{1+\beta} = \frac{2.39}{101} \Rightarrow 23.7\ \mu\text{A}$$

Los voltajes nodales restantes son

$$V_{E1} = I_{E1}R_{E1} - 5 = (1.13)(2) - 5 \Rightarrow V_{E1} = -2.74\,\text{V}$$

y

$$V_{C2} = I_{C2}R_{C2} - 5 = (2.37)(1.5) - 5 = -1.45\,\text{V}$$

Entonces encontramos que

$$V_{CE1} = V_{C1} - V_{E1} = -0.482 - (-2.74) = 2.26\,\text{V}$$

y que

$$V_{EC2} = V_{E2} - V_{C2} = 0.218 - (-1.45) = 1.67\,\text{V}$$

Comentario: Estos resultados muestran que tanto Q_1 como Q_2 están polarizados en el modo de activo directo, como se previó al principio. Sin embargo, cuando consideremos la operación de CA de este circuito como amplificador en el próximo capítulo, veremos que un mejor diseño aumentaría el valor de V_{EC2}.

PROBLEMA PARA EJERCITAR

Ejercicio 5.19: En el circuito de la figura 5.61, determine nuevos valores de R_{C1} y R_{C2} tales que $V_{CEQ1} = 3.25$ V y $V_{ECQ2} = 2.5$ V. (Respuestas: $R_{C1} = 4.08$ kΩ, $R_{C2} = 1.97$ kΩ.)

EJEMPLO 5.20

Objetivo: Diseñar el circuito de la figura 5.63, llamado circuito cascode, para cumplir con las siguientes especificaciones: $V_{CE1} = V_{CE2} = 2.5$ V, $V_{RE} = 0.7$ V, $I_{C1} \cong I_{C2} \cong 1$ mA, e $I_{R1} \cong I_{R2} \cong I_{R3} \cong 0.10$ mA.

Solución: En el diseño inicial se ignoran las corrientes de base. Así, definimos $I_{\text{Polarización}} = I_{R1} = I_{R2} = I_{R3} = 0.10$ mA. Entonces

$$R_1 + R_2 + R_3 = \frac{V^+}{I_{\text{Polarización}}} = \frac{9}{0.10} = 90\,\text{k}\Omega$$

Bernardo Pérez 1092771-2111071533
1092771-2111071533

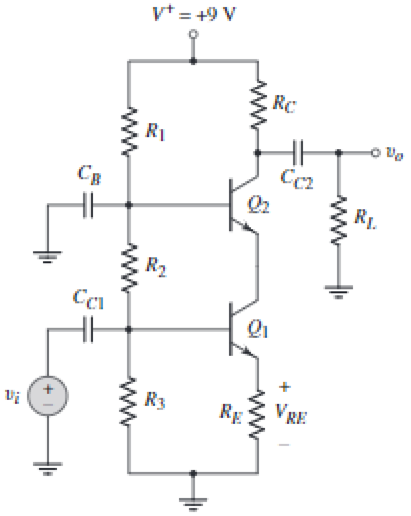


Figura 5.63 Circuito cascode bipolar para el ejemplo 5.20.

El voltaje en la base de Q_1 es

$$V_{B1} = V_{RE} + V_{BE}(\text{encendido}) = 0.7 + 0.7 = 1.4\text{ V}$$

Entonces

$$R_3 = \frac{V_{B1}}{I_{\text{Polarización}}} = \frac{1.4}{0.10} = 14\text{ k}\Omega$$

El voltaje en la base de Q_2 es

$$V_{B2} = V_{RE} + V_{CE1} + V_{BE}(\text{encendido}) = 0.7 + 2.5 + 0.7 = 3.9\text{ V}$$

Entonces

$$R_2 = \frac{V_{B2} - V_{B1}}{I_{\text{Polarización}}} = \frac{3.9 - 1.4}{0.10} = 25\text{ k}\Omega$$

Así, obtenemos

$$R_1 = 90 - 25 - 14 = 51\text{ k}\Omega$$

El resistor emisor R_E se encuentra como

$$R_E = \frac{V_{RE}}{I_{C1}} = \frac{0.7}{1} = 0.7\text{ k}\Omega$$

El voltaje en el colector de Q_2 es

$$V_{C2} = V_{RE} + V_{CE1} + V_{CE2} = 0.7 + 2.5 + 2.5 = 5.7\text{ V}$$

Entonces

$$R_C = \frac{V^+ - V_{C2}}{I_{C2}} = \frac{9 - 5.7}{1} = 3.3\text{ k}\Omega$$

Comentario: Al ignorar las corrientes de base, el diseño de este circuito es sencillo. Un análisis por computadora mediante PSpice, por ejemplo, verificará el diseño o demostrará que deben efectuarse pequeños cambios para satisfacer las especificaciones de diseño.

Veremos el circuito cascode de nuevo en la sección 6.9.3 del capítulo siguiente.

Bernardo Pérez 1092771-2111071533
10927712111071533

Una ventaja del circuito cascode se determinará en el capítulo 7. El circuito cascode tiene un ancho de banda mayor que un amplificador de emisor común simple.

PROBLEMA PARA EJERCITAR

Ejercicio 5.20: Para el circuito de la figura 5.63, los parámetros del circuito son $V^+ = 12$ V y $R_E = 2$ kΩ, y los parámetros del transistor son $\beta = 120$ y V_{BE}(encendido) $= 0.7$ V. Rediseñe el circuito de modo que $I_{C1} \cong I_{C2} \cong 0.5$ mA, $I_{R1} \cong I_{R2} \cong I_{R3} \cong 0.05$ mA, y $V_{CE1} \cong V_{CE2} \cong 4$ V. (Respuestas: $R_1 = 126$ kΩ, $R_2 = 80$ kΩ, $R_3 = 34$ kΩ y $R_C = 6$ kΩ.)

PROBLEMA PARA EJERCITAR

PS 5.4: *a*) Verifique el diseño del circuito cascode del ejemplo 5.20 con una simulación de PSpice. Utilice transistores estándar. *b*) Repita el inciso *a*) con los valores estándar de resistencia.

5.6 DISEÑO DE APLICACIONES: TERMÓMETRO DE DIODO CON UN TRANSISTOR BIPOLAR

Objetivo: • Incorporar un transistor bipolar en una aplicación de diseño que mejora el diseño del diodo termómetro simple analizado en el capítulo 1.

Especificaciones: El termómetro debe funcionar en un rango de temperatura de 0 a 100 °F.

Enfoque del diseño: El voltaje de salida del diodo desarrollado en el termómetro de diodo en la figura 1.48 se va a aplicar a la unión base emisor de un transistor NPN bipolar para mejorar el voltaje en el rango de temperatura. El transistor bipolar se mantendrá a una temperatura constante.

Opciones: Suponga que se dispone de un transistor NPN bipolar con $I_S = 10^{-12}$ A.

Solución: A partir del diseño en el capítulo 1, el voltaje del diodo está dado por

$$V_D = 1.12 - 0.522\left(\frac{T}{300}\right)$$

donde T está en grados kelvin.

Considere el circuito de la figura 5.64. Suponemos que el diodo está en un ambiente de temperatura variable mientras el resto del circuito se mantiene a temperatura ambiente. Ignoramos la corriente de base del transistor bipolar y tenemos

$$V_D = V_{BE} + I_C R_E \tag{5.49}$$

Escribimos

$$I_C = I_S e^{V_{BE}/V_T} \tag{5.50}$$

de modo que la ecuación (5.49) se convierte en

$$\frac{V_D - V_{BE}}{R_E} = I_S e^{V_{BE}/V_T} \tag{5.51}$$

y

$$V_O = 15 - I_C R_C \tag{5.52}$$

Bernardo Pérez 1092771-2111071533

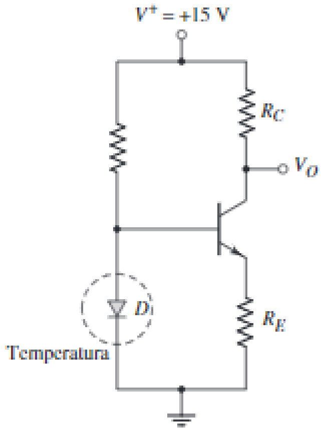


Figura 5.64 Circuito de aplicación de diseño para medir el voltaje de salida del diodo contra la temperatura.

Del capítulo 1, tenemos lo siguiente:

T (°F)	V_D (V)
0	0.6760
40	0.6372
80	0.5976
100	0.5790

Si suponemos que $I_S = 10^{-12}$ A para el transistor, entonces, de las ecuaciones (5.50), (5.51) y (5.52), encontramos

T (°F)	V_{BE} (V)	I_C (mA)	V_O (V)
0	0.5151	0.402	4.95
40	0.5092	0.320	7.00
80	0.5017	0.240	9.00
100	0.4974	0.204	9.90

Comentario: La figura 5.65*a*) muestra el voltaje del diodo respecto de la temperatura, y la figura 5.65*b*) ahora muestra el voltaje de salida respecto de la temperatura del circuito de tran-

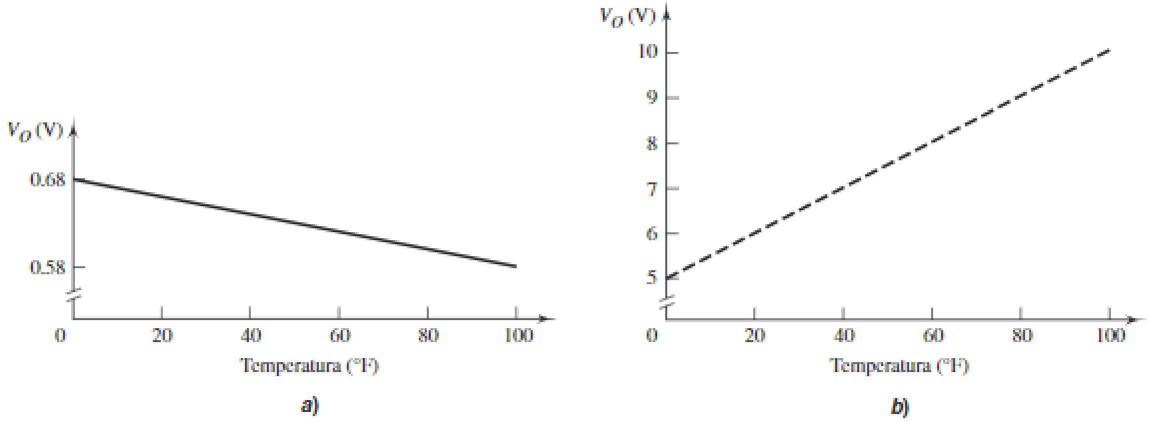


Figura 5.65 *a*) Voltaje de diodo contra temperatura y *b*) voltaje de salida del circuito contra temperatura.

Bernardo Pérez 1092771-2111071533
1092771211071533

sistor bipolar. Vemos que el circuito de transistor proporciona una ganancia de voltaje. Esta ganancia de voltaje es la característica deseada del circuito de transistor.

Análisis: A partir de las ecuaciones vemos que la corriente del colector no es una función lineal del voltaje de base-emisor o del voltaje del diodo. Este efecto implica que el voltaje de salida del transistor tampoco es exactamente una función lineal de la temperatura. La línea trazada en la figura 5.65*b*) es una buena aproximación lineal. Obtendremos un mejor diseño de circuitos con amplificadores operacionales en el capítulo 9.

5.7 RESUMEN

- En este capítulo consideramos la estructura, características y propiedades del transistor bipolar. Se pueden formar transistores bipolares complementarios tanto NPN como PNP. La acción que define el transistor es que el voltaje a través de dos terminales (base y emisor) controla la corriente en la tercera terminal (colector).
- Los cuatro modos de operación son: activo directo, de corte, de saturación y activo inverso. En el modo activo directo, la unión B-C se encuentra polarizada en directa, la unión B-C se encuentra polarizada en inversa y las corrientes de colector y base están relacionadas por la ganancia de corriente de emisor común β. Cuando el transistor está en corte, todas las corrientes son cero. En el modo de saturación, la corriente de colector ya no es una función de la corriente de base.
- Se destacó el análisis de CD y las técnicas de diseño de los circuitos de transistores bipolares en este capítulo. Continuamos utilizando el modelo lineal por segmentos de la unión PN en estos análisis y diseños. Se desarrollaron las técnicas para diseñar un circuito de transistores con un punto Q estable.
- Se presentó una introducción a la polarización de CD de los circuitos integrados mediante circuitos de corriente constante.
- Las aplicaciones básicas del transistor incluyen conmutación de corrientes y voltajes, realización de funciones lógicas digitales y amplificación de señales variables en el tiempo. Las características de amplificación de los circuitos de transistor bipolar se consideran con más detalle en el siguiente capítulo.
- Se proporcionó una introducción a la polarización de CD en circuitos de etapas múltiples.
- Como aplicación, se consideró el transistor bipolar en un diseño de circuito que mejora el termómetro de diodo simple analizado en el capítulo 1.

EVALUACIÓN

Después de estudiar este capítulo, el lector debe tener la capacidad de:

- ✓ Comprender y describir la estructura y características generales de corriente-voltaje para transistores bipolares tanto NPN como PNP.
- ✓ Aplicar el modelo lineal por segmentos para el análisis de CD y diseño de diversos circuitos de transistor bipolar, incluso la comprensión de la línea de carga.
- ✓ Definir los cuatro modos de operación de un transistor bipolar.
- ✓ Comprender de manera cualitativa cómo emplear un circuito de transistores para conmutar corrientes y voltajes, realizar funciones lógicas digitales y amplificar señales variantes en el tiempo.
- ✓ Diseñar la polarización de CD para un circuito de transistores a fin de obtener corrientes y voltajes de CD especificados, así como estabilizar el punto Q contra variaciones de parámetros del transistor.
- ✓ Aplicar las técnicas de análisis de CD y de diseño para circuitos de transistores de etapas múltiples.

Bernardo Pérez 1092771-2111071533

PREGUNTAS DE REPASO

1. Describa la estructura básica y el funcionamiento de los transistores bipolares NPN y PNP.
2. ¿Cuáles son los voltajes de polarización que necesitan aplicarse a un transistor bipolar NPN para que el transistor esté polarizado en el modo activo directo?
3. Defina las condiciones de corte, modo de activo directo y modo de saturación de un transistor bipolar PNP.
4. Defina la ganancia de corriente de base común y la ganancia de corriente de emisor común.
5. Analice la diferencia entre las ganancias de emisor común de CA y CD.
6. Indique las relaciones entre las corrientes de colector, emisor y base en un transistor bipolar polarizado en el modo de activo directo.
7. Defina el voltaje Early y la resistencia de salida del colector.
8. Describa un circuito de emisor común simple con un transistor bipolar NPN y analice la relación entre el voltaje colector-emisor y la corriente de base de entrada.
9. Describa los parámetros que definen una línea de carga. Defina el punto Q.
10. ¿Cuáles son los pasos para analizar la respuesta de corriente continua de un circuito de transistor bipolar?
11. Describa cómo emplear un transistor NPN para encender y apagar un diodo LED.
12. Describa el circuito lógico NOR de un transistor bipolar.
13. Describa cómo emplear un transistor para amplificar un voltaje variable en el tiempo.
14. Analice las ventajas de una polarización mediante resistencia divisora de voltaje en comparación con una resistencia de base única.
15. ¿Cómo se estabiliza el punto Q respecto de las variaciones de los parámetros del transistor?
16. ¿Cuál es la principal diferencia entre las técnicas de polarización en los circuitos de transistores discretos y los circuitos integrados?

Bernardo Pérez 1092771-2111071533

1092771-2111071533

PROBLEMAS

[Nota: En los siguientes problemas, a menos que se indique lo contrario, suponga V_{BE} (encendido) $= 0.7$ V y V_{CE}(sat) $= 0.2$ V para transistores NPN, y también V_{EB}(encendido) $= 0.7$ V y V_{EC}(sat) $= 0.2$ V para transistores PNP.]

Sección 5.1 Transistor de unión bipolar básico

5.1 *a*) En un transistor bipolar polarizado en la región directa-activa, la corriente de base es $i_B = 2.8\ \mu$A y la corriente de emisor es $I_E = 325\ \mu$A. Determine β, α e I_C. *b*) Repita el inciso *a*) si $I_B = 20\ \mu$A e $I_E = 1.80$ mA.

5.2 *a*) Un transistor bipolar está polarizado en el modo de activo directo. La corriente del colector es $i_C = 726\ m$A y la corriente del emisor es $i_E = 732\ \mu$A. Determine α, β e I_B. *b*) Repita el inciso *a*) si $i_C = 2.902$ mA e $i_E = 2.961$ mA.

5.3 *a*) El rango de β en un tipo particular de transistor es $110 \le \beta \le 180$. Determine el rango correspondiente de α. *b*) Si la corriente de base es de 50 μA, determine el rango de corriente de colector.

5.4 *a*) Un transistor bipolar está polarizado en el modo de activo directo. Los parámetros medidos son $i_E = 1.25$ mA y $\beta = 150$. Determine i_B, i_C y α. *b*) Repita el inciso *a*) con $i_E = 4.52$ mA y $\beta = 80$.

5.5 *a*) Para los siguientes valores de ganancia de corriente de base común α, determine la ganancia de corriente de emisor común β correspondiente:

α	0.90	0.950	0.980	0.990	0.995	0.9990
β						

b) Para los siguientes valores de ganancia de corriente de emisor común β, determine la ganancia de corriente de base común correspondiente α:

β	20	50	100	150	220	400
α						

5.6 Un transistor NPN con $\beta = 80$ está conectado en una configuración de base común, como se muestra en la figura P5.6. *a*) El emisor está impulsado por una fuente de corriente constante con $I_E = 1.2$ mA. Determine I_B, I_C, α y V_C. *b*) Repita el inciso *a*) con $I_E = 0.80$ mA. *c*) Repita los incisos *a*) y *b*) con $\beta = 120$.

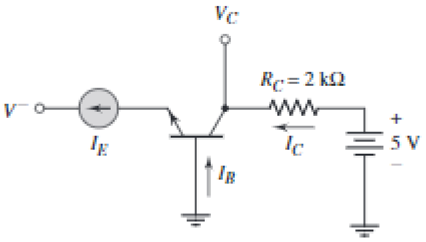


Figura P5.6

5.7 La corriente de emisor en el circuito de la figura P5.6 es $I_E = 0.80$ mA. Los parámetros del transistor son $\alpha = 0.9910$ e $I_{EO} = 5 \times 10^{-14}$ A. Determine I_B, I_C, V_{BE} y V_C.

5.8 Un transistor NPN con $\beta = 60$ está conectado en una configuración de base común como se muestra en la figura P5.8. *a*) El emisor está impulsado por una fuente de corriente constante con $I_E = 0.75$ mA. Determine I_B, I_C, α y V_C. *b*) Repita el inciso *a*) si $I_E = 1.5$ mA. *c*) ¿El transistor está polarizado en el modo de activo directo en los incisos *a*) y *b*)? ¿Por qué?

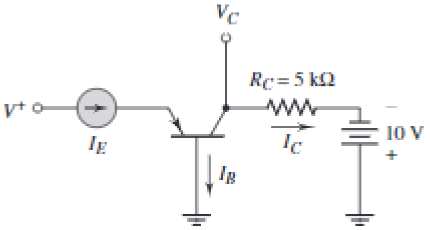


Figura P5.8

5.9 *a*) El transistor PNP de la figura P5.8 tiene una ganancia de corriente de base común $\alpha = 0.9860$. Determine la corriente de emisor de modo que $V_C = -1.2$ V. ¿Cuál es la corriente de base? *b*) Con los resultados del inciso *a*) y suponiendo que $I_{EO} = 2 \times 10^{-15}$ A, determine V_{EB}.

5.10 Un transistor NPN tiene una corriente de saturación inversa $I_S = 5 \times 10^{-15}$ A y una ganancia de corriente de $\beta = 125$. El transistor está polarizado en $v_{BE} = 0.615$ V. Determine i_B, i_C e i_E.

5.11 Dos transistores PNP, fabricados con la misma tecnología, tienen diferentes áreas de conexión. Ambos transistores están polarizados con un voltaje emisor-base de

Bernardo Pérez 1092771-2111071533

$v_{EB} = 0.650$ V y tienen corrientes de emisor de 0.50 y 12.2 mA. Encuentre I_{EO} para cada dispositivo. ¿Cuáles son las áreas de unión relativas?

5.12 Las corrientes de colector en dos transistores, *A* y *B*, son $i_C = 275\ \mu$A. Para el transistor *A*, $I_{SA} = 8 \times 10^{-16}$ A. La superficie de base-emisor del transistor *B* es 4 veces la del transistor *A*. Determine I_{SB} y el voltaje de base-emisor para cada transistor.

5.13 Un BJT tiene un voltaje Early de 80 V. La corriente de colector es $I_C = 0.60$ mA para un voltaje de colector-emisor $V_{CE} = 2$ V. *a*) Determine la corriente de colector para $V_{CE} = 5$ V. *b*) ¿Cuál es la resistencia de salida?

5.14 El voltaje de ruptura de emisor abierto de una unión B-C es $BV_{CBO} = 60$ V. Si $\beta = 100$ y la constante empírica es $n = 3$, determine el voltaje de ruptura C-E en la configuración de base abierta.

5.15 En una aplicación particular del circuito, los voltajes de ruptura mínimos necesarios son $BV_{CBO} = 220$ V y $BV_{CEO} = 56$ V. Si $n = 3$, determine el valor máximo permitido de β.

5.16 Un diseño particular del circuito de transistor requiere un voltaje de ruptura de base abierta mínimo de $BV_{CEO} = 50$ V. Si $\beta = 50$ y $n = 3$, determine el valor mínimo requerido de BV_{CBO}.

Sección 5.2 Análisis de CD para circuitos de transistores

5.17 Para todos los transistores de la figura P5.17, $\beta = 75$. Los resultados de algunas mediciones se indican en las figuras. Encuentre los valores de las otras corrientes, voltajes y/o valores de resistores etiquetados.

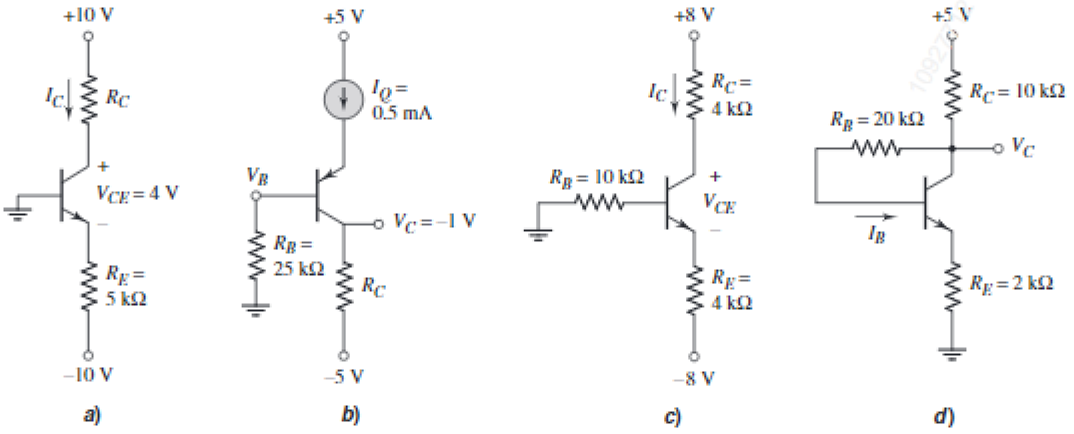


Figura P5.17

5.18 Los valores de resistor de emisor en los circuitos de las figuras P5.17*a*) y *c*) pueden variar ±5 por ciento del valor dado. Determine el rango de los parámetros calculados.

5.19 Considere los dos circuitos de la figura P5.19. Los parámetros de cada transistor son $I_S = 5 \times 10^{-16}$ A y $\beta = 90$. Determine V_{BB} en cada circuito de manera que $V_{CE} = 1.10$ V.

5.20 La ganancia de corriente para cada transistor en los circuitos de la figura P5.20 es $\beta = 120$. Para cada circuito determine I_C y V_{CE}.

5.21 Considere los circuitos de la figura P5.21. Para cada transistor, $\beta = 120$. Determine I_C y V_{EC} para cada circuito.

Bernardo Pérez 1092771-2111071533

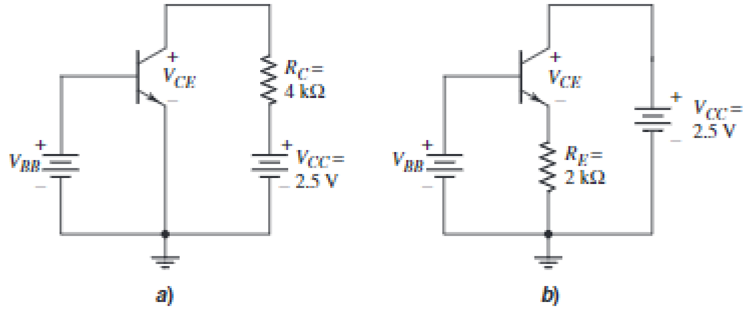


Figura P5.19

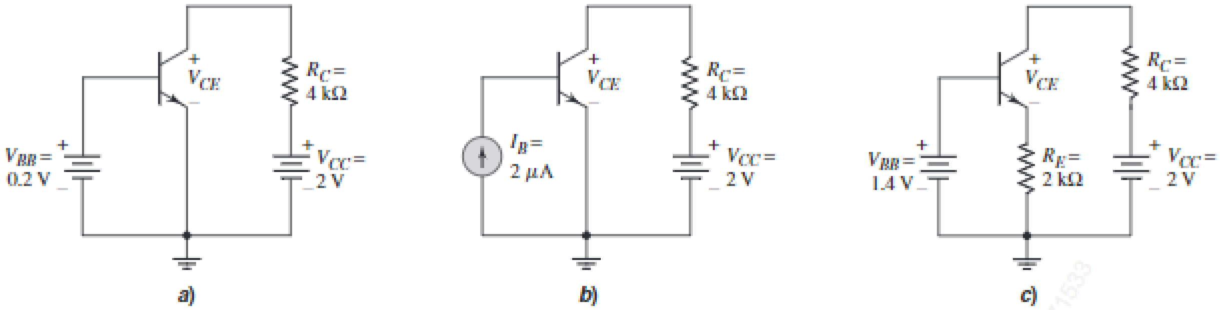


Figura P5.20

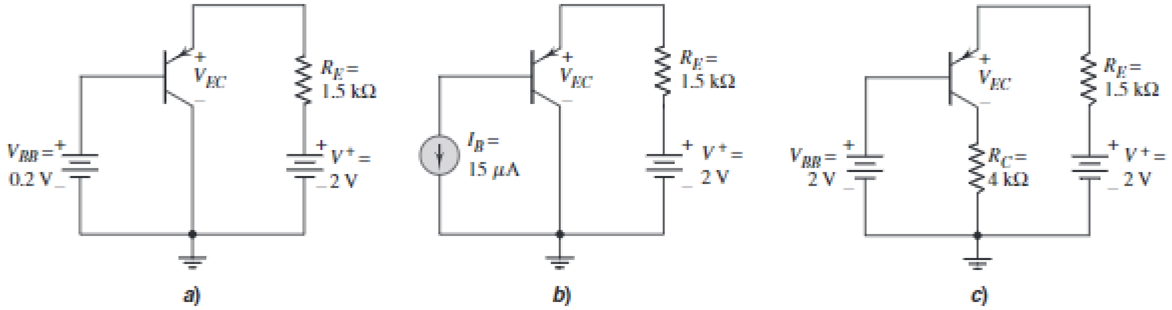


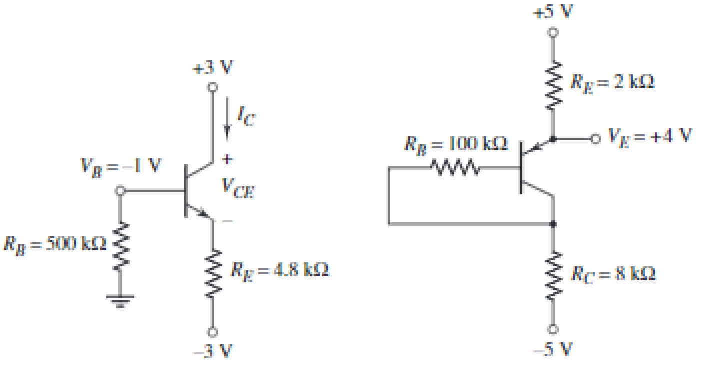
Figura P5.21

5.22 *a*) Los parámetros del circuito y el transistor para el circuito de la figura 5.20*a*) son $V_{CC} = 3$ V, $V_{BB} = 1.3$ V y $\beta = 100$. Rediseñe el circuito de modo que $I_{BQ} = 5\ \mu$A y $V_{CEQ} = 1.5$ V. *b*) Con los resultados del inciso *a*), determine la variación en V_{CEQ} si β está en el rango $75 \le \beta \le 125$.

5.23 En los circuitos de la figura P5.23 se muestran los valores de los parámetros medidos. Determine β, α y las otras corrientes y voltajes etiquetados. Trace la línea de carga de CD y grafique el punto Q.

5.24 *a*) Para el circuito de la figura P5.24, determine V_B e I_E tales que $V_B = V_C$. Suponga que $\beta = 90$. *b*) ¿Qué valor de V_B produce $V_{CE} = 2$ V?

Bernardo Pérez 1092771-2111071533
1092771211071533



a) *b)*

Figura P5.23

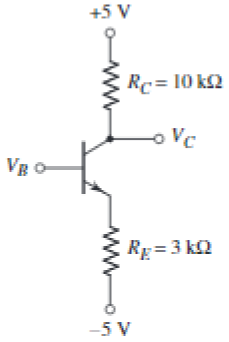


Figura P5.24

5.25 *a*) Los voltajes de polarización en el circuito de la figura P5.25 se cambian a $V^+ = 3.3$ V y $V^- = -3.3$ V. El valor medido del voltaje de emisor es $V_E = 0.85$ V. Determine I_E, I_C, β, α y V_{EC}. *b*) Con los resultados del inciso *a*), determine V_E y V_{EC} si β se incrementa 10 por ciento.

5.26 El transistor de la figura P5.26 tiene $\beta = 120$. Determine I_C y V_{EC}. Trace la línea de carga y el punto Q.

5.27 El transistor en el circuito de la figura P5.27 está polarizado con una corriente constante en el emisor. Si $I_Q = 1$ mA, determine V_C y V_E. Suponga que $\beta = 50$.

Bernardo Pérez 1092771-2111071533
1092771211071533

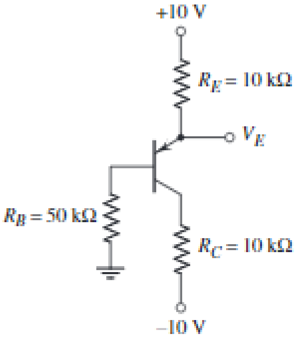


Figura P5.25

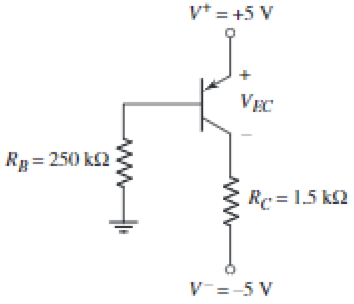


Figura P5.26

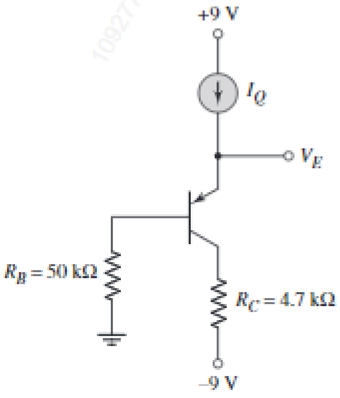


Figura P5.27

5.28 En el circuito de la figura P5.27, la corriente constante es $I = 0.5$ mA. Si $\beta = 50$, determine la potencia disipada en el transistor. ¿La fuente de corriente constante suministra o disipa la energía? ¿Cuál es el valor?

5.29 Para el circuito de la figura P5.29, si $\beta = 200$ para cada transistor, determine: *a*) I_{E1}, *b*) I_{E2}, *c*) V_{C1} y *d*) V_{C2}.

5.30 El circuito de la figura P5.30 está diseñado de modo que $I_{CQ} = 0.8$ mA y $V_{CEQ} = 2$ V para cuando *a*) $R_E = 0$ y *b*) $R_E = 1$ kΩ. Suponga que $\beta = 80$. *c*) El transistor en la figura P5.30 se sustituye por otro con un valor de $\beta = 120$. Con los resultados de los incisos *a*) y *b*), determine los valores del punto Q I_{CQ} y V_{CEQ}. ¿Qué diseño muestra el menor cambio en los valores del punto Q?

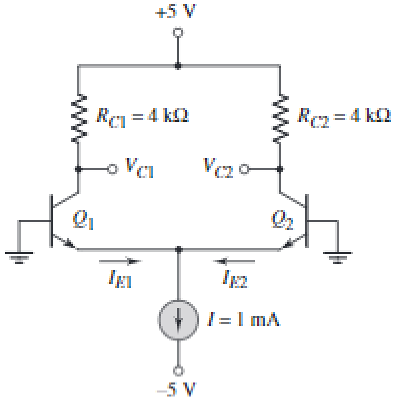


Figura P5.29

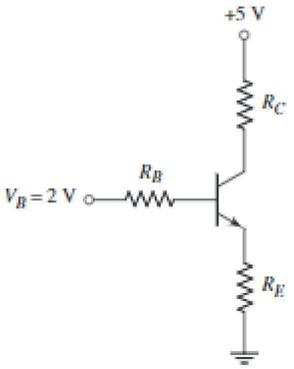


Figura P5.30

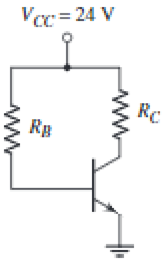


Figura P5.31

D5.31 *a*) El voltaje de polarización en el circuito de la figura P5.31 se cambia a $V_{CC} = 9$ V. La ganancia de corriente del transistor es $\beta = 80$. Diseñe el circuito de modo que $I_{CQ} = 0.25$ mA y $V_{CEQ} = 4.5$ V. *b*) Si el transistor se sustituye por uno nuevo con $\beta = 120$, encuentre los nuevos valores de I_{CQ} y V_{CEQ}. *c*) Trace la línea de carga y punto *Q* para los incisos *a*) y *b*).

5.32 La ganancia de corriente del transistor en el circuito de la figura P5.32 es $\beta = 150$. Determine I_C, I_E y V_C para *a*) $V_B = 0.2$ V, *b*) $V_B = 0.9$ V, *c*) $V_B = 1.5$ V y *d*) $V_B = 2.2$ V.

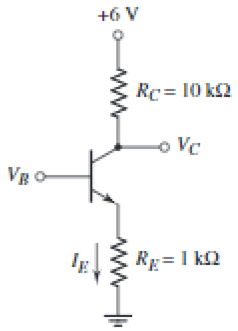


Figura P5.32

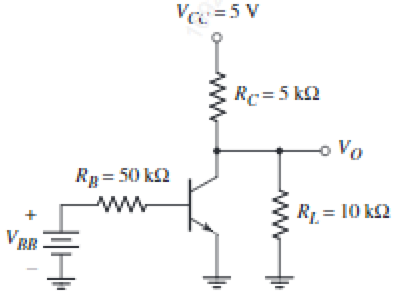


Figura P5.33

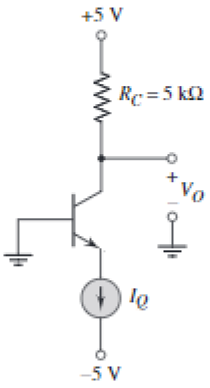


Figura P5.34

5.33 *a*) La ganancia de corriente del transistor en la figura P5.33 es $\beta = 75$. Determine V_O para: *i*) $V_{BB} = 0$, *ii*) $V_{BB} = 1$ V e *iii*) $V_{BB} = 2$ V. *b*) Verifique los resultados del inciso *a*) con una simulación por computadora.

5.34 *a*) El transistor de la figura P5.34 tiene $\beta = 100$. Determine V_O para *i*) $I_Q = 0.1$ mA, *ii*) $I_Q = 0.5$ mA e *iii*) $I_Q = 2$ mA. *b*) Determine el porcentaje de cambio en V_O con las condiciones establecidas en el inciso *a*) si la ganancia de corriente aumenta a $\beta = 150$.

5.35 Suponga que $\beta = 120$ para el transistor en el circuito de la figura P5.34. Determine I_Q tal que *a*) $V_O = 4$ V, *b*) $V_O = 2$ V y *c*) $V_O = 0$.

5.36 Para el circuito de la figura P5.27, calcule y grafique la potencia disipada en el transistor para $I_Q = 0$, 0.5, 1.0, 1.5, 2.0, 2.5 y 3.0 mA. Suponga que $\beta = 50$.

5.37 Considere el circuito de base común de la figura P5.37. Suponga que el alfa del transistor es $\alpha = 0.9920$. Determine I_E, I_C y V_{BC}.

Bernardo Pérez 1092771-2111071533

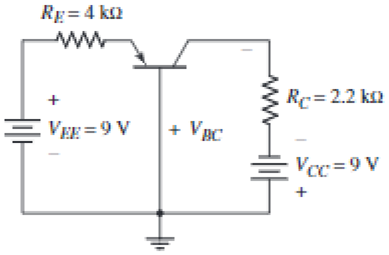


Figura P5.37

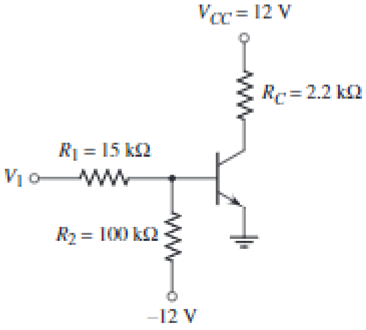


Figura P5.38

5.38 *a*) Para el transistor en la figura P5.38, $\beta = 80$. Determine V_1 tal que $V_{CEQ} = 6$ V. *b*) Determine el rango de V_1 que produce $3 \le V_{CEQ} \le 9$ V.

5.39 Sea $\beta = 25$ para el transistor en el circuito de la figura P5.39. Determine el rango de V_1 tal que $1.0 \le V_{CE} \le 4.5$ V. Trace la línea de carga y exhiba el rango de valores del punto Q.

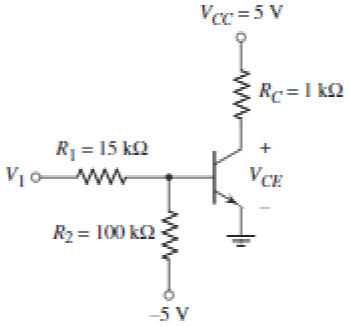


Figura P5.39

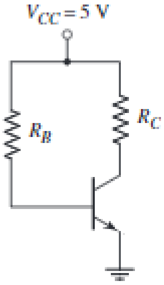


Figura P5.40

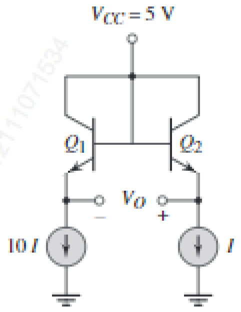


Figura P5.41

D5.40 *a*) El circuito de la figura P5.40 se va a diseñar de modo que $I_{CQ} = 0.5$ mA y $V_{CEQ} = 2.5$ V. Suponga que $\beta = 120$. Trace la línea de carga y grafique el punto Q. *b*) Obtenga los valores estándar de los resistores que están cerca de los valores de diseño. Suponga que los valores estándar de resistores varían ± 10 por ciento. Grafique las líneas de carga y los valores del punto Q para los valores máximos y mínimos de R_B y los valores de R_C (cuatro valores de punto Q).

5.41 El circuito de la figura P5.41 se utiliza a veces como un termómetro. Suponga que los transistores Q_1 y Q_2 en el circuito son idénticos. Al escribir las corrientes de emisor en la forma $I_E = I_{EO}\exp(V_{BE}/V_T)$, obtenga la expresión para el voltaje de salida V_O como función de la temperatura T.

5.42 El transistor de la figura P5.42 tiene $\beta = 120$. *a*) Determine el V_I que produzca $V_O = 4$ V para *i*) $R_E = 0$ y *ii*) $R_E = 1$ kΩ. *b*) Repita el inciso *a*) con $V_O = 2.5$ V. *c*) Determine V_O para $V_I = 3.5$ V y para $R_E = 1$ kΩ.

5.43 La ganancia de corriente de emisor común del transistor en la figura P5.43 es $\beta = 80$. Grafique las características de transferencia de voltaje en el rango $0 \le V_I \le 5$ V.

5.44 Para el circuito de la figura P5.44, grafique las características de transferencia de voltaje en todo el rango $0 \le V_I \le 5$ V. Suponga que $\beta = 100$.

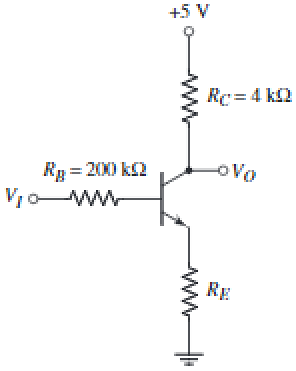


Figura P5.42

Bernardo Pérez 1092771-2111071534

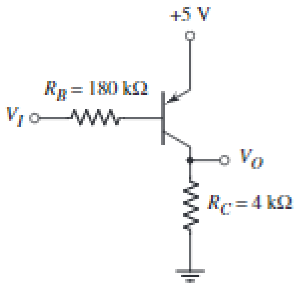


Figura P5.43

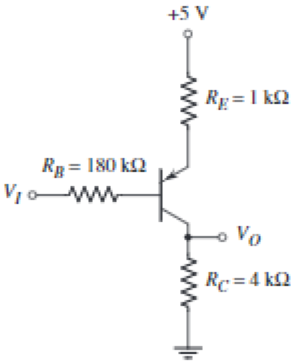


Figura P5.44

Sección 5.3 Aplicaciones básicas de transistores

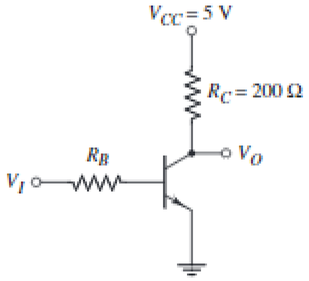


Figura P5.45

5.45 El transistor en el circuito de la figura P5.45 tiene una ganancia de corriente de $\beta = 40$. Determine R_B de modo que $V_O = 0.2$ V e $I_C/I_B = 20$ cuando $V_I = 5$ V.

5.46 Considere el circuito de la figura P5.46. Para el transistor, $\beta = 50$. Encuentre I_B, I_C, I_E y V_O para *a)* $V_I = 0$, *b)* $V_I = 2.5$ V y *c)* $V_I = 5$ V.

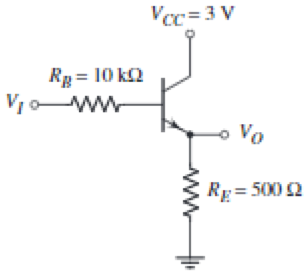


Figura P5.46

5.47 La ganancia de corriente para el transistor del circuito de la figura P5.47 es $\beta = 60$. Determine R_B de modo que $V_O = 8.8$ V cuando $V_I = 5$ V e $I_C/I_B = 25$.

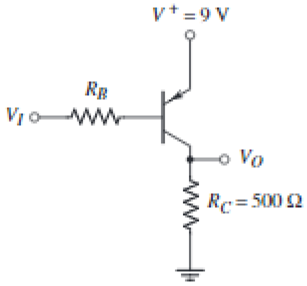


Figura P5.47

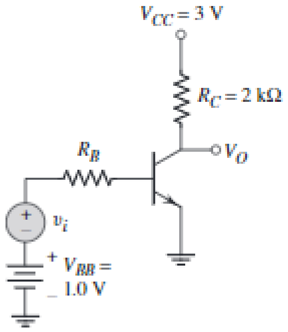


Figura P5.48

5.48 Considere el circuito amplificador de la figura P5.48. Suponga una ganancia de corriente del transistor de $\beta = 120$. El voltaje V_{BB} establece el punto Q, y el voltaje v_i es una señal variable en el tiempo que produce una variación en la corriente de

Bernardo Pérez 1092771-2111071534

base, que a su vez provoca una variación en la corriente de colector y por ende una variación en el voltaje de salida v_o. *a*) Determine R_B de modo que $V_{CEQ} = 1.6$ V. *b*) Determine la variación máxima del voltaje de salida de modo que el transistor no entre en corte o saturación. *c*) ¿Cuál es la ganancia de voltaje $\Delta v_o/\Delta v_i$ del amplificador? *d*) ¿Cuál es la variación máxima en el voltaje v_i tal que el transistor no entre en corte o saturación?

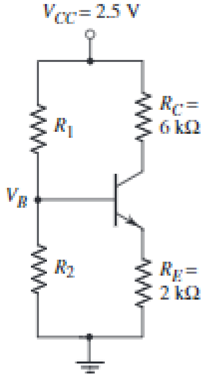


Figura P5.49

Sección 5.4 Polarización del transistor bipolar

D5.49 Para el transistor en el circuito de la figura P5.49, suponga que $\beta = 120$. Diseñe el circuito de modo que $I_{CQ} = 0.15$ mA y $R_{TH} = 200$ kΩ. ¿Cuál es el valor de V_{CEQ}?

5.50 Reconsidere la figura P5.49. La ganancia de corriente del transistor es $\beta = 150$. Los parámetros del circuito se cambian a $R_{TH} = 120$ kΩ y $R_E = 1$ kΩ. Determine los valores de R_C, R_1 y R_2 tales que $V_{CEQ} = 1.5$ V e $I_{CQ} = 0.20$mA.

5.51 La ganancia de corriente del transistor del circuito de la figura P5.51 es $\beta = 100$. Determine V_B e I_{EQ}.

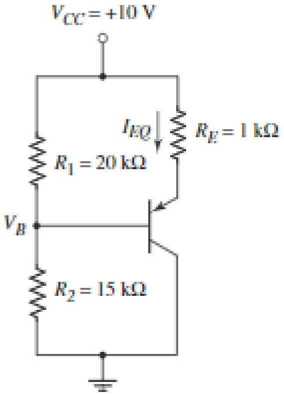


Figura P5.51

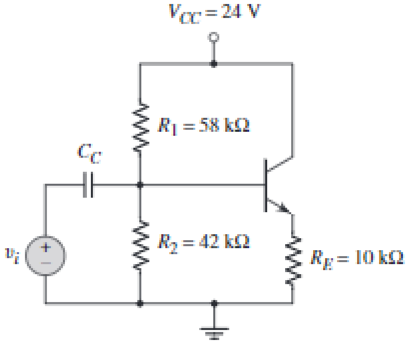


Figura P5.52

5.52 Para el circuito de la figura P5.52, sea $\beta = 125$. *a*) Encuentre I_{CQ} y V_{CEQ}. Trace la línea de carga y grafique el punto Q. *b*) Si los resistores R_1 y R_2 varían ±5 por ciento, determine el rango en I_{CQ} y V_{CEQ}. Grafique los diversos puntos Q en la línea de carga.

5.53 Considere el circuito de la figura P5.53. *a*) Determine I_{BQ}, I_{CQ} y V_{CEQ} para $\beta = 80$. *b*) ¿Cuál es el porcentaje de cambio en I_{CQ} y V_{CEQ} si β se cambia a $\beta = 120$?

5.54 *a*) Rediseñe el circuito de la figura P5.49 con $V_{CC} = 9$ V tal que la caída de voltaje a través de R_C sea $(1/3)V_{CC}$ y la caída de voltaje en R_E sea $(1/3)V_{CC}$. Suponga que $\beta = 100$. La corriente de colector en reposo va a ser $I_{CQ} = 0.4$ mA, y la corriente a través de R_1 y R_2 debe ser aproximadamente $0.2I_{CQ}$. *b*) Sustituya cada resistencia en el inciso *a*) con el valor estándar más cercano (apéndice C). ¿Cuál es el valor de I_{CQ} y cuáles son las caídas de voltaje a través de R_C y R_E?

5.55 Para el circuito de la figura P5.55, sea $\beta = 100$. *a*) Encuentre R_{TH} y V_{TH} para el circuito de base. *b*) Determine I_{CQ} y V_{CEQ}. *c*) Trace la línea de carga y grafique el punto Q. *d*) Si los resistores R_C y R_E varían ±5 por ciento, determine el rango en I_{CQ} y V_{CEQ}. Trace las líneas de carga correspondientes a los valores máximo y mínimo de los resistores y grafique los puntos Q.

5.56 Considere el circuito de la figura P5.56. *a*) Determine R_{TH}, V_{TH}, I_{BQ}, I_{CQ} y V_{ECQ} para $\beta = 90$. *b*) Determine el porcentaje de cambio en I_{CQ} y V_{ECQ} si β se cambia a $\beta = 150$.

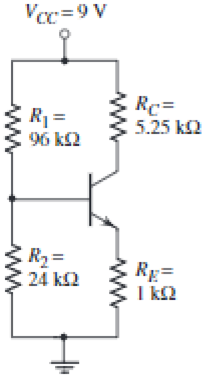


Figura P5.53

Bernardo Pérez 1092771-2111071534
1092771-2111071534

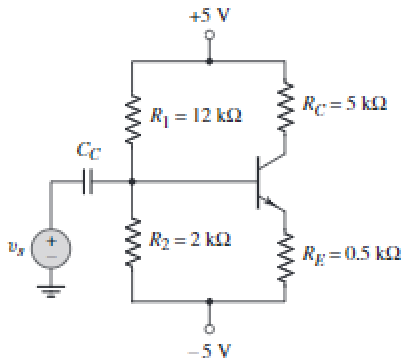


Figura P5.55

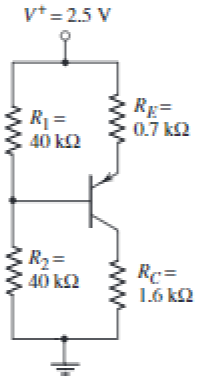


Figura P5.56

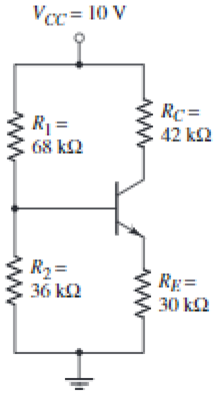


Figura P5.57

5.57 *a*) Determine los valores del punto Q para el circuito de la figura P5.57. Suponga que $\beta = 50$. *b*) Repita el inciso *a*) si todos los valores de resistores se reducen por un factor de 3. *c*) Trace las líneas de carga y grafique los valores del punto Q para los incisos *a*) y *b*).

5.58 *a*) Determine los valores del punto Q para el circuito de la figura P5.58. Suponga que $\beta = 50$. *b*) Repita el inciso *a*) si todos los valores de resistores se reducen por un factor de 3. *c*) Trace las líneas de carga y grafique los valores del punto Q para los incisos *a*) y *b*).

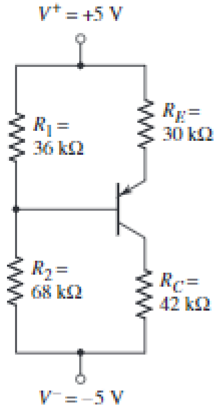


Figura P5.58

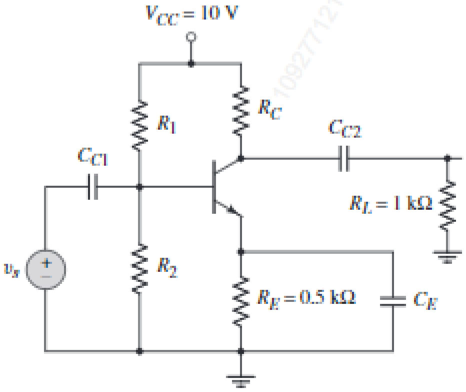


Figura P5.59

D5.59 *a*) Para el circuito de la figura P5.59, diseñe un circuito estable en polarización de modo que $I_{CQ} = 0.8$ mA y $V_{CEQ} = 5$ V. Sea $\beta = 100$. *b*) Con los resultados del inciso *a*) determine el porcentaje de cambio en I_{CQ} si β está en el rango $75 \le \beta \le 150$. *c*) Repita los incisos *a*) y *b*) si $R_E = 1$ kΩ.

D5.60 Diseñe un circuito estable en polarización en la forma de la figura P5.59 con $\beta = 120$ tal que $I_{CQ} = 0.8$ mA, $V_{CEQ} = 5$ V y el voltaje a través de R_E sea aproximadamente de 0.7 V.

D5.61 Con el circuito de la figura P5.61, diseñe un amplificador estable en polarización tal que el punto Q esté en el centro de la línea de carga. Sea $\beta = 125$. Determine I_{CQ}, V_{CEQ}, R_1 y R_2.

D5.62 Para el circuito de la figura P5.61, los voltajes de polarización se cambian a $V^+ = 3$ V y $V^- = -3$ V. *a*) Diseñe un circuito estable en polarización para $\beta = 120$ de

Bernardo Pérez 1092771-2111071534

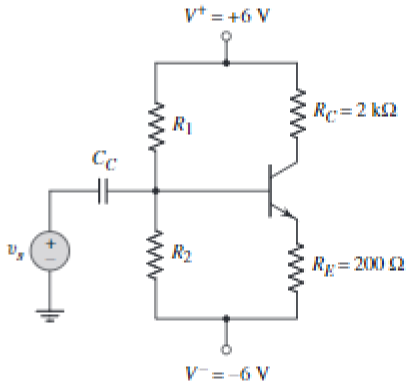


Figura P5.61

modo que $V_{CEQ} = 2.8$ V. Determine I_{CQ}, R_1 y R_2. *b*) Si los resistores R_1 y R_2 varían ± 5 por ciento, determine el rango en I_{CQ} y V_{CEQ}. Grafique los diversos puntos *Q* en la línea de carga.

5.63 *a*) Un circuito estable en polarización con la configuración de la figura P5.61 se va a diseñar de modo que $I_{CQ} = (3 \pm 0.1)$ mA y $V_{CEQ} \cong 5$ V mediante un transistor con $75 \leq \beta \leq 150$. *b*) Trace la línea de carga y grafique el rango de valores del punto *Q* para el inciso *a*).

D5.64 *a*) Para el circuito de la figura P5.64, suponga que la ganancia de corriente del transistor es $\beta = 90$ y que el parámetro de circuito es $R_{TH} = 2.4$ kΩ. Diseñe el circuito de modo que $V_{ECQ} = 1.5$ V. Encuentre I_{BQ}, I_{CQ}, R_1 y R_2. *b*) Determine los valores de I_{BQ}, I_{CQ} y V_{ECQ} si la ganancia de corriente se cambia a $\beta = 130$.

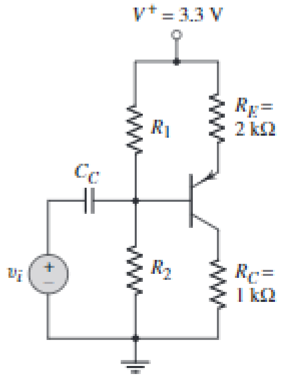
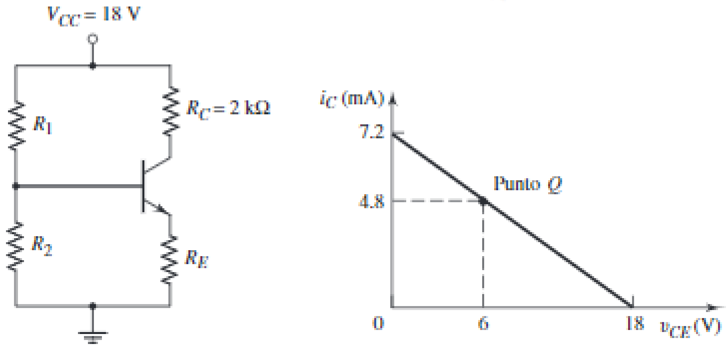


Figura P5.64



a) *b*)

Figura P5.65

5.65 La línea de carga de CD y el punto *Q* del circuito de la figura P5.65*a*) se muestran en la figura P5.65*b*). Para el transistor, $\beta = 120$. Encuentre R_E, R_1 y R_2 de modo que el circuito sea estable en polarización.

D5.66 El rango de β para el transistor en el circuito de la figura P5.66 es $80 \leq \beta \leq 120$. Diseñe un circuito estable en polarización de modo que los valores nominales del punto *Q* sean $I_{CQ} = 0.2$ mA y $V_{CEQ} = 1.6$ V. El valor de I_{CQ} debe caer en el rango $0.19 \leq I_{CQ} \leq 0.21$ mA. Determine R_E, R_1 y R_2.

D5.67 El punto *Q* nominal del circuito de la figura P5.67 es $I_{CQ} = 1$ mA y $V_{CEQ} = 5$ V, para $\beta = 60$. La ganancia de corriente del transistor está en el rango $45 \leq \beta \leq 75$.

Bernardo Pérez 1092771-2111071534
10927712111071534

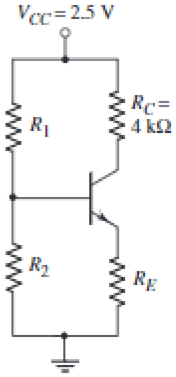


Figura P5.66

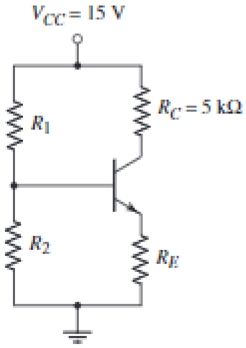


Figura P5.67

Diseñe un circuito estable en polarización tal que I_{CQ} no varíe más de 5 por ciento de su valor nominal.

D5.68 *a*) Para el circuito de la figura P5.67, el valor de V_{CC} se cambia a 3 V. Sea $R_C = 5R_E$ y $\beta = 120$. Rediseñe un circuito estable en polarización de modo que $I_{CQ} = 100$ μA y $V_{CEQ} = 1.4$ V. *b*) Con los resultados del inciso *a*) determine la disipación de potencia de CD en el circuito.

D5.69 Para el circuito de la figura P5.69, sea $\beta = 100$ y $R_E = 3$ kΩ. Diseñe un circuito estable en polarización de modo que $V_E = 0$.

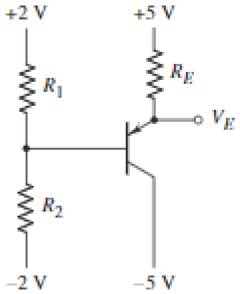


Figura P5.69

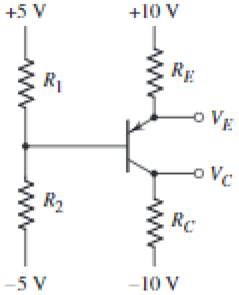


Figura P5.70

5.70 Para el circuito de la figura P5.70, sea $R_C = 2.2$ kΩ, $R_E = 2$ kΩ, $R_1 = 10$ kΩ, $R_2 = 20$ kΩ y $\beta = 60$. *a*) Encuentre R_{TH} y V_{TH} para el circuito de base. *b*) Determine I_{BQ}, I_{CQ}, V_E y V_C.

D5.71 Diseñe el circuito de la figura P5.70 para ser estable en polarización y proporcionar valores nominales del punto *Q* de $I_{CQ} = 0.5$ mA y $V_{ECQ} = 8$ V. Sea $\beta = 60$. La corriente máxima en R_1 y R_2 debe estar limitada a 40 μA.

D5.72 Considere el circuito de la figura P5.72. *a*) La ganancia nominal de corriente del transistor es $\beta = 80$. Diseñe un circuito estable en polarización de modo que $I_{CQ} = 0.15$ mA y $V_{ECQ} = 2.7$ V. *b*) Con los resultados del inciso *a*), determine el porcentaje de cambio en I_{CQ} y V_{ECQ} si la ganancia de corriente del transistor está en el rango de $60 \leq \beta \leq 100$.

5.73 Para el circuito de la figura P5.73, sea $\beta = 100$. *a*) Encuentre V_{TH} y R_{TH} para el circuito base. *b*) Determine I_{CQ} y V_{CEQ}.

D5.74 Diseñe una red estable en polarización de cuatro resistores de polarización para un transistor NPN de modo que $I_{CQ} = 0.8$ mA, $V_{CEQ} = 4$ V y $V_E = 1.5$ V. Los parámetros del circuito y del transistor son $V_{CC} = 10$ V y $\beta = 120$, respectivamente.

Bernardo Pérez 1092771-2111071534
1092771-2111071534

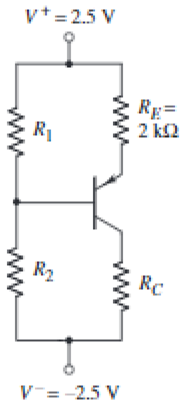


Figura P5.72

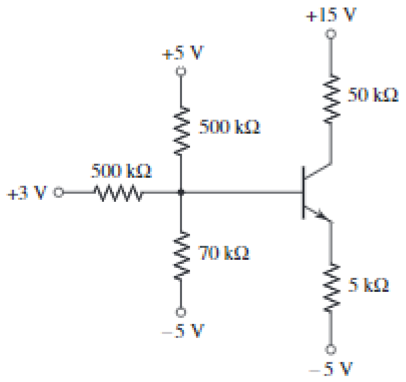


Figura P5.73

D5.75 *a*) Diseñe una red de polarización de cuatro resistores con la configuración de la figura P5.61 para producir valores del punto Q de $I_{CQ} = 50\ \mu$A y $V_{CEQ} = 5$ V. Los voltajes de polarización son $V^+ = +5$ V y $V^- = -5$ V. Suponga que se dispone de un transistor con $\beta = 80$. El voltaje a través del resistor del emisor debe ser de aproximadamente 1 V. *b*) El transistor en el inciso *a*) se sustituye por uno con $\beta = 120$. Determine el punto Q resultante.

D5.76 *a*) Diseñe una red de polarización de cuatro resistores con la configuración de la figura P5.61 para producir valores del punto Q de $I_{CQ} = 0.50$ mA y $V_{CEQ} = 2.5$ V. Los voltajes de polarización son $V^+ = 3$ V y $V^- = -3$ V. La ganancia de corriente del transistor es $\beta = 120$. El voltaje a través del resistor de emisor debe ser aproximadamente de 0.7 V. *b*) Sustituya los resistores diseñados en el inciso *a*) con resistores estándar con los valores más cercanos a los valores diseñados. Determine el punto Q resultante.

D5.77 *a*) Se va a diseñar una red de polarización de cuatro resistores con la configuración de la figura P5.77. Los valores del punto Q van a ser $I_{CQ} = 100\ \mu$A y $V_{ECQ} = 3$ V. Los voltajes de polarización son $V^+ = 3$ V y $V^- = -3$ V. Se dispone de un transistor con $\beta = 110$. El voltaje a través del resistor del emisor debe ser de aproximadamente 0.7 V. *b*) El transistor en el inciso *a*) se sustituye con uno de $\beta = 150$. ¿Cuál es el punto Q resultante?

D5.78 *a*) Diseñe una red de polarización de cuatro resistores con la configuración de la figura P5.77 tal que los valores del punto Q sean $I_{CQ} = 1.2$ mA y $V_{ECQ} = 6$ V. Los voltajes de polarización son $V^+ = 9$ V y $V^- = -9$ V. Se dispone de un transistor de $\beta = 75$. El voltaje a través del resistor de emisor debe ser aproximadamente de 1.5 V. *b*) Sustituya los resistores diseñados en el inciso *a*) con resistores estándar con valores más cercanos a los valores de diseño. Determine el punto Q resultante.

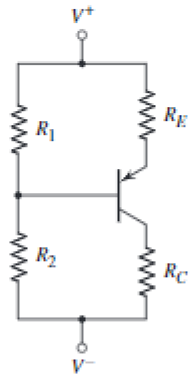


Figura P5.77

Sección 5.5 Circuitos de etapas múltiples

5.79 Para cada transistor en el circuito de la figura P5.79, $\beta = 120$ y el voltaje de activación o encendido de B-E es 0.7 V. Determine los valores en reposo de las corrientes de base, colector y emisor en Q_1 y Q_2. También determine V_{CEQ1} y V_{CEQ2}.

5.80 Los parámetros para cada transistor en el circuito de la figura P5.80 son $\beta = 80$ y V_{BE}(encendido) $= 0.7$ V. Determine los valores en reposo de la base, colector y corrientes de emisor en Q_1 y Q_2.

D5.81 El voltaje de polarización en el circuito de la figura 5.63 se cambia a $V^+ = 5$ V. Diseñe el circuito para cumplir con las siguientes especificaciones: $V_{CE1} = V_{CE2} = 1.2$ V, $V_{RE} = 0.5$ V, $I_{C1} \cong I_{C2} \cong 0.2$ mA e $I_{R1} \cong I_{R2} \cong I_{R3} \cong 20\ \mu$A.

Bernardo Pérez 1092771-2111071534
1092771-2111071534

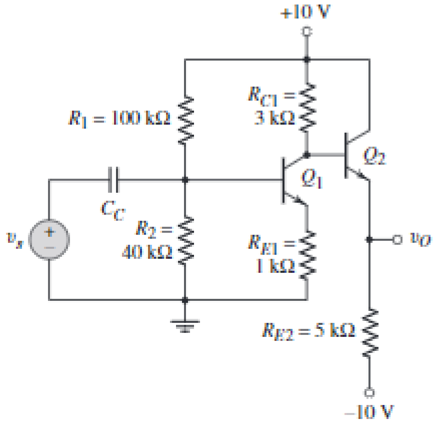


Figura P5.79

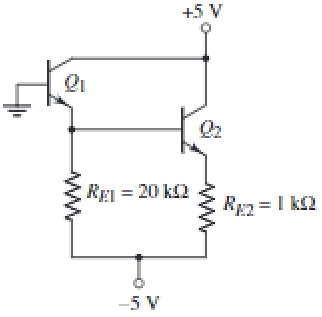


Figura P5.80

5.82 Considere el circuito de la figura P5.82. La ganancia de corriente para el transistor NPN es $\beta_n = 120$ y para el transistor PNP es $\beta_p = 80$. Determine I_{B1}, I_{C1}, I_{B2}, I_{C2}, V_{CE1} y V_{EC2}.

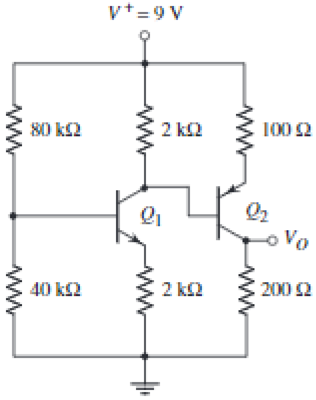


Figura P5.82

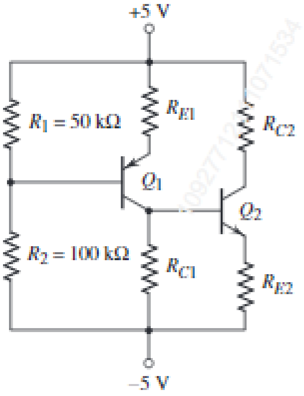


Figura P5.83

5.83 *a*) Para los transistores en el circuito de la figura P5.83, los parámetros son: $\beta = 100$ y V_{BE}(encendido) $= V_{EB}$(encendido) $= 0.7$ V. Determine R_{C1}, R_{E1}, R_{C2} y R_{E2} tales que $I_{C1} = I_{C2} = 0.8$ mA, $V_{ECQ1} = 3.5$ V y $V_{CEQ2} = 4.0$ V. *b*) Correlacione los resultados del inciso *a*) con una simulación por computadora.

PROBLEMAS DE SIMULACIÓN POR COMPUTADORA

5.84 Mediante una simulación por computadora, grafique V_{CE} contra V_I en el rango $0 \leq V_I \leq 8$ V para el circuito de la figura 5.24*a*). ¿A qué voltaje se enciende el transistor y a qué voltaje el transistor entra en saturación?

5.85 Mediante una simulación por computadora verifique los resultados del ejemplo 5.7.

5.86 Considere el circuito y los parámetros en el ejemplo 5.15. Con una simulación por computadora, determine el cambio en los valores del punto Q si todos los resistores varían ±5 por ciento.

Bernardo Pérez 1092771-2111071534

5.87 Mediante una simulación por computadora verifique los resultados del ejemplo 5.19.

PROBLEMAS DE DISEÑO

[Nota: Cada diseño debe correlacionarse con una simulación por computadora.]

*D5.88 Considere un circuito de emisor común con la configuración de la figura 5.54*a*). Suponga un voltaje de polarización de $V_{CC} = 3.3$ V y suponga que la ganancia de corriente del transistor está en el rango $100 \leq \beta \leq 160$. Diseñe el circuito de modo que el punto Q nominal esté en el centro de la línea de carga y que los valores del punto Q no varíen más de 3 por ciento. Determine los valores apropiados para R_1 y R_2.

*D5.89 El circuito de emisor seguidor de la figura P5.89 está polarizado en $V^+ = 2.5$ V y $V^- = -2.5$ V. Diseñe un circuito estable en polarización tal que los valores nominales del punto Q sean $I_{CQ} \cong 5$ mA y $V_{CEQ} \cong 2.5$ V. Los valores de ganancia de corriente del transistor están en el rango $100 \leq \beta \leq 160$. Seleccione valores de resistencia estándar de 5 por ciento de tolerancia en el diseño final. ¿Cuál es el rango de los valores del punto Q?

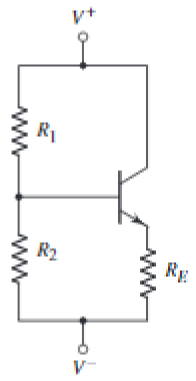


Figura P5.89

*D5.90 Los voltajes de polarización para el circuito de la figura 5.57*a*) son $V^+ = 3.3$ V y $V^- = -3.3$ V. La ganancia de corriente del transistor es $\beta = 100$. Diseñe un circuito estable en polarización de modo que $I_{CQ} \cong 120\ \mu$A, $V_{RE} \cong 0.7$ V y $V_{ECQ} \cong 3$ V. Utilice valores estándar de resistores en el diseño final.

*D5.91 El circuito de transistores múltiples de la figura 5.61 se va a rediseñar. Los voltajes de polarización van a ser ± 3.3 V y las ganancias nominales de corriente del transistor serán de $\beta = 120$. Diseñe un circuito estable en polarización de modo que $I_{CQ1} = 100\ \mu$A, $I_{CQ2} = 200\ \mu$A y $V_{CEQ1} \cong V_{ECQ2} \cong 3$ V.

Bernardo Pérez 1092771-2111071534

Bernardo Pérez 1092771-2111071534

Amplificadores básicos BJT

Capítulo 6

En el capítulo previo describimos la estructura y operación del transistor de unión bipolar, y analizamos y diseñamos la respuesta de circuitos que contienen estos dispositivos. En este capítulo destacamos el uso del transistor bipolar en aplicaciones de amplificadores lineales. Estos amplificadores implican que, casi siempre, se trata con señales analógicas. La magnitud de una señal analógica puede tener cualquier valor, dentro de ciertos límites, y puede variar de manera continua respecto del tiempo. Así, un amplificador lineal significa que la señal de salida es igual a la señal de entrada multiplicada por una constante, donde la magnitud de la constante de proporcionalidad es en general mayor que la unidad.

VISTA PREVIA

En este capítulo:

- Investigaremos el proceso mediante el cual un circuito con transistor amplifica una señal pequeña que cambia con el tiempo y desarrollaremos modelos de señal pequeña del transistor que se usan en el análisis de amplificadores lineales.
- Analizaremos las tres configuraciones básicas del transistor amplificador.
- Analizaremos el amplificador de emisor común y conoceremos las características generales de este circuito.
- Comprenderemos el concepto de línea de carga de corriente alterna (CA) y determinaremos la oscilación simétrica máxima de la señal de salida.
- Analizaremos el amplificador emisor-seguidor y nos familiarizaremos con las características generales de este circuito.
- Analizaremos el amplificador de base común y nos familiarizaremos con las características generales de este circuito.
- Compararemos las características generales de las tres configuraciones básicas de amplificadores.
- Analizaremos amplificadores multitransistor o multietapa y comprenderemos las ventajas de estos circuitos sobre los circuitos con un solo transistor.
- Comprenderemos el concepto de ganancia de potencia de señal en un circuito amplificador.
- Como aplicación incorporaremos transistores bipolares al diseño de una configuración de circuito amplificador de varias etapas a fin de obtener una señal de salida de potencia específica.

Bernardo Pérez 1092771-2111071534
10927712111071534

6.1 SEÑALES ANALÓGICAS Y AMPLIFICADORES LINEALES

Objetivo: • Comprender el concepto de señal analógica y el principio de un amplificador lineal.

En este capítulo consideraremos **señales**, **circuitos analógicos** y **amplificadores**. Una señal contiene algún tipo de información. Por ejemplo, las ondas sonoras producidas por un ser humano contienen la información que la persona transmite a otra persona. Una onda sonora es una señal analógica. La magnitud de una **señal analógica** asume cualquier valor, dentro de ciertos límites, y puede variar de manera continua con el tiempo. Los circuitos electrónicos que procesan señales analógicas se denominan circuitos analógicos. Un ejemplo de circuito analógico es el **amplificador lineal**. Este aparato amplifica una señal de entrada y produce una señal de salida cuya magnitud es mayor y directamente proporcional a la señal de entrada.

Las señales variables en el tiempo provenientes de una fuente muy a menudo requieren amplificarse para que la señal sea "útil". Por ejemplo, la figura 6.1 muestra una fuente de señal que puede ser la salida de un micrófono. La salida del micrófono requiere amplificarse a fin de activar los altavoces en la salida. El amplificador es el circuito que lleva a cabo esta función. Una fuente de voltaje de corriente directa (CD) también constituye una entrada del amplificador. El amplificador contiene transistores que deben polarizarse de modo que los transistores actúen como dispositivos amplificadores.

En este capítulo analizaremos y diseñaremos amplificadores lineales cuyos dispositivos amplificadores son transistores bipolares. El término **señal pequeña** significa que es posible hacer lineal el circuito equivalente de CA. Definiremos el significado de señal pequeña en el caso de circuitos BJT. El término *amplificador lineal* significa que podemos usar superposición de modo que los análisis CD y CA de los circuitos se realicen por separado y la respuesta total sea la suma de las dos respuestas individuales.

El mecanismo por medio del cual los circuitos BJT amplifican señales pequeñas que varían con el tiempo se presentó en el capítulo anterior. En esta sección ampliaremos ese análisis, mediante la técnica gráfica, la línea de carga de CD y la línea de carga de CA. Al hacerlo, desarrollaremos los diversos parámetros de señal pequeña de circuitos lineales y los circuitos equivalentes correspondientes.

La figura 6.1 sugiere dos tipos de análisis del amplificador que es necesario considerar. El primero es el análisis de CD debido a la fuente de voltaje de CD aplicado y el segundo es un análisis que cambia con el tiempo o análisis de CA debido a la fuente de señal que varía con el tiempo.

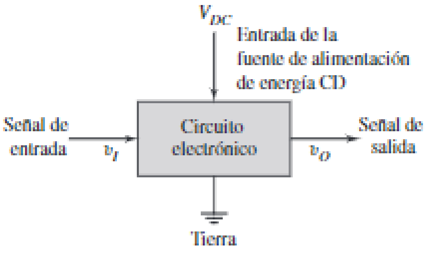


Figura 6.1 Esquema de un circuito electrónico con dos señales de entrada: la fuente de alimentación CD y la señal de entrada.

Un amplificador lineal significa que es válido el principio de superposición. Este principio establece lo siguiente: *La respuesta de un circuito lineal excitado por múltiples señales de*

Bernardo Pérez 1092771-2111130108

entrada independientes es la suma de las respuestas del circuito a cada una de las señales de entrada por separado.

Así, para el amplificador lineal, el análisis de CD se realiza con la fuente de CA fijada en cero. Este análisis, denominado *análisis de gran señal*, establece el punto Q de los transistores en el amplificador. Este análisis y diseño constituyeron el objetivo principal del capítulo previo. El análisis de CA, denominado *análisis de señal pequeña*, se efectúa cuando la fuente de CD se fija en cero. La respuesta total del circuito amplificador es la suma de las dos respuestas individuales.

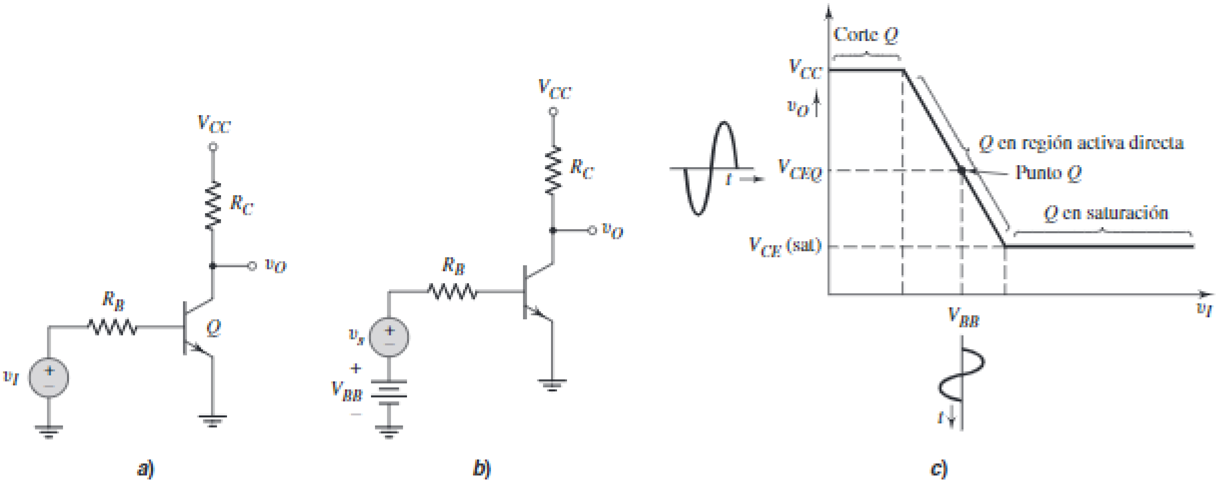
6.2 AMPLIFICADOR LINEAL BIPOLAR

Objetivo: • Investigar el proceso por medio del cual un circuito con un solo transistor amplifica una señal pequeña de entrada que varía con el tiempo y desarrollar los modelos de señal pequeña del transistor que se usan en el análisis de amplificadores lineales.

El transistor es el corazón del amplificador. En este capítulo consideraremos amplificadores de transistores bipolares. Los transistores bipolares son comunes en circuitos amplificadores lineales debido a su relativamente alta ganancia.

Iniciamos nuestro análisis al considerar el mismo circuito bipolar que se analizó en el último capítulo. La figura 6.2*a*) muestra el circuito donde la señal de entrada v_I contiene una señal CD y una señal CA. La figura 6.2*b*) muestra el mismo circuito donde V_{BB} es un voltaje CD para polarizar el transistor en un punto Q particular y v_s es la señal CA que se va a amplificar. La figura 6.2*c*) muestra las características de transferencia de voltaje que se desarrollaron en el capítulo 5. Para usar el circuito como amplificador es necesario que el transistor esté polarizado con un voltaje en el punto de trabajo (punto Q), como muestra la figura, de modo que el transistor tenga una polarización directa en la región activa. Este análisis o diseño de CD del circuito fue el tema principal del capítulo 5. Si una señal que varía con el tiempo (por ejemplo, senoidal se sobrepone al voltaje de entrada CD, V_{BB}, el voltaje de salida cambia a lo largo de la curva de transferencia produciendo un voltaje de salida que cambia con el tiempo. Si el voltaje que varía con el tiempo es directamente proporcional y mayor que el voltaje de entrada que varía con el tiempo, entonces el circuito es un amplificador lineal. Con base en esta figura se observa que si el transistor no está polarizado en la región activa (esto es polarizado ya sea en corte o saturación), el voltaje de salida no cambia con un cambio en el voltaje de entrada. Así, ya no se tiene un amplificador.

Figura 6.2 *a*) Circuito inversor de transistor bipolar, *b*) circuito inversor que muestra la polarización CD y las fuentes de señal CA en el circuito básico, y *c*) características del transistor inversor de voltaje que muestran el punto Q deseado.



Bernardo Pérez 1092771-2111130108

En este capítulo nos interesa el análisis y diseño de CA de amplificadores con transistores bipolares, lo cual significa que es necesario determinar las relaciones entre las señales de salida y entrada que varían con el tiempo. Al principio consideraremos una técnica gráfica que proporciona un conocimiento intuitivo acerca de la operación básica del circuito. Luego desarrollaremos un circuito equivalente de señal pequeña útil para el análisis matemático de las señales de CA. En general, consideraremos un análisis senoidal de estado estable de circuitos. Supondremos que cualquier señal que varía con el tiempo se expresa como suma de señales senoidales de frecuencias y amplitudes diferentes (serie de Fourier), de modo que un análisis senoidal es idóneo.

En este capítulo trataremos con corrientes y voltajes que varían con el tiempo, y con corrientes y voltajes de CD. La tabla 6.1 muestra un resumen de la notación que se usará. Esta notación se abordó en el prólogo, pero por conveniencia se repite aquí. Una letra minúscula cuyo subíndice sea una mayúscula, como i_B o v_{BE}, indica *valores instantáneos totales*.

Tabla 6.1 Resumen de la notación

Variable	Significado
i_B, v_{BE}	Valores instantáneos totales
I_B, V_{BE}	Valores CD
i_b, v_{be}	Valores instantáneos CA
I_b, V_{be}	Valores fasoriales

Una letra mayúscula cuyo subíndice sea una mayúscula, como I_B o V_{BE}, indica *cantidades CD*. Una letra minúscula cuyo subíndice sea una minúscula, como i_b o v_{be}, indica valores instantáneos de *señales CA*. Por último, una letra mayúscula cuyo subíndice sea una minúscula, como I_b o V_{bc}, indica *cantidades fasoriales*. La notación fasorial, que se revisó en el prólogo, adquiere particular importancia en el capítulo 7, durante el análisis de respuesta de frecuencia. No obstante, la notación fasorial se usará en términos generales en este capítulo a fin de tener congruencia con el análisis global de CA.

6.2.1 Análisis gráfico y circuito equivalente de CA

La figura 6.3 muestra el mismo circuito inversor bipolar básico ya analizado, pero ahora incluye una fuente de señal senoidal en serie con la fuente de CD, como se mostró en la figura 6.2*b*).

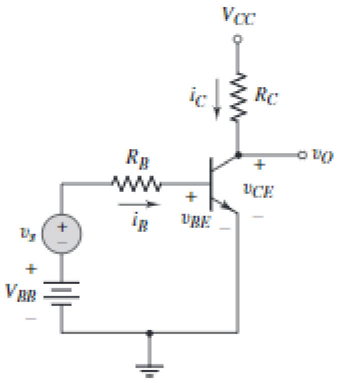


Figura 6.3 Circuito de emisor común con una fuente de señal que varía con el tiempo en serie con la fuente de CD de base.

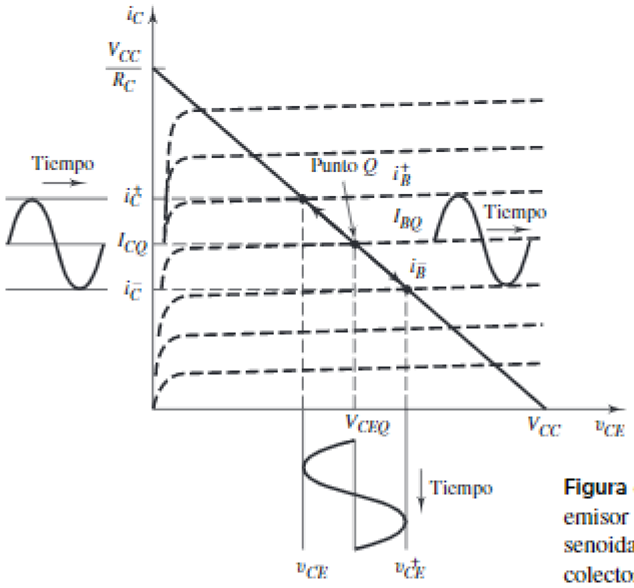


Figura 6.4 Características del transistor de emisor común, línea de carga CD y variación senoidal en la corriente de base, corriente de colector y voltaje colector-emisor.

Bernardo Pérez 1092771-2111130108

La figura 6.4 muestra las características del transistor, la línea de carga CD y el punto Q. La fuente de señal senoidal, v_s, produce una corriente que varía con el tiempo o corriente de base CA sobrepuesta en la corriente de base en reposo, como muestra la figura. La corriente de base que varía con el tiempo induce una corriente de colector CA sobrepuesta en la corriente de colector en reposo. Luego, la corriente de colector CA produce un voltaje que varía con el tiempo a través de R_C, que induce un voltaje colector-emisor CA, como muestra la figura. El voltaje colector-emisor CA, o voltaje de salida, en general es mayor que la señal senoidal de entrada, de modo que el circuito produce amplificación de la señal; es decir, el circuito es un amplificador.

Es necesario desarrollar un método o modelo matemático para determinar las relaciones entre las variaciones senoidales en corrientes y voltajes en el circuito. Como ya se mencionó, un amplificador lineal implica que el principio de superposición es válido, de modo que los análisis de CD y CA se realicen por separado. A fin de obtener un amplificador lineal, las corrientes y voltajes que varían con el tiempo o de CA deben ser lo bastante pequeños para asegurar una relación lineal entre las señales de CA. Para alcanzar este objetivo, se supone que las señales que varían con el tiempo son pequeñas señales, lo cual significa que las amplitudes de las señales de CA son lo bastante pequeñas para producir relaciones lineales. El concepto de "bastante pequeñas", o pequeñas señales se analizará con más detalle en la medida en que se desarrollen los circuitos equivalentes de señal pequeña.

Una fuente de señales que varían con el tiempo, v_s, en la base del circuito en la figura 6.3 genera una componente de la corriente de base que varía con el tiempo, lo cual implica que también hay una componente que varía con el tiempo del voltaje base-emisor. La figura 6.5 muestra la relación exponencial entre el voltaje base-corriente y el voltaje de la corriente de base. Si las magnitudes de las señales que varían con el tiempo superpuestas sobre el punto de reposo son pequeñas, entonces es posible desarrollar una relación lineal entre el voltaje base-emisor y la corriente de base CA. Esta relación corresponde a la pendiente de la curva en el punto Q.

Bernardo Pérez 1092771-2111130109

1092771-2111130109

Señal pequeña

Con la figura 6.5 ahora podemos determinar una definición cuantitativa de señal pequeña. Con base en el análisis del capítulo 5, en particular la ecuación (5.6), la relación entre el voltaje base-emisor y la corriente de base se escribe como

$$i_B = \frac{I_S}{\beta} \cdot \exp\left(\frac{v_{BE}}{V_T}\right) \tag{6.1}$$

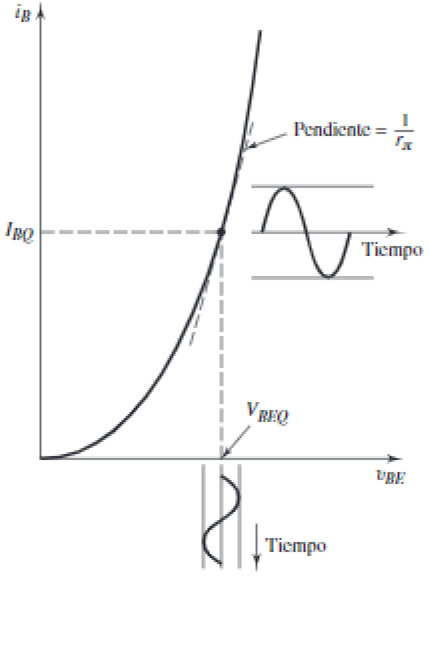


Figura 6.5 Corriente de base contra característica de voltaje base-emisor con señales senoidales sobrepuestas. La pendiente en el punto Q es inversamente proporcional a r_π, un parámetro de señal pequeña.

Bernardo Pérez 1092771-2111130110

Si v_{BE} está compuesto por un término CD con una componente senoidal sobrepuesta, es decir, $v_{BE} = V_{BEQ} + v_{be}$, entonces

$$i_B = \frac{I_S}{\beta} \cdot \exp\left(\frac{V_{BEQ} + v_{be}}{V_T}\right) = \frac{I_S}{\beta} \cdot \exp\left(\frac{V_{BEQ}}{V_T}\right) \cdot \exp\left(\frac{v_{be}}{V_T}\right) \tag{6.2}$$

donde V_{BEQ} suele denominarse voltaje de encendido base-emisor, V_{BE}(encendido). El término $[I_S/\beta] \cdot \exp(V_{BEQ}/V_T)$ es la corriente de base en reposo, de modo que escribimos

$$i_B = I_{BQ} \cdot \exp\left(\frac{v_{be}}{V_T}\right) \tag{6.3}$$

La corriente de base así proporcionada no es lineal, por lo cual no puede escribirse como corriente CA superpuesta sobre un valor CD en reposo. No obstante, si $v_{be} \ll V_T$, entonces podemos desarrollar el término exponencial en una serie de Taylor, manteniendo sólo el **término lineal**. Esta aproximación es lo que se interpreta como **señal pequeña**. Así, tenemos

$$i_B \cong I_{BQ}\left(1 + \frac{v_{be}}{V_T}\right) = I_{BQ} + \frac{I_{BQ}}{V_T} \cdot v_{be} = I_{BQ} + i_b \tag{6.4a}$$

donde i_b es la corriente de base (senoidal) que varía con el tiempo definida por

$$i_b = \left(\frac{I_{BQ}}{V_T}\right) v_{be} \tag{6.4b}$$

La corriente de base senoidal, i_b, está relacionada linealmente con el voltaje senoidal base-emisor, v_{be}. En este caso, el término señal pequeña se refiere a la condición en que v_{be} es lo bastante pequeño para que sea válida la relación lineal entre i_b y v_{be} dada por la ecuación (6.4*b*). Como regla general, si v_{be} es menor que 10 mV, entonces la relación exponencial dada por la ecuación (6.3) y su desarrollo exponencial en la ecuación (6.4*a*) coinciden en un margen aproximado inferior a 10 por ciento. Otra regla práctica útil en el diseño de amplificadores lineales de transistor bipolar consiste en asegurar que $v_{be} < 10$ mV.

Si se supone que la señal v_{be} es senoidal pero su magnitud se vuelve demasiado grande, entonces la señal de salida ya no es un voltaje puramente senoidal, sino que se distorsiona y contiene armónicas (consulte el siguiente apartado, “Distorsión armónica”).

Distorsión armónica

Si una señal de entrada senoidal l se vuelve demasiado grande, la señal de salida puede dejar de ser una señal senoidal pura debido a efectos no lineales. Una señal de salida no senoidal puede desarrollarse en una serie de Fourier y expresarse como

$$\underset{\text{DC}}{v_O(t) = V_O} + \underset{\substack{\text{salida}\\\text{lineal deseada}}}{V_1 \operatorname{sen}(\omega t + \phi_1)} + \underset{\substack{\text{distorsión del}\\\text{segundo armónico}}}{V_2 \operatorname{sen}(2\omega t + \phi_2)} + \underset{\substack{\text{distorsión del}\\\text{tercer armónico}}}{V_3 \operatorname{sen}(3\omega t + \phi_3)} + \cdots \tag{6.5}$$

La señal a la frecuencia ω es la señal de salida lineal deseada para una señal de entrada senoidal a la misma frecuencia.

El voltaje base-emisor de entrada que varía con el tiempo está contenido en el término exponencial dado en la ecuación (6.3). Al desarrollar la función exponencial en una serie de Taylor encontramos

$$e^x = 1 + x + \frac{x^2}{2} + \frac{x^3}{6} + \cdots \tag{6.6}$$

donde, a partir de la ecuación (6.3), tenemos $x = v_{be}/V_T$. Si suponemos que la señal de entrada es una función senoidal, entonces escribimos

$$x = \frac{v_{be}}{V_T} = \frac{V_\pi}{V_T} \operatorname{sen} \omega t \tag{6.7}$$

Entonces, la función exponencial se escribe como

$$e^x = 1 + \frac{V_\pi}{V_T}\operatorname{sen}\omega t + \frac{1}{2}\cdot\left(\frac{V_\pi}{V_T}\right)^2 \operatorname{sen}^2\omega t + \frac{1}{6}\cdot\left(\frac{V_\pi}{V_T}\right)^3 \operatorname{sen}^3\omega t + \cdots \tag{6.8}$$

A partir de identidades trigonométricas, escribimos

$$\operatorname{sen}^2\omega t = \frac{1}{2}[1 - \cos(2\omega t)] = \frac{1}{2}[1 - \operatorname{sen}(2\omega t + 90°)] \tag{6.9a}$$

y

$$\operatorname{sen}^3\omega t = \frac{1}{4}[3\operatorname{sen}\omega t - \operatorname{sen}(3\omega t)] \tag{6.9b}$$

Al sustituir las ecuaciones (6.9*a*) y (6.9*b*) en la ecuación (6.8) obtenemos

$$e^x = \left[1 + \frac{1}{4}\left(\frac{V_\pi}{V_T}\right)^2\right] + \frac{V_\pi}{V_T}\left[1 + \frac{1}{8}\left(\frac{V_\pi}{V_T}\right)^2\right]\operatorname{sen}\omega t$$
$$- \frac{1}{4}\left(\frac{V_\pi}{V_T}\right)^2 \operatorname{sen}(2\omega t + 90°) - \frac{1}{24}\left(\frac{V_\pi}{V_T}\right)^3 \operatorname{sen}(3\omega t) + \cdots \tag{6.10}$$

Al comparar la ecuación (6.10) con la ecuación (6.8), encontramos los coeficientes como

$$V_O = \left[1 + \frac{1}{4}\left(\frac{V_\pi}{V_T}\right)^2\right] \quad V_1 = \frac{V_\pi}{V_T}\left[1 + \frac{1}{8}\left(\frac{V_\pi}{V_T}\right)^2\right]$$
$$V_2 = -\frac{1}{4}\left(\frac{V_\pi}{V_T}\right)^2 \qquad V_3 = -\frac{1}{24}\left(\frac{V_\pi}{V_T}\right)^3 \tag{6.11}$$

Observamos que cuando (V_π/V_T) crece, los términos armónicos segundo y tercero se vuelven diferentes de cero. Además, el coeficiente CD y el primer coeficiente también se vuelven no lineales. Una cifra importante se denomina porcentaje total de distorsión armónica (THD), que se define como

$$\text{THD}(\%) = \frac{\sqrt{\sum_2^\infty V_n^2}}{V_1} \times 100\% \tag{6.12}$$

Al considerar sólo los términos armónicos segundo y tercero, el THD se grafica en la figura 6.6. Vemos que, para $V_\pi \leq 10$ mV, el porcentaje total de distorsión armónica es menor que 10 por ciento. Este valor de distorsión armónica total puede parecer excesivo, pero la distorsión se reduce cuando se usan circuitos de realimentación.

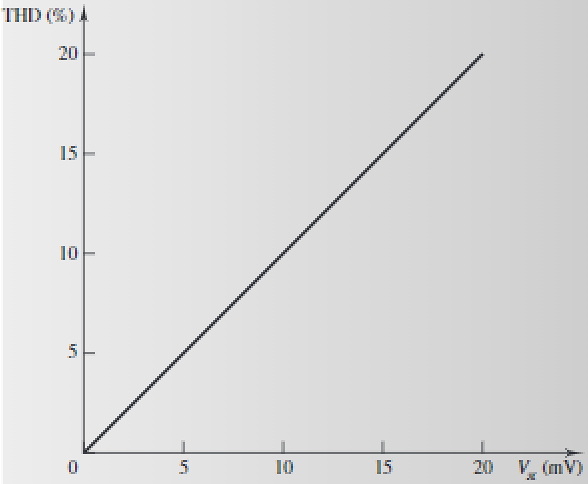


Figura 6.6 Distorsión armónica total de la función e^{v_{BE}/V_T}, donde $v_{BE} = V_\pi \operatorname{sen}\omega t$, como función de V_π.

Bernardo Pérez 1092771-2111130110
1092771211130110

Bernardo Pérez 1092771-2111130110

El circuito equivalente CA

A partir del concepto de señal pequeña, todas las señales que varían con el tiempo mostradas en la figura 6.4 están relacionadas linealmente y sobrepuestas en valores CD. Escribimos (consulte la notación de la tabla 6.1)

$$i_B = I_{BQ} + i_b \tag{6.13a}$$

$$i_C = I_{CQ} + i_c \tag{6.13b}$$

$$v_{CE} = V_{CEQ} + v_{ce} \tag{6.13c}$$

y

$$v_{BE} = V_{BEQ} + v_{be} \tag{6.13d}$$

Lazo base-emisor: Si la señal de la fuente, v_s, es cero, entonces la ecuación de lazo base-emisor es

$$V_{BB} = I_{BQ}R_B + V_{BEQ} \tag{6.14}$$

Al tomar en cuenta las señales que varían con el tiempo, encontramos que la ecuación de lazo base-emisor es

$$V_{BB} + v_s = i_B R_B + v_{BE} \tag{6.15a}$$

o

$$V_{BB} + v_s = (I_{BQ} + i_b)R_B + (V_{BEQ} + v_{be}) \tag{6.15b}$$

Reagrupamos los términos y encontramos

$$V_{BB} - I_{BQ}R_B - V_{BEQ} = i_b R_B + v_{be} - v_s \tag{6.15c}$$

A partir de la ecuación (6.14) vemos que el miembro izquierdo de la ecuación (6.15*c*) es cero. Así, la ecuación (6.15*c*) se escribe de nuevo como

$$v_s = i_b R_B + v_{be} \tag{6.16}$$

que es la ecuación de lazo base-emisor donde todos los términos CD se igualan efectivamente a cero.

Lazo colector-emisor: De nuevo, si la señal de la fuente, v_S, es cero, entonces la ecuación de lazo colector-emisor es

$$V_{CC} = I_{CQ}R_C + V_{CEQ} \tag{6.17}$$

Al tomar en cuenta las señales que varían con el tiempo, encontramos que la ecuación de lazo colector-emisor es

$$V_{CC} = i_C R_C + v_{CE} = (I_{CQ} + i_c)R_C + (V_{CEQ} + v_{ce}) \tag{6.18a}$$

Reagrupamos los términos y encontramos

$$V_{CC} - I_{CQ}R_C - V_{CEQ} = i_c R_C + v_{ce} \tag{6.18b}$$

A partir de la ecuación (6.17) vemos que el miembro izquierdo de la ecuación (6.18*b*) es cero. La ecuación (6.18*b*) se escribe como

$$i_c R_C + v_{ce} = 0 \tag{6.19}$$

que es la ecuación de lazo colector-emisor con todos los términos CD igualados a cero.

Las ecuaciones (6.16) y (6.19) relacionan los parámetros CA en el circuito. Estas ecuaciones se obtienen directamente al igualar a cero todas las corrientes y voltajes CD, de modo que las fuentes de voltaje CD entren en cortocircuito y cualquiera de las fuentes de CD se convierta en un circuito abierto. *Estos resultados son consecuencia directa de la aplicación del principio de superposición a un circuito lineal.* El circuito BJT resultante, mostrado en la

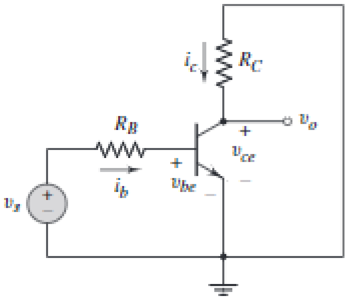


Figura 6.7 Circuito equivalente CA del circuito de emisor común mostrado en la figura 6.3. Las fuentes de voltaje CD se igualaron a cero.

figura 6.7, se denomina *circuito equivalente CA*, y todas las corrientes y voltajes mostrados son señales que varían con el tiempo. Debe subrayarse que este circuito es un circuito equivalente. Estamos suponiendo implícitamente que el transistor mantiene una polarización directa en la región activa con las corrientes y voltajes CD idóneos.

A continuación se presenta otra forma de considerar el circuito equivalente CA. En el circuito en la figura 6.3, las corrientes de base y del colector están compuestas de señales de CA superpuestas en valores CD. Estas corrientes fluyen a través de las fuentes de voltaje V_{BB} y V_{CC}, respectivamente. Como se supone que los voltajes a través de estas fuentes permanecen constantes, las corrientes senoidales no producen ningún voltaje senoidal a través de estos elementos. Entonces, como los voltajes senoidales son cero, las impedancias equivalentes de CA son cero o cortocircuitos. En otras palabras, las fuentes de voltaje de CD son cortocircuitos CA en un circuito equivalente CA. Decimos que el nodo que conecta R_C y V_{CC} está a la señal de tierra.

Bernardo Pérez 1092771-2111130110

1092771-2111130110

6.2.2 Circuito equivalente híbrido π de señal pequeña del transistor bipolar

Desarrollamos el circuito equivalente CA mostrado en la figura 6.7. Ahora es necesario desarrollar un **circuito equivalente de señal pequeña** para el transistor. Uno de estos circuitos es el modelo **híbrido π**, muy relacionado con la física del transistor. Este efecto será más claro en el capítulo 7, cuando se desarrolle un modelo híbrido π más detallado a fin de tomar en cuenta la respuesta de frecuencia del transistor.

Podemos tratar el transistor bipolar como la red de dos puertos mostrada en la figura 6.8. El puerto de entrada está entre la base y el emisor, y el puerto de salida, entre el colector y el emisor.

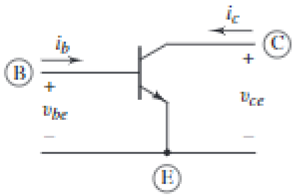


Figura 6.8 BJT como red de señal pequeña y dos puertos.

Puerto de entrada base-emisor

Ya describimos un elemento del modelo híbrido π. La figura 6.5 mostraba la característica de la corriente de base contra el voltaje base-emisor, con pequeñas señales que varían con el tiempo sobrepuestas en el punto Q. Como las señales senoidales son pequeñas, la pendiente en el punto Q puede considerarse una constante, cuyas unidades son de conductancia. El inverso de esta conductancia es la resistencia de señal pequeña definida como r_π. Luego, podemos relacionar la corriente de base de entrada de señal pequeña con el voltaje de entrada de señal pequeña por medio de

$$v_{be} = i_b r_\pi \tag{6.20}$$

donde $1/r_\pi$ es igual a la pendiente de la curva i_B-v_{BE}, como muestra la figura 6.5. Luego, con base en la ecuación (6.2), encontramos r_π a partir de

$$\frac{1}{r_\pi} = \frac{\partial i_B}{\partial v_{BE}}\bigg|_{Q\text{-}pt} = \frac{\partial}{\partial v_{BE}}\left[\frac{I_S}{\beta}\cdot \exp\left(\frac{v_{BE}}{V_T}\right)\right]\bigg|_{Q\text{-}pt} \tag{6.21a}$$

o

$$\frac{1}{r_\pi} = \frac{1}{V_T}\cdot\left[\frac{I_S}{\beta}\cdot \exp\left(\frac{v_{BE}}{V_T}\right)\right]\bigg|_{Q\text{-}pt} = \frac{I_{BQ}}{V_T} \tag{6.21b}$$

Así,

$$\frac{v_{be}}{i_b} = r_\pi = \frac{V_T}{I_{BQ}} = \frac{\beta V_T}{I_{CQ}} \tag{6.22}$$

La resistencia r_π se denomina **resistencia de difusión** o resistencia de entrada base-emisor. Vemos que r_π es una función de los parámetros del punto Q. Observe que es la misma expresión obtenida en la ecuación (6.4*b*).

Puerto de salida de colector-emisor

Podemos considerar las características de la terminal de salida del transistor bipolar. Si para empezar consideramos el caso donde la corriente de salida del colector es independiente del voltaje colector-emisor, entonces la corriente de colector es una función sólo del voltaje base-emisor, como se analizó en el capítulo 5. Así, escribimos

$$\Delta i_C = \frac{\partial i_C}{\partial v_{BE}}\bigg|_{Q\text{-}pt}\cdot \Delta v_{BE} \tag{6.23a}$$

o

$$i_c = \frac{\partial i_C}{\partial v_{BE}}\bigg|_{Q\text{-}pt}\cdot v_{be} \tag{6.23b}$$

Con base en el capítulo 5, en particular la ecuación (5.2), habíamos escrito

$$i_C = I_S \exp\left(\frac{v_{BE}}{V_T}\right) \tag{6.24}$$

Entonces

$$\frac{\partial i_C}{\partial v_{BE}}\bigg|_{Q\text{-}pt} = \frac{1}{V_T}\cdot I_S \exp\left(\frac{v_{BE}}{V_T}\right)\bigg|_{Q\text{-}pt} = \frac{I_{CQ}}{V_T} \tag{6.25}$$

El término $I_S \exp(v_{BE}/V_T)$ evaluado en el punto Q es justamente la corriente de colector en reposo. El término I_{CQ}/V_T es una conductancia. Como esta conductancia relaciona una corriente en el colector con un voltaje en el circuito B-E, el parámetro se denomina **transconductancia** y se escribe

$$g_m = \frac{I_{CQ}}{V_T} \tag{6.26}$$

Así, escribimos la corriente de colector de señal pequeña como

$$i_c = g_m v_{be} \tag{6.27}$$

La transconductancia de señal pequeña también es una función de los parámetros del punto Q y es directamente proporcional a la corriente de polarización CD. La variación de la transconductancia con la corriente de colector en reposo es de suma utilidad en el diseño de amplificadores.

Bernardo Pérez 1092771-2111130110

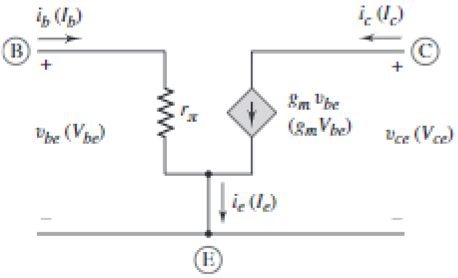


Figura 6.9 Circuito equivalente híbrido π de señal pequeña simplificado para el transistor NPN. Se muestran las corrientes y los voltajes de señal CA. Las señales fasoriales se muestran entre paréntesis.

Circuito equivalente híbrido π

Con estos nuevos parámetros podemos desarrollar un circuito equivalente híbrido π de señal pequeña para el transistor bipolar NPN, como muestra la figura 6.9. Las componentes fasoriales se proporcionan entre paréntesis. Este circuito se inserta en el circuito equivalente CA ya mostrado en la figura 6.7.

Forma alternativa de circuito equivalente

Podemos desarrollar una forma un poco distinta para la salida del circuito equivalente. Podemos relacionar la corriente de colector de señal pequeña con la corriente de base de señal pequeña como

$$\Delta i_C = \left.\frac{\partial i_C}{\partial i_B}\right|_{Q-pt} \cdot \Delta i_B \tag{6.28a}$$

o

$$i_c = \left.\frac{\partial i_C}{\partial i_B}\right|_{Q-pt} \cdot i_b \tag{6.28b}$$

donde

$$\left.\frac{\partial i_C}{\partial i_B}\right|_{Q-pt} \equiv \beta \tag{6.28c}$$

y se denomina ganancia de corriente incremental o ganancia de corriente de emisor común. Así, escribimos

$$i_c = \beta i_b \tag{6.29}$$

El circuito equivalente de señal pequeña del transistor bipolar de la figura 6.10 usa este parámetro. Los parámetros en esta figura también están dados como fasores. Este circuito también puede insertarse en el circuito equivalente CA dado en la figura 6.7. Puede usarse cualquier circuito equivalente, el de la figura 6.9 o el de la figura 6.10. En los ejemplos que siguen en este capítulo usaremos ambos circuitos.

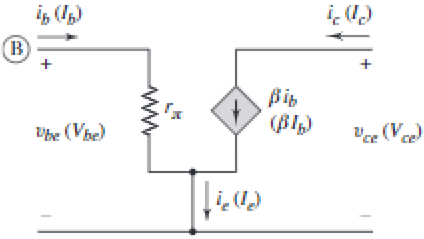


Figura 6.10 Circuito equivalente BJT de señal pequeña que usa la ganancia de corriente de emisor común. Se muestran las corrientes y los voltajes de señal CA. Las señales fasoriales se muestran entre paréntesis.

Bernardo Pérez 1092771-211113011O
109277121111130110

Ganancia de corriente de emisor común

La ganancia de corriente de emisor común definida en la ecuación (6.28*c*) en realidad está definida como una CA beta y no incluye las corrientes de fuga. En el capítulo 5 analizamos la ganancia de corriente de emisor común. Definimos una beta de CD como la razón entre una corriente CD de colector y la corriente de base correspondiente. En este caso se incluyen las corrientes de fuga. Sin embargo, en este texto supondremos que las corrientes de fuga son insignificantes, de modo que las dos definiciones de beta son equivalentes.

Los parámetros π híbridos de señal pequeña r_π y g_m se definieron en las ecuaciones (6.22) y (6.26). Si multiplicamos r_π y g_m, encontramos

$$r_\pi g_m = \left(\frac{\beta V_T}{I_{CQ}}\right) \cdot \left(\frac{I_{CQ}}{V_T}\right) = \beta \tag{6.30}$$

En general, supondremos que la ganancia de corriente de emisor común β es una constante para un transistor dado. No obstante, debe tenerse en mente que β puede variar de un dispositivo a otro y que β varía con la corriente del colector. Esta variación con I_C se especifica en hojas de datos para transistores discretos específicos.

6.2.3 Ganancia de voltaje de señal pequeña

Para continuar con nuestro análisis de circuitos equivalentes, ahora podemos insertar el circuito equivalente bipolar de la figura 6.9, por ejemplo, en el circuito equivalente CA en la figura 6.7. El resultado se muestra en la figura 6.11. Observe que usamos notación fasorial. Cuando el modelo híbrido π de señal pequeña (figura 6.9) se incorpora al circuito equivalente CA (figura 6.7), suele ser de utilidad empezar con las terminales del transistor, como muestra la figura 6.11. Luego se traza el circuito equivalente híbrido π entre estas tres terminales. Por último, es necesario conectar los elementos restantes del circuito, como R_B y R_C, con las terminales del transistor. A medida que los circuitos se complican, esta técnica reduce la posibilidad de errores al elaborar el circuito equivalente de señal pequeña.

La **ganancia de voltaje de señal pequeña**, $A_v = V_o/V_s$, del circuito se define como el cociente del voltaje de la señal de salida entre el voltaje de la señal de entrada. En la figura 6.11 es posible observar una nueva variable. La notación fasorial convencional del voltaje base-emisor de señal pequeña es V_π, denominado voltaje de control. Así, la fuente de corriente dependiente está dada por $g_m V_\pi$. La corriente dependiente $g_m V_\pi$ fluye a través de R_C, lo que produce un voltaje colector-emisor negativo, o

$$V_o = V_{ce} = -(g_m V_\pi) R_C \tag{6.31}$$

y, a partir de la porción de entrada del circuito, encontramos

$$V_\pi = \left(\frac{r_\pi}{r_\pi + R_B}\right) \cdot V_s \tag{6.32}$$

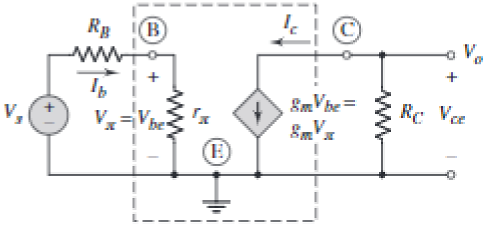


Figura 6.11 Circuito equivalente de señal pequeña del circuito de emisor común mostrado en la figura 6.3. El modelo híbrido π de señal pequeña del transistor bipolar NPN se muestra dentro de las líneas punteadas.

Bernardo Pérez 1092771-211130110

Entonces, la ganancia de voltaje de señal pequeña es

$$A_v = \frac{V_o}{V_s} = -(g_m R_C) \cdot \left(\frac{r_\pi}{r_\pi + R_B} \right) \tag{6.33}$$

EJEMPLO **6.1**

Objetivo: Calcular la ganancia de voltaje de señal pequeña del circuito de transistor bipolar mostrado en la figura 6.3.

Suponga que los parámetros del circuito y del transistor son: $\beta = 100$, $V_{CC} = 12\ V$, $V_{BE} = 7\ V$ $R_C = 6\ \text{k}\Omega$, $R_B = 50\ \text{k}\Omega$, y $V_{BB} = 1.2$ V.

Solución CD: Primero se realiza el análisis CD para encontrar los valores del punto Q. Obtenemos $I_{CQ} = 1$ mA y $V_{CEQ} = 6$ V. El transistor tiene una polarización directa en el modo activo.

Solución CA: Los parámetros de señal pequeña híbridos π son

$$r_\pi = \frac{\beta V_T}{I_{CQ}} = \frac{(100)(0.026)}{1} = 2.6\ \text{k}\Omega$$

y

$$g_m = \frac{I_{CQ}}{V_T} = \frac{1}{0.026} = 38.5\ \text{mA/V}$$

La ganancia de señal pequeña de voltaje se determina al usar el circuito equivalente de señal pequeña mostrado en la figura 6.11. A partir de la ecuación (6.33) encontramos

$$A_v = \frac{V_o}{V_s} = -(g_m R_C) \cdot \left(\frac{r_\pi}{r_\pi + R_B} \right)$$

o

$$= -(38.5)(6) \left(\frac{2.6}{2.6 + 50} \right) = -11.4$$

Comentario: Vemos que la magnitud del voltaje de salida senoidal es 11.4 veces la magnitud del voltaje de entrada senoidal. Veremos que otras configuraciones de circuitos dan por resultado ganancias de voltaje de señal pequeña inclusive mayores.

Análisis: Podemos considerar un voltaje de entrada senoidal específico. Sea

$$v_s = 0.25 \text{ sen } \omega t \text{ V}$$

La corriente de base senoidal está dada por

$$i_b = \frac{v_s}{R_B + r_\pi} = \frac{0.25 \text{ sen } \omega t}{50 + 2.6} \rightarrow 4.75 \text{ sen } \omega t\ \mu\text{A}$$

La corriente de colector senoidal es

$$i_c = \beta i_b = (100)(4.75 \text{ sen } \omega t) \rightarrow 0.475 \text{ sen } \omega t \text{ mA}$$

y el voltaje colector-emisor senoidal es

$$v_{ce} = -i_c R_C = -(0.475)(6) \text{ sen } \omega t = -2.85 \text{ sen } \omega t \text{ V}$$

Bernardo Pérez 1092771-211113 0110
1092771211130110

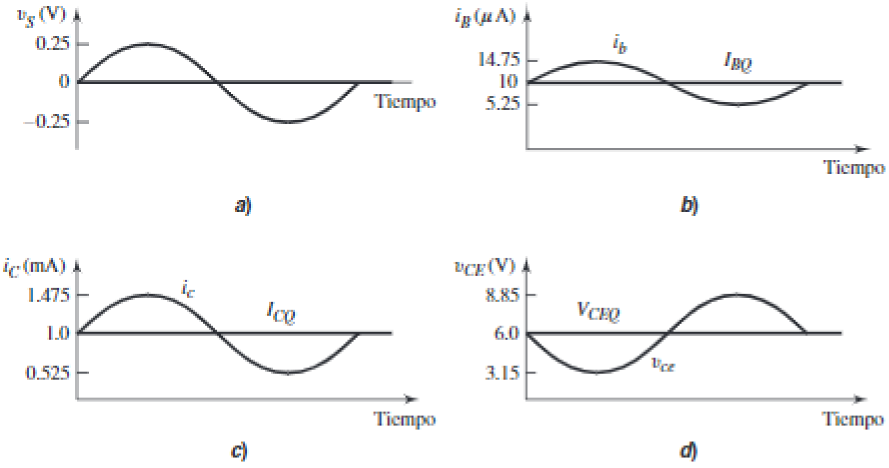


Figura 6.12 Señales CD y CA en el circuito de emisor común: *a*) señal de voltaje de entrada, *b*) corriente de base de entrada, *c*) corriente de colector de salida y *d*) voltaje de salida colector-emisor. El voltaje de salida está 180º fuera de base respecto de la señal de voltaje de entrada.

La figura 6.12 muestra las diversas corrientes y voltajes en el circuito, que incluyen las señales senoidales sobrepuestas en los valores CD. La figura 6.12*a*) muestra el voltaje de entrada senoidal, y la figura 6.12*b*), la corriente de base senoidal sobrepuesta en el valor de equilibrio. La corriente de colector senoidal sobrepuesta en el valor de equilibrio de CD se muestra en la figura 6.12*c*). Observe que, a medida que aumenta la corriente de base, la corriente de colector crece.

La figura 6.12*d*) muestra la componente senoidal del voltaje C-E sobrepuesta en un valor de equilibrio. A medida que aumenta la corriente de colector, la caída de voltaje a través de R_C aumenta, de modo que el voltaje de salida está 180 grados fuera de fase respecto del voltaje de la señal de entrada. El signo menos en la expresión de ganancia de voltaje representa este **corrimiento de fase** de 180 grados. En resumen, este amplificador amplificó e invirtió la señal.

Método de análisis: Para resumir, el análisis de un amplificador BJT se lleva a cabo como muestra el apartado "Técnica para resolución de problemas: Análisis bipolar CA".

PROBLEMA PARA EJERCITAR

Ejercicio 6.1: Los parámetros para el circuito en la figura 6.3 son $V_{CC} = 3.3$ V, $V_{BB} = 0.850$ V, $R_B = 180$ kΩ, y $R_C = 15$ kΩ. Los parámetros del transistor son $\beta = 120$ y V_{BE}(encendido) $= 0.7$ V. *a*) Determine los valores del punto *Q* I_{CQ} y V_{CEQ}. *b*) Encuentre los parámetros g_m y r_π del híbrido π de señal pequeña. *c*) Calcule la ganancia de señal pequeña. (Respuestas: *a*) $I_{CQ} = 0.1$ mA, $V_{CEQ} = 1.8$ V; *b*) $g_m = 3.846$ mA/V, $r_\pi = 31.2$ kΩ; *c*) $A_v = -8.52$).

Técnica para resolución de problemas: análisis bipolar CA

Como estamos tratando con circuitos amplificadores lineales, es válida la superposición, lo que significa que podemos llevar a cabo los análisis CD y CA por separado. El análisis del amplificador BJT es como sigue:

1. Analizar el circuito tomando en cuenta sólo las fuentes CD. Esta solución es la solución CD o en reposo, que usa modelos de señal CD para los elementos, como enumera la tabla 6.2. El transistor debe tener una polarización directa en la región activa a fin de producir un amplificador lineal.

Bernardo Pérez 1092771-2111130110

2. Sustituir cada elemento en el circuito por su modelo de señal pequeña, como muestra la tabla 6.2. El modelo híbrido π de señal pequeña es válido para el transistor, aunque este hecho no se muestra específicamente en la tabla.
3. Analizar el circuito equivalente de señal pequeña igualando a cero los componentes de la fuente de CD para obtener la respuesta del circuito sólo a las señales de entrada que varían con el tiempo.

Tabla 6.2 Transformación de elementos en análisis CD y de señal pequeña

Elemento	Relación *I*-*V*	Modelo CD	Modelo CA
Resistor	$I_R = \frac{V}{R}$	R	R
Capacitor	$I_C = sCV$	Abierto	C
Inductor	$I_L = \frac{V}{sL}$	Corto	L
Diodo	$I_D = I_S(e^{v_D/V_T} - 1)$	$+V_\gamma - r_f$	$r_d = V_T/I_D$
Fuente de voltaje independiente	$V_S =$ contante	$+V_S-$	Corto
Fuente de corriente independiente	$I_S =$ contante	I_S	Abierto

Tabla sugerida por Richard Hester, de Iowa State University.

Bernardo Pérez 1092771-2111130110

1092771211130110

En la tabla 6.2, el modelo CD del resistor es un resistor, el modelo de capacitor es un circuito abierto y el modelo inductor es un cortocircuito. El modelo de diodo polarizado en directo incluye el voltaje de corte V_γ y la resistencia directa r_f.

Los modelos de señal pequeña de R, L y C permanecen igual. No obstante, si la frecuencia de la señal es lo bastante alta, la impedancia de un capacitor se aproxima por un cortocircuito. El modelo de baja frecuencia de señal pequeña del diodo se vuelve la resistencia de difusión del diodo r_d. Asimismo, la fuente de voltaje independiente CD se vuelve un cortocircuito, y la corriente de fuente independiente se vuelve un circuito abierto.

6.2.4 Circuito equivalente híbrido π, incluido el efecto Early

Hasta ahora, en el circuito equivalente de señal pequeña supusimos que la corriente del colector es independiente del voltaje colector-emisor. En el capítulo anterior analizamos el efecto Early, donde la corriente del colector varía con el voltaje colector-emisor. La ecuación (5.16) del capítulo previo proporciona la relación

$$i_C = I_S \left[\exp\left(\frac{v_{BE}}{V_T} \right) \right] \cdot \left(1 + \frac{v_{CE}}{V_A} \right) \tag{6.34}$$

donde V_A es el voltaje Early y es una cantidad positiva. Los circuitos equivalentes en las figuras 6.9 y 6.10 pueden desarrollarse para tomar en cuenta el voltaje Early.

La resistencia r_o se define como

$$r_o = \left.\frac{\partial v_{CE}}{\partial i_C}\right|_{Q\text{-}pt} \tag{6.35}$$

Con las ecuaciones (6.34) y (6.35) podemos escribir

$$\frac{1}{r_o} = \left.\frac{\partial i_C}{\partial v_{CE}}\right|_{Q\text{-}pt} = \frac{\partial}{\partial v_{CE}}\left.\left\{ I_S\left[\exp\left(\frac{v_{BE}}{V_T}\right)\left(1+\frac{v_{CE}}{V_A}\right)\right]\right\}\right|_{Q\text{-}pt} \tag{6.36a}$$

o

$$\frac{1}{r_o} = I_S\left[\exp\left(\frac{v_{BE}}{V_T}\right)\right]\cdot\left.\frac{1}{V_A}\right|_{Q\text{-}pt} \cong \frac{I_{CQ}}{V_A} \tag{6.36b}$$

Entonces

$$r_o = \frac{V_A}{I_{CQ}} \tag{6.37}$$

y se denomina **resistencia de salida del transistor de señal pequeña**.

Esta resistencia se considera una resistencia Norton equivalente, lo que significa que r_o está en paralelo con las fuentes de corriente dependientes. Las figuras 6.13*a*) y *b*) muestran los circuitos equivalentes bipolares modificados incluyendo la resistencia de salida r_o.

Bernardo Pérez 1092771-211113110

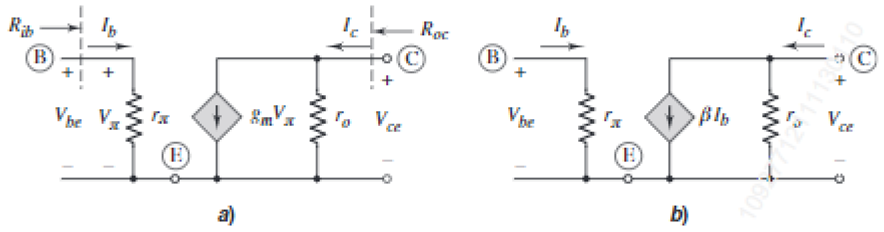


Figura 6.13 Modelo ampliado de señal pequeña del BJT, incluyendo la resistencia de salida debido al efecto Early, en caso de que el circuito contenga los parámetros de *a*) transconductancia y *b*) ganancia de corriente.

EJEMPLO 6.2

Objetivo: Determinar la ganancia de voltaje de señal pequeña incluido el efecto de la resistencia de salida del transistor r_o.

Vuelva a considerar el circuito de la figura 6.3, con los parámetros del ejemplo 6.1. Además, suponga que el voltaje Early es $V_A = 50$ V.

Solución: Se encuentra que la resistencia de salida de señal pequeña r_o es

$$r_o = \frac{V_A}{I_{CQ}} = \frac{50}{1\text{ mA}} = 50\,\text{k}\Omega$$

Al aplicar el circuito equivalente de señal pequeña en la figura 6.13 al circuito equivalente CA en la figura 6.7, vemos que la resistencia de salida r_o está en paralelo con R_C. En consecuencia, la ganancia de voltaje de señal pequeña es

$$A_v = \frac{V_o}{V_s} = -g_m(R_C\|r_o)\left(\frac{r_\pi}{r_\pi + R_B}\right) = -(38.5)(6\|50)\left(\frac{2.6}{2.6+50}\right) = -10.2$$

Comentario: Al comparar este resultado con el del ejemplo 6.1, vemos que r_o reduce la magnitud de la ganancia de voltaje de señal pequeña. En muchos casos, la magnitud de r_o es mucho mayor que la de R_C, lo que significa que el efecto de r_o es insignificante.

PROBLEMA PARA EJERCITAR

Ejercicio 6.2: Para el circuito en la figura 6.3, suponga que los parámetros del transistor son $\beta = 150$, V_{BE}(encendido) $= 0.7$ V y $V_A = 150$ V. Los parámetros del circuito son $V_{CC} = 5$ V, $V_{BB} = 1.025$ V, $R_B = 100$ kΩ y $R_C = 6$ kΩ. *a*) Determine los parámetros del híbrido π de señal pequeña g_m, r_π y r_o. *b*) Encuentre la ganancia de voltaje de señal pequeña $A_v = V_o/V_s$. (Respuestas: *a*) $g_m = 18.75$ mA/V, $r_\pi = 8$ kΩ, $r_o = 308$ kΩ; *b*) $A_v = -8.17$)

El nombre del modelo del híbrido π proviene en parte de la naturaleza híbrida de las unidades de los parámetros. Los cuatro parámetros de los circuitos equivalentes mostrados en las figuras 6.13*a*) y 6.13*b*) son: resistencia de entrada r_π (ohmios), ganancia de corriente β (adimensional), resistencia de salida r_o (ohms) y transconductancia g_m (mhos o siemens).

Resistencia de entrada y de salida

Otros dos parámetros que afectan el desempeño de un amplificador son la resistencia de entrada y la resistencia de salida. La determinación de estos parámetros para los circuitos simples que hemos encontrado hasta el momento es sencilla.

A partir del circuito equivalente híbrido π en la figura 6.13*a*), la resistencia de entrada que ve hacia la terminal de la base del transistor, denotada por R_{ib}, es $R_{ib} = r_\pi$. Para encontrar la resistencia de salida, todas las fuentes independientes se igualan a cero. Así, en la figura 6.13*a*) fijamos $V_\pi = 0$, lo que implica que $g_m V_\pi = 0$. Una fuente de corriente con valor cero significa un circuito abierto. La resistencia de entrada que ve hacia la terminal del colector del transistor, denotada por R_{oc}, es $R_{oc} = r_o$. Estos dos parámetros afectan las características de carga del amplificador.

Circuito equivalente para un transistor PNP

Hasta el momento sólo hemos considerado circuitos con transistores bipolares NPN. Sin embargo, el mismo análisis básico y circuito equivalente también son válidos para el transistor PNP. Aquí de nuevo vemos el cambio en direcciones de la corriente y las polaridades de voltaje comparadas con el circuito que contiene el transistor NPN. La figura 6.14*b*) es el circuito equivalente CA, con las fuentes de voltaje CD sustituidas por un cortocircuito CA, y todas las corrientes y voltajes mostrados son sólo las componentes senoidales.

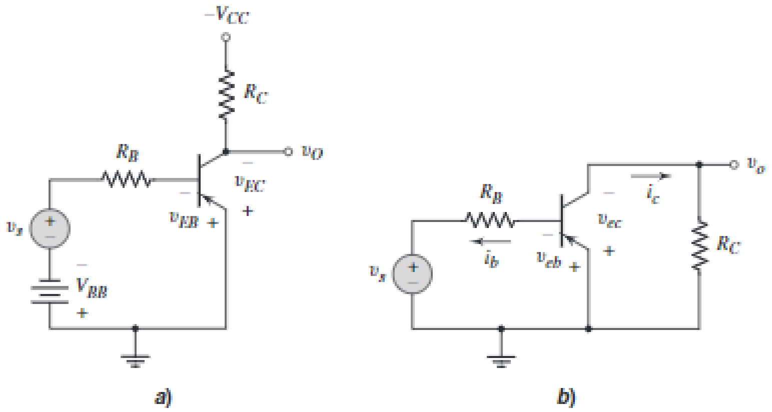


Figura 6.14 *a*) Circuito de emisor común con un transistor PNP y *b*) el circuito equivalente CA correspondiente.

Bernardo Pérez 1092771-2111130110
1092771-2111130110

Ahora, el transistor en la figura 6.14*b*) puede sustituirse por alguno de los circuitos equivalentes híbridos π mostrados en la figura 6.15. El circuito equivalente híbrido π del transistor PNP es el mismo que para el dispositivo NPN, excepto que de nuevo todas las direcciones de las corrientes y las polaridades de los voltajes están invertidas. Los parámetros del híbrido π se determinan al usar exactamente las mismas ecuaciones que para el dispositivo NPN; es decir, la ecuación (6.22) para r_π, la ecuación (6.26) para g_m y la ecuación (6.37) para r_o.

Podemos observar que, en los circuitos equivalentes de señal pequeña de la figura 6.15, si definimos corrientes de dirección opuesta y voltajes de polaridad opuesta, el modelo de circuito equivalente es exactamente el mismo que el del transistor bipolar NPN. La figura 6.16*a*) es una repetición de la figura 6.15*a*) que muestra las polaridades del voltaje convencional y las direcciones de la corriente en el circuito equivalente híbrido π para un transistor PNP. Recuerde que estos voltajes y corrientes son parámetros de señal pequeña. Si se invierte la polaridad del voltaje de control de entrada V_π, entonces la dirección de la corriente que proviene de la fuente de corriente dependiente también se invierte. Este cambio lo muestra la figura 6.16*b*). Podemos observar que este circuito equivalente de señal pequeña es el mismo que el circuito equivalente híbrido π para el transistor NPN.

Sin embargo, el autor prefiere usar los modelos mostrados en la figura 6.15 porque las direcciones de la corriente y las polaridades de los voltajes son congruentes con el dispositivo PNP.

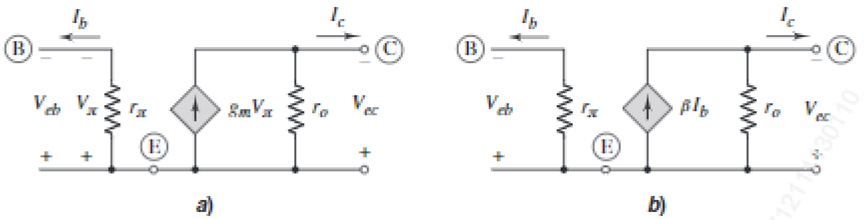


Figura 6.15 Circuito equivalente híbrido π de señal pequeña para el transistor PNP con los parámetros de *a*) transconductancia y *b*) ganancia de corriente. Las polaridades del voltaje CA y las direcciones de corriente son congruentes con los parámetros cd.

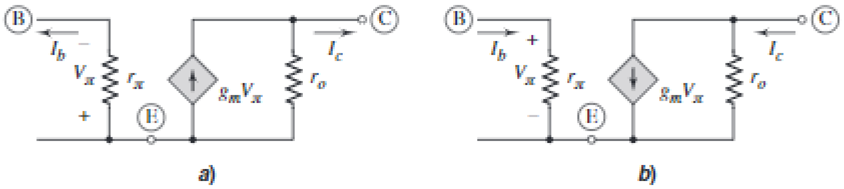


Figura 6.16 Modelos del circuito equivalente híbrido π de señal pequeña del transistor PNP: *a*) circuito original mostrado en la figura 6.15 y *b*) circuito equivalente con polaridades de voltaje y direcciones de corriente invertidas.

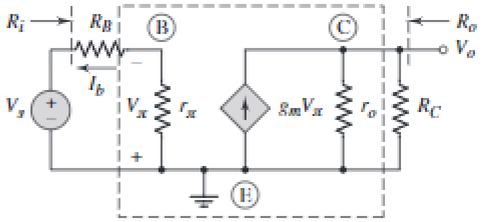


Figura 6.17 Circuito equivalente de señal pequeña del circuito de emisor común con un transistor PNP. El circuito equivalente híbrido π de señal pequeña del transistor PNP se muestra dentro de las líneas punteadas.

Bernardo Pérez 1092771-2111130110

La combinación del modelo híbrido π del transistor (figura 6.15*a*) con el circuito equivalente (figura 6.14*b*) produce el circuito equivalente de señal pequeña mostrado en la figura 6.17. El voltaje de salida está dado por

$$V_o = (g_m V_\pi)(r_o \| R_C) \tag{6.38}$$

El voltaje de control V_π se expresa en términos del voltaje de la señal de entrada V_s al usar una ecuación de divisor de voltaje. Al tomar en cuenta la polaridad, encontramos

$$V_\pi = -\frac{V_s r_\pi}{R_B + r_\pi} \tag{6.39}$$

Al combinar las ecuaciones (6.38) y (6.39) obtenemos la ganancia de voltaje de señal pequeña:

$$A_v = \frac{V_o}{V_s} = \frac{-g_m r_\pi}{R_B + r_\pi}(r_o \| R_C) = \frac{-\beta}{R_B + r_\pi}(r_o \| R_C) \tag{6.40}$$

La expresión para la ganancia de voltaje de señal pequeña del circuito que contiene un transistor PNP es exactamente la misma que para el circuito del transistor NPN. Al considerar las direcciones invertidas de las corrientes y las polaridades de los voltajes, la ganancia de voltaje aún contiene un signo negativo, lo que indica un corrimiento de fase de 180 grados entre las señales de entrada y de salida.

Bernardo Pérez 1092771-2111130110

EJEMPLO 6.3

Objetivo: Analizar un circuito amplificador PNP.

Considere el circuito de la figura 6.18. Suponga parámetros del transistor $\beta = 80$, $V_{EB}(\text{encendido}) = 0.7$ V y $V_A = \infty$.

Solución (análisis CD): Se encuentra que los valores del punto Q son $I_{CQ} = 1.04$ mA y $V_{ECQ} = 1.88$ V. El transistor está polarizado directo en el modo activo.

Solución (análisis CA): Se encuentra que los parámetros del híbrido π de señal pequeña son

$$g_m = \frac{I_{CQ}}{V_T} = \frac{1.04}{0.026} = 40 \text{ mA/V}$$

$$r_\pi = \frac{\beta V_T}{I_{CQ}} = \frac{(80)(0.026)}{1.04} = 2 \text{ k}\Omega$$

y

$$r_o = \frac{V_A}{I_{CQ}} = \frac{\infty}{1.04} = \infty$$

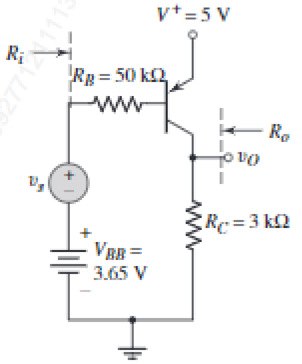


Figura 6.18 Circuito de emisor común PNP para el ejemplo 6.3.

El circuito equivalente de señal pequeña es el mismo que muestra la figura 6.17. Con $r_o = \infty$, el voltaje de salida de señal pequeña es

$$V_o = (g_m V_\pi) R_C$$

y tenemos

$$V_\pi = -\left(\frac{r_\pi}{r_\pi + R_B}\right) \cdot V_s$$

Al observar que $\beta = g_m r_\pi$, encontramos que la ganancia de voltaje de señal pequeña es

$$A_v = \frac{V_o}{V_s} = \frac{-\beta R_C}{r_\pi + R_B} = \frac{-(80)(3)}{2 + 50}$$

o

$$A_v = -4.62$$

La resistencia de entrada de señal pequeña vista por la fuente de la señal (véase la figura 6.17) es

$$R_i = R_B + r_\pi = 50 + 2 = 52\ \text{k}\Omega$$

La resistencia de salida de señal pequeña que ve hacia la terminal de salida es

$$R_o = R_C \| r_o = 3\|\infty = 3\ \text{k}\Omega$$

Comentario: De nuevo observamos el corrimiento de fase de $-180°$ entre las señales de entrada y de salida. También podemos ver que la resistencia de base R_B en el denominador reduce de manera considerable la magnitud de la ganancia de voltaje de señal pequeña. Asimismo, podemos observar que colocar el transistor PNP en esta configuración nos permite usar fuentes de abastecimiento de energía positivas.

PROBLEMA PARA EJERCITAR

Ejercicio 6.3: Para el circuito en la figura 6.14*a*), sean $\beta = 90$, $V_A = 120$ V, $V_{CC} = 5$ V, V_{EB}(encendido) $= 0.7$ V, $R_C = 2.5$ kΩ, $R_B = 50$ kΩ y $V_{BB} = 1.145$ V. *a*) Determine los parámetros del híbrido π de señal pequeña r_π, g_m y r_o. *b*) Encuentre la señal pequeña de ganancia de voltaje $A_v = V_o/V_s$. (Respuestas: *a*) $g_m = 30.8$ mA/V, $r_\pi = 2.92$ kΩ $r_o = 150$ kΩ *b*) $A_v = -4.18$)

Ponga a prueba su comprensión

PPC 6.1 Con los parámetros de circuito y transistor dados en el ejercicio 6.1 encuentre i_B, v_{BE} y v_{CE} para $v_S = 0.065$ sen ωt V. (Respuesta: $i_B = 0.833 + 0.308$ sen ωt μA, $v_{BE} = 0.7 + 0.00960$ sen ωt V, $v_{CE} = 1.8 - 0.554$ sen ωt V.)

PPC 6.2 Considere el circuito en la figura 6.18. Los parámetros del circuito son $V^+ = 3.3$ V, $V_{BB} = 2.455$, $R_B = 80$ kΩ y $R_C = 7$ kΩ. Los parámetros del transistor son $\beta = 110$, V_{EB}(encendido) $= 0.7$ V y $V_A = 80$ V. *a*) Determine I_{CQ} y V_{ECQ}. *b*) Encuentre g_m, r_π y r_o. *c*) Determine la ganancia de voltaje de señal pequeña $A_v = v_o/v_s$. *d*) Encuentre las resistencias de las señales pequeñas de entrada y de salida R_i y R_o, respectivamente. (Respuestas: *a*) $I_{CQ} = 0.2$ mA, $V_{ECQ} = 1.9$ V; *b*) $g_m = 7.692$ mA/V, $r_\pi = 14.3$ kΩ, $R_o = 400$ kΩ; *c*) $A_v = -8.02$; *d*) $R_i = 94.3$ kΩ $R_o = 6.88$ kΩ)

*6.2.5 Circuito equivalente híbrido π ampliado

La figura 6.19 muestra un circuito equivalente híbrido π ampliado que incluye dos resistencias adicionales, r_b y r_μ.

El parámetro r_b es la **resistencia en serie** del material semiconductor entre la terminal de la base externa B y una región de base ideal B′. Por lo general, r_b mide unas decenas de ohms y suele ser mucho menor que r_π; en consecuencia, r_b suele ignorarse (un cortocircuito) a frecuencias bajas. Sin embargo, a frecuencias altas, r_b puede no ser insignificante, pues la impedancia de entrada se vuelve capacitiva, como veremos en el capítulo 7.

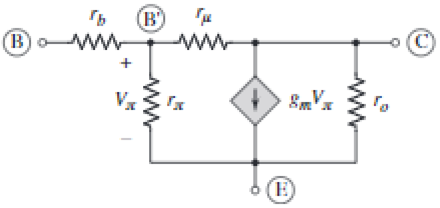


Figura 6.19 Circuito equivalente híbrido π ampliado.

* Secciones que pueden omitirse sin perder continuidad.

Bernardo Pérez 1092771-2111130111

El parámetro r_μ es la **resistencia de difusión con polarización inversa** de la unión base-colector. Esta resistencia suele ser del orden de los megaohms y normalmente puede omitirse (un circuito abierto). Sin embargo, la resistencia proporciona un poco de realimentación entre la salida y la entrada, lo cual significa que la corriente de base es una pequeña función del voltaje colector-emisor.

En este texto, cuando usemos el modelo de circuito equivalente híbrido π, ignoraremos tanto a r_b como a r_μ, a menos que se incluyan de manera específica.

*6.2.6 Otros parámetros de señal pequeña y circuitos equivalentes

Es posible desarrollar otros parámetros de señal pequeña para modelar el transistor bipolar u otros transistores descritos en los capítulos siguientes.

Un modelo de circuito equivalente común para el transistor bipolar usa los **parámetros *h***, que relacionan las corrientes y los voltajes terminales de señal pequeña de una red de dos puertos. Estos parámetros suelen proporcionarse en hojas de datos del transistor bipolar, y es conveniente determinarlos experimentalmente a baja frecuencia.

La figura 6.20*a*) muestra los fasores de terminales de señal pequeña de corriente y voltaje de un transistor de emisor común. Si suponemos que el transistor está polarizado en un punto Q en la región activa directa, la relación lineal entre terminales de señal pequeña de corriente y voltajes se escribe como

$$V_{be} = h_{ie}I_b + h_{re}V_{ce} \tag{6.41a}$$

$$I_c = h_{fe}I_b + h_{oe}V_{ce} \tag{6.41b}$$

Estas son las ecuaciones que definen los parámetros h de emisor común, donde los subíndices son: i para entrada, r para inversión, f para directa, o para salida y e para emisor común.

Estas ecuaciones sirven para generar el circuito equivalente de parámetro h de señal pequeña, como muestra la figura 6.20*b*). La ecuación (6.41*a*) representa la ecuación de voltajes de Kirchhoff en la entrada, y la resistencia h_{ie} está en serie con una fuente de voltaje independiente igual a $h_{re}V_{ce}$. La ecuación (6.41*b*) representa una ecuación de la ley de la corriente de Kirchhoff en la salida, y la conductancia h_{oe} está en paralelo con una fuente de corriente dependiente igual a $h_{fe}I_b$.

Como los parámetros híbridos π y los parámetros h son útiles para modelar las características del mismo transistor, estos parámetros no son independientes. Relacionamos el híbrido π y los parámetros h mediante el circuito equivalente mostrado en la figura 6.19.

Podemos demostrar que la *resistencia de entrada de señal pequeña* h_{ie} es

$$h_{ie} = r_b + r_\pi \| r_\mu \cong r_\pi \tag{6.42}$$

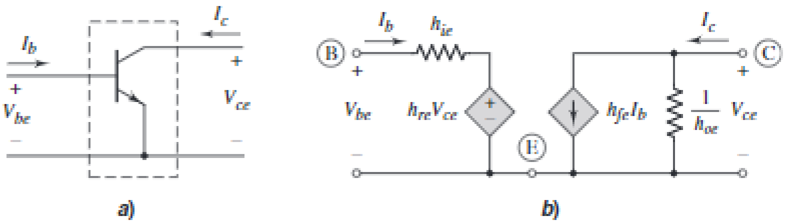


Figura 6.20 *a*) Transistor NPN de emisor común y *b*) modelo de parámetro h del transistor bipolar de emisor común.

* Secciones que pueden omitirse sin perder continuidad.

Bernardo Pérez 1092771-211113011
1092771211130111

El parámetro h_{fe} es la *ganancia de corriente de señal pequeña* y se encuentra que es

$$h_{fe} = g_m r_\pi = \beta \tag{6.43}$$

La *admitancia de salida de señal pequeña* h_{oe} está dada por

$$h_{oe} \cong \frac{1}{r_o} \tag{6.44}$$

El cuarto parámetro h, h_{re}, se denomina *razón de realimentación de voltaje* y se escribe como

$$h_{re} = \frac{r_\pi}{r_\pi + r_\mu} \approx 0 \tag{6.45}$$

Los parámetros h para un transistor PNP se definen de la misma manera que los de un dispositivo NPN. Asimismo, el circuito equivalente de señal pequeña para un transistor PNP que usa parámetros h es idéntico al de un dispositivo NPN, excepto que las direcciones de las corrientes y las polaridades se invierten.

EJEMPLO 6.4

Objetivo: Determinar los parámetros h de un transistor específico.

El transistor 2N2222A es un transistor discreto NPN de uso común. La figura 6.21 muestra los datos de este transistor. Suponga que el transistor está polarizado a $I_C = 1$ mA y sea $T = 300$ K.

Bernardo Pérez 1092771-211113011

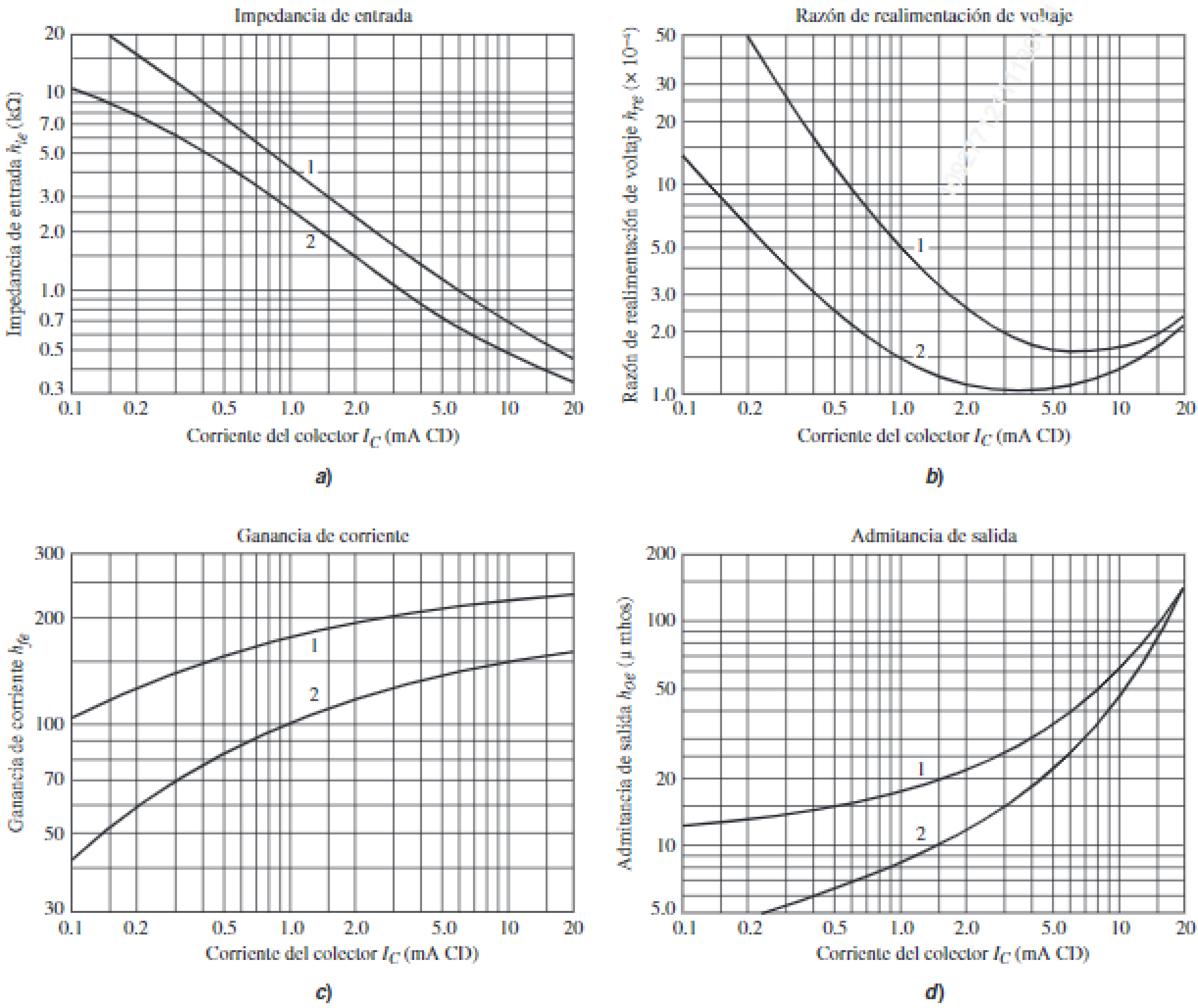


Figura 6.21 Datos de parámetro h para el transistor 2N2222A. Las curvas 1 y 2 representan datos de transistores con alta ganancia y baja ganancia, respectivamente.

Solución: En la figura 6.21 vemos que la ganancia de corriente de señal pequeña h_{fe} suele estar en el intervalo $100 < h_{fe} < 170$ para $I_C = 1$ mA, y el valor correspondiente de h_{ie} se encuentra generalmente entre 2.5 y 5 kΩ. La razón *de* realimentación de voltaje h_{re} varía entre 1.5×10^{-4} y 5×10^{-4}, y la admitancia de salida h_{oe} está en el intervalo $8 < h_{oe} < 18$ μmhos.

Comentario: El propósito de este ejemplo es mostrar que los parámetros de un tipo de transistor dado pueden variar bastante. En particular, el parámetro de ganancia de corriente varía fácilmente por un factor de dos. Estas variaciones se deben a tolerancias en las propiedades iniciales del semiconductor y en las variables del proceso de producción.

Idea de diseño: Este ejemplo muestra con claridad que puede haber una amplia variación en los parámetros del transistor. Lo normal es que un circuito se diseñe con valores de parámetro nominales, aunque deben tomarse en cuenta las variaciones permitidas. En el capítulo 5 observamos la manera en que una variación en β afecta el punto Q. En este capítulo veremos cómo las variaciones en parámetros de señal pequeña afectan la ganancia de voltaje de señal pequeña y otras características de un amplificador lineal.

PROBLEMA PARA EJERCITAR

Ejercicio 6.4: Repita el ejemplo 6.4 si la corriente de equilibrio del colector es *a*) $I_{CQ} = 0.2$ mA y *b*) $I_{CQ} = 5$ mA. [Respuestas: *a*) $7.8 < h_{ie} < 15$ kΩ, $6.2 \times 10^{-4} < h_{re} < 50 \times 10^{-4}$, $60 < h_{fe} < 125$, $5 < h_{oe} < 13$ μmhos; *b*) $0.7 < h_{ie} < 1.1$ kΩ, $1.05 \times 10^{-4} < h_{re} < 1.6 \times 10^{-4}$, $140 < h_{fe} < 210$, $22 < h_{oe} < 35$ μmhos)

En el análisis previo indicamos que los parámetros h h_{ie} y $1/h_{oe}$ son esencialmente equivalentes a los parámetros r_π y r_o del híbrido π, respectivamente, y que h_{fe} es, en lo básico, igual a β. La respuesta del circuito transistor es independiente del modelo de transistor usado. Esto refuerza el concepto de una relación entre parámetros π y parámetros h del híbrido π. De hecho, esto es válido para cualquier conjunto de parámetros de señal pequeña; es decir, todo conjunto de parámetros de señal pequeña está relacionado con cualquier otro conjunto de parámetros.

Hojas de datos

En el ejemplo previo mostramos algunos datos del transistor discreto 2N2222A. La figura 6.22 muestra otros datos de la hoja de datos de este transistor. Las hojas de datos contienen mucha información, aunque en este momento podemos empezar a analizar algunos de los datos.

El primer conjunto de parámetros se refiere al transistor en corte. Los dos primeros parámetros enumerados son $V_{(BR)CEO}$ y $V_{(BR)CBO}$, que son el voltaje (disruptivo) colector-emisor con la base de terminal abierta y el voltaje (disruptivo) colector-base con el emisor abierto. Estos parámetros se analizaron en la sección 5.1.6, del capítulo anterior. En esa sección argumentamos que $V_{(BR)CBO}$ era mayor que $V_{(BR)CEO}$, lo cual se sustenta en los datos mostrados. Estos dos voltajes se miden a una corriente específica en la región disruptiva. El tercer parámetro, $V_{(BR)EBO}$, es el voltaje (disruptivo) emisor-base, que es sustancialmente menor que los voltajes (disruptivos) colector-base o colector-emisor.

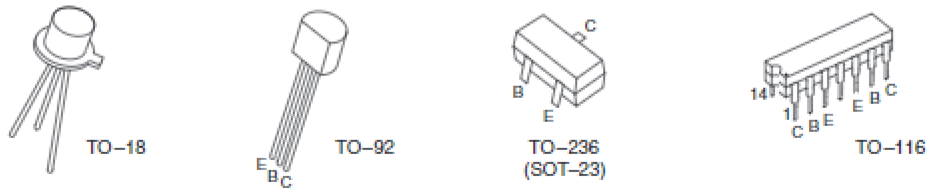
La corriente I_{CBO} es la corriente de la unión colector-base con polarización invertida con el emisor abierto ($I_E = 0$). Este parámetro también se analizó en la sección 5.1.6. En la hoja de datos, esta corriente se mide a dos valores del voltaje colector-base y a dos temperaturas. La corriente con polarización invertida crece con el aumento de temperatura, como era de esperar. La corriente I_{EBO} es la corriente de la unión emisor-base con polarización invertida con el colector abierto ($I_C = 0$). Esta corriente también se mide a un voltaje con polarización invertida específico. Los otros dos parámetros de corriente, I_{CEX} e I_{BL}, son la corriente de colector y la corriente de base medidas a voltajes de corte específicos.

Bernardo Pérez 1092771-2111130111
1092771-2111130111

El siguiente conjunto de parámetros es válido para el transistor cuando se enciende. Como se mostró en el ejemplo 6.4, las hojas de datos proporcionan los parámetros h del transistor. El primer parámetro, h_{FE}, es la ganancia de corriente CD del emisor común y se mide sobre un amplio intervalo de corriente del colector. En la sección 5.4.2 analizamos la estabilización del punto Q contra variaciones en la ganancia de corriente. Los datos presentados en la hoja de datos muestran que la ganancia de corriente para un transistor dado varía de manera significativa, de modo que la estabilización del punto Q es en efecto una cuestión importante.

National Semiconductor

2N2222 2N2222A | **PN2222 PN2222A** | **MMBT2222 MMBT2222A** | **MPQ2222**



NPN General Purpose Amplifier

Electrical Characteristics $T_A = 25$ °C unless otherwise noted

Symbol	Parameter		Min	Max	Units
OFF CHARACTERISTICS					
$V_{(BR)CEO}$	Collector-Emitter Breakdown Voltage (Note 1) ($I_C = 10$ mA, $I_B = 0$)	2222 2222A	30 40		V
$V_{(BR)CBO}$	Collector-Base Breakdown Voltage ($I_C = 10\,\mu$A, $I_E = 0$)	2222 2222A	60 75		V
$V_{(BR)EBO}$	Emitter Base Breakdown Voltage ($I_E = 10\,\mu$A, $I_C = 0$)	2222 2222A	5.0 6.0		V
I_{CEX}	Collector Cutoff Current ($V_{CE} = 60$ V, V_{EB}(off) = 3.0 V)	2222A		10	nA
I_{CBO}	Collector Cutoff Current ($V_{CB} = 50$ V, $I_E = 0$) ($V_{CB} = 60$ V, $I_E = 0$) ($V_{CB} = 50$ V, $I_E = 0$, $T_A = 150$ °C) ($V_{CB} = 60$ V, $I_E = 0$, $T_A = 150$ °C)	2222 2222A 2222 2222A		0.01 0.01 10 10	μA
I_{EBO}	Emitter Cutoff Current ($V_{EB} = 3.0$ V, $I_C = 0$)	2222A		10	nA
I_{BL}	Base Cutoff Current ($V_{CE} = 60$ V, V_{EB}(off) = 3.0)	2222A		20	nA
ON CHARACTERISTICS					
h_{FE}	DC Current Gain ($I_C = 0.1$ mA, $V_{CE} = 10$ V) ($I_C = 1.0$ mA, $V_{CE} = 10$ V) ($I_C = 10$ mA, $V_{CE} = 10$ V) ($I_C = 10$ mA, $V_{CE} = 10$ V, $T_A = -55$ °C) ($I_C = 150$ mA, $V_{CE} = 10$ V) (Note 1) ($I_C = 150$ mA, $V_{CE} = 1.0$ V) (Note 1) ($I_C = 500$ mA, $V_{CE} = 10$ V) (Note 1)	2222 2222A	35 50 75 35 100 50 30 40	300	

Note 1: Pulse Test: Pulse Width ≤ 300 μs, Duty Cycle ≤ 2.0%.

2N2222/PN2222/MMBT2222/MPQ2222/2N2222A/PN2222A/MMBT2222A NPN General Purpose Amplifier

Figura 6.22 Hoja de datos básicos para el transistor bipolar 2N2222.

Bernardo Pérez 1092771-2111130111

2222/PN2222/MMBT2222/MPQ2222/2N2222A/PN2222A/MMBT2222A NPN General Purpose Amplifier

NPN General Purpose Amplifier (Continued)

Electrical Characteristics T_A = 25 °C unless otherwise noted (Continued)

Symbol	Parameter			Min	Max	Units
ON CHARACTERISTICS (Continued)						
V_{CE} (sat)	Collector-Emitter Saturation Voltage (Note 1) (I_C = 150 mA, I_B = 15 mA) (I_C = 500 mA, I_B = 50 mA)		2222 2222A 2222 2222A		0.4 0.3 1.6 1.0	V
V_{BE} (sat)	Base-Emitter Saturation Voltage (Note 1) (I_C = 150 mA, I_B = 15 mA) (I_C = 500 mA, I_B = 50 mA)		2222 2222A 2222 2222A	0.6 0.6	1.3 1.2 2.6 2.0	V
SMALL-SIGNAL CHARACTERISTICS						
f_T	Current Gain—Bandwidth Product (Note 3) (I_C = 20 mA, V_{CE} = 20 V, f = 100 MHz)		2222 2222A	250 300		MHz
C_{obo}	Output Capacitance (Note 3) (V_{CB} = 10 V, I_E = 0, f = 100 kHz)				8.0	pF
C_{ibo}	Input Capacitance (Note 3) (V_{EB} = 0.5 V, I_C = 0, f = 100 kHz)		2222 2222A		30 25	pF
$rb'C_C$	Collector Base Time Constant (I_E = 20 mA, V_{CB} = 20 V, f = 31.8 MHz)		2222A		150	ps
NF	Noise Figure (I_C = 100 μA, V_{CE} = 10 V, R_S = 1.0 kΩ, f = 1.0 kHz)		2222A		4.0	dB
$Re(h_{ie})$	Real Part of Common-Emitter High Frequency Input Impedance (I_C = 20 mA, V_{CE} = 20 V, f = 300 MHz)				60	Ω
SWITCHING CHARACTERISTICS						
t_D	Delay Time	(V_{CC} = 30 V, V_{BE}(off) = 0.5 V, I_C = 150 mA, I_{B1} = 15 mA)	except MPQ2222		10	ns
t_R	Rise Time				25	ns
t_S	Storage Time	(V_{CC} = 30 V, I_C = 150 mA, I_{B1} = I_{B2} = 15 mA)	except MPQ2222		225	ns
t_F	Fall Time				60	ns

Note 1: Pulse Test: Pulse Width ≤ 300 μs, Duty Cycle ≤ 2.0%.
Note 2: For characteristics curves, see Process 19.
Note 3: f_T is defined as the frequency at which h_{fe} extrapolates to unity.

Figura 6.22 (*continuación*).

Usamos V_{CE}(sat) como parámetro lineal por partes cuando un transistor se activa hasta la saturación y en nuestro análisis o diseño siempre asumimos un valor particular. Este parámetro, mostrado en la hoja de datos, no es una constante, sino que varía con la corriente del colector. Si la corriente del colector se vuelve relativamente grande, entonces el voltaje de saturación colector-emisor también se vuelve relativamente grande. En situaciones que impliquen grandes corrientes, es necesario considerar el mayor valor V_{CE}(sat). También se proporciona el voltaje base-emisor para un transistor activado hasta la saturación, V_{BE}(sat). Hasta este mo-

Bernardo Pérez 1092771-2111130111

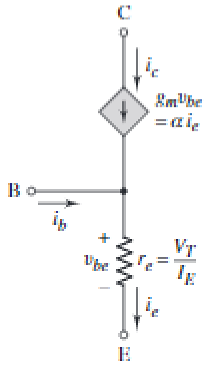


Figura 6.23 Modelo T de un transistor bipolar NPN.

mento en el texto no nos hemos preocupado por este parámetro; sin embargo, la hoja de datos muestra que el voltaje emisor-base aumenta significativamente cuando un transistor se activa hasta la saturación a elevados niveles de corriente.

Los otros parámetros enumerados en la hoja de datos serán más pertinentes después en el texto cuando se analice la respuesta a la frecuencia de los transistores. El objeto de este breve análisis es mostrar que podemos comenzar a aprovechar las hojas de datos aunque se presente una multitud de datos.

El modelo T: El modelo híbrido π sirve para analizar las características que varían con el tiempo de todos los circuitos transistores. Ya analizamos brevemente el modelo de parámetro h del transistor. En las hojas de datos para transistores discretos a menudo se proporcionan los parámetros h de este modelo. La figura 6.23 muestra otro modelo de señal pequeña del transistor, el modelo T. El uso de este modelo sería conveniente en aplicaciones específicas. Sin embargo, para evitar confusión, en este texto nos centraremos en el modelo híbrido π, y el estudio del modelo T se dejará para cursos más avanzados de electrónica.

6.3 CONFIGURACIONES BÁSICAS DEL TRANSISTOR AMPLIFICADOR

Objetivo: • Analizar las tres configuraciones básicas del transistor amplificador, así como las cuatro redes equivalentes de dos puertos.

Bernardo Pérez 1092771-211113011

Como vimos, el transistor bipolar es un dispositivo de tres terminales. Es posible formar tres configuraciones básicas de un simple transistor amplificador según cuál de las tres terminales del transistor se use como señal de tierra. Estas tres configuraciones básicas se denominan de manera idónea **emisor común**, **colector común (seguidor de emisor)** y **base común**. La configuración o el amplificador que se use en una aplicación particular depende en cierta medida de que la señal de entrada sea un voltaje o una corriente, y de que la señal de salida deseada sea un voltaje o una corriente. Se determinarán las características de los tres tipos de amplificadores para mostrar las condiciones en las que cada amplificador es más útil.

La fuente de la señal de entrada se modela como circuito equivalente Thévenin o Norton. La figura 6.4*a*) muestra la fuente equivalente Thévenin que representaría una señal de voltaje, como la salida de un micrófono. La fuente de voltaje v_S representa el voltaje generado por el micrófono. La resistencia R_S se denomina resistencia de salida de la fuente, y toma en cuenta el cambio en el voltaje de salida cuando la fuente suministra corriente. La figura 6.24*b*) muestra la fuente equivalente Norton que representaría una señal de corriente, como la salida de un fotodiodo. La fuente de corriente i_s representa la corriente generada por el fotodiodo, y la resistencia R_S es la resistencia de salida de esta fuente de la señal.

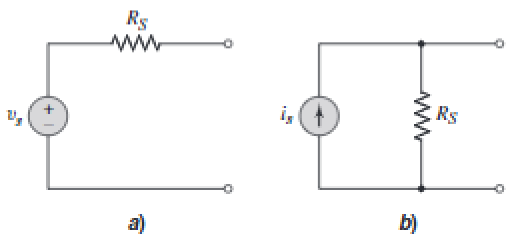
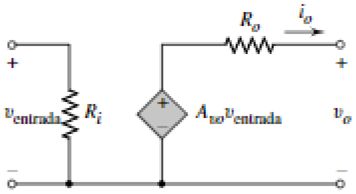
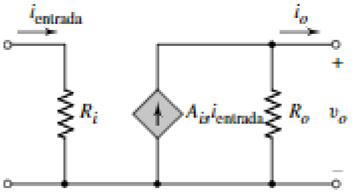
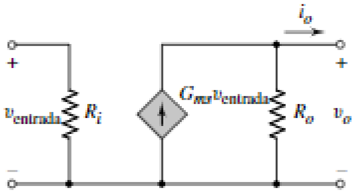
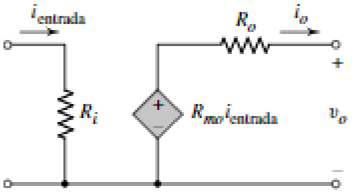


Figura 6.24 Fuente de señal de entrada modelada como *a*) el circuito equivalente Thévenin y *b*) el circuito equivalente Norton.

Bernardo Pérez 1092771-211113011

Cada uno de los tres transistores amplificadores básicos puede modelarse como una red de dos puertos en una de cuatro configuraciones, como muestra la tabla 6.3. Determinaremos los parámetros de ganancia, como A_{vo}, A_{io}, G_{mo} y R_{mo}, para cada uno de los tres transistores amplificadores. Estos parámetros son importantes porque determinan la amplificación del amplificador. Sin embargo, veremos que las resistencias de entrada y de salida, R_i y R_o, también son importantes en el diseño de estos amplificadores. Aunque para una aplicación dada sería preferible una configuración de las mostradas en la tabla 6.3, para modelar un amplificador dado puede usarse cualquiera de las cuatro. Como cada configuración debe producir las mismas características de terminal para un amplificador dado, los diversos parámetros de ganancia no son independientes, aunque están relacionados entre sí.

Tabla 6.3 Cuatro redes equivalentes con dos puertos

Tipo	Circuito equivalente	Propiedad de ganancia
Amplificador de voltaje		Voltaje de salida proporcional al voltaje de entrada
Amplificador de corriente		Corriente de salida proporcional a la corriente de entrada
Amplificador de transconductancia		Corriente de salida proporcional al voltaje de entrada
Amplificador de transresistencia		Voltaje de salida proporcional a la corriente de entrada

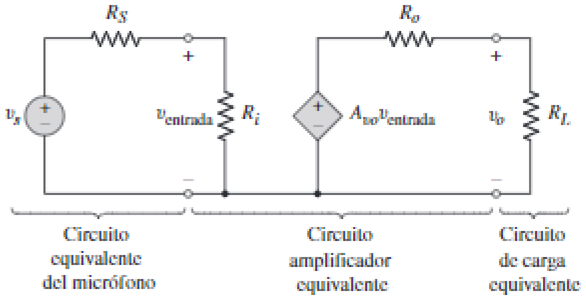


Figura 6.25 Circuito preamplificador equivalente.

Bernardo Pérez 1092771-211113011

Si queremos diseñar un amplificador de voltaje (preamplificador) de modo que se amplifique por ejemplo el voltaje de salida de un micrófono, el circuito total equivalente puede ser el de la figura 6.25. El voltaje de entrada al amplificador está dado por

$$v_{\text{entrada}} = \frac{R_i}{R_i + R_S} \cdot v_s \tag{6.46}$$

En general, sería aconsejable que el voltaje de entrada al amplificador fuese lo más próximo posible al voltaje de la fuente v_s. Eso significa, por la ecuación (6.46), que debemos diseñar el amplificador de modo que la resistencia de entrada R_i sea mucho mayor que la resistencia de salida de la fuente de la señal R_S. (La resistencia de salida de una fuente de voltaje ideal es cero, aunque es distinta de cero para la mayor parte de las fuentes de voltaje.) Para obtener una ganancia de voltaje particular, el amplificador debe contar con un parámetro de ganancia A_{vo} de cierto valor. El voltaje de salida suministrado a la carga (donde la carga puede ser una segunda etapa de amplificación de energía) está dado por

$$v_o = \frac{R_L}{R_L + R_o} \cdot A_{vo} v_{\text{entrada}} \tag{6.47}$$

En general, es aconsejable que el voltaje de salida a la carga sea igual al voltaje equivalente Thévenin generado por el amplificador. Esto significa que es necesario que $R_o \ll R_L$ para el amplificador de voltaje. Así, de nuevo, para un amplificador de voltaje, la resistencia de salida debe ser muy pequeña. Las resistencias de entrada y de salida son importantes en el diseño de un amplificador.

Para un amplificador de corriente, desearíamos tener $R_i \ll R_S$ y $R_o \gg R_L$. Veremos, en el transcurso de este capítulo, que cada una de las tres configuraciones básicas de transistores amplificadores presenta características deseables para aplicaciones particulares.

Cabe notar que en este capítulo emplearemos sobre todo los circuitos equivalentes de dos puertos de la tabla 6.3 para modelar amplificadores de un solo transistor. Sin embargo, estos circuitos equivalentes también servirán para modelar circuitos con múltiples transistores. Esto se verá cuando lleguemos a la parte 2 del texto.

6.4 AMPLIFICADORES DE EMISOR COMÚN

Objetivo: • Analizar el amplificador de emisor común y conocer las características generales de este circuito.

En esta sección consideramos el primero de tres amplificadores: el circuito de **emisor común**. Aplicaremos el circuito equivalente del transistor bipolar ya desarrollado. En general, a lo largo del texto usaremos el modelo híbrido π.

6.4.1 Circuito amplificador de emisor común básico

La figura 6.26 muestra el circuito de emisor común básico con polarización de divisor de voltaje. Vemos que el emisor está a potencial de tierra; de ahí el nombre de emisor común. La señal proveniente de la fuente de la señal está acoplada en la base del transistor a través del capacitor de acoplamiento C_C, que proporciona aislamiento CD entre el amplificador y la fuente de la señal. La polarización CD del transistor es establecida por R_1 y R_2, y no se perturba cuando la fuente de la señal está acoplada capacitivamente al amplificador.

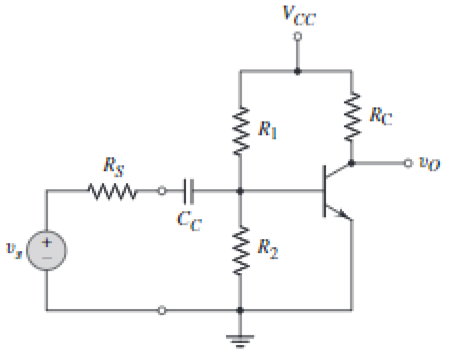


Figura 6.26 Circuito de emisor común con circuito de polarización divisor de voltaje y capacitor de acoplamiento.

Si la fuente de la señal es un voltaje senoidal en frecuencia f, entonces la magnitud de la impedancia del capacitor es $|Z_c| = [1/(2\pi f C_C)]$. Por ejemplo, suponga que $C_C = 10\ \mu$F y $f = 2$ kHz. Entonces, la magnitud de la impedancia del capacitor es

$$|Z_c| = \frac{1}{2\pi f C_C} = \frac{1}{2\pi(2\times 10^3)(10\times 10^{-6})} \cong 8\ \Omega \tag{6.48}$$

La magnitud de esta impedancia es en general mucho menor que la resistencia Thévenin en las terminales del capacitor, que en este caso es $R_1\|R_2\|r_\pi$. En consecuencia, podemos suponer que el capacitor es esencialmente un cortocircuito para señales con frecuencias mayores que 2 kHz. También omitimos cualquier efecto de la capacitancia dentro del transistor. Con estos resultados, en nuestros análisis en este capítulo supondremos que la frecuencia de la señal es lo bastante alta para que cualquier capacitancia de acoplamiento actúe como cortocircuito perfecto, y que también es lo bastante baja para ignorar las capacitancias del transistor. Estas frecuencias están en el rango medio de frecuencia, o simplemente en la banda media del amplificador.

El circuito equivalente de señal pequeña donde se supone que el capacitor de acoplamiento es un cortocircuito se muestra en la figura 6.27. Las variables de señal pequeña, como el voltaje de la señal de entrada y la corriente de base de entrada, se proporcionan en forma fasorial. El voltaje de control V_π también se proporciona en forma fasorial.

El voltaje de salida es

$$V_o = -g_m V_\pi\,(r_o \| R_C) \tag{6.49}$$

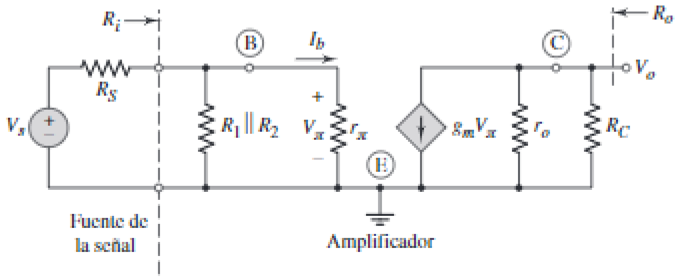


Figura 6.27 Circuito equivalente de señal pequeña, suponiendo que el capacitor de acoplamiento sea un cortocircuito.

Bernardo Pérez 1092771-2111130111
1092771-2111130111

y se encuentra que el voltaje de control V_π es

$$V_\pi = \frac{R_1 \| R_2 \| r_\pi}{R_1 \| R_2 \| r_\pi + R_S} \cdot V_s \tag{6.50}$$

Al combinar las ecuaciones (6.49) y (6.50) vemos que la ganancia de voltaje de señal pequeña es

$$A_v = \frac{V_o}{V_s} = -g_m(r_o \| R_C)\left(\frac{R_1 \| R_2 \| r_\pi}{R_1 \| R_2 \| r_\pi + R_S}\right) \tag{6.51}$$

El circuito en la figura 6.26 no es muy práctico. El voltaje a través de R_2 proporciona el voltaje base-emisor para polarizar el transistor en la región activa directa. Sin embargo, una ligera variación en el valor del resistor o en las características del transistor puede ocasionar la polarización del transistor en corte o saturación. En la siguiente sección se analiza una configuración de circuito mejorada.

6.4.2 Circuito con resistor en emisor

En el capítulo anterior encontramos que el punto Q estaba estabilizado contra variaciones en β si en el circuito se incluía un resistor en emisor, como muestra la figura 6.28. Encontraremos una propiedad semejante para las señales CA, en el sentido de que la ganancia de voltaje de un circuito con R_E es menos dependiente de la ganancia de corriente del transistor β. Aunque el emisor de este circuito no esté a potencial de tierra, este circuito conserva su nombre de circuito con emisor común.

Si suponemos que C_C actúa como cortocircuito, la figura 6.29 muestra el circuito equivalente híbrido π. Como ya mencionamos, para desarrollar el circuito equivalente de señal pequeña es necesario empezar con las tres terminales del transistor. Se traza el circuito equivalente híbrido π entre las tres terminales y luego los elementos restantes del circuito alrededor de estas tres terminales. En este caso estamos usando el circuito equivalente con el parámetro de ganancia de corriente β, y suponemos que el voltaje Early es infinito de modo que pueda omitirse la resistencia de salida del transistor r_o (un circuito abierto). El voltaje de salida CA es

$$V_o = -(\beta I_b) R_C \tag{6.52}$$

Para encontrar la ganancia de voltaje de señal pequeña, vale la pena encontrar primero la resistencia de entrada. La resistencia R_{ib} es la resistencia de entrada que ve hacia la base del transistor. Escribimos la siguiente ecuación de lazo

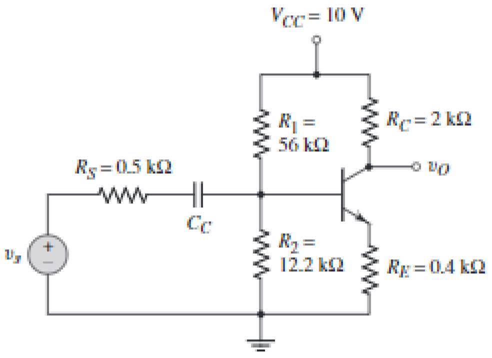


Figura 6.28 Circuito de emisor común NPN con resistencia de emisor, circuito de polarización divisor de voltaje y capacitor de acoplamiento.

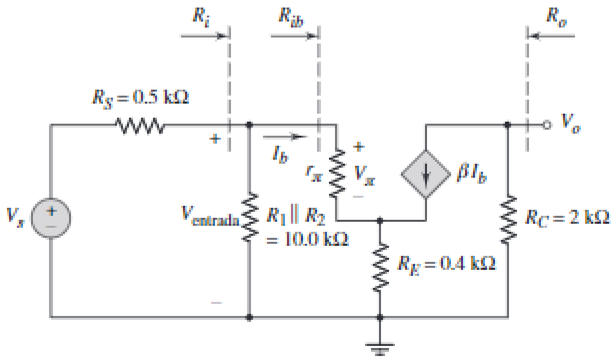


Figura 6.29 Circuito equivalente de señal pequeña del circuito mostrado en la figura 6.28.

Bernardo Pérez 1092771-211113311

$$V_{\text{entrada}} = I_b r_\pi + (I_b + \beta I_b) R_E \tag{6.53}$$

Luego se define la resistencia de entrada R_{ib} y se encuentra que es

$$R_{ib} = \frac{V_{\text{entrada}}}{I_b} = r_\pi + (1 + \beta) R_E \tag{6.54}$$

En la configuración de emisor común que incluye una resistencia del emisor, la resistencia de entrada de señal pequeña que ve hacia la base del transistor es r_π más la resistencia del emisor multiplicada por el factor $(1 + \beta)$. Este efecto se denomina **regla de reflexión de la resistencia**. Este resultado se usará a lo largo de todo el texto sin deducirlo.

Ahora, la resistencia de entrada al amplificador es

$$R_i = R_1 \| R_2 \| R_{ib} \tag{6.55}$$

De nuevo es posible relacionar V_{ent} con V_s mediante una ecuación de divisor de voltaje como

$$V_{\text{entrada}} = \left(\frac{R_i}{R_i + R_S} \right) \cdot V_s \tag{6.56}$$

Al combinar las ecuaciones (6.52), (6.54) y (6.56) encontramos que la ganancia de voltaje de señal pequeña es

$$A_v = \frac{V_o}{V_s} = \frac{-(\beta I_b) R_C}{V_s} = -\beta R_C \left(\frac{V_{\text{pulg}}}{R_{ib}} \right) \cdot \left(\frac{1}{V_s} \right) \tag{6.57}$$

o

$$A_v = \frac{-\beta R_C}{r_\pi + (1 + \beta) R_E} \left(\frac{R_i}{R_i + R_S} \right) \tag{6.58}$$

A partir de esta ecuación vemos que si $R_i \gg R_S$ y si $(1 + \beta) R_E \gg r_\pi$, entonces la ganancia de voltaje de señal pequeña es aproximadamente

$$A_v \cong \frac{-\beta R_C}{(1 + \beta) R_E} \cong \frac{-R_C}{R_E} \tag{6.59}$$

Las ecuaciones (6.58) y (6.59) muestran que la ganancia de voltaje para este circuito es menos dependiente de la ganancia de corriente β que en el circuito previo (ecuación (6.51)), lo cual significa que hay un menor cambio de ganancia de voltaje cuando cambia la ganancia de corriente del transistor. El diseñador de circuitos ahora cuenta con más control sobre el diseño de la ganancia de voltaje, aunque esta ventaja es a costa de una menor ganancia.

En el capítulo 5 analizamos la variación en el punto Q con variaciones o tolerancias en los valores del resistor. Como la ganancia de voltaje es una función de los valores del resistor, también es una función de las tolerancias en estos valores. Esto debe considerarse en el diseño de circuitos.

EJEMPLO 6.5

Objetivo: Determinar la ganancia del voltaje de señal pequeña y la resistencia de entrada de un circuito con resistor en el emisor.

Para el circuito en la figura 6.28, los parámetros del transistor son: $\beta = 100$, V_{BE}(encendido) $= 0.7$ V y $V_A = \infty$.

Solución CD: A partir de un análisis CD del circuito podemos determinar que $I_{CQ} = 2.16$ mA y $V_{CEQ} = 4.81$ V, lo cual muestra que el transistor está polarizado en el modo activo directo.

Solución CA: Se determina que los parámetros del híbrido π de señal pequeña son

Bernardo Pérez 1092771-211113011
1092771211130111

$$r_\pi = \frac{V_T\beta}{I_{CQ}} = \frac{(0.026)(100)}{(2.16)} = 1.20\,\text{k}\Omega$$

$$g_m = \frac{I_{CQ}}{V_T} = \frac{2.16}{0.026} = 83.1\text{ mA/V}$$

y

$$r_o = \frac{V_A}{I_{CQ}} = \infty$$

La resistencia de entrada a la base se determina como

$$R_{ib} = r_\pi + (1+\beta)R_E = 1.20 + (101)(0.4) = 41.6\,\text{k}\Omega$$

y ahora se determina que la resistencia de entrada al amplificador es

$$R_i = R_1 \| R_2 \| R_{ib} = 10 \| 41.6 = 8.06\,\text{k}\Omega$$

Con la expresión exacta para la ganancia de voltaje encontramos

$$A_v = \frac{-(100)(2)}{1.20 + (101)(0.4)}\left(\frac{8.06}{8.06 + 0.5}\right) = -4.53$$

Si usamos la aproximación dada por la ecuación (6.59), obtenemos

$$A_v = \frac{-R_C}{R_E} = \frac{-2}{0.4} = -5.0$$

Comentario: La magnitud de la ganancia de voltaje de señal pequeña se reduce sustancialmente cuando se incluye un resistor en el emisor debido al término $(1+\beta)R_E$ en el denominador. Asimismo, la ecuación (6.59) proporciona una primera aproximación aceptable para la ganancia, lo que significa que puede usarse en el diseño inicial de un circuito emisor común con un resistor en el emisor.

Análisis: La ganancia del amplificador es casi independiente de cambios en el parámetro de ganancia de corriente β. Esto se muestra en el siguiente cálculo:

β	A_v
50	−4.41
100	−4.53
150	−4.57

El circuito equivalente de dos puertos junto con la fuente de la señal de entrada para el amplificador con emisor común analizado en este ejemplo se muestra en la figura 6.30. Podemos determinar el efecto de la resistencia de entrada R_S junto con la resistencia de entrada del amplificador R_i. Con una ecuación de divisor de voltaje encontramos que el voltaje de entrada al amplificador es

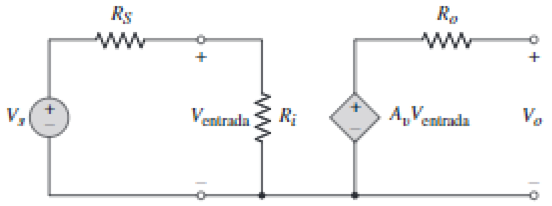


Figura 6.30 Circuito equivalente de dos puertos para el amplificador en el ejemplo 6.5.

Bernardo Pérez 1092771-211113011

$$V_{\text{entrada}} = \left(\frac{R_i}{R_i + R_S}\right) \cdot V_s = (0.942) \cdot V_s$$

El voltaje de entrada verdadero al amplificador V_{entrada} se reduce en comparación con la señal de entrada. Esto se denomina **efecto de carga**. En este caso, el voltaje de entrada es más o menos 94% del voltaje de la señal.

PROBLEMA PARA EJERCITAR

Ejercicio 6.5: Para el circuito en la figura 6.31, sean $R_E = 0.6$ kΩ, $R_C = 5.6$ kΩ, $\beta = 120$, V_{BE}(encendido) = 0.7 V, $R_1 = 250$ kΩ y $R_2 = 75$ kΩ. *a*) Para $V_A = \infty$, determine la ganancia de voltaje de señal pequeña , A_v. *b*) Determine la resistencia de entrada que ve hacia la base del transistor. (Respuestas: *a*) $A_v = -8.27$, *b*) $R_{ib} = 80.1$ kΩ.)

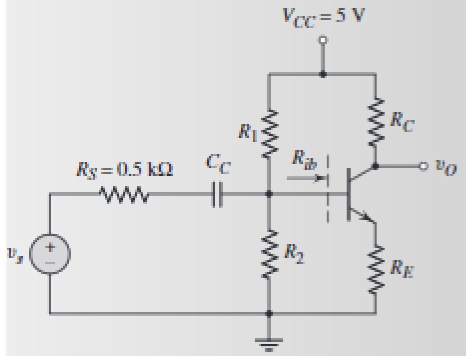


Figura 6.31 Figura para el ejercicio 6.5.

Bernardo Pérez 1092771-211113011

1092771211113011

EJERCICIO PARA ANÁLISIS EN COMPUTADORA

PS 6.1: *a*) Compruebe los resultados del ejemplo 6.5 con un análisis PSpice. Use un transistor normal 2N2222, por ejemplo. *b*) Repita el inciso *a*) con $R_E = 0.3$ kΩ.

EJEMPLO 6.6

Objetivo: Analizar un circuito transistor PNP.

Considere el circuito de la figura 6.32*a*). Determine los valores del parámetro de equilibrio y luego la ganancia de voltaje de señal pequeña. Los parámetros del transistor son V_{BE}(encendido) = 0.7 V, $\beta = 80$ y $V_A = \infty$.

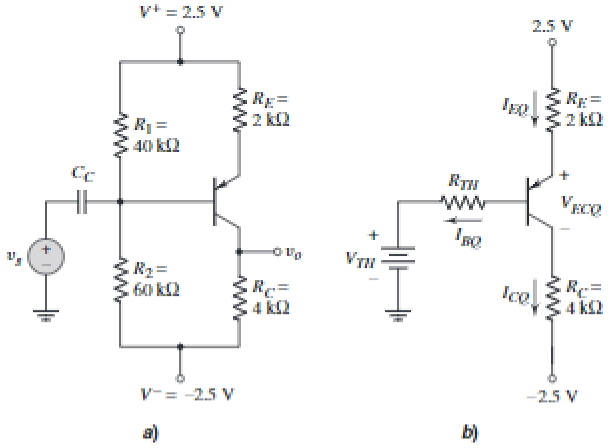


Figura 6.32 *a*) Circuito de transistor PNP para el ejemplo 6.6 y *b*) circuito equivalente Thévenin para el ejemplo 6.6.

Solución (análisis CD): El circuito equivalente CD con el circuito Thévenin equivalente de la polarización en la base se muestra en la figura 6.32*b*). Encontramos

$$R_{TH} = R_1 \| R_2 = 40 \| 60 = 24\,\text{k}\Omega$$

y

$$V_{TH} = \left(\frac{R_2}{R_1 + R_2}\right)(5) - 2.5 = 0.5\,V$$

Se encuentra que los valores en reposo del transistor son $I_{CQ} = 0.559$ mA y $V_{ECQ} = 1.63$ V.

Solución (análisis CA): Los parámetros de señal pequeña del híbrido π son

$$r_\pi = \frac{\beta V_T}{I_{CQ}} = \frac{(80)(0.026)}{0.559} = 3.72\,\text{k}\Omega$$

$$g_m = \frac{I_{CQ}}{V_T} = \frac{0.559}{0.026} = 21.5\,\text{mA/V}$$

y

$$r_o = \frac{V_A}{I_Q} = \infty$$

El circuito equivalente de señal pequeña se muestra en la figura 6.33. Como ya se observó, empezamos con las tres terminales del transistor, se traza el circuito equivalente híbrido π entre estas tres terminales y luego se agregan los demás elementos del circuito alrededor del transistor.

El voltaje de salida es

$$V_o = g_m V_\pi R_C$$

Al escribir una ecuación KVL desde la entrada alrededor del lazo B-E encontramos

$$V_s = -V_\pi - \left(\frac{V_\pi}{r_\pi} + g_m V_\pi\right) R_E$$

El término entre paréntesis es la corriente total a través del resistor R_E. Al despejar V_π y recordar que $g_m r_\pi = \beta$, obtenemos

$$V_\pi = \frac{-V_s}{1 + \left(\frac{1+\beta}{r_\pi}\right) R_E}$$

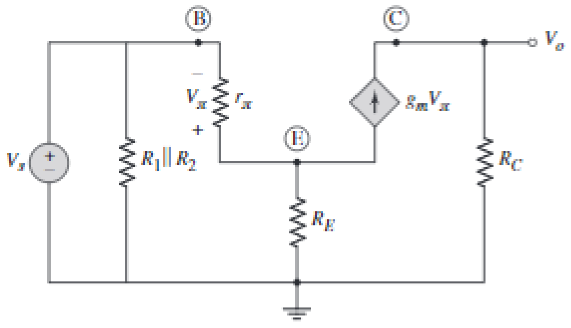


Figura 6.33 Circuito equivalente de señal pequeña para el circuito mostrado en la figura 6.32*a*) usado en el ejemplo 6.6.

Bernardo Pérez 1092771-2111130112

Sustituimos en la expresión para el voltaje de salida y encontramos que la ganancia de voltaje de señal pequeña es

$$A_v = \frac{V_o}{V_s} = \frac{-\beta R_C}{r_\pi + (1+\beta)R_E}$$

Entonces

$$A_v = \frac{-(80)(4)}{3.72 + (81)(2)} = -1.93$$

El signo negativo indica que el voltaje de salida está 180 grados fuera de fase respecto del voltaje de entrada. Se obtuvo este mismo resultado en circuitos de emisor común con transistores NPN.

Con la aproximación proporcionada por la ecuación (6.59), tenemos

$$A_v \cong -\frac{R_C}{R_E} = -\frac{4}{2} = -2$$

Esta aproximación es muy próxima al valor verdadero de ganancia calculado.

Comentario: En el capítulo anterior encontramos que la inclusión de un resistor en el emisor proporcionaba estabilidad en el punto Q. Sin embargo, podemos observar que, en el análisis de señal pequeña, el resistor R_E reduce sustancialmente la señal pequeña de ganancia de voltaje. Siempre hay ventajas y desventajas en el diseño electrónico.

Bernardo Pérez 1092771-2111130112

1092771211130112

PROBLEMA PARA EJERCITAR

Ejercicio 6.6: El circuito de la figura 6.34 tiene parámetros $R_E = 0.3$ kΩ, $R_C = 4$ kΩ, $R_1 = 14.4$ kΩ, $R_2 = 110$ kΩ y $R_L = 10$ kΩ. Los parámetros del transistor son $\beta = 100$, V_{EB}(encendido) $= 0.7$ V y $V_A = \infty$. *a*) Determine los valores en reposo I_{CQ} y V_{ECQ}. *b*) Encuentre los parámetros de señal pequeña g_m, r_π y r_o. *c*) Determine la ganancia de voltaje de señal pequeña. (Respuestas: *a*) $I_{CQ} = 1.6$ mA, $V_{ECQ} = 5.11$ V; b) $g_m = 61.54$ mA/V, $r_\pi = 1.625$ k, $r_o = \infty$; *c*) $A_v = -8.95$).

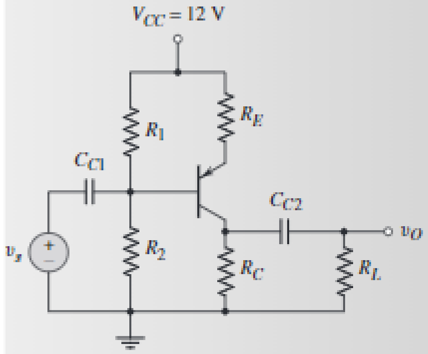


Figura 6.34 Figura para el ejercicio 6.6.

Ponga a prueba su comprensión

PPC 6.3 Los parámetros del circuito de la figura 6.28 son $V_{CC} = 5$ V, $R_C = 4$ kΩ, $R_E = 0.25$ kΩ, $R_S = 0.25$ kΩ, $R_1 = 100$ kΩ y $R_2 = 25$ kΩ. Los parámetros del transistor son $\beta = 120$, V_{EB}(encendido) $= 0.7$ V y $V_A = \infty$. Determine la ganancia de voltaje de señal pequeña . (Respuesta: $A_v = -13.6$.)

PPC 6.4 Para el circuito mostrado en la figura 6.31, sean $\beta = 100$, V_{EB}(encendido) $= 0.7$ V y $V_A = \infty$. Diseñe un circuito estable a la polarización tal que $I_{CQ} = 0.5$ mA, $V_{ECQ} = 2.5$ V y $A_v = -8$. (Respuesta: Una buena aproximación: $R_C = 4.54$ kΩ, $R_E = 0.454$ kΩ, $R_1 = 24.1$ kΩ, y $R_2 = 5.67$ kΩ.)

PPC 6.5 Diseñe el circuito en la figura 6.35 de modo que sea estable a la polarización y la ganancia de voltaje de señal pequeña sea $A_v = -8$. Sean $I_{CQ} = 0.6$ mA, $V_{ECQ} = 3.75$ V, $\beta =$ 100, V_{EB}(encendido) $= 0.7$ V y $V_A = \infty$. (Respuesta: Una buena aproximación: $R_C = 5.62$ kΩ, $R_E = 0.625$ kΩ, $R_1 = 7.41$ kΩ, y $R_2 = 42.5$ kΩ.)

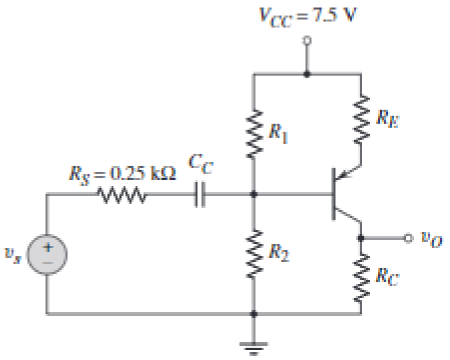


Figura 6.35 Figura para el ejercicio PPC 6.5.

PPC 6.6 Para el circuito de la figura 6.28, la ganancia de voltaje de señal pequeña está dada aproximadamente por $-R_C/R_E$. Para el caso de $R_C = 2$ kΩ, $R_E = 0.4$ kΩ y $R_S = 0$, ¿cuál debe ser el valor de β de modo que el valor aproximado sea menor que 5% del valor verdadero? (Respuesta: $\beta = 76$.)

EJERCICIO PARA ANÁLISIS EN COMPUTADORA

PS 6.2: Compruebe los resultados del ejemplo 6.6 con un análisis PSpice. Use un transistor normal.

6.4.3 Circuito con resistor en emisor

Puede haber ocasiones en que el resistor de emisor deba ser grande para efectos del diseño de CD, aunque esto degrada en gran medida la ganancia de voltaje de señal pequeña. Podemos usar un capacitor de desvío en el emisor para reducir de manera efectiva una porción o toda la

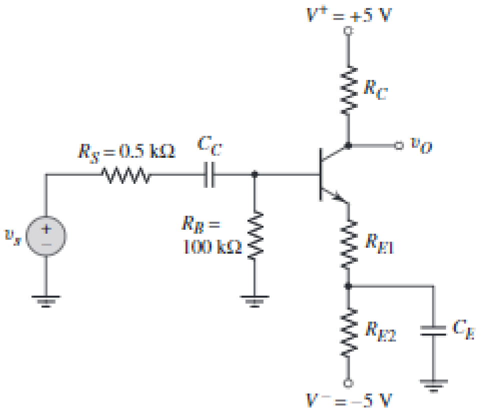


Figura 6.36 Circuito bipolar con resistencia de emisor y un emisor capacitor de desvío.

Bernardo Pérez 1092771-211113812

resistencia del emisor según se observe por las señales de CA. Considere el circuito de la figura 6.36 polarizado con voltajes positivos y negativos. Los dos resistores emisores R_{E1} y R_{E2} son factores en el diseño CD del circuito, pero sólo R_{E1} forma parte del circuito equivalente R_{E1} CA, pues C_E constituye un cortocircuito a tierra para las señales de ca. En resumen, la estabilidad de la ganancia CA se debe sólo a R_{E1}, y la mayor parte de la estabilidad CD se debe a R_{E2}.

EJEMPLO DE DISEÑO 6.7

Objetivo: Diseñar un amplificador bipolar que cumpla con un conjunto de especificaciones.

Especificaciones: La configuración del circuito que se va a diseñar se muestra en la figura 6.36, y debe amplificar una señal senoidal de 12 mV proveniente de un micrófono hasta una señal senoidal de salida de 0.4 V. Supondremos que la resistencia de salida del micrófono es 0.5 kΩ, como se muestra.

Opciones: Los valores nominales del transistor usado en el diseño son $\beta = 100$ y V_{BE}(encendido) $= 0.7$ V, pero se supone que la ganancia de corriente para este tipo de transistor está en el intervalo $75 \leq \beta \leq 125$ debido a efectos de tolerancia. Supondremos que $V_A = \infty$. En el diseño final se usarán valores de un resistor normal, aunque en este ejemplo supondremos que se cuenta con los valores verdaderos del resistor (sin efectos de tolerancia).

Solución (enfoque de diseño inicial): Es necesario que la magnitud de la ganancia de voltaje del amplificador sea

$$|A_v| = \frac{0.4\text{ V}}{12\text{ mV}} = 33.3$$

A partir de la ecuación (6.59), la ganancia de voltaje aproximada del amplificador es

$$|A_v| \cong \frac{R_C}{R_{E1}}$$

Al observar con base en el último ejemplo que este valor de la ganancia produce un valor que con optimismo es alto, podemos fijar $R_C/R_{E1} = 40$ o $R_C = 40\ R_{E1}$.

La ecuación de lazo base-emisor CD es

$$5 = I_B R_B + V_{BE}(\text{encendido}) + I_E(R_{E1} + R_{E2})$$

Si suponemos que $\beta = 100$ y V_{BE}(encendido) $= 0.7$ V, podemos diseñar el circuito de modo que produzca una corriente de emisor en reposo de, por ejemplo, 0.20 mA. Así, tenemos

$$5 = \frac{(0.20)}{(101)}(100) + 0.70 + (0.20)(R_{E1} + R_{E2})$$

que produce

$$R_{E1} + R_{E2} = 20.5\text{ k}\Omega$$

Si suponemos $I_E \cong I_C$ y diseñamos el circuito de modo que $V_{CEQ} = 4$ V, la ecuación de lazo colector-emisor produce

$$5 + 5 = I_C R_C + V_{CEQ} + I_E(R_{E1} + R_{E2}) = (0.2)R_C + 4 + (0.2)(20.5)$$

o

$$R_C = 9.5\text{ k}\Omega$$

Bernardo Pérez 1092771-211130112
1092771211130112

Bernardo Pérez 1092771-2111130112

Así,

$$R_{E1} = \frac{R_C}{40} = \frac{9.5}{40} = 0.238\ \text{k}\Omega$$

y $R_{E2} = 20.3\ \text{k}\Omega$.

Ventajas y desventajas: A partir del apéndice C, escogemos los valores de resistor normal de $R_{E1} = 240\ \text{k}\Omega$, $R_{E2} = 20\ \text{k}\Omega$ y $R_C = 10\ \text{k}\Omega$. Supondremos que se dispone de estos valores de resistor e investigaremos los efectos de la variación de la ganancia de corriente del transistor β.

Los diversos parámetros del circuito para tres valores β se muestran en la tabla siguiente. El voltaje de salida V_o es resultado de una señal de entrada de 12 mV.

β	I_{CQ} (mA)	r_π (kΩ)	$\lvert A_v \rvert$	V_o (V)
75	0.197	9.90	26.1	0.313
100	0.201	12.9	26.4	0.317
125	0.203	16.0	26 6	0.319

Una cuestión importante que debe observarse es que el voltaje de salida es menor que el objetivo de diseño de 0.4 V para una señal de entrada de 12 mV. Este efecto se analizará con más detalle en la siguiente sección, mediante simulación por computadora.

Una segunda cuestión que cabe notar es que la corriente de equilibrio en el colector, la ganancia de voltaje de señal pequeña y el voltaje de salida son relativamente insensibles a la ganancia de corriente β. Esta estabilidad es un resultado directo de incluir el resistor emisor R_{E1}.

Simulación por computadora: Como en nuestro diseño aplicamos técnicas de aproximación, con PSpice obtenemos una valoración más exacta del circuito para los valores elegidos de resistor normal. La figura 6.37 muestra el diagrama del circuito PSpice.

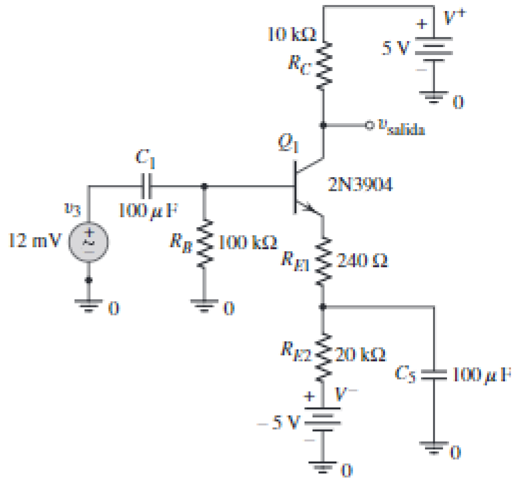


Figura 6.37 Esquema PSpice del circuito para el ejemplo 6.7.

Con los valores de resistor normal y el transistor 2N3904, el voltaje de la señal de salida producido por una señal de entrada de 12 mV es 323 mV. En la simulación se usaron una frecuencia de 2 kHz y valores de capacitor de 100 μF. La magnitud de la señal de salida es un poco menor que el valor deseado de 400 mV. La razón principal de esta diferencia es que en el diseño se omitió el parámetro r_π del transistor. Para una corriente de colector aproximada $I_C = 0.2$ mA, r_π puede ser importante.

A fin de incrementar la ganancia de voltaje de señal pequeña se requiere un valor mucho menor de R_{E1}. Para $R_{E1} = 160\ \Omega$, el voltaje de la señal de salida es 410 mV, muy próximo al valor deseado.

Idea de diseño: Las técnicas de aproximación son muy útiles en el diseño inicial de un circuito electrónico. Luego puede usarse una simulación por computadora, como PSpice, para comprobar el diseño. A continuación es posible realizar pequeños cambios en el diseño para cumplir con las especificaciones requeridas.

PROBLEMA PARA EJERCITAR

Ejercicio 6.7: Los parámetros del circuito en la figura 6.38 son $V^+ = 5$ V, $V^- = -5$ V, $R_E = 4$ kΩ, $R_C = 4$ kΩ, $R_B = 100$ kΩ y $R_S = 0.5$ kΩ. Los parámetros del transistor son $\beta = 120$, V_{BE}(encendido) = 0.7 V y $V_A = 80$ V. *a*) Determine la resistencia de entrada vista por la fuente de la señal. *b*) Encuentre la ganancia de voltaje de señal pequeña. (Respuesta: $R_i = 3.91$ kΩ *b*) $A_v = -114$.)

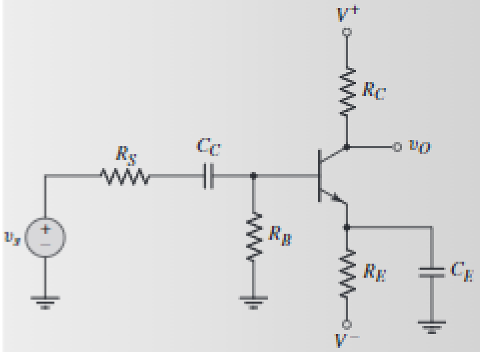


Figura 6.38 Figura para el ejercicio 6.7.

Bernardo Pérez 1092771-2111130112

10927712111130112

Ponga a prueba su comprensión

PPC 6.7 Para el circuito en la figura 6.39, sean $\beta = 125$, V_{BE}(encendido) = 0.7 V y $V_A = 200$ V. *a*) Determine la ganancia de voltaje de señal pequeña A_v. *b*) Determine la resistencia de salida R_o. (Respuestas: *a*) $A_v = -50.5$ *b*) $R_o = 2.28$ kΩ.)

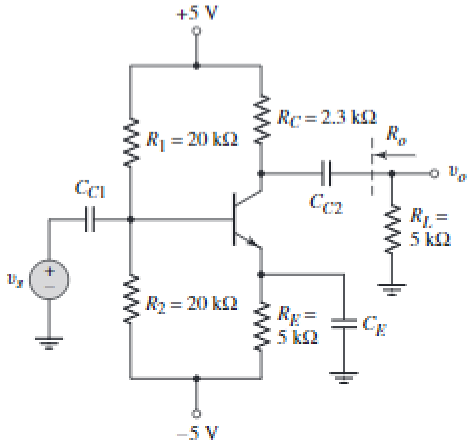


Figura 6.39 Figura para el ejercicio PPC 6.7.

EJERCICIO PARA ANÁLISIS EN COMPUTADORA

PS 6.3: *a*) Con una simulación PSpice, determine la ganancia de voltaje del circuito de la figura 6.39. *b*) Repita el inciso *a*) si $R_L = 50\ \text{k}\Omega$. ¿Qué puede comentar sobre los efectos de carga?

6.4.4 Conceptos avanzados del amplificador con emisor común

En nuestro análisis previo de circuitos con emisor común supusimos carga constante o resistencias de colector. El circuito con emisor común de la figura 6.40*a*) está polarizado con una fuente de corriente constante y contiene un resistor colector no lineal, en vez de uno constante. Suponga que las características corriente-voltaje del resistor no lineal están descritas por la curva en la figura 6.40*b*). La curva en la figura 6.40*b*) se genera con el transistor PNP, como muestra la figura 6.40*c*). El transistor está polarizado con un voltaje constante V_{EB}. Este transistor es ahora el dispositivo de carga y, como los transistores son dispositivos activos, esta carga se denomina **carga activa**. En la parte 2 del texto encontraremos cargas activas con mayor detalle.

Al omitir la corriente de base en la figura 6.40*a*), podemos suponer que la corriente y el voltaje en equilibrio del dispositivo de carga son $I_Q = I_{CQ}$ y V_{RQ}, como muestra la figura 6.40*b*). En el punto *Q* del dispositivo de carga, se supone que la resistencia incremental $\Delta v_R/\Delta i_C$ es r_c.

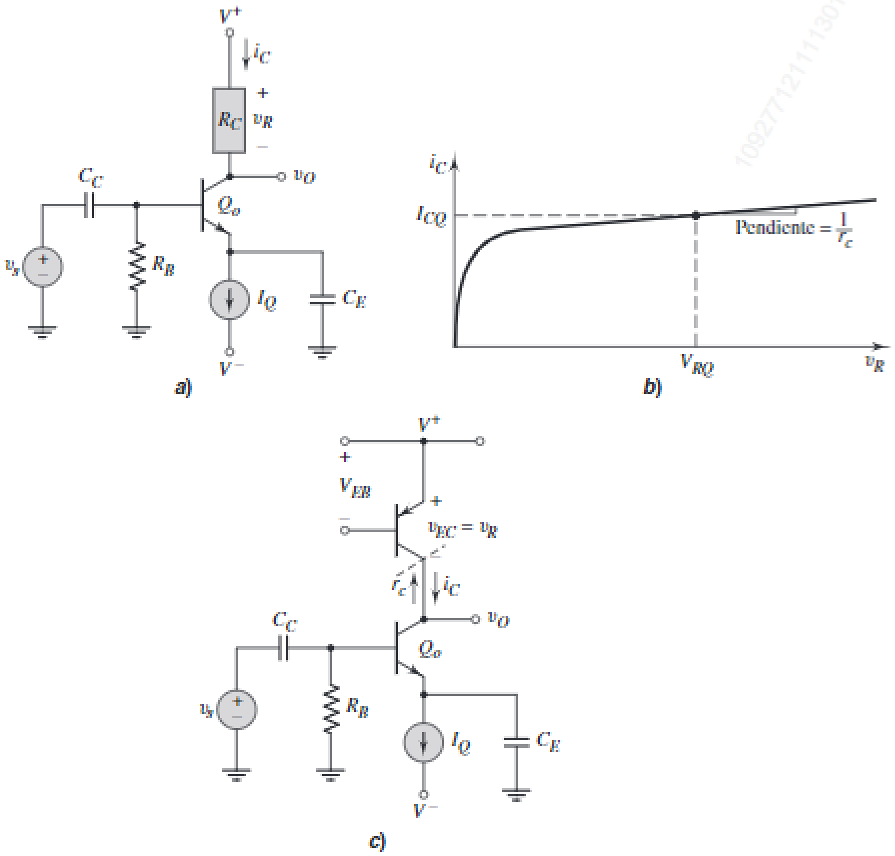


Figura 6.40 *a*) Circuito de emisor común con polarización de fuente de corriente y una resistencia de carga no lineal, *b*) características de la resistencia de carga no lineal y *c*) transistor PNP que puede usarse para generar las características de carga no lineal.

Bernardo Pérez 1092771-2111130112
10927712111130112

El circuito equivalente de señal pequeña del circuito amplificador con emisor común en la figura 6.40*a*) se muestra en la figura 6.41. El resistor colector R_C se sustituye por la resistencia equivalente de señal pequeña r_c que existe en el punto Q. Así, la ganancia de voltaje de señal pequeña es, suponiendo una fuente de señal de voltaje ideal,

$$A_v = \frac{V_o}{V_s} = -g_m(r_o \| r_c) \tag{6.60}$$

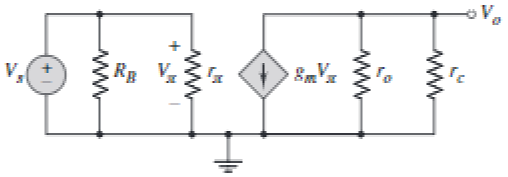


Figura 6.41 Circuito equivalente de señal pequeña para el circuito en la figura 6.40*a*).

EJEMPLO 6.8

Objetivo: Determinar la ganancia de voltaje de señal pequeña de un circuito con emisor común con una resistencia de carga no lineal.

Suponga que el circuito de la figura 6.40*a*) está polarizado a $I_Q = 0.5$ mA, y los parámetros del transistor son $\beta = 120$ y $V_A = 80$ V. Suponga también que la resistencia del colector no lineal de señal pequeña es $r_c = 120$ kΩ.

Solución: Para una ganancia de corriente de transistor de $\beta = 120$, $I_{CQ} \cong I_{EQ} = I_Q$, y los parámetros del híbrido π de señal pequeña son

$$g_m = \frac{I_{CQ}}{V_T} = \frac{0.5}{0.026} = 19.2 \text{ mA/V}$$

y

$$r_o = \frac{V_A}{I_{CQ}} = \frac{80}{0.5} = 160 \text{ k}\Omega$$

En consecuencia, la ganancia de voltaje de señal pequeña es

$$A_v = -g_m(r_o \| r_c) = -(19.2)(160 \| 120) = -1\ 317$$

Comentario: Como veremos con más detalle en la parte 2 de este texto, el resistor no lineal r_c es producido por las características *I-V* de otro transistor bipolar. Como la resistencia de carga efectiva resultante es grande, se obtiene una ganancia de voltaje de señal pequeña muy grande. Una resistencia de carga grande r_c significa que no es posible omitir la resistencia de salida r_o del transistor amplificador; en consecuencia, es necesario tomar en cuenta los efectos de carga.

PROBLEMA PARA EJERCITAR

Ejercicio 6.8: *a*) Suponga que el circuito de la figura 6.40*a*) está polarizado a $I_Q = 0.25$ mA y que los parámetros del transistor son $\beta = 100$ y $V_A = 100$ V. Suponga que la resistencia de colector no lineal de señal pequeña es $r_c = 100$ kΩ. Determine la ganancia de voltaje de señal pequeña. *b*) Repita el inciso *a*) suponiendo que una resistencia de carga de señal pequeña $R_L = 100$ kΩ está conectada entre la terminal de salida y tierra. (Respuestas: *a*) $A_v = -769$; *b*) $A_v = -427$.)

Bernardo Pérez 1092771-211113O112
1092771211113O112

6.5 ANÁLISIS DE LÍNEA DE CARGA DE CA

Objetivo: • Comprender el concepto de línea de carga CA y calcular la máxima oscilación simétrica de la señal de salida.

Una línea de carga CD constituye un medio para visualizar la relación entre el punto Q y las características del transistor. Cuando en un circuito transistor se incluyen capacitores, es posible que exista una nueva línea de carga efectiva, denominada **línea de carga CA**. La línea de carga CA es útil para visualizar la relación entre la respuesta de señal pequeña y las características del transistor. La región de operación CA está sobre la línea de carga CA.

6.5.1 Línea de carga CA

El circuito en la figura 6.36 cuenta con resistores emisores y un capacitor de desvío en el emisor. La línea de carga CD se encuentra al escribir la ecuación de la ley de voltajes de Kirchhoff (KVL) alrededor del lazo colector-emisor, como sigue:

$$V^+ = I_C R_C + V_{CE} + I_E(R_{E1} + R_{E2}) + V^- \quad (6.61)$$

Al observar que $I_E = [(1+\beta)/\beta]I_C$, la ecuación (6.61) se escribe como

$$V_{CE} = (V^+ - V^-) - I_C\left[R_C + \left(\frac{1+\beta}{\beta}\right)(R_{E1} + R_{E2})\right] \quad (6.62)$$

que es la ecuación de la línea de carga CD. Para los parámetros y los valores de resistor normal encontrados en el ejemplo 6.7, la línea de carga CD y el punto Q están graficados en la figura 6.42. Si $\beta \gg 1$, entonces podemos aproximar $(1+\beta)/\beta = 1$.

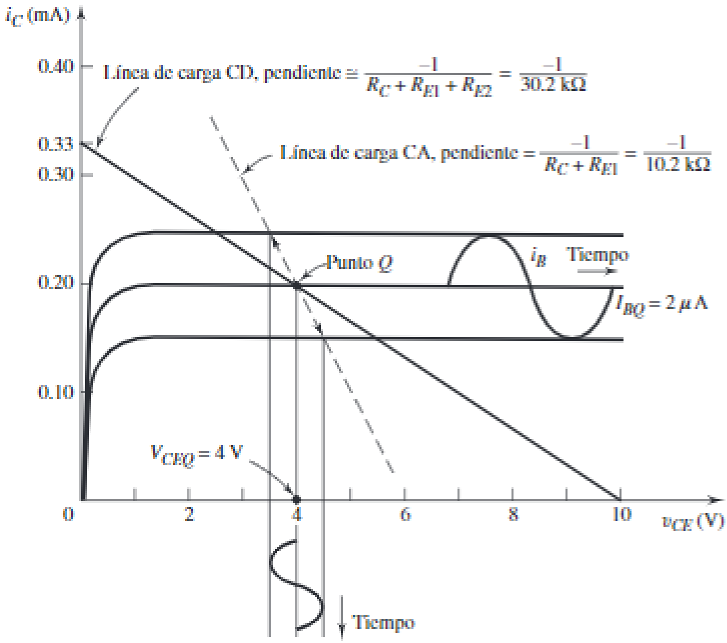


Figura 6.42 Líneas de carga CD y CA para el circuito de la figura 6.36, y respuestas de señal a la señal de entrada.

Bernardo Pérez 1092771-211113O112

A partir del análisis de señal pequeña en el ejemplo 6.7, la ecuación KVL alrededor del lazo colector-emisor es

$$i_c R_C + v_{ce} + i_e R_{E1} = 0 \tag{6.63a}$$

o, si suponemos $i_c \cong i_e$, entonces

$$v_{ce} = -i_c(R_C + R_{E1}) \tag{6.63b}$$

Esta ecuación es la línea de carga CA. La pendiente está dada por

$$\text{Pendiente} = \frac{-1}{R_C + R_{E1}}$$

La línea de carga CA se muestra en la figura 6.42. Cuando $v_{ce} = i_c = 0$, estamos en el punto Q. Cuando están presentes señales CA, nos desviamos alrededor del punto Q sobre la línea de carga CA.

La pendiente de la línea de carga CA difiere de la línea de carga CD porque el resistor de emisor R_{E2} no está incluido en el circuito equivalente de señal pequeña. La respuesta del voltaje C-E de señal pequeña y de la corriente en el colector son funciones sólo del resistor R_C y R_{E1}.

EJEMPLO 6.9

Objetivo: Determinar las líneas de carga CD y CA para el circuito mostrado en la figura 6.43.

Suponga que los parámetros del transistor son: V_{EB}(encendido) = 0.7 V, β = 150 y $V_A = \infty$.

Solución CD: La línea de carga CD se encuentra al escribir la ecuación KVL alrededor del lazo C-E, como sigue:

$$V^+ = I_E R_E + V_{EC} + I_C R_C + V^-$$

Entonces, la ecuación de la línea de carga CD es

$$V_{EC} = (V^+ - V^-) - I_C\left[R_C + \left(\frac{1+\beta}{\beta}\right)R_E\right]$$

Si suponemos que $(1+\beta)/\beta \cong 1$, la línea de carga CD se muestra en la figura 6.44.

Se encuentra que los valores del punto Q son $I_{BQ} = 5.96\ \mu$A, $I_{CQ} = 0.894$ mA, $I_{EQ} = 0.90$ mA, y $V_{ECQ} = 6.53$ V. El punto Q también está graficado en la figura 6.44.

Solución CA: Si suponemos que todos los capacitores actúan como cortocircuitos, el circuito equivalente de señal pequeña se muestra en la figura 6.45. Observe que las direcciones de la corriente y las polaridades de voltaje en el circuito equivalente híbrido π de señal pequeña del

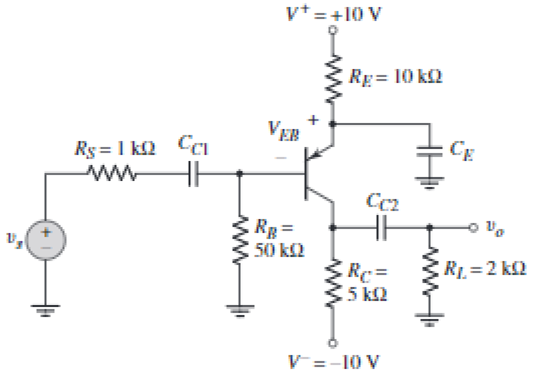


Figura 6.43 Circuito para el ejemplo 6.9.

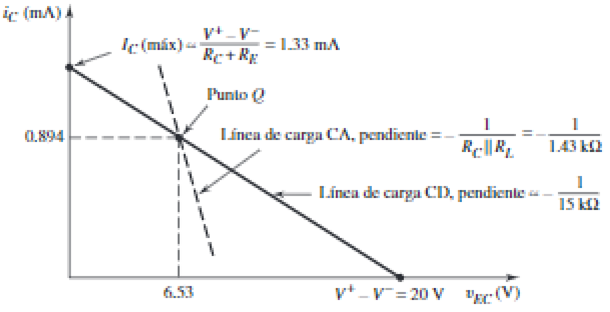


Figura 6.44 Gráficas de las líneas de carga CD y CA para el ejemplo 6.9.

Bernardo Pérez 1092771-211113O112

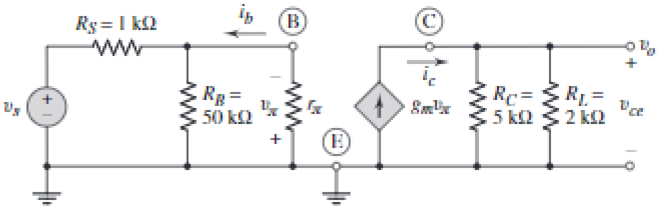


Figura 6.45 Circuito equivalente de señal pequeña para el ejemplo 6.9.

transistor PNP están invertidas en comparación con las del dispositivo NPN. Los parámetros del híbrido π de señal pequeña son

$$r_\pi = \frac{V_T \beta}{I_{CQ}} = \frac{(0.026)(150)}{0.894} = 4.36\ \text{k}\Omega$$

$$g_m = \frac{I_{CQ}}{V_T} = \frac{0.894}{0.026} = 34.4\ \text{mA/V}$$

y

$$r_o = \frac{V_A}{I_{CQ}} = \frac{\infty}{I_{CQ}} = \infty$$

El voltaje de salida de señal pequeña, o voltaje C-E es

$$v_o = v_{ce} = +(g_m v_\pi)(R_C \| R_L)$$

donde

$$g_m v_\pi = i_c$$

La línea de carga CA, escrita en términos de voltaje E-C, está definida por

$$v_{ec} = -i_c(R_C \| R_L)$$

La línea de carga CA también se grafica en la figura 6.44.

Comentario: En el circuito equivalente de señal pequeña, el resistor de emisor grande de 10 kΩ está en cortocircuito de manera efectiva por el capacitor de desvío C_E, el resistor de carga R_L está en paralelo con R_C como resultado del capacitor de acoplamiento C_{C2}, de modo que la pendiente de la línea de caga CA es sustancialmente diferente de la línea de carga CD.

PROBLEMA PARA EJERCITAR

Ejercicio 6.9: Para el circuito en la figura 6.3, sean $\beta = 125$, V_{BE}(encendido) $= 0.7$ V y $V_A = 200$ V. Trace las líneas de carga CD y CA en la misma gráfica. (Respuesta: $I_{CQ} = 0.840$ mA, línea de carga CD, $V_{CE} = 10 - I_C(7.3)$; línea de carga CA, $V_{ce} = - I_c(1.58)$.)

6.5.2 Oscilación simétrica máxima

Cuando en la entrada de un amplificador se aplican señales senoidales simétricas, en la salida se generan señales senoidales simétricas en tanto la operación del amplificador se mantenga lineal. Con la línea de carga CA determinamos la **oscilación simétrica máxima de salida**. Si la salida excede este límite, se corta una porción de la señal de salida y la señal se distorsiona.

Bernardo Pérez 1092771-211113O112
1092771211130112

EJEMPLO 6.10

Objetivo: Determinar la oscilación simétrica máxima en el voltaje de salida del circuito de la figura 6.43.

Solución: La línea de carga CA se muestra en la figura 6.44. La oscilación negativa máxima en la corriente del colector va de 0.894 mA a cero; en consecuencia, la máxima corriente de colector CA simétrica de pico a pico posible es

$$\Delta i_c = 2(0.894) = 1.79\,\text{mA}$$

El voltaje de salida simétrico máximo de pico a pico está dado por

$$|\Delta v_{ec}| = |\Delta i_c|(R_C \| R_L) = (1.79)(5\|2) = 2.56\text{ V}$$

En consecuencia, la corriente de colector instantánea máxima es

$$i_C = I_{CQ} + \tfrac{1}{2}|\Delta i_c| = 0.894 + 0.894 = 1.79\,\text{mA}$$

Comentario: Al considerar el punto Q y la oscilación máxima en el voltaje C-E, el transistor permanece polarizado en la región activa directa. Observe que la corriente de colector instantánea máxima, 1.79 mA, es mayor que la máxima corriente CD de colector, 1.33 mA, según se determina a partir de la línea de carga CD. Esta anomalía aparente se debe a la resistencia diferente en el circuito C-E para la señal CA y la señal CD.

Bernardo Pérez 1092771-2111130112

PROBLEMA PARA EJERCITAR

Ejercicio 6.10: Vuelva a considerar el circuito en la figura 6.38. Sean $\beta = 120$, V_{BE}(encendido) $= 0.7$ V y $V_A = \infty$. Los parámetros del circuito se proporcionan en el problema ejercicio 6.7. *a*) Trace las líneas de carga CD y CA en la misma gráfica. *b*) Determine los valores del punto Q. *c*) Determine la oscilación simétrica máxima en el voltaje de salida para $i_C > 0$ y $0.5 \le v_{CE} \le 9$ V. (Respuestas: *b*) $I_{CQ} = 0.884$ mA, $V_{CEQ} = 2.9$ V; *c*) $\Delta v_{ce} = 4.8$ V, de pico a pico.)

1092771-2111130112

Nota: Al considerar la figura 6.42, parece que la señal de entrada CA es menor para la línea de carga CA en comparación con la línea de carga CD. Esto es así para una corriente de base de entrada senoidal dada. Sin embargo, el voltaje de la señal de entrada requerido v_s es sustancialmente menor para que la corriente de línea de carga CA genere la corriente de base CA dada. Esto significa que la ganancia de voltaje para la línea de carga CA es mayor que para la línea de carga CD.

Técnica para resolución de problemas: Oscilación simétrica máxima

De nuevo, como tratamos con circuitos amplificadores lineales, la superposición es válida, de modo que podemos sumar los resultados de los análisis CD y CA. Para diseñar un amplificador BJT para oscilación simétrica máxima llevamos a cabo los pasos siguientes.

1. Escribimos la ecuación de la línea de carga CD que relaciona los valores en reposo I_{CQ} y V_{CEQ}.
2. Escribimos la ecuación de la línea de carga CA que relaciona los valores CA i_c y v_{ce} : $v_{ce} = -i_c R_{eq}$, donde R_{eq} es la resistencia efectiva CA en el circuito colector-emisor.
3. En general, podemos escribir $i_c = I_{CQ} - I_C(\text{mín})$, donde I_C(mín) es cero o alguna otra corriente de colector mínima especificada.
4. En general, podemos escribir $v_{ce} = V_{CEQ} - V_{CE}(\text{mín})$, donde V_{CE}(mín) es algún voltaje de colector-emisor mínimo.

5. Las cuatro ecuaciones anteriores pueden combinarse para producir los valores I_{CQ} y V_{CEQ} óptimos a fin de obtener la oscilación simétrica máxima en la señal de salida.

EJEMPLO DE DISEÑO **6.11**

Objetivo: Diseñar un circuito para obtener oscilación simétrica máxima en el voltaje de salida.

Especificaciones: La configuración del circuito por diseñar se muestra en la figura 6.46*a*). El circuito debe diseñarse de modo que sea estable en la polarización. La corriente de colector mínima debe ser $I_C(\text{mín}) = 0.1$ mA, y el voltaje colector-emisor mínimo, $V_{CE}(\text{mín}) = 1$ V.

Opciones: Suponga valores de resistencia nominales de $R_E = 2\ \text{k}\Omega$ y $R_C = 7\ \text{k}\Omega$. Sea $R_{TH} = R_1 \| R_2 = (0.1)(1+\beta)R_E = 24.2\ \text{k}\Omega$. Suponga parámetros de transistor de $\beta = 120$, $V_{BE}(\text{encendido}) = 0.7$ V y $V_A = \infty$.

Solución (punto Q): El circuito equivalente CD se muestra en la figura 6.46*b*), y el circuito equivalente de señal pequeña de banda media en la figura 6.46*c*).

La línea de carga CD, con base en la figura 6.46*b*), es (suponiendo $I_C \cong I_E$)

$$V_{CE} = 10 - I_C(R_C + R_E) = 10 - I_C(9)$$

La línea de carga CA, con base en la figura 6.46*c*), es

$$V_{ce} = -I_c(R_C \| R_L) = -I_c(4.12)$$

Estas dos líneas de carga se muestran en la figura 6.47. En este momento se desconoce el punto Q. En la figura también se muestran los valores $I_C(\text{mín})$ y $V_{CE}(\text{mín})$. El valor máximo de la corriente de colector CA es ΔI_C, y el valor máximo del voltaje colector-emisor CA, ΔV_{CE}.

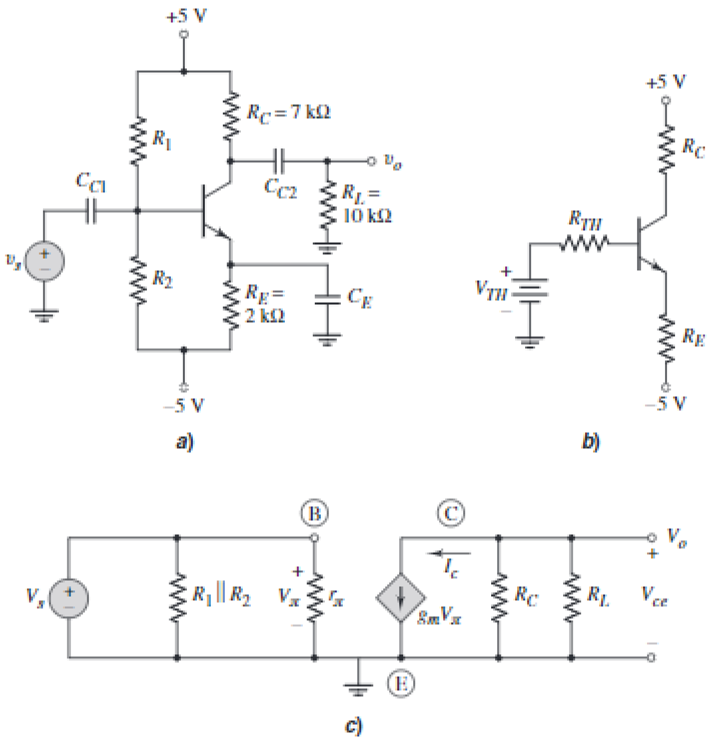


Figura 6.46 *a*) Circuito para el ejemplo 6.11, *b*) circuito equivalente Thévenin y *c*) circuito equivalente de señal pequeña.

Bernardo Pérez 1092771-211113013

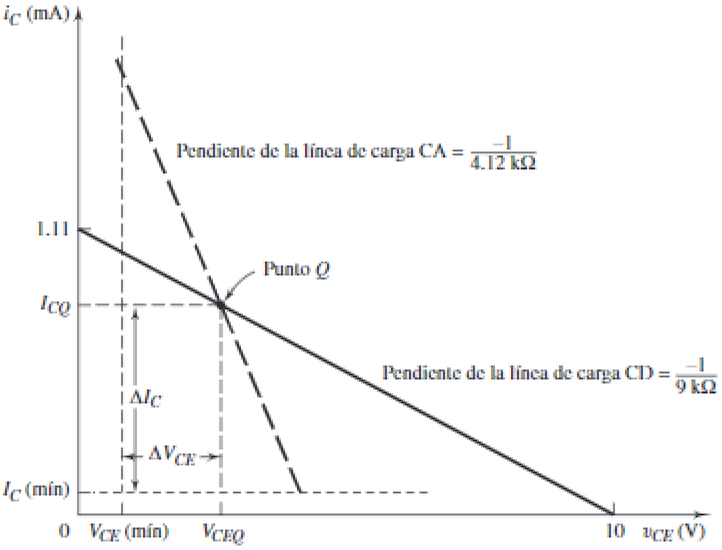


Figura 6.47 Líneas de carga CD y CA para encontrar la oscilación simétrica máxima del circuito de la figura 6.46*a*) usado en el ejemplo 6.11.

Podemos escribir

$$\Delta I_C = I_{CQ} - I_C(\text{mín}) = I_{CQ} - 0.1$$

y

$$\Delta V_{CE} = V_{CEQ} - V_{CE}(\text{mín}) = V_{CEQ} - 1$$

donde I_C(mín) y V_{CE}(mín) se proporcionaron en las especificaciones.

Luego,

$$\Delta V_{CE} = \Delta I_C(R_C \| R_L)$$

o

$$V_{CEQ} - 1 = (I_{CQ} - 0.1)(4.12)$$

Al sustituir la expresión para la línea de carga CD obtenemos

$$10 - I_{CQ}(9) - 1 = (I_{CQ} - 0.1)(4.12)$$

lo cual produce

$$I_{CQ} = 0.717\,\text{mA}$$

y luego

$$V_{CEQ} = 3.54\,\text{V}$$

Solución (resistencias de polarización): Ahora podemos determinar R_1 y R_2 para producir el punto Q deseado.

A partir del circuito equivalente CD tenemos

$$V_{TH} = \left(\frac{R_2}{R_1 + R_2}\right)[5 - (-5)] - 5$$
$$= \frac{1}{R_1}(R_{TH})(10) - 5 = \frac{1}{R_1}(24.2)(10) - 5$$

Luego, a partir de una ecuación KVL alrededor del lazo B-E obtenemos

Bernardo Pérez 1092771-211130113
1092771211130113

$$V_{TH} = \left(\frac{I_{CQ}}{\beta}\right) R_{TH} + V_{BE}(\text{encendido}) + \left(\frac{1+\beta}{\beta}\right) I_{CQ} R_E - 5$$

o

$$\frac{1}{R_1}(24.2)(10) - 5 = \left(\frac{0.717}{120}\right)(24.2) + 0.7 + \left(\frac{121}{120}\right)(0.717)(2) - 5$$

que produce

$$R_1 = 106\,\text{k}\Omega$$

Luego encontramos

$$R_2 = 31.4\,\text{k}\Omega$$

Resultados de oscilación simétrica: A continuación encontramos que la corriente de colector CA máxima es

$$\Delta I_C = I_{CQ} - I_C(\text{mín}) = 0.717 - 0.1 = 0.617\text{ mA}$$

o que una corriente de colector CA máxima de pico a pico es 1.234 mA. El voltaje colector-emisor pico CA es

$$\Delta V_{CE} = V_{CEQ} - V_{CE}(\text{mín}) = 3.54 - 1 = 2.54\text{ V}$$

o el voltaje colector-emisor CA de pico a pico es 5.08 V.

Comentario: Encontramos el punto Q para obtener la señal de salida CA máxima sin distorsión. Sin embargo, las tolerancias en los valores del resistor o en los parámetros del transistor pueden modificar el punto Q de modo que esta señal de salida CA máxima pueda no ser posible sin introducir distorsión. Es más fácil determinar el efecto de las tolerancias con un análisis por computadora.

PROBLEMA PARA EJERCITAR

Ejercicio 6.11: Para el circuito en la figura 6.48, sean $\beta = 120$, $V_{BE}(\text{encendido}) = 0.7$ V y $r_o = \infty$. *a*) Diseñe un circuito equivalente estable a la polarización tal que $I_{CQ} = 1.6$ mA. Determine V_{ECQ}. *b*) Determine el valor de R_L que produzca la oscilación simétrica máxima en el voltaje de salida y la corriente del colector para $i_C \geq 0.1$ mA y $0.5 \leq v_{EC} \leq 11.5$ V. (Respuestas: *a*) $R_1 = 15.24$ kΩ, $R_2 = 58.7$ kΩ, $V_{ECQ} = 3.99$ V, *b*) $R_L = 5.56$ kΩ.)

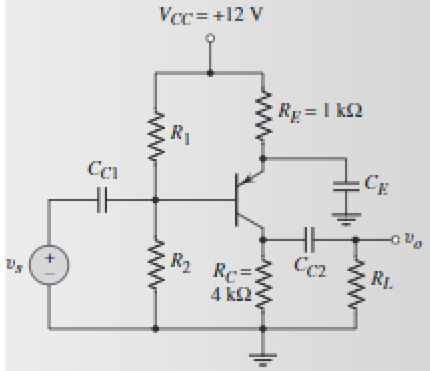


Figura 6.48 Figura para el ejercicio 6.11.

Ponga a prueba su comprensión

PPC 6.8 Para el circuito en la figura 6.31, use los parámetros del ejercicio 6.5. Si la corriente instantánea total siempre debe ser mayor que 0.1 mA y el voltaje instantáneo total C-E debe

Bernardo Pérez 1092771-211113011

estar en el intervalo $0.5 \leq v_{CE} \leq 5$ V, determine la oscilación simétrica máxima en el voltaje de salida. (Respuesta: 3.82 V de pico a pico.)

PPC 6.9 Considere el circuito en la figura 6.38. Suponga los parámetros de transistor y circuito del ejercicio 6.7, excepto que R_B es una variable y $V_A = \infty$. Suponga $i_C \geq 0.1$ mA y $v_{CE} \geq 0.7$ V. *a*) Determine los valores del punto Q para obtener la oscilación simétrica máxima. *b*) ¿Cuál es la oscilación máxima en la corriente del colector y el voltaje de salida? (Respuestas: *a*) $I_{CQ} = 0.808$ mA, $V_{CEQ} = 3.53$ V; *b*) valores de pico a pico: $\Delta I_C = 1.42$ mA, $\Delta V_{CE} = 5.67$ V.)

6.6 AMPLIFICADOR DE COLECTOR COMÚN (SEGUIDOR DE EMISOR)

Objetivo: • Analizar el amplificador seguidor de emisor y conocer las características generales de este circuito.

El segundo tipo de transistor amplificador que se considerará es el **circuito de colector común**. Un ejemplo de esta configuración de circuito se muestra en la figura 6.49. Como se ve en la figura, la señal de salida se retira del emisor respecto de tierra y el colector se conecta directamente a V_{CC}. Como V_{CC} está a la señal de tierra en el circuito equivalente CA, se obtiene el nombre de colector común. La denominación más común para este circuito es **seguidor de emisor**. La razón de este nombre se aclarará a medida que se avance en el análisis.

6.6.1 Ganancia de voltaje de señal pequeña

El análisis CD de este circuito es exactamente el mismo que ya vimos, de modo que nos centraremos en el análisis de señal pequeña. El modelo híbrido π del transistor bipolar también se emplea en el análisis de señal pequeña de este circuito. Si suponemos que el capacitor de acoplamiento C_C actúa como cortocircuito, la figura 6.50 muestra el circuito equivalente de señal pequeña del circuito mostrado en la figura 6.49. La terminal del colector está a la señal de tierra y la resistencia de salida del transistor r_o está en paralelo con la fuente de corriente dependiente.

La figura 6.51 muestra el circuito equivalente reordenado de modo que todas las señales a tierra estén en el mismo punto.

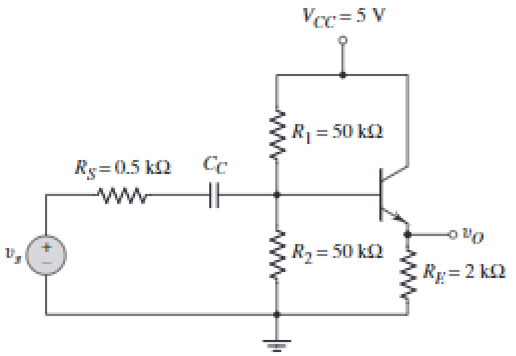


Figura 6.49 Circuito seguidor de emisor. La señal de salida está en la terminal del emisor respecto de tierra.

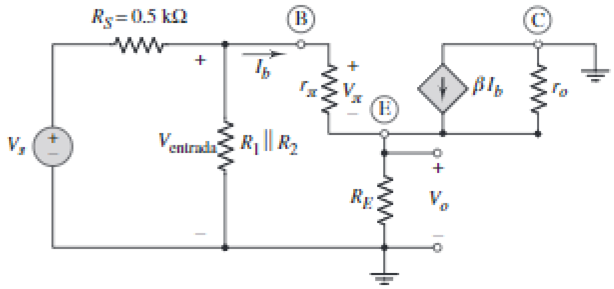


Figura 6.50 Circuito equivalente de señal pequeña del seguidor de emisor.

Bernardo Pérez 1092771-211130113
1092771211130113

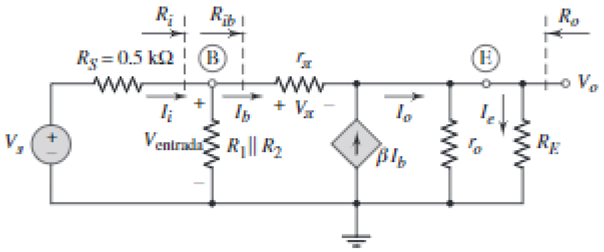


Figura 6.51 Circuito equivalente de señal pequeña del seguidor de emisor con todas las señales a tierra conectadas entre sí.

Vemos que

$$I_o = (1+\beta)I_b \tag{6.64}$$

de modo que el voltaje de salida se escribe como

$$V_o = I_b(1+\beta)(r_o \| R_E) \tag{6.65}$$

Al escribir una ecuación KVL alrededor del lazo base-emisor, obtenemos

$$V_{entrada} = I_b[r_\pi + (1+\beta)(r_o \| R_E)] \tag{6.66a}$$

o

$$R_{ib} = \frac{V_{pulg}}{I_b} = r_\pi + (1+\beta)(r_o \| R_E) \tag{6.66b}$$

También podemos escribir

$$V_{entrada} = \left(\frac{R_i}{R_i + R_S}\right) \cdot V_s \tag{6.67}$$

donde $R_i = R_1 \| R_2 \| R_{ib}$.

Al combinar las ecuaciones (6.65), (6.66*b*) y (6.67), la ganancia de voltaje de señal pequeña es

$$A_v = \frac{V_o}{V_s} = \frac{(1+\beta)(r_o \| R_E)}{r_\pi + (1+\beta)(r_o \| R_E)} \cdot \left(\frac{R_i}{R_i + R_S}\right) \tag{6.68}$$

EJEMPLO **6.12**

Objetivo: Calcular la **ganancia de voltaje** de señal pequeña de un circuito seguidor de emisor.

Para el circuito de la figura 6.49, suponga que los parámetros del transistor son: $\beta = 100$, $V_{BE}(\text{encendido}) = 0.7$ V y $V_A = 80$ V.

Solución: El análisis CD muestra que $I_{CQ} = 0.793$ mA y $V_{CEQ} = 3.4$ V. Se determina que los parámetros del híbrido π de señal pequeña son

$$r_\pi = \frac{V_T \beta}{I_{CQ}} = \frac{(0.026)(100)}{0.793} = 3.28\ k\Omega$$

$$g_m = \frac{I_{CQ}}{V_T} = \frac{0.793}{0.026} = 30.5\ \text{mA/V}$$

y

$$r_o = \frac{V_A}{I_{CQ}} = \frac{80}{0.793} \cong 100\ k\Omega$$

Bernardo Pérez 1092771-211113013

Podemos observar que

$$R_{ib} = 3.28 + (101)(100\|2) = 201 \text{ k}\Omega$$

y

$$R_i = 50\|50\|201 = 22.2 \text{ k}\Omega$$

Así, la ganancia de voltaje de señal pequeña es

$$A_v = \frac{(101)(100\|2)}{3.28 + (101)(100\|2)} \cdot \left(\frac{22.2}{22.2 + 0.5}\right)$$

o

$$A_v = +0.962$$

Comentario: La magnitud de la ganancia de voltaje es un poco menor que 1. Al analizar la ecuación (6.68) se observa que esto siempre es verdadero. Asimismo, la ganancia de voltaje es positiva, lo cual significa que el voltaje de la señal de salida en el emisor está en fase con el voltaje de la señal de entrada. Ahora queda clara la razón de la terminología seguidor de emisor. El voltaje de salida CA en el emisor es esencialmente igual al voltaje de entrada CA.

A primera vista, quizá parezca que un transistor amplificador con una ganancia de voltaje esencialmente unitaria no es de mucho valor. Sin embargo, las características de la resistencia en la entrada y la salida hacen que este circuito sea extremadamente útil en muchas aplicaciones, como veremos en la siguiente sección.

Bernardo Pérez 1092771-2111130113

PROBLEMA PARA EJERCITAR

Ejercicio 6.12: Para el circuito en la figura 6.3, sean $V_{CC} = 12$ V, $R_E = 30\Omega$, $R_1 = 1.3$ kΩ, $R_2 = 4.2$ kΩ y $R_S = 0$. Los parámetros del transistor son $\beta = 80$, V_{BE}(encendido) $= 0.7$ V y $V_A = 75$ V. *a*) Determine los valores en reposo I_{EQ} y V_{CEQ}. *b*) Encuentre la ganancia de voltaje de señal pequeña $A_v = V_o/V_s$. *c*) Determine la resistencia de entrada que ve hacia la base del transistor. (Respuestas: *a*) $I_{EQ} = 0.2$ A, V_{CEQ} 6 V; *b*) $A_v = 0.9954$; *c*) $R_{ib} = 2.27$ kΩ.)

10927712111130113

EJERCICIO PARA ANÁLISIS EN COMPUTADORA

PS 6.4: Use una simulación PSpice sobre el circuito de la figura 6.49. *a*) Determine la ganancia de voltaje de señal pequeña y *b*) encuentre la resistencia efectiva vista por la fuente de la señal, v_s.

6.6.2 Impedancia de entrada y de salida

Resistencia de entrada

La impedancia de entrada, o resistencia de entrada de señal pequeña para señales de baja frecuencia, del seguidor de emisor se determina de la misma manera que para el circuito de emisor común. Para el circuito de la figura 6.49, la resistencia de entrada que ve hacia la base se denota por R_{ib}, y se indica en el circuito equivalente de señal pequeña de la figura 6.51.

La resistencia de entrada R_{ib} se proporcionó en la ecuación (6.66*b*) como

$$R_{ib} = r_\pi + (1 + \beta)(r_o \| R_E)$$

Como la corriente del emisor es $(1 + \beta)$ veces la corriente de base, la impedancia efectiva en el emisor se multiplica por $(1 + \beta)$. Vimos este mismo efecto cuando un resistor en emisor se incluía en un circuito de emisor común. Esta multiplicación por $(1 + \beta)$ se denomina de nuevo **regla de reflexión de la resistencia**. La resistencia de entrada en la base es r_π más la resistencia efectiva en el emisor multiplicada por el factor $(1 + \beta)$. Esta regla de reflexión de la resistencia se usará mucho a lo largo de este texto.

Resistencia de salida

Inicialmente, para encontrar la resistencia de salida del circuito seguidor de emisor de la figura 6.49 supondremos que la fuente de la señal de entrada es ideal y que $R_S = 0$. El circuito de la figura 6.52 sirve para determinar la resistencia de entrada que ve de vuelta hacia las terminales de salida. El circuito se obtiene para el circuito equivalente de señal pequeña mostrado en la figura 6.51 al igualar a cero la fuente de voltaje independiente V_S, lo cual significa que V_S actúa como cortocircuito. Un voltaje de prueba V_x se aplica a la terminal de salida y la corriente de prueba resultante es I_x. La resistencia de salida, R_o, está dada por

$$R_o = \frac{V_x}{I_x} \tag{6.69}$$

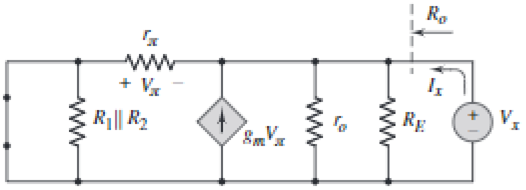


Figura 6.52 Circuito equivalente de señal pequeña del seguidor de emisor para determinar la resistencia de salida. Se supone que la resistencia de la fuente R_S es cero (fuente de señal ideal).

En este caso, el voltaje de control V_π no es cero, sino una función del voltaje de prueba aplicado. A partir de la figura 6.52 observamos que V_π D $-V_x$. Al sumar las corrientes en el nodo de salida, tenemos

$$I_x + g_m V_\pi = \frac{V_x}{R_E} + \frac{V_x}{r_o} + \frac{V_x}{r_\pi} \tag{6.70}$$

Como $V_\pi = -V_x$, la ecuación (6.70) se escribe como

$$\frac{I_x}{V_x} = \frac{1}{R_o} = g_m + \frac{1}{R_E} + \frac{1}{r_o} + \frac{1}{r_\pi} \tag{6.71}$$

o la resistencia de salida está dada por

$$R_o = \frac{1}{g_m} \| R_E \| r_o \| r_\pi \tag{6.72}$$

La resistencia de salida también puede escribirse de forma un poco distinta. La ecuación (6.71) se escribe en la forma

$$\frac{1}{R_o} = \left(g_m + \frac{1}{r_\pi} \right) + \frac{1}{R_E} + \frac{1}{r_o} = \left(\frac{1+\beta}{r_\pi} \right) + \frac{1}{R_E} + \frac{1}{r_o} \tag{6.73}$$

o la resistencia de salida se escribe en la forma

$$R_o = \frac{r_\pi}{1+\beta} \| R_E \| r_o \tag{6.74}$$

La ecuación (6.74) indica que la resistencia de salida que ve de vuelta hacia las terminales de salida es la resistencia efectiva en el emisor, $R_E \| r_o$, en paralelo con la resistencia que ve de vuelta hacia el emisor. A su vez, la resistencia que ve hacia el emisor es la resistencia total en el circuito de base dividida entre $(1 + \beta)$. Este resultado es importante y se denomina **regla inversa de reflexión de la resistencia**: es la inversa de la regla de reflexión de la resistencia que ve hacia la base.

Bernardo Pérez 1092771-2111130113
10927712111130113

EJEMPLO 6.13

Objetivo: Calcular la resistencia de entrada y la resistencia de salida del circuito seguidor de emisor mostrado en la figura 6.49. Suponga $R_S = 0$.

Los parámetros de señal pequeña, según se determinaron en el ejemplo 6.12, son $r_\pi = 3.28\ \mathrm{k\Omega}$, $\beta = 100$, y $r_o = 100\ \mathrm{k\Omega}$.

Solución (resistencia de entrada): La resistencia de entrada que ve hacia la base se determinó en el ejemplo 6.12 como

$$R_{ib} = r_\pi + (1+\beta)(r_o \| R_E) = 3.28 + (101)(100\|2) = 201\ \mathrm{k\Omega}$$

y la resistencia de entrada vista por la fuente de la señal R_i es

$$R_i = R_1 \| R_2 \| R_{ib} = 50\|50\|201 = 22.2\ \mathrm{k\Omega}$$

Comentario: La resistencia de entrada del seguidor de emisor que ve hacia la base es sustancialmente mayor que la del circuito simple de emisor común debido al factor $(1+\beta)$. Esta es una ventaja del circuito seguidor de emisor. Sin embargo, en este caso, la resistencia de entrada vista por la fuente de la señal está dominada por las resistencias de polarización R_1 y R_2. Para aprovechar la gran resistencia de entrada del circuito seguidor de emisor, las resistencias de polarización deben diseñarse de modo que sean mucho mayores.

Solución (resistencia de salida): La resistencia de salida se encuentra a partir de la ecuación (6.74) como

$$R_o = \left(\frac{r_\pi}{1+\beta}\right) \| R_E \| r_o = \left(\frac{3.28}{101}\right) \| 2 \| 100$$

o

$$R_o = 0.0325\|2\|100 = 0.0320\ \mathrm{k\Omega} \Rightarrow 32.0\ \Omega$$

La resistencia de salida está dominada por el primer término que contiene $(1+\beta)$ en el denominador.

Comentario: Algunas veces, el circuito seguidor de emisor se denomina **transformador de impedancia**, pues la impedancia de entrada es grande y la impedancia de salida es pequeña. La resistencia de salida tan pequeña hace que el *seguidor de emisor actúe casi como fuente de voltaje ideal*, de modo que la salida no está descargada cuando se usa para activar otra carga. Debido a esto, el seguidor de emisor se usa a menudo como etapa de salida de un amplificador de etapas múltiples.

PROBLEMA PARA EJERCITAR

Ejercicio 6.13: Considere los parámetros de circuito y transistor en el ejercicio 6.12 para el circuito de la figura 6.49. En el caso de $R_S = 0$, determine la resistencia de salida que ve hacia las terminales de salida. (Respuesta: $R_o = 0.129\ \Omega$.)

Podemos determinar la resistencia de salida del circuito seguidor de emisor al tomar en cuenta una resistencia de la fuente diferente de cero. El circuito de la figura 6.53 se obtiene a partir del circuito equivalente de señal pequeña mostrado en la figura 6.51, y es útil para encontrar R_o. La fuente independiente V_s se iguala a cero y se aplica un voltaje de prueba V_x a las terminales de salida. De nuevo, el voltaje de control V_π es diferente de cero, aunque es una función del voltaje de prueba. Al sumar las corrientes en el nodo de salida, tenemos

$$I_x + g_m V_\pi = \frac{V_x}{R_E} + \frac{V_x}{r_o} + \frac{V_x}{r_\pi + R_1\|R_2\|R_S} \quad \textbf{(6.75)}$$

Bernardo Pérez 1092771-2111130113
1092771-2111130113

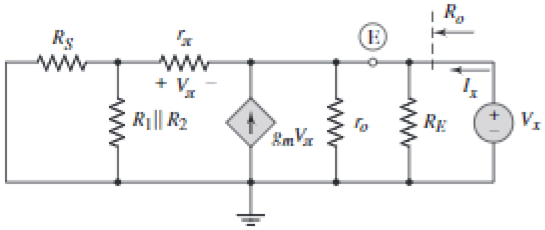


Figura 6.53 Circuito equivalente de señal pequeña del seguidor de emisor para determinar la resistencia de salida, inclusive el efecto de la resistencia de la fuente R_S.

El voltaje de control se escribe en términos del voltaje de prueba mediante una ecuación de divisor de voltaje como

$$V_\pi = -\left(\frac{r_\pi}{r_\pi + R_1\|R_2\|R_S}\right) \cdot V_x \tag{6.76}$$

Luego, la ecuación (6.75) se escribe como

$$I_x = \left(\frac{g_m r_\pi}{r_\pi + R_1\|R_2\|R_S}\right) \cdot V_x + \frac{V_x}{R_E} + \frac{V_x}{r_o} + \frac{V_x}{r_\pi + R_1\|R_2\|R_S} \tag{6.77}$$

Al observar que $g_m r_\pi = \beta$, encontramos

$$\frac{I_x}{V_x} = \frac{1}{R_o} = \frac{1+\beta}{r_\pi + R_1\|R_2\|R_S} + \frac{1}{R_E} + \frac{1}{r_o} \tag{6.78}$$

o

$$R_o = \left(\frac{r_\pi + R_1\|R_2\|R_S}{1+\beta}\right) \| R_E \| r_o \tag{6.79}$$

En este caso, la resistencia de la fuente y las resistencias de polarización contribuyen a la resistencia de salida.

6.6.3 Ganancia de corriente de señal pequeña

Podemos determinar la ganancia de corriente de señal pequeña de un seguidor de emisor mediante la resistencia de entrada y el concepto de divisores de corriente. Para el circuito equivalente seguidor de emisor de señal pequeña de la figura 6.51, la ganancia de corriente de señal pequeña se define como

$$A_i = \frac{I_e}{I_i} \tag{6.80}$$

donde I_e e I_i son los fasores de las corrientes de salida y entrada.

Con una ecuación de divisor de corriente, escribimos la corriente de base en términos de la corriente de entrada, como sigue:

$$I_b = \left(\frac{R_1\|R_2}{R_1\|R_2 + R_{ib}}\right) I_i \tag{6.81}$$

Como $g_m V_\pi = \beta I_b$, entonces,

$$I_o = (1+\beta) I_b = (1+\beta)\left(\frac{R_1\|R_2}{R_1\|R_2 + R_{ib}}\right) I_i \tag{6.82}$$

Bernardo Pérez 1092771-2111130113
1092771-2111130113

Cuando la corriente de carga se escribe en términos de I_o se obtiene

$$I_e = \left(\frac{r_o}{r_o + R_E}\right) I_o \quad \textbf{(6.83)}$$

Al combinar las ecuaciones (6.82) y (6.83) se obtiene la ganancia de corriente de señal pequeña, como sigue:

$$A_i = \frac{I_e}{I_i} = (1+\beta)\left(\frac{R_1 \| R_2}{R_1 \| R_2 + R_{ib}}\right)\left(\frac{r_o}{r_o + R_E}\right) \quad \textbf{(6.84)}$$

Si suponemos que $R_1 \| R_2 \gg R_{ib}$ y $r_o \gg R_E$, entonces

$$A_i \cong (1+\beta) \quad \textbf{(6.85)}$$

que es la ganancia de corriente del transistor.

Aunque la ganancia de voltaje de señal pequeña del seguidor de emisor es un poco menor que 1, la ganancia de corriente de señal pequeña suele ser mayor que 1. En consecuencia, el circuito seguidor de emisor produce una ganancia de potencia de señal pequeña.

Aunque antes no calculamos de manera explícita una ganancia de corriente en el circuito de emisor común, el análisis es el mismo que para el seguidor de emisor, y en general la ganancia de corriente también es mayor que la unidad.

Bernardo Pérez 1092771-2111130113

EJEMPLO DE DISEÑO **6.14**

Objetivo: Diseñar un amplificador seguidor de emisor que cumpla una especificación de resistencia de salida.

1092771-2111130113

Especificaciones: Considere la señal de salida del amplificador diseñado en el ejemplo 6.7. Ahora queremos diseñar un circuito seguidor de emisor con la configuración mostrada en la figura 6.54 de modo que la señal de salida desde este circuito no varíe más de 5% cuando se conecte a la salida una carga en el intervalo de $R_L = 4$ kΩ a $R_L = 20$ kΩ.

Opciones: Supondremos que se cuenta con un transistor con valores de parámetro nominales de $\beta = 100$, V_{BE}(encendido) $= 0.7$ V y $V_A = 80$ V.

Análisis: La resistencia de salida del circuito seguidor de emisor diseñado en el ejemplo 6.7 es $R_o = R_C = 10$ kΩ. Al conectar una carga resistiva entre 4 kΩ y 20 kΩ se ocasiona la descarga de este circuito, de modo que el voltaje de salida cambia sustancialmente. Por esta razón, un circuito seguidor de emisor debe diseñarse con una baja resistencia de salida para reducir el efecto de carga. El circuito Thévenin equivalente se muestra en la figura 6.55. El voltaje de salida se escribe como

$$v_o = \left(\frac{R_L}{R_L + R_o}\right) \cdot v_{TH}$$

donde v_{TH} es el voltaje ideal generado por el amplificador. Para que el cambio en v_o sea menor que 5% cuando se agregue una resistencia de carga R_L, es necesario que R_o sea menor o igual que aproximadamente 5% del valor mínimo de R_L. En este caso, entonces, es necesario que R_o sea más o menos 200 Ω.

Enfoque de diseño inicial: Considere el circuito seguidor de emisor de la figura 6.54. Observe que la resistencia de la fuente es $R_S = 10$ kΩ, lo que corresponde a la resistencia de salida del circuito diseñado en el ejemplo 6.7.

La resistencia de salida, proporcionada por la ecuación (6.79), es

$$R_o = \left(\frac{r_\pi + R_1 \| R_2 \| R_S}{1+\beta}\right) \| R_E \| r_o$$

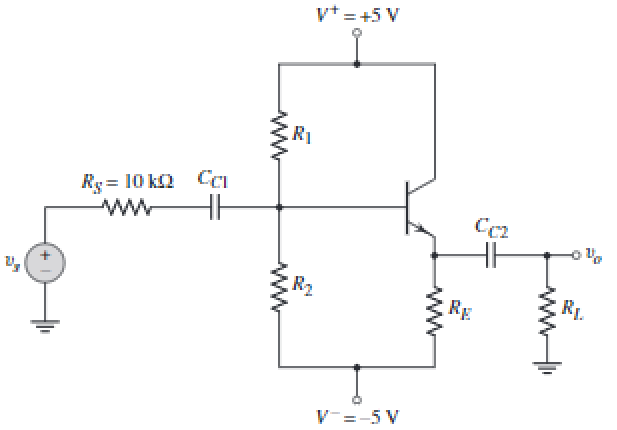


Figura 6.54 Figura para el ejemplo 6.14.

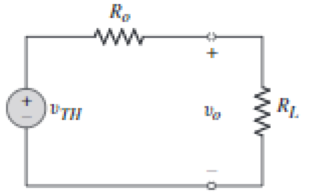


Figura 6.55 Equivalente Thévenin de la salida de un amplificador.

El primer término, con $(1 + \beta)$ en el denominador, domina, y si $R_1 \| R_2 \| R_S \cong R_S$, entonces tenemos

$$R_o \cong \frac{r_\pi + R_S}{1 + \beta}$$

Para $R_o = 200\ \Omega$, encontramos

$$0.2 = \frac{r_\pi + 10}{101}$$

o $r_\pi = 10.2$ kΩ. Como $r_\pi = (\beta V_T)/I_{CQ}$, la corriente de colector en reposo debe ser

$$I_{CQ} = \frac{\beta V_T}{r_\pi} = \frac{(100)(0.026)}{10.2} = 0.255 \text{ mA}$$

Suponemos $I_{CQ} \cong I_{EQ}$ y con $V_{CEQ} = 5$ V, encontramos

$$R_E = \frac{V^+ - V_{CEQ} - V^-}{I_{EQ}} = \frac{5 - 5 - (-5)}{0.255} = 19.6 \text{ k}\Omega$$

El término $(1 + \beta)R_E$ es

$$(1 + \beta)R_E = (101)(19.6) \Rightarrow 1.98 \text{ M}\Omega$$

Con esta gran resistencia podemos diseñar un circuito estable en la polarización, como se definió en el capítulo 5, y aun así tener grandes valores para resistencias en la polarización. Sea

$$R_{TH} = (0.1)(1 + \beta)R_E = (0.1)(101)(19.6) = 198 \text{ k}\Omega$$

La corriente de base es

$$I_B = \frac{V_{TH} - V_{BE}(\text{encendido}) - V^-}{R_{TH} + (1 + \beta)R_E}$$

donde

$$V_{TH} = \left(\frac{R_2}{R_1 + R_2}\right)(10) - 5 = \frac{1}{R_1}(R_{TH})(10) - 5$$

Bernardo Pérez 1092771-2111130114

Así, escribimos

$$\frac{0.255}{100} = \frac{\frac{1}{R_1}(198)(10) - 5 - 0.7 - (-5)}{198 + (101)(19.6)}$$

Encontramos $R_1 = 317$ kΩ y $R_2 = 527$ kΩ.

Comentario: La resistencia de colector en reposo $I_{CQ} = 0.255$ mA establece el valor r_π requerido que a su vez establece la resistencia de salida requerida R_o.

Ventajas y desventajas: Investigaremos los efectos de una variación en la ganancia de corriente de un transistor. En este ejemplo supondremos que se cuenta con los valores del resistor diseñado.

La resistencia equivalente Thévenin es $R_{TH} = R_1 \| R_2 = 198$ kΩ y el voltaje equivalente Thévenin es $V_{TH} = 1.244$ V. La corriente de base se encuentra por medio de la ecuación KVL alrededor del lazo B-E. Encontramos

$$I_{BQ} = \frac{1.244 - 0.7 - (-5)}{198 + (1 + \beta)(19.6)}$$

La corriente de colector es $I_{CQ} = \beta I_{BQ}$ y encontramos $r_\pi = (\beta V_T)/I_{CQ}$. Por último, la resistencia de salida es aproximadamente

$$R_o \cong \frac{r_\pi + R_{TH} \| R_S}{1 + \beta} = \frac{r_\pi + 198 \| 10}{1 + \beta}$$

Los valores de estos parámetros para varios valores de β se muestran en la tabla siguiente.

β	I_{CQ} (mA)	r_π (kΩ)	R_o (Ω)
50	0.232	5.62	297
75	0.246	7.91	229
100	0.255	10.2	195
125	0.260	12.5	175

A partir de estos resultados vemos que la resistencia de salida máxima especificada de $R_o \cong 200$ Ω sólo se cumple si la ganancia de corriente del transistor es al menos $\beta = 100$. Así, en este diseño debemos especificar que la ganancia de corriente mínima de un transistor es 100.

Simulación por computadora: De nuevo usamos técnicas de aproximación en nuestro diseño. Por ello, es de utilidad comprobar nuestro diseño con un análisis PSpice, pues la simulación por computadora considera más detalles que nuestro diseño manual.

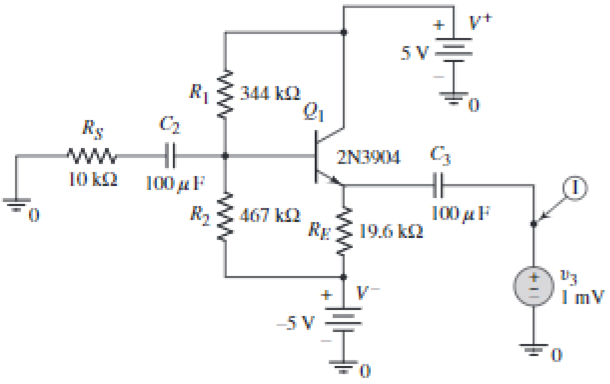


Figura 6.56 Esquema PSpice del circuito para el ejemplo 6.14.

Bernardo Pérez 1092771-2111130114
1092771211130114

La figura 6.56 muestra un diagrama de circuito PSpice. Una fuente de entrada de la señal senoidal de 1 mV está acoplada capacitivamente con la salida del seguidor de emisor. La fuente de entrada de la señal se igualó a cero. Se encontró que la corriente proveniente de la fuente de salida de la señal es 5.667 μA. Así, la resistencia de salida del seguidor de emisor es $R_o = 176\ \Omega$, lo que significa que cumplimos con nuestra especificación deseada de que la resistencia de salida sea menor que 200 Ω.

Análisis: A partir de la simulación por computadora, la corriente de colector en reposo es $I_{CQ} = 0.239$ mA en comparación con el valor de diseño de $I_{CQ} = 0.255$ mA. La razón principal para entender la diferencia de valores reside en la diferencia en ganancia en voltaje base-emisor y corriente entre el análisis manual y la simulación por computadora.

La especificación de la resistencia de salida se logra en la simulación por computadora. En el análisis PSpice, la beta CA es 135 y la resistencia de salida es $R_o = 176\ \Omega$. Este valor se correlaciona muy bien con el análisis manual, donde $R_o = 184\ \Omega$ para $\beta = 125$.

PROBLEMA PARA EJERCITAR

Ejercicio 6.14: Para el circuito en la figura 6.54, los parámetros del transistor son $\beta = 100$, V_{BE}(encendido) $= 0.7$ V y $V_A = 125$ V. Suponga $R_S = 0$ y $R_L = 1$ kΩ. *a*) Diseñe un circuito estable en la polarización tal que $I_{CQ} = 1.25$ mA y $V_{CEQ} = 4$ V. *b*) ¿Cuál es la ganancia de corriente de señal pequeña $A_i = i_o/i_i$? *c*) ¿Cuál es la resistencia de salida que ve de vuelta hacia las terminales de salida? (Respuestas: *a*) $R_E = 4.76$ kΩ, $R_1 = 65.8$ kΩ, $R_2 = 178.8$ kΩ; *b*) $A_i = 29.9$, *c*) $R_o = 20.5\ \Omega$.)

Ponga a prueba su comprensión

PPC 6.10 Suponga que en el circuito en la figura 6.57 se usa un transistor 2N2222. Suponga una ganancia de corriente CD nominal de $\beta = 130$. Con los valores medios de parámetros *h* (suponga $h_{re} = 0$) dados en hojas de datos, determine $A_v = v_o/v_s$, $A_i = i_o/i_s$, R_{ib} y R_o para $R_S = R_L = 10$ kΩ. (Respuesta: $A_v = 0.891$, $A_i = 8.59$, $R_{ib} = 641$ kΩ, $R_o = 96\ \Omega$.)

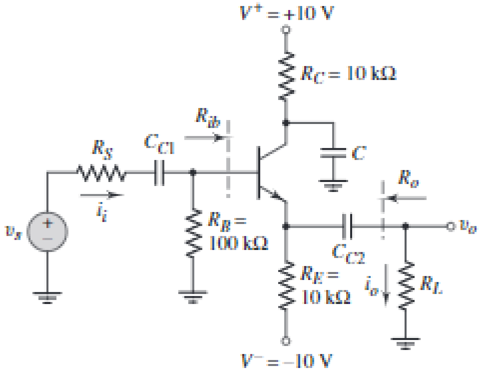


Figura 6.57 Figura para el ejercicio PPC 6.10.

PPC 6.11 Para el circuito en la figura 6.58, $R_E = 2$ kΩ, $R_1 = R_2 = 50$ kΩ y los parámetros del transistor son $\beta = 100$, V_{EB}(encendido) $= 0.7$ V y $V_A = 125$ V. *a*) Determine la ganancia de voltaje de señal pequeña $A_v = v_o/v_s$. *b*) Encuentre las resistencias R_{ib} y R_o. (Respuestas: *a*) $A_v = 0.925$, *b*) $R_{ib} = 4.37$ kΩ, $R_o = 32.0\ \Omega$.)

PPC 6.12 Los parámetros del circuito de la figura 6.57 son $V^+ = 3.3$ V, $V^- = -3.3$ V, $R_E = 15$ kΩ, $R_L = 2$ kΩ, $R_S = 2$ kΩ, y $R_C = 0$. Los parámetros del transistor son $\beta = 120$ y $V_A = \infty$. *a*) Determine los valores en reposo I_{EQ} y V_{CEQ}. *b*) Encuentre la ganancia de voltaje de señal pequeña y la ganancia de corriente de señal pequeña. *c*) Calcule la resistencia de entrada de

Bernardo Pérez 1092771-2111130114

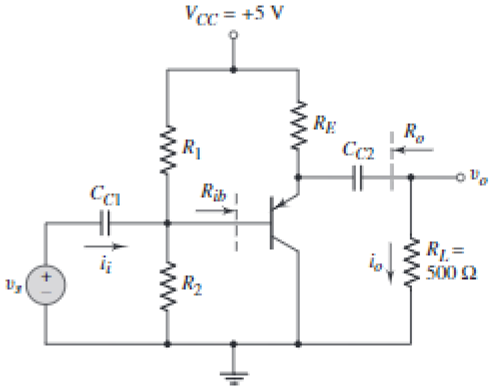


Figura 6.58 Figura para el ejercicio PPC 6.11.

señal pequeña R_{ib} y la resistencia de salida de señal pequeña R_o. (Respuestas: *a*) $I_{EQ} = 0.163$ mA, $V_{CEQ} = 4.14$ V; *b*) $A_v = 0.892$, $A_i = 32.1$; *c*) $R_{ib} = 232.7$ kΩ, $R_o = 172$ Ω.)

Bernardo Pérez 1092771-2111130114

6.7 AMPLIFICADOR DE BASE COMÚN

Objetivo: • Analizar el amplificador de base común y conocer las características generales de este circuito.

Una tercera configuración de circuito amplificador es el **circuito de base común**. Para determinar las ganancias de voltaje y corriente de señal pequeña y las impedancias de entrada y salida usaremos el mismo circuito equivalente híbrido π para el transistor que ya usamos. El análisis CD del circuito de base común es esencialmente el mismo que para el circuito de emisor común.

6.7.1 Ganancias de voltaje y corriente de señal pequeña

La figura 6.59 muestra el circuito de base común básico, donde la base está a la señal de tierra y la señal de entrada se aplica al emisor. Suponga que una carga está conectada a la salida a través de un capacitor de acoplamiento C_{C2}.

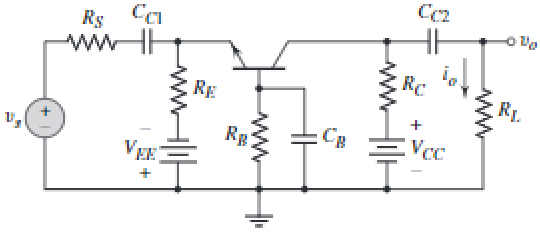


Figura 6.59 Circuito fundamental de base común. La señal de entrada se aplica a la terminal de salida y la señal de salida se mide en la terminal del colector.

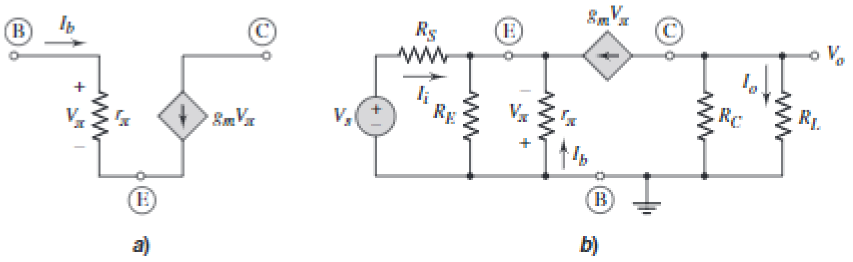


Figura 6.60 *a*) Modelo híbrido π simplificado del transistor NPN y *b*) circuito equivalente de señal pequeña del circuito de base común.

La figura 6.60*a*) muestra de nuevo el modelo híbrido π del transistor NPN, donde se supone que la resistencia de salida r_o es infinita. La figura 6.60*b*) muestra el circuito equivalente de señal pequeña del circuito de base común y también el modelo híbrido π del transistor. Como resultado de la configuración de base común, el modelo híbrido π en el circuito equivalente de señal pequeña puede parecer un poco extraño.

El voltaje de salida de señal pequeña está dado por

$$V_o = -(g_m V_\pi)(R_C \| R_L) \tag{6.86}$$

Al escribir una ecuación KCL en el nodo del emisor obtenemos

$$g_m V_\pi + \frac{V_\pi}{r_\pi} + \frac{V_\pi}{R_E} + \frac{V_s - (-V_\pi)}{R_S} = 0 \tag{6.87}$$

Como $\beta = g_m r_\pi$, la ecuación (6.87) se escribe como

$$V_\pi \left(\frac{1+\beta}{r_\pi} + \frac{1}{R_E} + \frac{1}{R_S} \right) = -\frac{V_s}{R_S} \tag{6.88}$$

Así,

$$V_\pi = -\frac{V_s}{R_S} \left[\left(\frac{r_\pi}{1+\beta} \right) \Big\| R_E \| R_S \right] \tag{6.89}$$

Al sustituir la ecuación (6.89) en (6.86), encontramos la ganancia de voltaje de señal pequeña como sigue:

$$A_v = \frac{V_o}{V_s} = +g_m \left(\frac{R_C \| R_L}{R_S} \right) \left[\left(\frac{r_\pi}{1+\beta} \right) \Big\| R_E \| R_S \right] \tag{6.90}$$

Podemos demostrar que cuando R_S tiende a cero, la ganancia de voltaje de señal pequeña se vuelve

$$A_v = g_m (R_C \| R_L) \tag{6.91}$$

La figura 6.60*b*) también sirve para determinar la ganancia de corriente de señal pequeña. La ganancia de corriente se define como $A_i = I_o/I_i$. Al escribir una ecuación KCL en el nodo del emisor, tenemos

$$I_i + \frac{V_\pi}{r_\pi} + g_m V_\pi + \frac{V_\pi}{R_E} = 0 \tag{6.92}$$

Despejamos V_π y obtenemos

$$V_\pi = -I_i \left[\left(\frac{r_\pi}{1+\beta} \right) \Big\| R_E \right] \tag{6.93}$$

Bernardo Pérez 1092771-2111130114
1092771211130114

La corriente de carga está dada por

$$I_o = -(g_m V_\pi)\left(\frac{R_C}{R_C + R_L}\right) \tag{6.94}$$

Al combinar las ecuaciones (6.93) y (6.94) obtenemos una expresión para la ganancia de corriente de señal pequeña como sigue:

$$A_i = \frac{I_o}{I_i} = g_m\left(\frac{R_C}{R_C + R_L}\right)\left[\left(\frac{r_\pi}{1+\beta}\right)\middle\| R_E\right] \tag{6.95}$$

Si tomamos el límite cuando R_E tiende a infinito y R_L tiende a cero, entonces la ganancia de corriente se vuelve la ganancia de corriente en cortocircuito dada por

$$A_{io} = \frac{g_m r_\pi}{1+\beta} = \frac{\beta}{1+\beta} = \alpha \tag{6.96}$$

donde α es la ganancia de corriente de base común del transistor.

Las ecuaciones (6.90) y (6.96) indican que, para el circuito de base común, la ganancia de voltaje de señal pequeña suele ser mayor que 1 y la ganancia de corriente de señal pequeña es un poco menor que 1. Sin embargo, aún tenemos una ganancia de potencia de señal pequeña. Las aplicaciones de un circuito de base común aprovechan las características de entrada y de salida.

6.7.2 Impedancia de entrada y de salida

La figura 6.61 muestra el circuito equivalente de señal pequeña de una configuración de base común que ve hacia el emisor. En este circuito, sólo por conveniencia, invertimos la polaridad del voltaje de control, con lo cual se invierte la dirección de la fuente de corriente dependiente.

La resistencia de entrada que ve hacia el emisor se define como

$$R_{ie} = \frac{V_\pi}{I_i} \tag{6.97}$$

Si escribimos una ecuación KCL en la entrada, obtenemos

$$I_i = I_b + g_m V_\pi = \frac{V_\pi}{r_\pi} + g_m V_\pi = V_\pi\left(\frac{1+\beta}{r_\pi}\right) \tag{6.98}$$

En consecuencia,

$$R_{ie} = \frac{V_\pi}{I_i} = \frac{r_\pi}{1+\beta} \equiv r_e \tag{6.99}$$

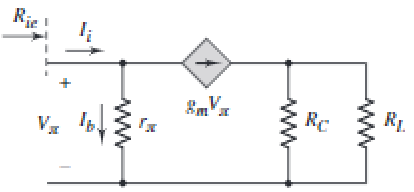


Figura 6.61 Circuito equivalente de base común para cálculos de la resistencia de entrada.

Bernardo Pérez 1092771-211130114
1092771211130114

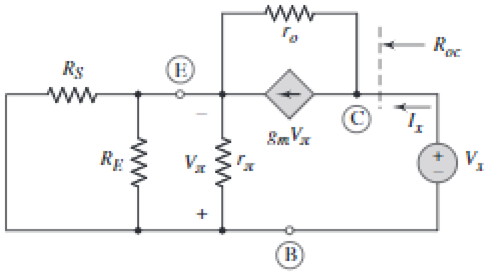


Figura 6.62 Circuito equivalente de base común para cálculos de la resistencia de salida.

La resistencia que ve hacia el emisor, con la base a tierra, suele definirse como r_e y es muy pequeña, como ya se mostró en el análisis del circuito seguidor de emisor. Cuando la señal de entrada es una fuente de corriente, es aconsejable contar con una pequeña resistencia de entrada.

La figura 6.62 muestra el circuito para calcular la resistencia de salida que ve de vuelta hacia la terminal del colector. Se incluye la resistencia de señal pequeña r_o. La fuente independiente v_s se igualó a cero. Podemos definir una resistencia equivalente $R_{eq} = R_S \| R_E \| r_\pi$.

Al escribir una ecuación KCL en el nodo de salida obtenemos

$$I_x = g_m V_\pi + \frac{V_x - (-V_\pi)}{r_o} \tag{6.100a}$$

Una ecuación KCL en el nodo del emisor produce

$$\frac{V_\pi}{R_{eq}} + g_m V_\pi + \frac{V_x - (-V_\pi)}{r_o} = 0 \tag{6.100b}$$

Al combinar las ecuaciones (6.100*a*) y (6.100*b*) encontramos que la resistencia de salida es

$$\frac{V_x}{I_x} = R_{oc} = r_o\left(1 + g_m R_{\text{eq}}\right) + R_{\text{eq}} \tag{6.101}$$

Si la resistencia de entrada $R_S = 0$, entonces $R_{\text{eq}} = 0$ y la resistencia de salida está dada justamente por $R_{oc} = r_o$. Al incluir un colector de resistencia en el colector y una resistencia de carga, la resistencia de salida que ve de vuelta hacia la terminal de salida es $R_o = R_{oc} \| R_c \| R_L$.

Como la resistencia de salida que ve de vuelta hacia la terminal del colector es muy grande, el circuito de base común se ve casi como una fuente de corriente ideal. El circuito también se denomina **buffer de corriente**.

Análisis

El circuito de base común es muy útil cuando la señal de entrada es una corriente. Veremos este tipo de aplicación cuando analicemos el circuito cascode, en la sección 6.9.

Ponga a prueba su comprensión

PPC 6.13 Para el circuito de la figura 6.63, los parámetros del transistor son: $\beta = 100$, V_{EB}(encendido) $= 0.7$ V y $r_o = \infty$. *a*) Calcule los valores en reposo de I_{CQ} y V_{ECQ}. *b*) Determine la ganancia de corriente de señal pequeña $A_i = I_o/I_i$. *c*) Determine la ganancia de voltaje de señal pequeña $A_v = v_o/v_s$. (Respuestas: *a*) $I_{CQ} = 0.921$ mA, $V_{ECQ} = 6.1$ V; *b*) $A_i = 0.987$; *c*) $A_v = 177$.)

Bernardo Pérez 1092771-2111130114

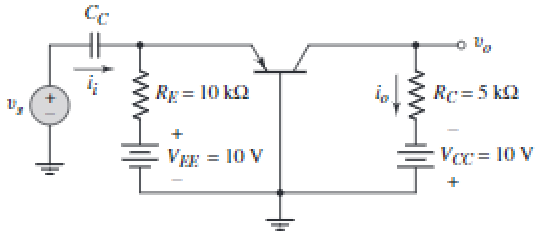


Figura 6.63 Figura para el ejercicio PPC 6.13.

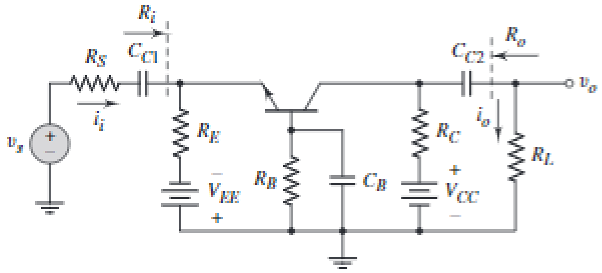


Figura 6.64 Figura para los ejercicios PPC 6.14 y PPC 6.15.

Bernardo Pérez 1092771-2111130114

1092771211130114

PPC 6.14 Los parámetros del transistor para el circuito de la figura 6.64 son $\beta = 120$, V_{BE}(encendido) $= 0.7$ V y $V_A = \infty$. Los parámetros del circuito son $V_{CC} = V_{EE} = 3.3$ V, $R_S = 500\ \Omega$, $R_L = 6$ kΩ, $R_B = 100$ kΩ, $R_E = 12$ kΩ, y $R_C = 12$ kΩ. *a*) Determine los parámetros del transistor de señal pequeña g_m, r_π , y r_o. *b*) Encuentre la ganancia de corriente de señal pequeña $A_i = i_o/i_i$ y la ganancia de voltaje de señal pequeña $A_v = v_o/v_s$. *c*) Determine la resistencia de entrada R_i y la resistencia de salida R_o. (Respuestas: *a*) $g_m = 7.73$ mA/V, $r_\pi = 15.5$ kΩ, $r_o = \infty$; *b*) $A_i = 0.654$, $A_v = 6.26$; *c*) $R_i = 127\Omega$, $R_o = 12$ kΩ.)

PPC 6.15 Para el circuito de la figura 6.64, sean $R_S = 0$, $C_B = 0$, $R_C = R_L = 2$ kΩ, $V_{CC} = V_{EE} = 5$ V, $\beta = 100$, V_{BE}(encendido) $= 0.7$ V y $V_A = \infty$. Diseñe R_E y R_B para una corriente CD de colector en reposo de 1 mA y una ganancia de voltaje de señal pequeña de 20. (Respuesta: $R_B = 2.4$ kΩ, $R_E = 4.23$ kΩ.)

6.8 LOS TRES AMPLIFICADORES BÁSICOS: RESUMEN Y COMPARACIÓN

Objetivo: • Comparar las características generales de las tres configuraciones de amplificadores básicos.

Las características básicas de señal pequeña de las tres configuraciones de amplificadores de una sola etapa se resumen en la tabla 6.4.

Para el circuito con emisor común, las ganancias de voltaje y corriente suelen ser mayores que 1. Para el seguidor de emisor, la ganancia de voltaje es un poco menor que 1, mientras la ganancia de corriente es mayor que 1. Para el circuito de base común, la ganancia de voltaje es mayor que 1, mientras la ganancia de corriente es menor que 1.

Tabla 6.4 Características de las tres configuraciones de amplificadores BJT

Configuración	Ganancia de voltaje	Ganancia de corriente	Resistencia de entrada	Resistencia de salida
Emisor común	$A_v > 1$	$A_i > 1$	Moderada	De moderada a alta
Seguidor de emisor	$A_v \cong 1$	$A_i > 1$	Alta	Baja
De base común	$A_v > 1$	$A_i \cong 1$	Baja	De moderada a alta

La resistencia de entrada que se observa hacia la terminal de la base de un circuito con emisor común puede estar en la parte baja del intervalo de los kilohm; en un seguidor de emisor, suele estar en el intervalo de 50 a 100 kΩ. La resistencia de entrada que se observa ve hacia el emisor de un circuito de base común que suele estar en el orden de las decenas de ohms.

La resistencia de entrada general tanto del circuito con emisor común como del circuito seguidor de emisor se ve afectada en gran medida por la circuitería de polarización.

La resistencia de salida del seguidor de emisor suele estar en el intervalo de unos cuantos ohms a decenas de ohms. En contraste, la resistencia de salida que se observa hacia la terminal del colector de los circuitos con emisor común y de base común es muy alta. Además, la resistencia de salida que se observa de vuelta hacia la terminal de salida de los circuitos con emisor común y de base común es una poderosa función de la resistencia del colector. Para estos circuitos, la resistencia de salida puede caer fácilmente hasta unos cuantos kilohms.

Las características de estos amplificadores de una sola etapa se usarán en el diseño de amplificadores multietapa.

Bernardo Pérez 1092771-2111130114

6.9 AMPLIFICADORES MULTIETAPA

Objetivo: • Analizar los amplificadores multitransistor o multietapa y comprender las ventajas de estos circuitos sobre los amplificadores con un solo transistor.

En la mayor parte de las aplicaciones, un amplificador con un solo transistor no es capaz de cumplir las especificaciones combinadas de un factor de amplificación, resistencia de entrada y resistencia de salida dadas. Por ejemplo, la ganancia de voltaje requerida puede exceder la que se obtiene en un circuito con un solo transistor. También vimos una ilustración de este efecto en el ejemplo 6.4, donde para un diseño particular se requería una baja resistencia de salida.

Los circuitos amplificadores de transistores se conectan en serie o **en cascada**, como muestra la figura 6.65. Esto puede hacerse para incrementar la señal pequeña de ganancia de voltaje o para proporcionar una ganancia de voltaje global mayor que 1, con una resistencia de salida muy baja. La ganancia de voltaje o corriente global en general no es tan sólo el producto de los factores de amplificación individuales. Por ejemplo, la ganancia de la etapa 1 es una función de la resistencia de entrada de la etapa 2. En otras palabras, es necesario tomar en cuenta los efectos de carga.

Hay muchas configuraciones multietapa posibles; aquí analizaremos unas cuantas, a fin de comprender el tipo de análisis requerido.

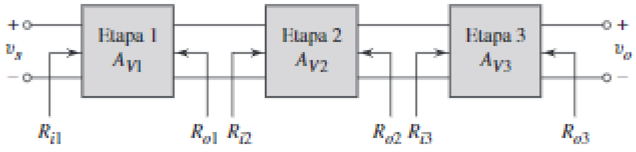


Figura 6.65 Amplificador de tres etapas generalizado.

6.9.1 Análisis multietapa: Configuración en cascada

En la figura 6.66, el circuito es una configuración en cascada de dos circuitos con emisor común. El análisis CD de este circuito, realizado en el ejemplo 5.19 del capítulo 5, mostró que ambos transistores están polarizados en el modo activo directo. La figura 6.67 muestra el circuito equivalente de señal pequeña, suponiendo que todos los capacitores actúan como cortocircuito y que la resistencia de cada transistor r_o es infinita.

Podemos empezar el análisis en la salida y trabajar hacia atrás hacia la entrada, o empezar en la entrada y trabajar hacia la salida.

La ganancia voltaje de señal pequeña es

$$A_v = \frac{V_o}{V_s} = g_{m1}g_{m2}(R_{C1}\|r_{\pi 2})(R_{C2}\|R_L)\left(\frac{R_i}{R_i + R_S}\right) \tag{6.102}$$

La resistencia de entrada del amplificador es

$$R_i = R_1\|R_2\|r_{\pi 1}$$

que es idéntica a la de un amplificador de emisor común con una sola etapa. En forma semejante, la resistencia de salida que se observa ve de vuelta hacia las terminales de salida es $R_o = R_{C2}$. Para determinar la resistencia de salida, la fuente independiente V_s se iguala a cero, lo que significa que $V_{\pi 1} = 0$. Luego, $g_{m1}V_{\pi 1} = 0$, con lo que se obtiene $V_{\pi 2} = 0$ y $g_{m2}V_{\pi 2} = 0$. En consecuencia, la resistencia de salida es R_{C2}. De nuevo, esto es igual a la resistencia de salida de un amplificador de emisor común con una sola etapa.

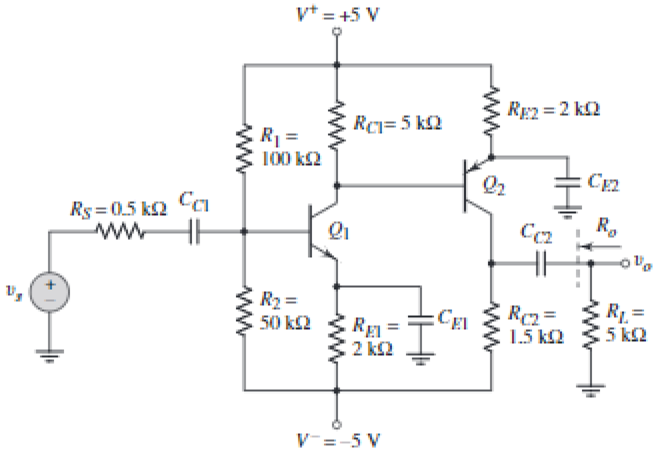


Figura 6.66 Amplificador de emisor común de dos etapas en una configuración en cascada con transistores NPN y PNP.

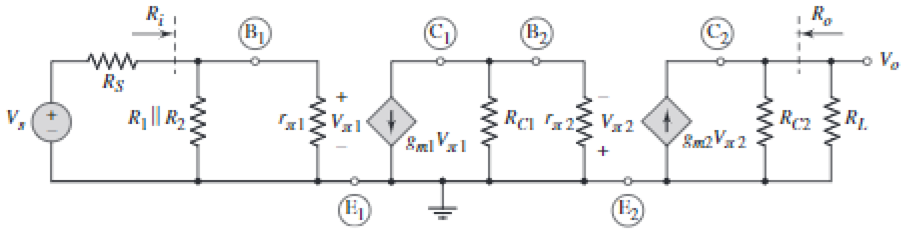


Figura 6.67 Circuito equivalente de señal pequeña del circuito en cascada en la figura 6.66.

Bernardo Pérez 1092771-2111130114
10927712111130114

Bernardo Pérez 1092771-2111130114

EJEMPLO POR COMPUTADORA 6.15

Objetivo: Determinar la ganancia de voltaje de señal pequeña del circuito multitransistor de la figura 6.66 con un análisis PSpice.

Los análisis CD y CA de un circuito multitransistor se complican más en comparación con los de un circuito con un solo transistor. En esta situación es extremadamente útil una simulación por computadora del circuito.

El esquema del circuito PSpice se muestra en la figura 6.68. Los valores resultantes del punto Q son $I_{CQ1} = 2.54$ mA, $I_{CQ2} = 1.18$ mA, $V_{ECQ1} = 1.10$ V y $V_{CEQ2} = 1.79$ V. Las ganancias de corriente CA del emisor común son $\beta_1 = 173$ y $\beta_2 = 157$.

Se aplica una señal senoidal de 1 μV. El voltaje senoidal en el colector de Q_2 es 51 μV, y el voltaje senoidal en la salida es 4.79 mV. Así, la ganancia de voltaje global es 4 790. Mostraremos, en capítulos posteriores, que es posible obtener ganancias aún más grandes al sustituir los resistores de colector discreto con cargas activas.

Comentario: A partir de los valores del punto Q podemos ver que el voltaje del colector emisor de cada transistor es muy pequeño. Esto implica que la oscilación simétrica máxima en el voltaje de salida está limitada a un valor muy pequeño. Estos valores del punto Q se incrementan con un ligero rediseño del circuito.

Análisis: Los transistores usados en el análisis PSpice del circuito eran transistores normales bipolares de la biblioteca PSpice. Debemos tener en cuenta que, a fin de que la simulación por computadora sea válida, los modelos de los dispositivos en la simulación deben corresponder a los de los dispositivos verdaderos en el circuito. Si las características del transistor real fuesen sustancialmente diferentes de las usadas en la simulación por computadora, entonces los resultados del análisis por computadora no serían exactos.

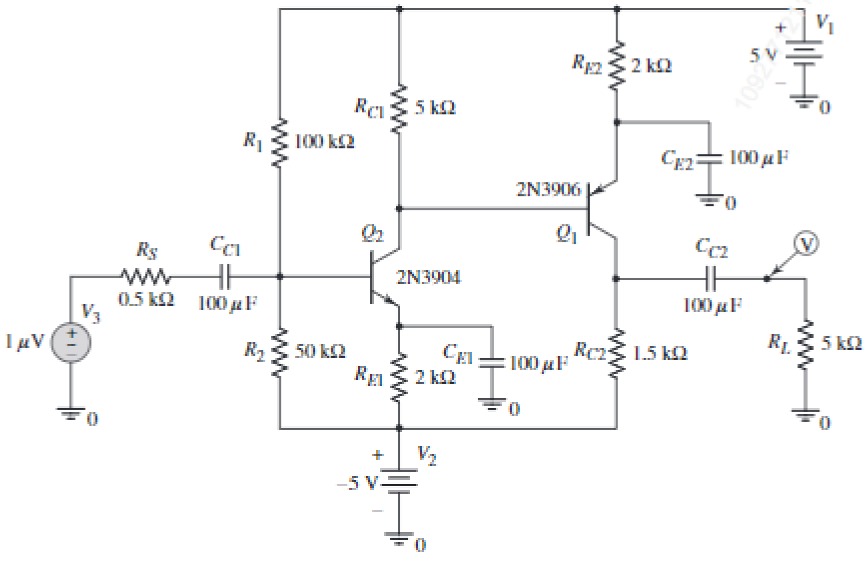


Figura 6.68 Esquema PSpice del circuito para el ejemplo 6.15.

PROBLEMA PARA EJERCITAR

Ejercicio 6.15: Para cada transistor en el circuito de la figura 6.69, los parámetros son: $\beta = 125$, V_{BE}(encendido) $= 0.7$ V y $r_o = \infty$. *a*) Determine los puntos Q de cada transistor. *b*) Encuentre la ganancia de voltaje de señal pequeña $A_v = V_o/V_s$. *c*) Determine la resistencia de entrada R_i y la resistencia de salida R_o. (Respuestas: *a*) $I_{CQ1} = 0.364$ mA, $V_{ECQ1} = 7.92$ V, $I_{CQ2} = 4.82$ mA, $V_{ECQ2} = 2.71$ V; *b*) $A_v = -17.7$; *c*) $R_i = 4.76$ kΩ, $R_o = 43.7$ Ω.)

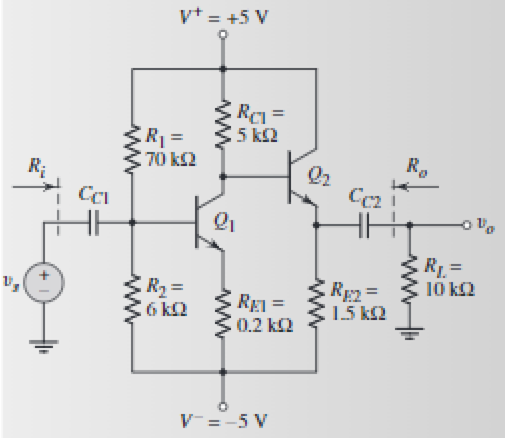


Figura 6.69 Figura para el ejercicio 6.15.

6.9.2 Circuito multietapa: configuración del par de Darlington

En algunas aplicaciones es aconsejable contar con un transistor bipolar con una ganancia de corriente mucho mayor a la que se obtiene normalmente. La figura 6.70*a*) muestra una configuración multitransistor, denominada **par de Darlington** o **configuración del par de Darlington**, que proporciona una ganancia de corriente incrementada.

El equivalente de señal pequeña en el cual se supone que la señal de entrada es una fuente de corriente se muestra en la figura 6.70*b*). Usaremos la fuente de corriente de entrada para determinar la ganancia de corriente del circuito. Para determinar la ganancia de corriente de señal pequeña $A_i = I_o/I_i$, vemos que

$$V_{\pi 1} = I_i r_{\pi 1} \tag{6.103}$$

Por tanto,

$$g_{m1} V_{\pi 1} = g_{m1} r_{\pi 1} I_i = \beta_1 I_i \tag{6.104}$$

Así,

$$V_{\pi 2} = (I_i + \beta_1 I_i) r_{\pi 2} \tag{6.105}$$

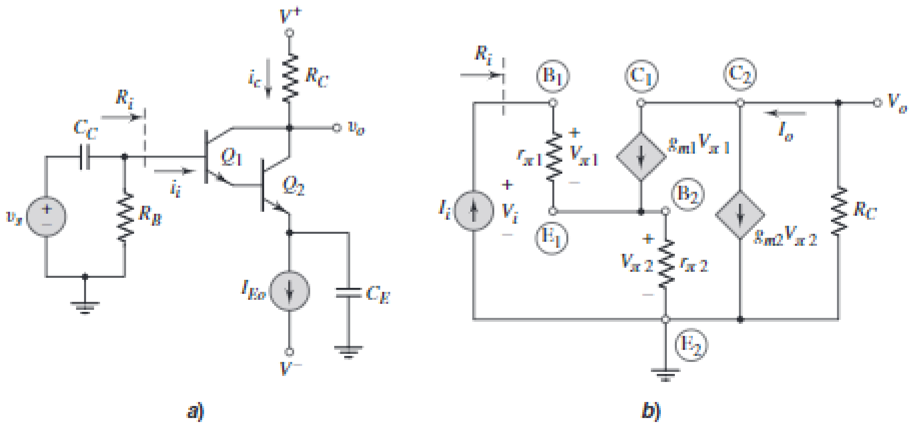


Figura 6.70 *a*) Configuración del par de Darlington; *b*) circuito equivalente de señal pequeña.

Bernardo Pérez 1092771-211130114
1092771211130114

La corriente de salida es

$$I_o = g_{m1}V_{\pi 1} + g_{m2}V_{\pi 2} = \beta_1 I_i + \beta_2(1+\beta_1)I_i \tag{6.106}$$

donde $gm_2 r_{\pi 2} = \beta_2$. Entonces, la ganancia de corriente global es

$$A_i = \frac{I_o}{I_i} = \beta_1 + \beta_2(1+\beta_1) \cong \beta_1\beta_2 \tag{6.107}$$

A partir de la ecuación (6.107) vemos que la ganancia de corriente de señal pequeña global del par de Darlington es esencialmente el producto de las corrientes individuales.

La resistencia de entrada es $R_i = V_i/I_i$. Podemos escribir que

$$V_i = V_{\pi 1} + V_{\pi 2} = I_i r_{\pi 1} + I_i(1+\beta_1)r_{\pi 2} \tag{6.108}$$

de modo que

$$R_i = r_{\pi 1} + (1+\beta_1)r_{\pi 2} \tag{6.109}$$

La base del transistor Q_2 está conectada al emisor de Q_1, lo que significa que la resistencia de entrada a Q_2 está multiplicada por el factor $(1+\beta 1)$, como veremos en circuitos con resistores emisores. Escribimos

$$r_{\pi 1} = \frac{\beta_1 V_T}{I_{CQ1}} \tag{6.110}$$

e

$$I_{CQ1} \cong \frac{I_{CQ2}}{\beta_2} \tag{6.111}$$

En consecuencia,

$$r_{\pi 1} = \beta_1\left(\frac{\beta_2 V_T}{I_{CQ2}}\right) = \beta_1 r_{\pi 2} \tag{6.112}$$

A partir de la ecuación (6.109), la resistencia de entrada es entonces aproximadamente

$$R_i \cong 2\beta_1 r_{\pi 2} \tag{6.113}$$

A partir de estas ecuaciones vemos que la ganancia global del par de Darlington es grande. Al mismo tiempo, la resistencia de entrada tiende a ser grande debido a la multiplicación de β.

6.9.3 Circuito multietapa: configuración cascode

Una configuración multietapa un poco diferente, denominada **configuración cascode**, se muestra en la figura 6.71*a*). La entrada es hacia un amplificador de emisor común (Q_1), que acciona un amplificador con base común (Q_2). El circuito CA equivalente se muestra en la figura 6.71*b*). Vemos que la corriente de la señal de salida de Q_1 es la señal de entrada de Q_2. Ya mencionamos que, normalmente, la señal de entrada de una configuración con base común debe ser una corriente. Una ventaja de este circuito es que la resistencia de salida que ve hacia el colector de Q_2 es mucho mayor que la resistencia de salida de un circuito con emisor común simple. Otra ventaja importante de este circuito radica en la respuesta de frecuencia, como veremos en el capítulo 7.

El circuito equivalente de señal pequeña se muestra en la figura 6.72 para el caso en que los capacitores actúan como cortocircuitos. Vemos que $V_{\pi 1} = V_s$ porque suponemos una fuente de voltaje de señal ideal. Al escribir una ecuación KCL en E_2, tenemos

$$g_{m1}V_{\pi 1} = \frac{V_{\pi 2}}{r_{\pi 2}} + g_{m2}V_{\pi 2} \tag{6.114}$$

Despejamos el voltaje de control $V_{\pi 2}$ (observando que $V_{\pi 1} = V_s$) y encontramos

$$V_{\pi 2} = \left(\frac{r_{\pi 2}}{1+\beta_2}\right)(g_{m1}V_s) \tag{6.115}$$

Bernardo Pérez 1092771-211113014

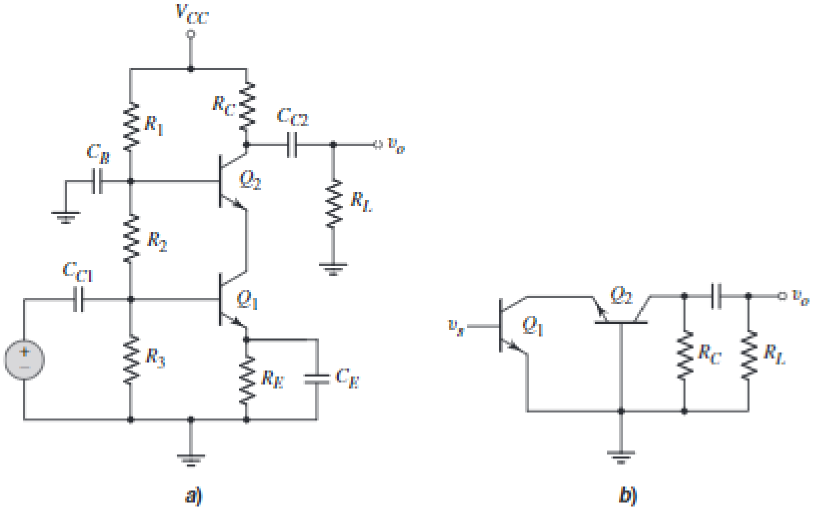


Figura 6.71 *a*) Amplificador cascode y *b*) circuito equivalente CA.

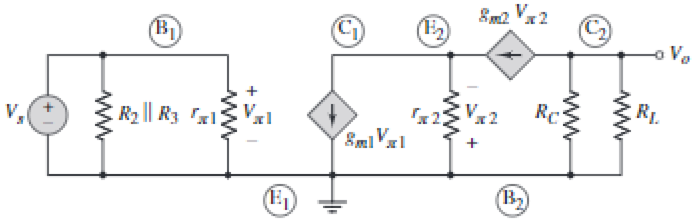


Figura 6.72 Circuito equivalente de señal pequeña de la configuración cascode.

donde $\beta_2 = g_{m2} r_{\pi 2}$. El voltaje de salida es

$$V_o = -(g_{m2} V_{\pi 2})(R_C \| R_L) \tag{6.116a}$$

o

$$V_o = -g_{m1} g_{m2} \left(\frac{r_{\pi 2}}{1 + \beta_2} \right) (R_C \| R_L) V_s \tag{6.116b}$$

Por tanto, la ganancia de voltaje de señal pequeña es

$$A_v = \frac{V_o}{V_s} = -g_{m1} g_{m2} \left(\frac{r_{\pi 2}}{1 + \beta_2} \right) (R_C \| R_L) \tag{6.117}$$

Al analizar la ecuación (6.117) se observa

$$g_{m2} \left(\frac{r_{\pi 2}}{1 + \beta_2} \right) = \frac{\beta_2}{1 + \beta_2} \cong 1 \tag{6.118}$$

Entonces, la ganancia de un amplificador cascode es aproximadamente

$$A_v \cong -g_{m1}(R_C \| R_L) \tag{6.119}$$

que es la misma que para un amplificador de emisor común de una sola etapa. Este resultado es de esperar porque la ganancia de corriente del circuito con base común es esencialmente igual a la unidad.

Bernardo Pérez 1092771-2111130114
1092771211130114

Ponga a prueba su comprensión

PPC 6.16 Considere el circuito en la figura 6.70*a*). Sean $\beta = 100$, V_{BE}(encendido) $= 0.7$ V y $V_A = \infty$ para cada transistor. Suponga $R_B = 10$ kΩ, $R_C = 4$ kΩ, $I_{Eo} = 1$ mA, $V^+ = 5$ V y $V^- = -5$ V. *a*) Determine los valores del punto *Q* para cada transistor. *b*) Calcule los parámetros del híbrido π de señal pequeña para cada transistor. *c*) Encuentre la ganancia de voltaje global de señal pequeña $A_v = V_o/Vs$. *d*) Encuentre la resistencia de entrada R_i. (Respuestas: *a*) $I_{CQ1} = 0.0098$ mA, $V_{CEQ1} = 1.7$ V, $I_{CQ2} = 0.990$ mA, $V_{CEQ2} = 2.4$ V; *b*) $r_{\pi 1} = 265$ kΩ, $g_{m1} = 0.377$ mA/V, $r_{\pi 2} = 2.63$ kΩ, $g_{m2} = 38.1$ mA/V; *c*) $A_v = -77.0$; *d*) $R_i = 531$ kΩ.)

PPC 6.17 Considere el circuito cascode en la figura 6.71*a*). Sean $\beta = 100$, V_{BE}(encendido) $=$ 0.7 V y $V_A = \infty$ para cada transistor. Sean $V_{CC} = 9$ V y $R_L = 100$ kΩ. *a*) Diseñe un circuito tal que $V_{CE1} = V_{CE2} = 2.5$ V, $V_{RE} = 0.7$ V, $I_{C1} \cong I_C2 \cong 1$ mA, e $I_{R1} \cong I_{R2} \cong I_{R3} \cong 0.1$ mA. (*Sugerencia*: Ignore las corrientes de base CD.) *b*) Determine los parámetros del híbrido π de señal pequeña para cada transistor. *c*) Determine la ganancia de voltaje de señal pequeña $A_v = V_o/V_s$. (Respuestas: *a*) $R_1 = 51$ kΩ, $R_2 = 25$ kΩ, $R_3 = 14$ kΩ, $R_E = 0.7$ kΩ, $R_C = 3.3$ kΩ; *b*) $g_m = 38.46$ mA/V, $r_\pi = 2.6$ kΩ; *c*) $A_v = -94.5$).)

6.10 CONSIDERACIONES DE POTENCIA

Objetivo: • Analizar la disipación de potencia CA y CD en un transistor amplificador y comprender el concepto de ganancia de potencia en la señal.

Bernardo Pérez 1092771-211113011 5

Como ya se mencionó, un amplificador produce una **ganancia de potencia de señal pequeña**. Como la energía debe conservarse, surge naturalmente la pregunta sobre el origen de esta energía "extra" de la señal. Veremos que la energía "extra" de la señal suministrada a una carga es resultado de una redistribución de energía entre la carga y el transistor.

Considere el circuito simple con emisor común de la figura 6.73, donde una fuente de voltaje de señal ideal está conectada a la entrada. La potencia CD P_{CC} proporcionada por la fuente de voltaje V_{CC}, la potencia CD disipada o suministrada al resistor del colector P_{RC} y la potencia CD disipada en el transistor P_Q están dadas, respectivamente, como

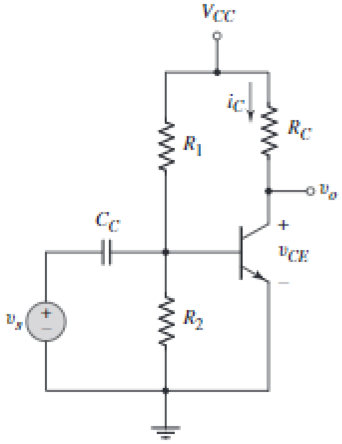


Figura 6.73 Amplificador de emisor común simple para cálculos de potencia.

$$P_{CC} = I_{CQ}V_{CC} + P_{\text{Polarización}} \quad \textbf{(6.120a)}$$

$$P_{RC} = I_{CQ}^2 R_C \quad \textbf{(6.120b)}$$

y

$$P_Q = I_{CQ}V_{CEQ} + I_{BQ}V_{BEQ} \cong I_{CQ}V_{CEQ} \quad \textbf{(6.120c)}$$

El término $P_{\text{Polarización}}$ es la potencia disipada en los resistores de polarización R_1 y R_2. Normalmente en un transistor $I_{CQ} \gg I_{BQ}$, de modo que la potencia disipada es sobre todo una función de la corriente del colector y del voltaje del colector emisor.

Si el voltaje de la señal está dado por

$$v_s = V_p \cos \omega t \quad \textbf{(6.121)}$$

entonces la corriente total en la base está dada por

$$i_B = I_{BQ} + \frac{V_p}{r_\pi} \cos \omega t = I_{BQ} + I_b \cos \omega t \quad \textbf{(6.122)}$$

y la corriente total en el colector es

$$i_C = I_{CQ} + \beta I_b \cos \omega t = I_{CQ} + I_c \cos \omega t \quad \textbf{(6.123)}$$

El voltaje total instantáneo colector-emisor es

$$v_{CE} = V_{CC} - i_C R_C = V_{CC} - (I_{CQ} + I_c \cos \omega t)R_C = V_{CEQ} - I_c R_C \cos \omega t \quad \textbf{(6.124)}$$

La potencia media, incluso las señales CA, suministrada por la fuente de voltaje V_{CC} está dada por

$$\begin{aligned}\bar{p}_{cc} &= \frac{1}{T}\int_0^T V_{CC} \cdot i_C \, dt + P_{\text{Polarización}} \\ &= \frac{1}{T}\int_0^T V_{CC} \cdot [I_{CQ} + I_c \cos \omega t] \, dt + P_{\text{Polarización}} \\ &= V_{CC}I_{CQ} + \frac{V_{CC}I_c}{T}\int_0^T \cos \omega t \, dt + P_{\text{Polarización}}\end{aligned} \quad \textbf{(6.125)}$$

Como la integral de la función coseno sobre un periodo es cero, la potencia media suministrada por la fuente de voltaje es la misma que la potencia CD proporcionada. La fuente de voltaje CD no suministra potencia adicional.

La potencia media suministrada a la carga R_C se encuentra a partir de

$$\begin{aligned}\bar{p}_{RC} &= \frac{1}{T}\int_0^T i_C^2 R_C \, dt = \frac{R_C}{T}\int_0^T [I_{CQ} + I_c \cos \omega t]^2 \, dt \\ &= \frac{I_{CQ}^2 R_C}{T}\int_0^T dt + \frac{2I_{CQ}I_c}{T}\int_0^T \cos \omega t \, dt + \frac{I_c^2 R_C}{T}\int_0^T \cos^2 \omega t \, dt\end{aligned} \quad \textbf{(6.126)}$$

El término de en medio en la última expresión es cero de nuevo, de modo que

$$\bar{p}_{RC} = I_{CQ}^2 R_C + \tfrac{1}{2} I_c^2 R_C \quad \textbf{(6.127)}$$

La potencia media suministrada a la carga aumenta debido a la fuente de la señal. Esto es de esperar en un amplificador.

Luego, la potencia media disipada en el transistor es

$$\begin{aligned}\bar{p}_Q &= \frac{1}{T}\int_0^T i_C \cdot v_{CE} \, dt \\ &= \frac{1}{T}\int_0^T [I_{CQ} + I_c \cos \omega t] \cdot [V_{CEQ} - I_c R_C \cos \omega t] \, dt\end{aligned} \quad \textbf{(6.128)}$$

Bernardo Pérez 1092771-2111130115
1092771211130115

lo cual produce

$$\bar{p}_Q = I_{CQ}V_{CEQ} - \frac{I_c^2 R_C}{T}\int_0^T \cos^2 \omega t\, dt \tag{6.129a}$$

o

$$\bar{p}_Q = I_{CQ}V_{CEQ} - \tfrac{1}{2}I_c^2 R_C \tag{6.129b}$$

A partir de la ecuación (6.129*b*) podemos deducir que la potencia media disipada en el transistor decrece cuando se aplica una señal CA. La fuente V_{CC} aún suministra toda la potencia, pero la señal de entrada cambia la distribución relativa de potencia entre el transistor y la carga.

Ponga a prueba su comprensión

PPC 6.18 En el circuito de la figura 6.74, los parámetros del transistor son $\beta = 80$, V_{EB}(encendido) $= 0.7$ V y $V_A = \infty$. Determine la potencia media disipada en R_C, R_L y Q para: *a)* $v_s = 0$ y *b)* $v_s = 18 \cos \omega t$ mV. (Respuestas: *a)* $\bar{p}_{RC} = 8$ mW, $\bar{p}_{RL} = 0$, $\bar{p}_Q = 14$ mW *b)* $\bar{p}_Q = 13.0$ mW, $\bar{p}_{RL} = 0.479$ mW, $\bar{p}_{RC} = 8.48$ mW.)

PPC 6.19 Para el circuito de la figura 6.75, los parámetros del transistor son $\beta = 100$, V_{EB}(encendido) $= 0.7$ V y $V_A = \infty$. *a)* Determine R_C de modo que el punto Q esté en el centro de la línea de carga. *b)* Determine la potencia media disipada en R_C y Q para $v_s = 0$. *c)* Considere la oscilación simétrica máxima en el voltaje de salida para determinar la razón de la potencia de la señal máxima suministrada a R_C a la potencia total disipada en R_C y el transistor. (Respuestas: *a)* $R_C = 2.52$ kΩ; *b)* $\bar{p}_{RC} = \bar{p}_Q = 2.48$ mW; *c)* 0.25.)

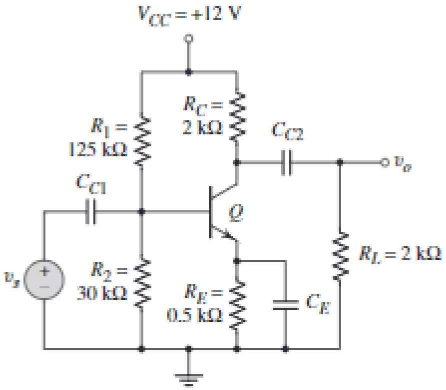


Figura 6.74 Figura para el ejercicio PPC 6.18.

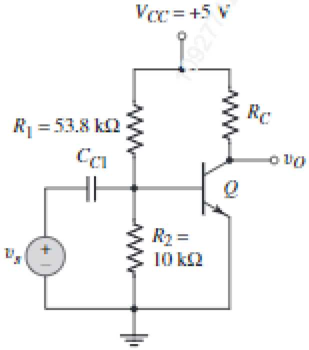


Figura 6.75 Figura para el ejercicio PPC 6.19.

6.11 APLICACIÓN EN DISEÑO: AMPLIFICADOR DE AUDIO

Objetivo: • Diseñar un amplificador de audio utilizando un transistor bipolar que cumpla con un conjunto de especificaciones.

Especificaciones: Un amplificador de audio debe suministrar una potencia media de 0.1 W a un altavoz de 8 Ω desde un micrófono que produce una señal senoidal máxima de 10 mV pico y tiene una resistencia interna (fuente) de 10 kΩ.

Bernardo Pérez 1092771-211113011 5

Propuesta de diseño: En este diseño se seguirá un enfoque directo. La configuración generalizada del amplificador multietapa que se diseñará se muestra en la figura 6.76. Debe usarse una etapa de entrada de reforzamiento (buffer), que será un circuito seguidor de emisor, para reducir el efecto de carga de la resistencia de la fuente de 10 kΩ. La etapa de salida también será un circuito seguidor de emisor para contar con la corriente de salida necesaria y la potencia de la señal de salida. La etapa de ganancia estará compuesta en realidad de un amplificador de seguidor común de dos etapas que proporcionará la ganancia de voltaje necesaria. Supondremos que todo el sistema amplificador está polarizado con una fuente de alimentación de 12 voltios.

Solución (etapa de reforzamiento de entrada): La etapa de reforzamiento de entrada, un amplificador seguidor de emisor, se muestra en la figura 6.77. Supondremos que el transistor tiene una ganancia de corriente de $\beta_1 = 100$. Diseñaremos el circuito de modo que la corriente del colector en reposo sea $I_{CQ1} = 1$ mA, el voltaje del colector-emisor en reposo sea $V_{CEQ1} = 6$ V y $R_1 \| R_2 = 100$ kΩ.

Encontramos

$$R_{E1} \cong \frac{V_{CC} - V_{CEQ1}}{I_{CQ1}} = \frac{12 - 6}{1} = 6 \text{ k}\Omega$$

Obtenemos

$$r_{\pi 1} = \frac{\beta_1 V_T}{I_{CQ1}} = \frac{(100)(0.026)}{1} = 2.6 \text{ k}\Omega$$

También tenemos, al ignorar el efecto de carga de la siguiente etapa,

$$R_{i1} = R_1 \| R_2 \| [r_{\pi 1} + (1 + \beta_1) R_{E1}]$$
$$= 100 \| [2.6 + (101)(6)] = 85.9 \text{ k}\Omega$$

La ganancia de voltaje de señal pequeña, a partir de la ecuación (6.68) y suponiendo que $r_o = \infty$, es (de nuevo, ignorando el efecto de carga de la siguiente etapa)

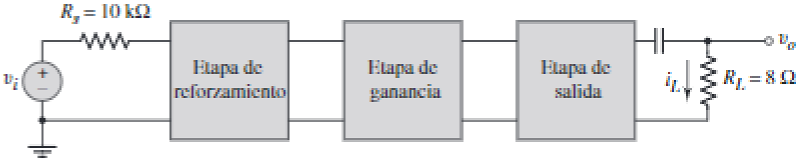


Figura 6.76 Amplificador multietapa generalizado para aplicaciones de diseño.

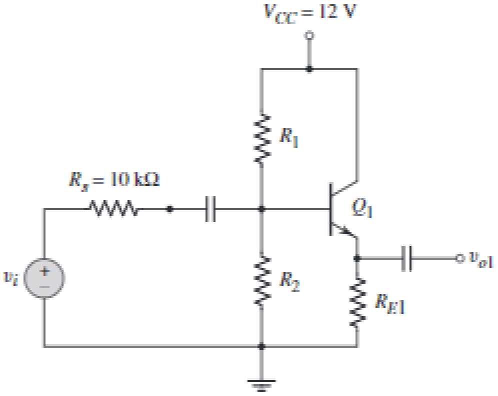


Figura 6.77 Fuente de la señal de entrada y etapa de amortiguación de entrada (seguidor de emisor) para aplicaciones de diseño.

Bernardo Pérez 1092771-211130115
1092771211130115

$$A_{v1} = \frac{v_{o1}}{v_i} = \frac{(1+\beta_1)R_{E1}}{r_{\pi 1} + (1+\beta_1)R_{E1}} \cdot \left(\frac{R_{i1}}{R_{i1}+R_S}\right)$$
$$= \frac{(101)(6)}{2.6 + (101)(6)} \cdot \left(\frac{85.9}{85.9+10}\right)$$

o

$$A_{v1} = 0.892$$

Para un voltaje máximo de señal de entrada de 10 mV, el voltaje máximo en la salida de la etapa de amortiguación es ahora $v_{o1} = 8.92$ mV.

Encontramos que las resistencias de polarización son $R_1 = 155$ kΩ y $R_2 = 282$ kΩ.

Solución (etapa de salida): La etapa de salida, otro circuito seguidor de emisor, se muestra en la figura 6.78. El altavoz de 8 Ω está acoplado capacitivamente con la salida del amplificador. El capacitor de acoplamiento asegura que por el altavoz no fluya corriente CD.

Para suministrar una potencia media de 0.1 W a la carga, el valor rms de la corriente de carga se encuentra desde $P_L = i_L^2(\text{rms}) \cdot R_L$ o $0.1 = i_L^2(\text{rms}) \cdot 8$, con lo cual se obtiene i (rms) = 0.112 A. Para una señal senoidal, la corriente de salida máxima es entonces

$$i_L(\text{pico}) = 0.158 \text{ A}$$

y el voltaje de salida máximo es

$$v_o(\text{pico}) = (0.158)(8) = 1.26 \text{ V}$$

Supondremos que el transistor de potencia de salida tiene una ganancia de corriente de $\beta_4 = 50$. Estableceremos los parámetros del transistor en reposo como

$$I_{EQ4} = 0.3 \text{ A} \quad \text{y} \quad V_{CEQ4} = 6 \text{ V}$$

Entonces

$$R_{E4} = \frac{V_{CC} - V_{CEQ4}}{I_{EQ4}} = \frac{12-6}{0.3} = 20 \ \Omega$$

Encontramos

$$I_{CQ4} = \left(\frac{\beta_4}{1+\beta_4}\right) \cdot I_{EQ4} = \left(\frac{50}{51}\right)(0.3) = 0.294 \text{ A}$$

Entonces

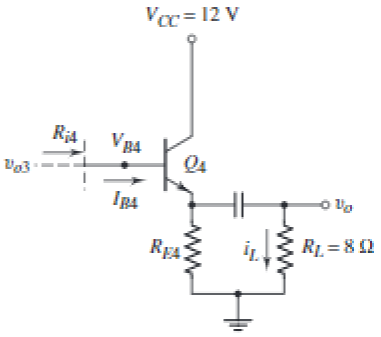


Figura 6.78 Etapa de salida (seguidor de emisor) para aplicaciones de diseño.

Bernardo Pérez 1092771-211130115

$$r_{\pi 4} = \frac{\beta_4 V_T}{I_{CQ4}} = \frac{(50)(0.026)}{0.294} = 4.42\ \Omega$$

La ganancia de voltaje de señal pequeña de la etapa de salida es

$$A_{v4} = \frac{v_o}{v_{o3}} = \frac{(1+\beta_4)(R_{E4}\|R_L)}{r_{\pi 4} + (1+\beta_4)(R_{E4}\|R_L)}$$
$$= \frac{(51)(20\|8)}{4.42 + (51)(20\|8)} = 0.985$$

que está muy próxima a la unidad, como era de esperar. Para un voltaje de salida máximo requerido de $v_o = 1.26$ V, necesitamos que el voltaje máximo en la salida de la etapa de ganancia sea $v_{o3} = 1.28$ V.

Solución (etapa de ganancia): La etapa de ganancia, que en realidad es un amplificador de emisor común de dos etapas, se muestra en la figura 6.79. Supondremos que la etapa de reforzamiento está acoplada capacitivamente con la entrada del amplificador, que las dos etapas del amplificador están acopladas capacitivamente y que la salida de este amplificador está acoplada directamente con la etapa de salida.

Incluimos resistores emisores para ayudar a estabilizar la ganancia de voltaje del amplificador. Suponga que cada transistor tiene una ganancia de corriente de $\beta = 100$.

La ganancia global (magnitud) de este amplificador debe ser

$$\left|\frac{v_{o3}}{v_{o1}}\right| = \frac{1.28}{0.00892} = 144$$

Diseñaremos el amplificador de modo que las ganancias individuales sean

$$|A_{v3}| = \left|\frac{v_{o3}}{v_{o2}}\right| = 5 \qquad \text{y} \qquad |A_{v2}| = \left|\frac{v_{o2}}{v_{o1}}\right| = 28.8$$

El voltaje CD en el colector de Q_3 (con V_{BE4}(encendido) = 0 0.7 V) es $V_{C3} = V_{B4} = 6 + 0.7 = 6.7$ V. La corriente de base en reposo hacia el transistor de salida es $I_{B4} = 0.294/50$ o $I_{B4} = 5.88$ mA. Si establecemos la corriente de colector en reposo en Q_3 como $I_{CQ3} = 15$ mA, entonces $I_{RC3} = 15 + 5.88 = 20.88$ mA. Así,

$$R_{C3} = \frac{V_{CC} - V_{C3}}{I_{RC3}} = \frac{12 - 6.7}{20.88} \Rightarrow 254\ \Omega$$

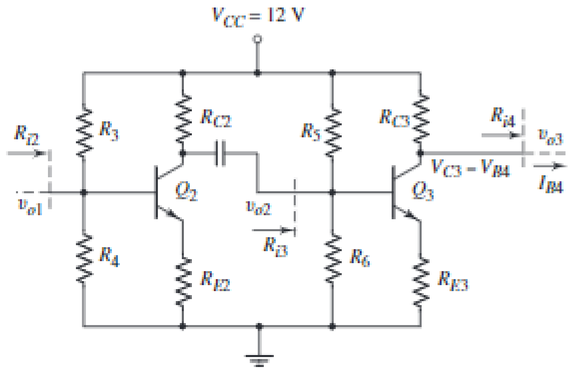


Figura 6.79 Etapa de ganancia (amplificador de emisor común) para aplicaciones de diseño.

Bernardo Pérez 1092771-211113O115
1092771211130115

Bernardo Pérez 1092771-211113O115

Asimismo

$$r_{\pi3} = \frac{\beta_3 V_T}{I_{CQ3}} = \frac{(100)(0.026)}{15} \Rightarrow 173\ \Omega$$

También encontramos

$$R_{i4} = r_{\pi4} + (1+\beta_4)(R_{E4}\|R_L)$$
$$= 4.42 + (51)(20\|8) = 296\ \Omega$$

La ganancia de voltaje de señal pequeña, para un amplificador de emisor común con un resistor emisor, se escribe como

$$|A_{v3}| = |\frac{v_{o3}}{v_{o2}}| = \frac{\beta_3(R_{C3}\|R_{i4})}{r_{\pi3} + (1+\beta_3)R_{E3}}$$

Fijamos $|A_{v3}|$ y tenemos

$$5 = \frac{(100)(254\|296)}{173 + (101)R_{E3}}$$

con lo cual se obtiene $R_{E3} = 25.4\ \Omega$.

Si establecemos $R_5\|R_6 = 50$ kΩ, encontramos $R_5 = 69.9$ kΩ y $R_6 = 176$ kΩ.

Por último, si fijamos $V_{C2} = 6$ V e $I_{CQ2} = 5$ mA, entonces

$$R_{C2} = \frac{V_{CC} - V_{C2}}{I_{CQ2}} = \frac{12-6}{5} = 1.2\ \text{k}\Omega$$

1092771211130115

También

$$r_{\pi2} = \frac{\beta_2 V_T}{I_{CQ2}} = \frac{(100)(0.026)}{5} = 0.52\ \text{k}\Omega$$

y

$$R_{i3} = R_5\|R_6\|\,[r_{\pi3} + (1+\beta_3)R_{E3}]$$
$$= 50\|[0.173 + (101)(0.0254)] = 2.60\ \text{k}\Omega$$

La expresión para la ganancia de voltaje se escribe como

$$|A_{v2}| = \left|\frac{v_{o2}}{v_{o1}}\right| = \frac{\beta_2(R_{C2}\|R_{i3})}{r_{\pi2} + (1+\beta_2)R_{E2}}$$

Al establecer $|A_{v2}| = 28.8$, encontramos

$$28.8 = \frac{(100)(1.2\|2.6)}{0.52 + (101)R_{E2}}$$

con lo cual se obtiene $R_{E2} = 23.1\ \Omega$.

Si fijamos $R_3\|R_4 = 50$ kΩ, encontramos $R_3 = 181$ kΩ y $R_4 = 69.1$ kΩ.

Comentario: Podemos observar que, con cualquier diseño, no hay solución única. Además, para construir en efecto este diseño con componentes discretas, debemos usar valores normales para resistores, lo cual significa que los valores de la corriente y voltaje en reposo cambian, y la ganancia de voltaje probablemente cambie respecto del valor del diseño. Asimismo, las ganancias de corriente de los transistores verdaderos usados tal vez no sean exactamente iguales a los valores supuestos. En consecuencia, quizá se necesiten ligeras modificaciones para llevar a cabo el diseño final.

Análisis: Supusimos de manera implícita que diseñábamos un amplificador de audio, pero no abordamos la respuesta de frecuencia. Por ejemplo, los capacitores de acoplamiento en el di-

seño deben ser lo bastante grandes para permitir el paso de señales de audio. La respuesta de frecuencia de los amplificadores se analizará en detalle en el capítulo 7.

También veremos en capítulos posteriores, en particular en el capítulo 8, que es posible diseñar una etapa de salida más eficiente. La eficiencia de la etapa de salida en este diseño es relativamente pequeña; es decir, la potencia media de la señal suministrada a la carga es pequeña en comparación con la potencia media disipada en la etapa de salida. Sin embargo, este diseño es una primera aproximación en el proceso de diseño.

6.12 RESUMEN

- En este capítulo destacamos la aplicación de los transistores bipolares en circuitos amplificadores lineales. Se analizó el proceso básico por el que un circuito transistor amplifica una señal pequeña que varía con el tiempo.
- Se desarrolló el circuito equivalente híbrido π de señal pequeña del transistor bipolar. Este circuito equivalente se usa en el análisis y diseño de amplificadores lineales de transistores.
- Se consideraron tres configuraciones básicas de circuitos: el emisor común, el seguidor de emisor y el de base común. Estas tres configuraciones constituyen los fundamentos de circuitos integrados más complicados.
- El circuito de emisor común amplifica voltajes y corrientes que varían con el tiempo.
- El circuito seguidor de emisor amplifica corrientes que varían con el tiempo, y tiene gran resistencia de entrada y baja resistencia de salida.
- El circuito de base común amplifica voltajes que varían con el tiempo, y tiene baja resistencia de entrada y gran resistencia de salida.
- Se consideraron tres circuitos multitransistores: una configuración en cascada de dos circuitos de emisor común, un par de Darlington y una configuración en cascada formada por circuitos de emisor común y de base común. Cada configuración cuenta con características específicas como mayor ganancia global de voltaje o mayor ganancia global de corriente.
- Se analizó el concepto de ganancia de potencia de señal en circuitos amplificadores. En el circuito amplificador hay una redistribución de potencia.
- Como aplicación, se incorporaron transistores bipolares al diseño de configuraciones de circuitos amplificadores multietapa para contar con una potencia específica de señal de salida.

EVALUACIÓN

Después de estudiar este capítulo, el lector tendrá la habilidad de:

✓ Explicar gráficamente el proceso de amplificación en un circuito amplificador bipolar simple.
✓ Describir el circuito equivalente híbrido π de señal pequeña del transistor bipolar y determinar los valores de los parámetros del híbrido π de señal pequeña.
✓ Aplicar el circuito equivalente híbrido π de señal pequeña a varios circuitos amplificadores bipolares para obtener las características del circuito que varían con el tiempo.
✓ Caracterizar las ganancias de voltaje y corriente de señal pequeña en las resistencias de entrada y salida de los amplificadores de emisor común, seguidor de emisor y de base común.
✓ Determinar la oscilación simétrica máxima en la señal de salida de un amplificador.
✓ Aplicar el circuito equivalente de señal pequeña bipolar en el análisis de circuitos amplificadores multietapa.

Bernardo Pérez 1092771-2111130115
1092771-2111130115

Bernardo Pérez 1092771-2111130115

PREGUNTAS DE REPASO

1. Analice, con el concepto de línea de carga, cómo un circuito simple de emisor común amplifica una señal que varía con el tiempo.
2. ¿Por qué el análisis de un circuito transistor debe separarse en un análisis CD, con todas las fuentes CA iguales a cero, y un análisis CA, con todas las fuentes CD iguales a cero?
3. ¿Qué implica la expresión señal pequeña?
4. Trace el circuito equivalente híbrido π de un transistor bipolar NPN y un transistor PNP.
5. Establezca las relaciones de los parámetros del híbrido π de señal pequeña g_m, r_π y r_o con los valores CD en reposo del transistor.
6. ¿Cuál es el significado físico de los parámetros r_π y r_o del híbrido π de señal pequeña?
7. Dibuje un circuito simple amplificador de emisor común y analice las características generales CA del circuito (ganancia de voltaje, ganancia de corriente, resistencias de entrada y salida).
8. ¿Cuáles son los cambios en las características CD y CA de un amplificador de emisor común cuando al diseño se incorporan un resistor emisor y un capacitor de desvío?
9. Analice los conceptos de una línea de carga CD y una línea de carga CA.
10. Trace un circuito amplificador seguidor de emisor simple y analice las características generales CA del circuito (ganancia de voltaje, ganancia de corriente, resistencias de entrada y salida).
11. Dibuje un circuito amplificador de base común simple y analice las características generales CA del circuito (ganancia de voltaje, ganancia de corriente, resistencias de entrada y salida).
12. Compare las características CA de los circuitos de emisor común, seguidor de emisor y de base común.
13. Analice las condiciones generales en las que deben usarse un amplificador de emisor común, un amplificador seguidor de emisor y un amplificador de base común al diseñar un circuito electrónico.
14. Mencione al menos dos razones por las que en un diseño se requeriría un amplificador multietapa en lugar de un circuito de una sola etapa.

PROBLEMAS

[Nota: En los siguientes problemas, suponga que el voltaje de encendido B-E es 0.7 V para los transistores NPN y PNP, y que $V_A = \infty$, a menos que se indique otra cosa. Suponga también que todos los capacitores actúan como cortocircuitos para la señal.]

Sección 6.2 Amplificador bipolar lineal

6.1 *a*) Determine los parámetros de señal pequeña g_m, r_π y r_o de un transistor con parámetros $\beta = 180$ y $V_A = 150$ V para corrientes de polarización de *i*) $I_{CQ} = 0.5$ mA e *ii*) $I_{CQ} = 2$ mA. *b*) Repita el inciso *a*) con $\beta = 80$ y $V_A = 100$ V cuando está polarizado en *i*) $I_{CQ} = 0.25$ mA e *ii*) $I_{CQ} = 80\ \mu$A.

6.2 *a*) Los parámetros del transistor son $\beta = 125$ y $V_A = 200$ V. Se quiere obtener un valor de $g_m = 95$ mA/V. Determine la corriente de colector requerida y luego encuentre r_π y r_o. *b*) Los parámetros de señal pequeña de un segundo transistor son $g_m = 120$ mA/V y $r_\pi = 1.2$ kΩ. ¿Cuáles son la corriente de colector en reposo y la ganancia de corriente del transistor?

6.3 La ganancia de corriente de un transistor está en el intervalo $90 \le \beta \le 180$ y la corriente del colector en reposo está en el intervalo $0.8 \le I_{CQ} \le 1.2$ mA. ¿Cuál es el intervalo posible en los parámetros de señal pequeña g_m y r_π?

6.4 Los parámetros del transistor en la figura 6.3 son $\beta = 120$ y $V_A = \infty$. Los parámetros del circuito son $V_{CC} = 3.3$ V, $R_C = 15$ kΩ e $I_{CQ} = 0.12$ mA. Se aplica una señal pequeña $v_{be} = 5$ sen ωt mV. *a*) Determine i_C y v_{CE}. *b*) ¿Cuál es la ganancia de voltaje de señal pequeña $A_v = v_{ce}/v_{be}$?

6.5 Para el circuito en la figura 6.3, los parámetros del transistor son $\beta = 120$, V_{BE} (encendido) $= 0.7$ V y $V_A = 80$ V. Los parámetros del circuito son $V_{CC} = 3.3$ V, $V_{BB} = 1.10$ V, $R_C = 4$ kΩ y $R_B = 110$ kΩ. *a*) Determine los parámetros del híbrido π. *b*) Encuentre la ganancia de voltaje de señal pequeña $A_v = v_o/v_s$. *c*) Si la señal de salida que varía con el tiempo está dada por $v_o = 0.5$ sen$(100t)$ V, ¿cuál es $v_s(t)$?

6.6 Para el circuito de la figura 6.3, $\beta = 120$, $V_{CC} = 5$ V, $V_A = 100$ V y $R_B = 25$ kΩ. *a*) Determine V_{BB} y R_C de modo que $r_\pi = 5.4$ kΩ y el punto Q esté en el centro de la línea de carga. *b*) Encuentre la ganancia de voltaje de señal pequeña resultante $A_v = v_o/v_s$.

6.7 Los parámetros de cada transistor en los circuitos de la figura P6.7 son $\beta = 120$ e $I_{CQ} = 0.5$ mA. Determine la resistencia de entrada R_i para cada circuito.

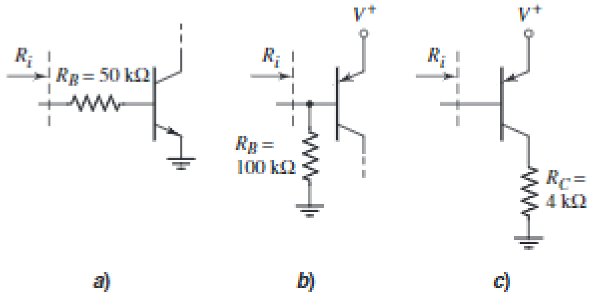


Figura P6.7

Bernardo Pérez 1092771-2111130115

6.8 Los parámetros de cada transistor en los circuitos de la figura P6.8 son $\beta = 130$, $V_A = 80$ V e $I_{CQ} = 0.2$ mA. Determine la resistencia de salida R_o para cada circuito.

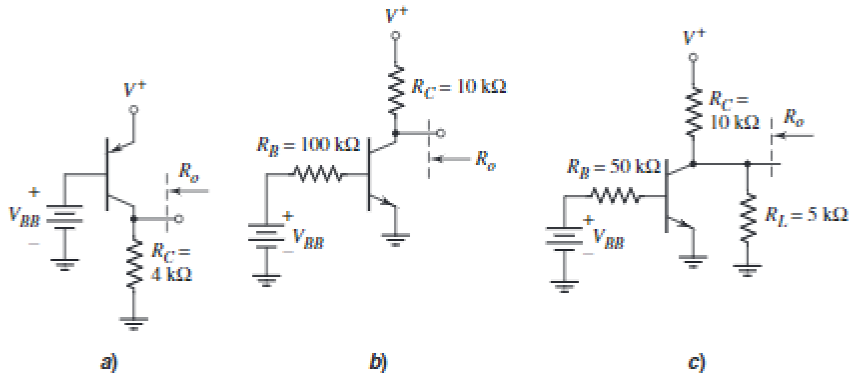


Figura P6.8

6.9 El circuito en la figura 6.3 está polarizado a $V_{CC} = 10$ V y tiene un resistor de colector de $R_C = 4$ kΩ. El voltaje V_{BB} se ajusta de modo que $V_C = 4$ V. El transistor tiene $\beta = 100$. El voltaje de la señal entre la base y el emisor es $v_{be} = 5$ sen ωt(mV). Determine los valores instantáneos totales de $i_B(t)$, $i_C(t)$ y $v_C(t)$, y determine la ganancia de voltaje de señal pequeña $A_v = v_c(t)/v_{be}(t)$.

6.10 Para el circuito de la figura 6.14, $\beta = 100$, $V_A = \infty$, $V_{CC} = 10$ V y $R_B = 50$ kΩ. *a*) Determine V_{BB} y R_C de modo que $I_{CQ} = 0.5$ mA y el punto Q esté en el centro de la línea de carga. *b*) Encuentre los parámetros de señal pequeña g_m, r_π y r_o. *c*) Determine la ganancia de voltaje de señal pequeña, $A_v = v_o/v_s$.

6.11 El circuito equivalente CA de la figura 6.7 tiene $R_C = 2$ kΩ. Los parámetros del transistor son $g_m = 50$ mA/V y $\beta = 100$. El voltaje de salida que varía con el tiempo está dado por $v_o = 1.2$ sen ωt (V). Determine $v_{be}(t)$ e $i_b(t)$.

Sección 6.4 Amplificador emisor común

6.12 Los parámetros del transistor de la figura P6.12 son $\beta = 150$ y $V_A = \infty$. *a*) Determine R_1 y R_2 para obtener un circuito estable a la polarización con el punto Q en el centro de la línea de carga. *b*) Determine la ganancia de voltaje de señal $A_v = v_o/v_s$.

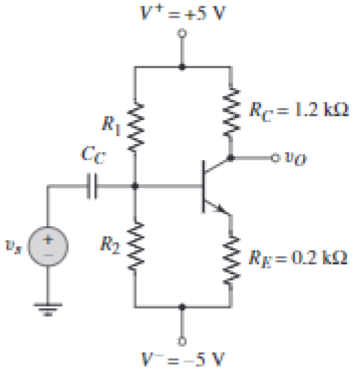


Figura P6.12

6.13 Suponga que $\beta = 100$, $V_A = \infty$, $R_1 = 33$ kΩ y $R_2 = 50$ kΩ para el circuito de la figura P6.13. *a*) Grafique el punto Q sobre la línea de carga CD. *b*) Determine la ganancia de voltaje de señal pequeña. *c*) Determine el intervalo en ganancia de voltaje si R_1 y R_2 varían ± 5 por ciento.

D6.14 Los parámetros del transistor para el circuito de la figura P6.13 son $\beta = 100$ y $V_A = \infty$. *a*) Diseñe el circuito de modo que sea estable a la polarización y el punto Q esté en el centro de la línea de carga. *b*) Determine la ganancia de voltaje de señal pequeña del circuito diseñado.

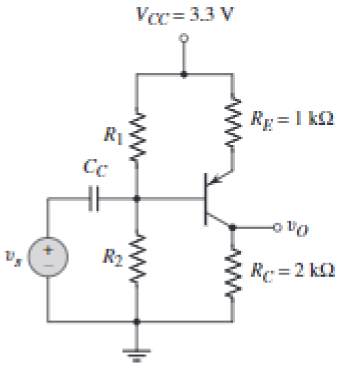


Figura P6.13

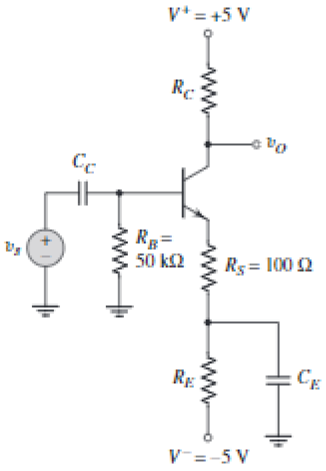


Figura P6.15

Bernardo Pérez 1092771-211130115
1092771211130115

D6.15 Para el circuito de la figura P6.15, los parámetros del transistor son $\beta = 100$ y $V_A = \infty$. Diseñe el circuito de modo que $I_{CQ} = 0.25$ mA y $V_{CEQ} = 3$ V. Encuentre la ganancia de voltaje de señal pequeña $A_v = v_o/v_s$. Encuentre la resistencia de entrada vista por la fuente de la señal v_s.

D6.16 Suponga que el transistor en el circuito de la figura P6.16 tiene los parámetros $\beta = 120$ y $V_A = 100$ V. *a*) Diseñe un circuito que sea estable a la polarización tal que $V_{CEQ} = 5.20$ V. *b*) Determine la función de transresistencia de señal pequeña $R_m = v_o/i_s$. *c*) Con los resultados del inciso *a*) determine la variación de R_m si $100 \le \beta \le 150$.

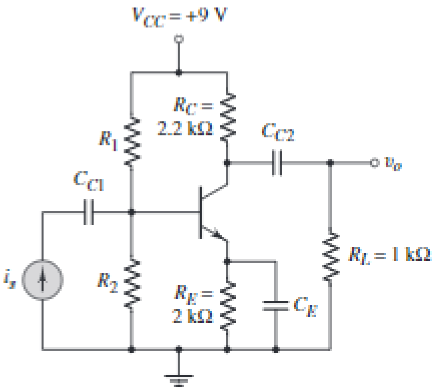


Figura P6.16

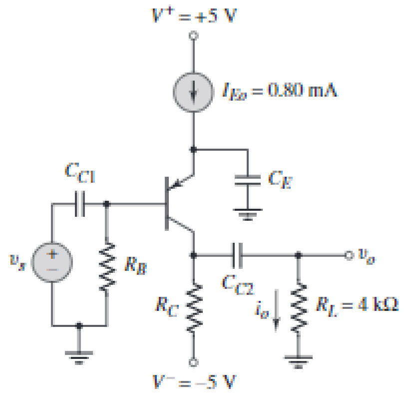


Figura P6.17

D6.17 *a*) Para parámetros de transistor $\beta = 80$ y $V_A = 100$ V, *i*) diseñe el circuito de la figura P6.17 de modo que los voltajes CD en las terminales de la base y el colector sean 0.20 V y -3 V, respectivamente, e *ii*) determine la función de transconductancia de señal pequeña $G_f = i_o/v_s$. *b*) Repita el inciso *a*) con $\beta = 120$ y $V_A = 80$ V.

6.18 La fuente de señal de la figura P6.18 es $v_s = 5$ sen ωt mV. Los parámetros del transistor son $\beta = 120$ y $V_A = \infty$. *a*) *i*) Diseñe el circuito de modo que $I_{CQ} = 0.25$ mA y $V_{CEQ} = 3$ V. *ii*) Encuentre la ganancia de voltaje de señal pequeña $A_v = v_o/v_s$. *iii*) Encuentre $v_o(t)$. *b*) Repita el inciso *a*) con $R_S = 0$.

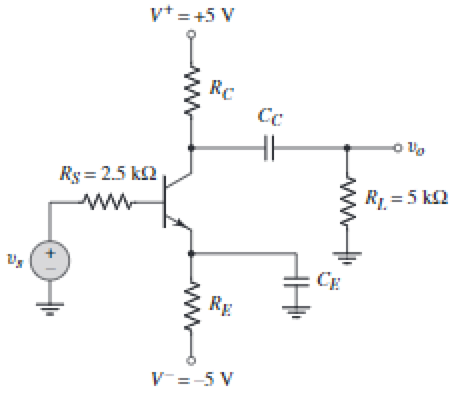


Figura P6.18

6.19 Considere el circuito de la figura P6.19, donde la fuente de señal es $v_s = 4$ sen ωt mV. *a*) Con parámetros del transistor de $\beta = 80$ y $V_A = \infty$, *i*) encuentre la ganancia de voltaje de señal pequeña $A_v = v_o/v_s$ y la función de transconductancia $G_f = i_o/v_s$, e *ii*) calcule $v_o(t)$ e $i_o(t)$. *b*) Repita el inciso *a*) con $\beta = 120$.

Bernardo Pérez 1092771-211113015
1092771-211113015

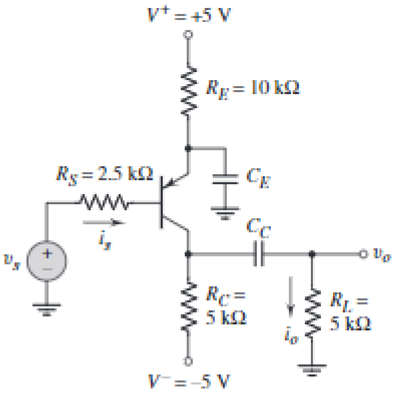


Figura P6.19

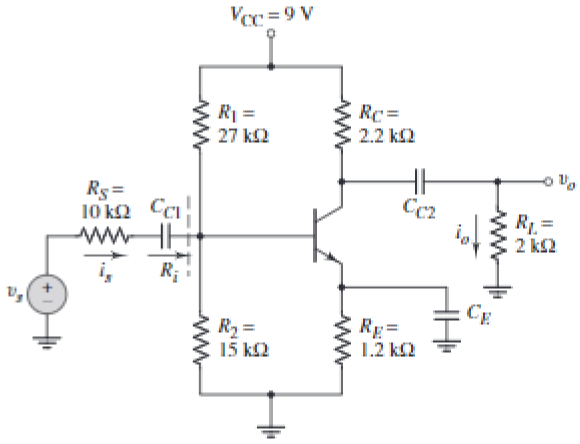


Figura P6.20

6.20 Considere el circuito de la figura P6.20. Los parámetros del transistor son $\beta = 100$ y $V_A = 100$ V. Determine R_i, $A_v = v_o/v_s$ y $A_i = i_o/i_s$.

6.21 Los parámetros del transistor en el circuito de la figura P6.21 son $\beta = 100$ y $V_A = 100$ V. *a*) Encuentre los voltajes en las terminales de la base y el emisor. *b*) Encuentre R_C de modo que $V_{CEQ} = 3.5$ V. *c*) Suponga que C_C y C_E actúan como cortocircuitos para determinar la ganancia de voltaje de señal pequeña $A_v = v_o/v_s$. *d*) Repita el inciso *c*) si un resistor de la fuente de 500 Ω está en serie con la fuente de señal v_s.

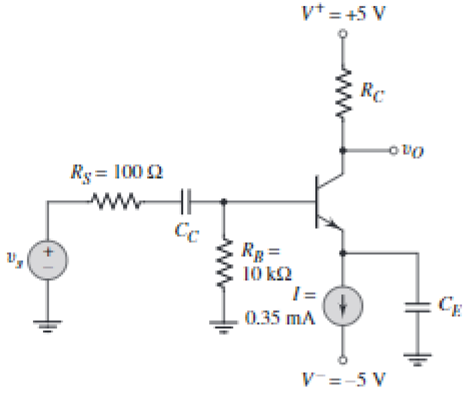


Figura P6.21

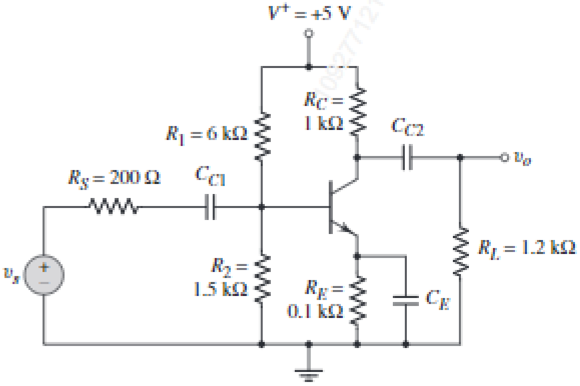


Figura P6.22

6.22 Para el circuito de la figura P6.22, los parámetros del transistor son $\beta = 180$ y $r_o = \infty$. *a*) Determine los valores del punto *Q*. *b*) Encuentre los parámetros del híbrido π de señal pequeña. *c*) Encuentre la ganancia de voltaje de señal pequeña $A_v = v_o/v_s$.

6.23 Para el circuito de la figura P6.23, los parámetros del transistor son $\beta = 80$ y $V_A = 80$ V. *a*) Determine R_E de modo que $I_{EQ} = 0.75$ mA. *b*) Determine R_C de modo que $V_{ECQ} = 7$ V. *c*) Para $R_L = 10$ kΩ, determine la ganancia de voltaje de señal pequeña $A_v = v_o/v_s$. *d*) Determine la impedancia vista por la fuente de señal v_s.

6.24 El transistor en el circuito de la figura 6.24 tiene parámetros V_{BE}(encendido) $= 0.7$ V, $V_A = 50$ V y una ganancia de corriente en el intervalo $80 \le \beta \le 120$. Determine *a*) el intervalo en la ganancia de voltaje de señal pequeña $A_v = v_o/v_s$, *b*) el intervalo en la resistencia de entrada R_i y *c*) el intervalo en la resistencia de salida R_o.

Bernardo Pérez 1092771-2111130116

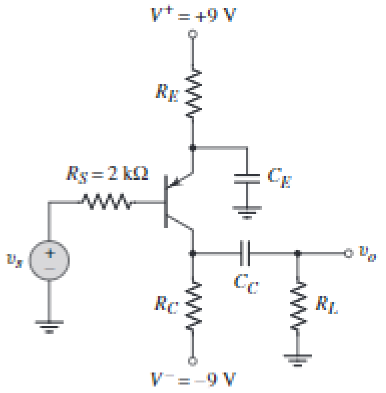


Figura P6.23

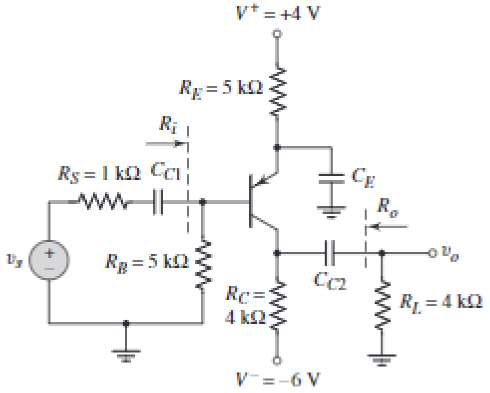


Figura P6.24

D6.25 Diseñe un preamplificador de emisor común con un solo transistor capaz de amplificar una señal de micrófono de 10 mV (rms) y producir una señal de salida de 0.5 V (rms). La resistencia de la fuente del micrófono es 1 kΩ. Use valores de un transistor normal en el diseño y especifique el valor β requerido.

6.26 Para el transistor en el circuito de la figura P6.26, los parámetros son $\beta = 100$ y $V_A = \infty$. *a*) Determine el punto *Q*. *b*) Encuentre los parámetros de señal pequeña g_m, r_π y r_o. *c*) Encuentre la ganancia de voltaje de señal pequeña $A_v = v_o/v_s$ y la ganancia de corriente de señal pequeña $A_i = i_o/i_s$. *d*) Encuentre las resistencias de entrada R_{ib} y R_{is}. *e*) Repita el inciso *c*) si $R_S = 0$.

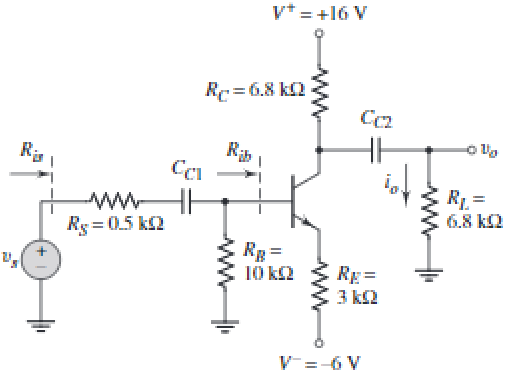


Figura P6.26

6.27 Si el colector de un transistor está conectado a la terminal de la base, el transistor continúa operando en el modo activo directo, pues la unión B-C no tiene polarización inversa. Determine la resistencia de señal pequeña, $r_e = v_{ce}/i_e$, de este dispositivo con dos terminales en términos de g_m, r_π y r_o.

D6.28 *a*) Diseñe un amplificador con la configuración semejante a la mostrada en la figura 6.31. El circuito debe estar polarizado con $V_{CC} = 3.3$ V, y la resistencia de la fuente es $R_S = 100\ \Omega$. La ganancia de voltaje de señal pequeña mínima debe ser $|A_v| = 10$. Los parámetros de los transistores NPN disponibles son $\beta = 120$ y $V_A = \infty$. *b*) Con los resultados del inciso *a*) calcule la resistencia de entrada resultante vista por la fuente de señal y la resistencia de salida resultante.

D6.29 Una fuente de voltaje de señal ideal está dada por $v_s = 5\ \text{sen}(5\,000t)$ (mV). La corriente máxima que puede suministrar esta fuente es 0.2 μA. El voltaje de salida deseado a través de una resistencia de carga de 10 kΩ es $v_o = 100\ \text{sen}(5\,000t)$ (mV). Diseñe un amplificador de emisor común con un solo transistor que cumpla

Bernardo Pérez 1092771-2111130116
1092771-2111130116

Bernardo Pérez 1092771-2111130116

con esta especificación. Use valores normales de transistor y especifique el valor requerido de β.

D6.30 Diseñe un amplificador de emisor común con un solo transistor cuya ganancia de voltaje de señal pequeña sea aproximadamente $A_v = -10$. El circuito debe estar polarizado desde una fuente de energía simple de $V_{CC} = 5$ V que genere una corriente máxima de 0.8 mA. La resistencia de entrada debe ser mayor que 20 kΩ y la resistencia de salida debe ser 5 kΩ. El transistor disponible es un dispositivo PNP con $\beta = 90$ y $V_A = \infty$.

D6.31 Diseñe un circuito de emisor común cuya salida esté acoplada capacitivamente a un resistor de carga $R_L = 10$ kΩ. La ganancia de voltaje de señal pequeña mínima debe ser $|A_v| = 50$. El circuito debe estar polarizado a ±5 V y cada fuente de voltaje puede suministrar un máximo de 0.5 mA. Los parámetros de los transistores disponibles son $\beta = 120$ y $V_A = \infty$.

Sección 6.5 Análisis de la línea de carga CA

6.32 Considere el circuito de la figura P6.13. Suponga $R_1 = 33$ kΩ y $R_2 = 50$ kΩ. Los parámetros del transistor son $\beta = 100$ y $V_A = \infty$. Determine la oscilación máxima sin distorsión en el voltaje de salida si el voltaje total instantáneo E-C debe permanecer en el intervalo $0.5 \leq v_{EC} \leq 3$ V.

6.33 Para el circuito de la figura P6.15, sean $\beta = 100$, $V_A = \infty$, $R_E = 12.9$ kΩ y $R_C = 6$ kΩ. Determine la oscilación máxima sin distorsión en el voltaje de salida si el voltaje total instantáneo C-E debe permanecer en el intervalo $1 \leq v_{CE} \leq 9$ V y si la corriente de colector instantánea debe permanecer mayor o igual que 50 μA.

6.34 Considere el circuito de la figura P6.19. Los parámetros del transistor son $\beta = 80$ y $V_A = \infty$. *a*) Determine la oscilación máxima sin distorsión en el voltaje de salida si el voltaje total instantáneo C-E debe permanecer en el intervalo $0.7 \leq v_{CE} \leq 9$ V y si la corriente de colector instantánea debe ser $i_C \geq 0$. *b*) Con los resultados del inciso *a*) determine el intervalo en la corriente de colector.

6.35 Los parámetros del circuito de la figura P6.17 son $R_B = 20$ kΩ y $R_C = 2.5$ kΩ. Los parámetros del transistor son $\beta = 80$ y $V_A = \infty$. Determine la oscilación máxima sin distorsión en la corriente de salida i_o si la corriente de colector instantánea debe ser $i_C \geq 0.08$ mA y el voltaje total instantáneo E-C debe estar en el intervalo $1 \leq v_{EC} \leq 9$ V.

6.36 Considere el circuito de la figura P6.26 con los parámetros del transistor descritos en el problema 6.26. Determine la oscilación máxima sin distorsión en la corriente de salida i_C si la corriente de colector instantánea es $i_C \geq 0.1$ mA y el voltaje total instantáneo E-C está en el intervalo $1 \leq v_{CE} \leq 21$ V.

6.37 Para el circuito de la figura P6.20, los parámetros del transistor son $\beta = 100$ y $V_A = 100$ V. Los valores de R_C, R_E y R_L son como muestra la figura. Diseñe un circuito de polarización estable para alcanzar la oscilación máxima sin distorsión en el voltaje de salida si el voltaje total instantáneo E-C debe permanecer en el intervalo $1 \leq v_{CE} \leq 8$ V y la corriente de colector mínima debe ser $i_C(\text{mín}) = 0.1$ mA.

6.38 En el circuito de la figura P6.22 con parámetros del transistor $\beta = 180$ y $V_A = \infty$, vuelva a diseñar los resistores de polarización R_1 y R_2 para alcanzar la oscilación máxima sin distorsión en el voltaje de salida y mantener un circuito de polarización estable. El voltaje instantáneo C-E total debe permanecer en el intervalo $0.5 \leq v_{EC} \leq 4.5$ V y la corriente de colector instantánea total debe ser $i_C \geq 0.25$ mA.

6.39 Para el circuito de la figura P6.24, los parámetros del transistor son $\beta = 100$ y $V_A = \infty$. *a*) Determine la oscilación máxima sin distorsión en el voltaje de salida si el voltaje total instantáneo E-C debe permanecer en el intervalo $1 \leq v_{EC} \leq 9$ V. *b*) Con los resultados del inciso *a*) determine el intervalo de la corriente del colector.

Sección 6.6 Amplificador de colector común (seguidor de emisor)

6.40 La figura P6.40 muestra el circuito equivalente CA del seguidor de emisor. *a*) Los parámetros del transistor son $\beta = 120$ y $V_A = \infty$. Para $R_E = 500\ \Omega$, determine I_{CQ} de modo que la ganancia de voltaje de señal pequeña sea $A_v = 0.92$. *b*) Con los resultados del inciso *a*) determine la ganancia de voltaje si $V_A = 20$ V. *c*) Determine la resistencia de salida de señal pequeña R_o para los incisos *a*) y *b*).

6.41 Considere el circuito equivalente CA en la figura P6.40. Los parámetros del transistor son $\beta = 80$ y $V_A = \infty$. *a*) Diseñe el circuito (encuentre I_{CQ} y R_E) de modo que $R_{ib} = 50$ kΩ y $A_v = 0.95$. *b*) Con los resultados del inciso *a*) encuentre R_o.

6.42 Considere el circuito equivalente CA en la figura P6.42, $R_S = 1$ kΩ y los parámetros del transistor son $\beta = 80$ y $V_A = 50$ V. *a*) Para $I_{CQ} = 2$ mA, encuentre A_v, R_i y R_o. *b*) Repita el inciso *a*) con $I_{CQ} = 0.2$ mA.

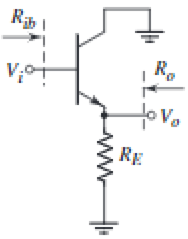


Figura P6.40

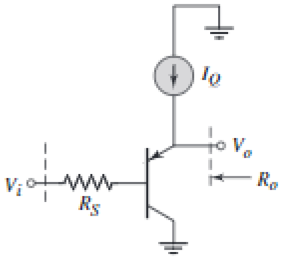


Figura P6.42

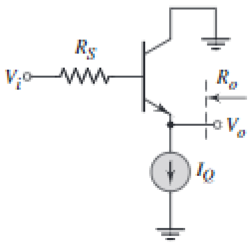


Figura P6.43

6.43 Los parámetros del circuito y transistor para el circuito equivalente CA de la figura P6.43 son $R_S = 0.5$ kΩ, $\beta = 120$, y $V_A = \infty$. *a*) Determine el valor requerido de I_Q para producir una resistencia de salida de señal pequeña de $R_o = 15\ \Omega$. *b*) Con los resultados del inciso *a*) encuentre la ganancia de voltaje de señal pequeña si $V_A = 50$ V.

6.44 Los parámetros del transistor para el circuito de la figura P6.44 son $\beta = 180$ y $V_A = \infty$. *a*) Encuentre I_{CQ} y V_{CEQ}. *b*) Grafique las líneas de carga CD y CA. *c*) Calcule la ganancia de voltaje de señal pequeña. *d*) Determine las resistencias de entrada y de salida R_{ib} y R_o.

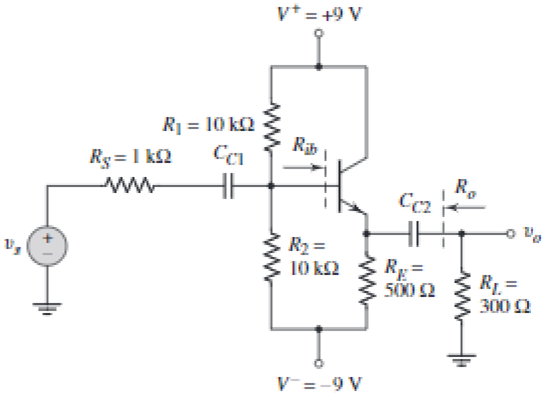


Figura P6.44

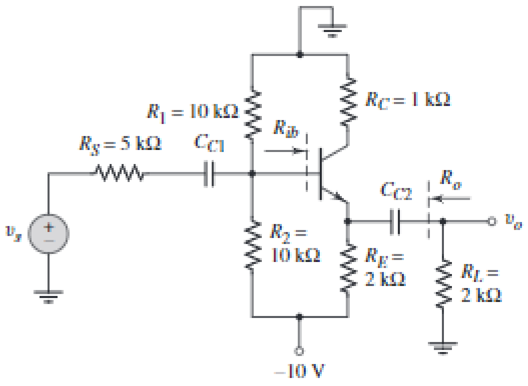


Figura P6.45

6.45 Considere el circuito de la figura P6.45. Los parámetros del transistor son $\beta = 120$ y $V_A = \infty$. Repita todos los incisos del problema 6.44.

Bernardo Pérez 1092771-211113011 6
1092771211130116

6.46 Para el circuito de la figura P6.46, sean $V_{CC} = 3.3$ V, $R_L = 4$ kΩ, $R_1 = 585$ kΩ, $R_2 = 135$ kΩ, y $R_E = 12$ kΩ. Los parámetros del transistor son $\beta = 90$ y $V_A = 60$ V. *a*) Determine los valores en reposo I_{CQ} y V_{ECQ}. *b*) Grafique las líneas de carga CD y CA. *c*) Determine $A_v = v_o/v_s$ y $A_i = i_o/i_S$. *d*) Encuentre R_{ib} y R_o.

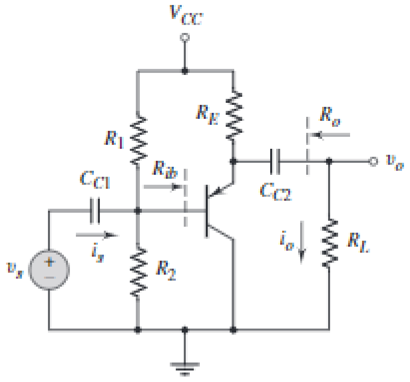


Figura P6.46

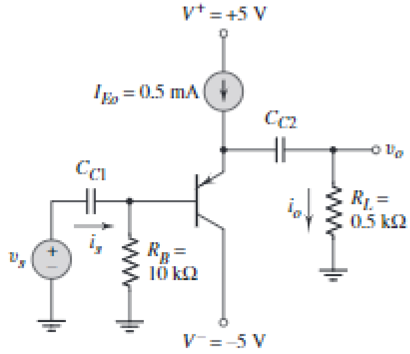


Figura P6.47

6.47 Para el transistor de la figura P6.47, $\beta = 80$ y $V_A = 150$ V. *a*) Determine los voltajes CD en las terminales de la base y el emisor. *b*) Calcule los parámetros de señal pequeña g_m, r_π y r_o. *c*) Determine la ganancia de voltaje y de corriente de señal pequeña. *d*) Repita el inciso *c*) si una resistencia de la fuente de 2 kΩ está en serie con la señal de la fuente v_s.

6.48 Considere el seguidor de emisor de la figura P6.48. Los parámetros del transistor son $\beta = 100$ y $V_A = 100$ V. *a*) Encuentre la resistencia de salida R_o. *b*) Determine la ganancia de voltaje de señal pequeña para *i*) $R_L = 500$ Ω e *ii*) $R_L = 5$ kΩ.

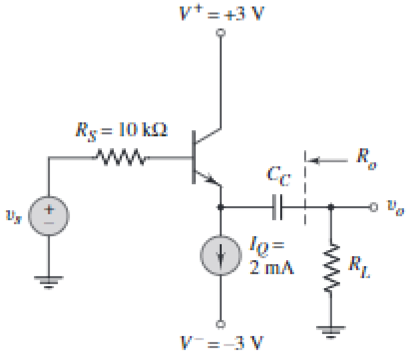


Figura P6.48

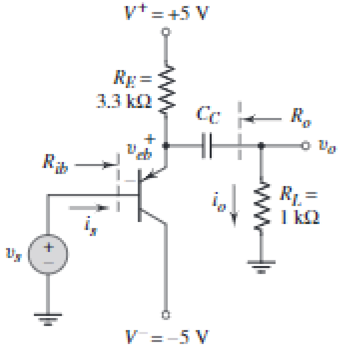


Figura P6.49

6.49 Los parámetros del transistor para el circuito de la figura P6.49 son $\beta = 110$, $V_A = 50$ V y V_{EB}(encendido) $= 0.7$ V. *a*) Determine los valores en reposo I_{CQ} y V_{ECQ}. *b*) Encuentre A_v, R_{ib} y R_o. *c*) La fuente de señal es $v_s(t) = 2.8$ sen ωt (V). Determine $i_s(t)$, $i_o(t)$, $v_o(t)$ y $v_{eb}(t)$.

D6.50 Para el transistor de la figura P6.50, los parámetros son $\beta = 100$ y $V_A = \infty$ V. *a*) Diseñe el circuito tal que $I_{EQ} = 1$ mA y el punto Q esté en el centro de la línea de carga CD. *b*) Si el voltaje de salida senoidal de pico a pico es 4 V, determine las señales senoidales de pico a pico en la base del transistor y el valor de pico a pico

Bernardo Pérez 1092771-2111130116

de v_s. *c*) Si un resistor de carga $R_L = 1\ \text{k}\Omega$ está conectado a la salida a través de un capacitor de acoplamiento, determine el valor de pico a pico en el voltaje de salida suponiendo que v_s es igual al valor determinado en el inciso *b*).

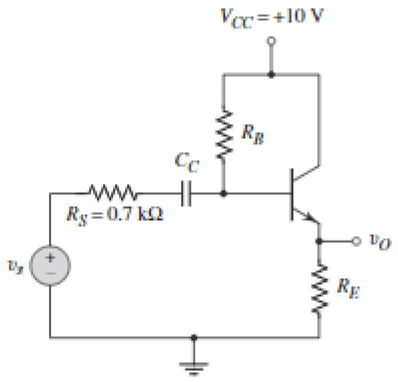


Figura P6.50

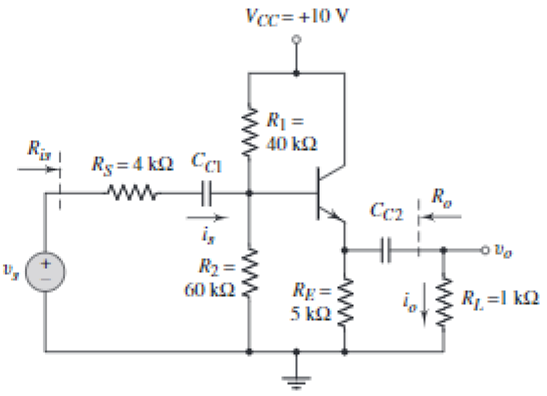


Figura P6.51

6.51 En el circuito de la figura P6.51, determine el intervalo en la ganancia de voltaje de señal pequeña $A_v = v_o/v_s$ y la ganancia de corriente $A_i = i_o/i_s$ si β está en el intervalo $75 \le \beta \le 150$.

6.52 La ganancia de corriente β en el transistor en el circuito de la figura P6.52 está en el intervalo $50 \le \beta \le 200$. *a*) Determine el intervalo en los valores CD de I_E y V_E. *b*) Determine el intervalo en los valores de la resistencia de entrada R_i y ganancia en voltaje $A_v = v_o/v_s$.

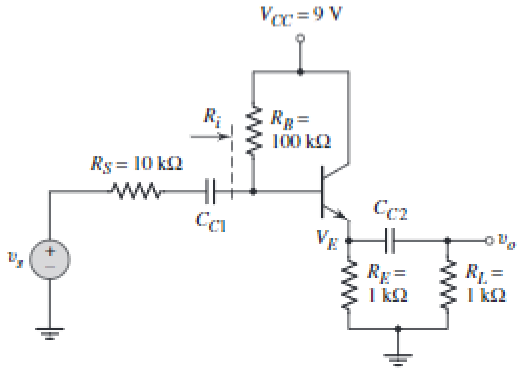


Figura P6.52

6.53 Considere el circuito de la figura P6.47. La ganancia de corriente en el transistor está en el intervalo $100 \le \beta \le 180$ y el voltaje Early es $V_A = 150$ V. Determine el intervalo en la ganancia de voltaje de señal pequeña si la resistencia de carga varía de $R_L = 0.5\ \text{k}\Omega$ a $R_L = 500\ \text{k}\Omega$.

6.54 Para el circuito de la figura P6.54, los parámetros son $V_{CC} = 5$ V y $R_E = 500\ \Omega$. Los parámetros del transistor son $\beta = 120$ y $V_A = \infty$. *a*) Diseñe el circuito para obtener una ganancia de corriente de señal pequeña de $A_i = i_o/i_s = 10$ para $R_L = 500\ \text{k}\Omega$. Encuentre R_1, R_2 y también la resistencia de salida de señal pequeña R_o. *b*) Con los resultados del inciso *a*) determine la ganancia de corriente para $R_L = 2\ \text{k}\Omega$.

Bernardo Pérez 1092771-211113C116
1092771211130116

Bernardo Pérez 1092771-2111133116

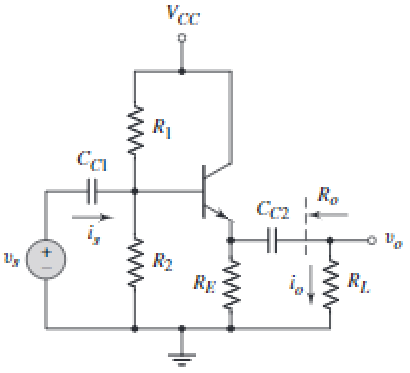


Figura P6.54

D6.55 Diseñe un circuito seguidor de emisor con la configuración mostrada en la figura 6.49 de modo que la resistencia de entrada R_i, definida en la figura 6.51, sea 120 kΩ. Suponga que los parámetros del transistor son $\beta = 120$ y $V_A = \infty$. Sean $V_{CC} = 5$ V y $R_E = 2$ kΩ. Encuentre nuevos valores de R_1 y R_2. El punto Q debe estar aproximadamente en el centro de la línea de carga.

D6.56 *a*) Para el circuito seguidor de emisor en la figura P6.54, suponga que $V_{CC} = 24$ V, $\beta = 75$ y $A_i = i_o/i_s = 8$. Diseñe el circuito para activar una carga de 8 Ω. *b*) Determine la oscilación máxima sin distorsión en el voltaje de salida. *c*) Determine la resistencia de salida R_o.

*D6.57 La salida de un amplificador se representa por medio de $v_s = 4$ sen ωt (V) y $R_S = 4$ kΩ. Un circuito seguidor de emisor, con la configuración mostrada en la figura P6.54, debe diseñarse de modo que la señal de salida no varíe más de 5 por ciento cuando una carga en el intervalo de $R_L = 4$ a 10 kΩ se conecte a la salida. La ganancia de corriente del transistor está en el intervalo $90 \leq \beta \leq 130$ y el voltaje Early es $V_A = \infty$. Para su diseño, encuentre los voltajes máximo y mínimo posibles del voltaje de salida.

*D6.58 Un amplificador seguidor de emisor, con la configuración mostrada en la figura 6.54, debe diseñarse de modo que una señal de audio dada por $v_s = 5$ sen(3 000t) V pero con una resistencia de la fuente de $R_S = 10$ kΩ active un pequeño altavoz. Suponga que los voltajes de alimentación son $V^+ = +12$ V y $V^- = -12$ V. La carga, que representa al altavoz, es $R_L = 12$ kΩ. El amplificador debe ser capaz de generar aproximadamente 1 W de potencia media a la carga. ¿Cuál es la ganancia de potencia de la señal de su amplificador?

Sección 6.7 Amplificador de base común

6.59 La figura P6.59 es un circuito equivalente CA de un amplificador de base común. Los parámetros del transistor son $\beta = 120$, $V_A = \infty$ e $I_{CQ} = 1$ mA. Determine *a*) la ganancia de voltaje $A_v = V_o/V_i$, *b*) la ganancia de corriente $A_i = I_o/I_i$, *c*) la resistencia de entrada R_i y *d*) la resistencia de salida R_o.

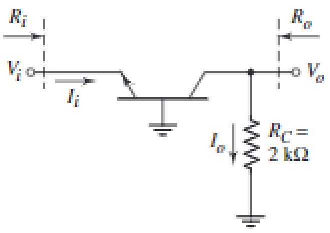


Figura P6.59

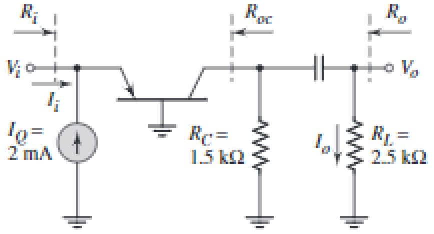


Figura P6.60

6.60 El transistor en el circuito equivalente CA de la figura P6.60 tiene parámetros $\beta = 80$ y $V_A = \infty$. Determine *a*) la ganancia de voltaje $A_v = V_o/V_i$, *b*) la ganancia de corriente $A_i = I_o/I_i$ y *c*) la resistencia de entrada R_i. *d*) Si $V_A = 80$ V, encuentre *i*) la resistencia de salida R_{oc} e *ii*) la resistencia de salida R_o.

6.61 Considere el circuito de base común CA equivalente mostrado en la figura P6.61. El transistor tiene parámetros $\beta = 110$ y $V_A = \infty$. Determine *a*) la ganancia de voltaje $A_v = V_o/V_i$, *b*) la ganancia de corriente $A_i = I_o/I_i$, *c*) la resistencia de entrada R_i y *d*) la resistencia de salida R_o.

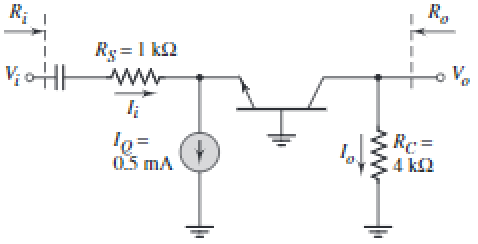


Figura P6.61

6.62 La figura P6.62 muestra un circuito CA equivalente de un amplificador de base común. Los parámetros del transistor son $\beta = 120$, V_{BE}(encendido) = 0.7 V y $V_A = \infty$. *a*) Determine los valores en reposo I_{CQ} y V_{CEQ}. *b*) Encuentre la ganancia de voltaje de señal pequeña $A_v = V_o/V_i$. *c*) Encuentre la ganancia de corriente de señal pequeña $A_i = I_o/I_i$.

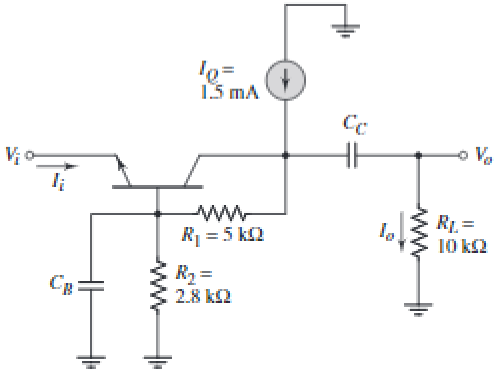


Figura P6.62

6.63 El transistor en el circuito mostrado en la figura P6.63 tiene $\beta = 100$ y $V_A = \infty$. *a*) Determine los valores en reposo I_{CQ} y V_{CEQ}. *b*) Determine la ganancia de voltaje de señal pequeña $A_v = v_o/v_s$.

6.64 Repita el problema 6.63 con una resistencia de 100 Ω en serie con la fuente de señal v_s.

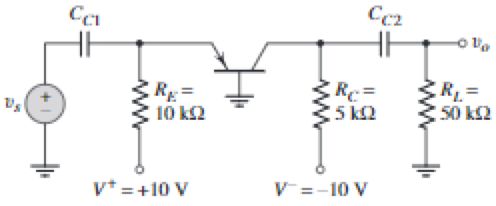


Figura P6.63

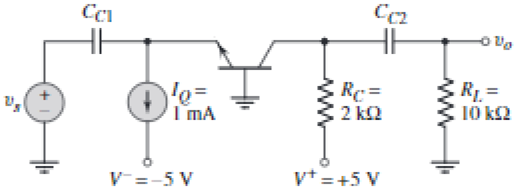


Figura P6.65

Bernardo Pérez 1092771-2111130116
1092771211130116

Bernardo Pérez 1092771-2111130116

6.65 Considere el circuito de base común en la figura P6.65. Los parámetros del transistor son $\beta = 120$ y $V_A = \infty$. *a*) Determine el valor en reposo V_{CEQ}. *b*) Determine la ganancia de voltaje de señal pequeña $A_v = v_o/v_s$.

6.66 Para el circuito de la figura P6.66, los parámetros del transistor son $\beta = 100$ y $V_A = \infty$. *a*) Determine los voltajes CD en las terminales del colector, la base y el emisor. *b*) Determine la ganancia de voltaje de señal pequeña $A_v = v_o/v_s$. *c*) Encuentre la resistencia de entrada R_i.

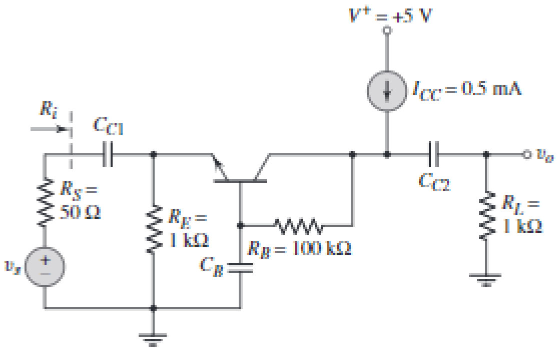


Figura P6.66

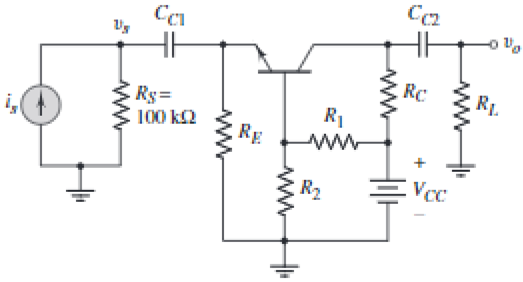


Figura P6.67

6.67 Los parámetros del circuito de la figura P6.67 son $V_{CC} = 9$ V, $R_L = 4$ kΩ, $R_C = 6$ kΩ, $R_E = 3$ kΩ, $R_1 = 150$ kΩ y $R_2 = 50$ kΩ. Los parámetros del transistor son $\beta = 125$, V_{BE}(encendido) $= 0.7$ V y $V_A = \infty$. La señal de entrada es una corriente. *a*) Determine los valores del punto *Q*. *b*) Determine la función de transresistencia $R_m = v_o/i_s$. *c*) Encuentre la señal pequeña de ganancia de voltaje $A_v = v_o/v_s$.

6.68 Para el circuito de base común de la figura P6.67, sean $V_{CC} = 5$V, $R_L = 12$ kΩ y $R_E = 500$ Ω. Los parámetros del transistor son $\beta = 100$ y $V_A = \infty$. *a*) Diseñe el circuito de modo que la ganancia mínima de voltaje de señal pequeña sea $A_v = v_o/v_s = 25$. *b*) ¿Cuáles son los valores *Q*? *c*) Determine la ganancia de voltaje de señal pequeña si R_2 es desacoplada por un gran capacitor.

6.69 Considere el circuito de la figura P6.69. Los parámetros del transistor son $\beta = 60$ y $V_A = \infty$. *a*) Determine los valores en reposo de I_{CQ} y V_{CEQ}. *b*) Determine la ganancia de voltaje de señal pequeña $A_v = v_o/v_s$.

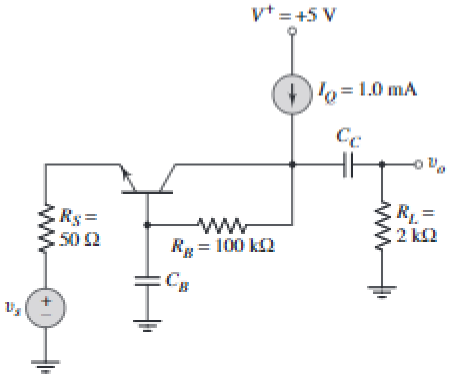


Figura P6.69

*D6.70 Un fotodiodo en un sistema de transmisión óptico, como el de la figura 1.40, se modela como un circuito Norton equivalente con i_s en paralelo con R_S, como muestra la figura P6.67. Suponga que la fuente de corriente está dada por $i_s = 2.5$ sen ωt

μA y $R_S = 50$ kΩ. Diseñe el circuito de base común de la figura P6.67 de modo que el voltaje de salida sea $v_o = 5$ sen ωt mV. Suponga que los parámetros del transistor son $\beta = 120$ y $V_A = \infty$. Sea $V_{CC} = 5$ V.

6.71 En el circuito de base común de la figura P6.71, el transistor es un 2N2907A, con una ganancia de corriente nominal de $\beta = 80$. *a*) Determine I_{CQ} y V_{ECQ}. *b*) Con los parámetros *h* (suponiendo $h_{re} = 0$), determine el intervalo en ganancia de voltaje de señal pequeña $A_v = v_o/v_s$. *c*) Determine el intervalo en las resistencias de entrada y de salida R_i y R_o.

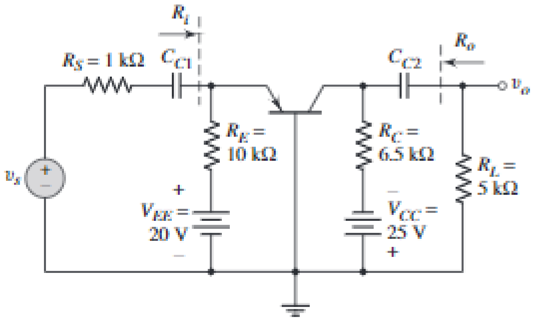


Figura P6.71

*D6.72 En el circuito de la figura P6.71, sean $V_{EE} = V_{CC} = 5$ V, $\beta = 100$, $V_A = \infty$, $R_L = 1$ kΩ y $R_S = 0$. *a*) Diseñe el circuito de modo que la ganancia de voltaje de señal pequeña sea $A_v = v_o/v_s = 25$ y $V_{ECQ} = 3$ V. *b*) ¿Cuáles son los valores de los parámetros de señal pequeña g_m, r_π y r_o?

Sección 6.9 Amplificadores multietapa

6.73 Considere el circuito equivalente CA de la figura P6.73. Los parámetros del transistor son $\beta_1 = 120$, $\beta_2 = 80$, $V_{A1} = V_{A2} = \infty$ e $I_{CQ1} = I_{CQ2} = 1$ mA. *a*) Encuentre la ganancia de voltaje de señal pequeña $A_{v1} = V_{o1}/V_i$. *b*) Determine la ganancia de voltaje de señal pequeña $A_{v2} = V_{o2}/V_{o1}$. *c*) Encuentre la ganancia de voltaje total de señal pequeña $A_v = V_{o2}/V_i$.

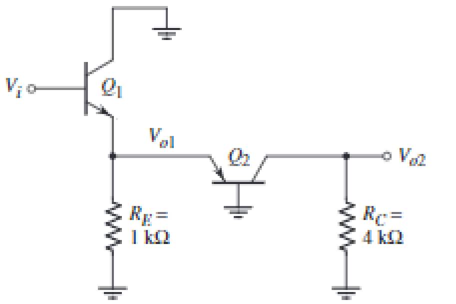


Figura P6.73

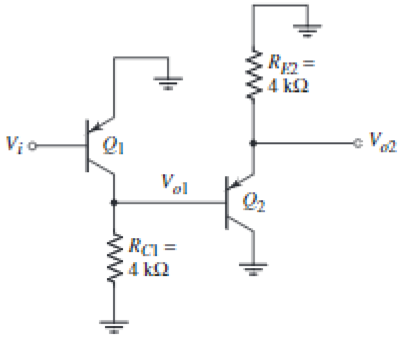


Figura P6.74

6.74 Los parámetros del transistor en el circuito equivalente CA mostrado en la figura P6.74 son $\beta_1 = \beta_2 = 100$, $V_{A1} = V_{A2} = \infty$, $I_{CQ1} = 0.5$ mA e $I_{CQ2} = 2$ mA. *a*) Encuentre la ganancia de voltaje de señal pequeña $A_{v1} = V_{o1}/V_i$. *b*) Determine la ganancia de voltaje de señal pequeña $A_{v2} = V_{o2}/V_{o1}$. *c*) Determine la ganancia de voltaje total de señal pequeña $A_v = V_{o2}/V_i$.

Bernardo Pérez 1092771-211113017
1092771211130117

*6.75 Los parámetros para cada transistor en el circuito de la figura P6.75 son $\beta = 100$ y $V_A = \infty$. *a*) Determine los parámetros de señal pequeña g_m, r_π y r_o para ambos transistores. *b*) Determine la señal pequeña de ganancia de voltaje $A_{v1} = v_{o1}/v_S$, suponiendo que v_{o1} está conectado a un circuito abierto, y determine la ganancia $A_{v2} = v_o/v_{o1}$. *c*) Determine la señal pequeña de ganancia de voltaje global $A_v = v_o/v_s$. Compare la ganancia global con el producto $A_{v1} \cdot A_{v2}$, usando los valores calculados en el inciso *b*).

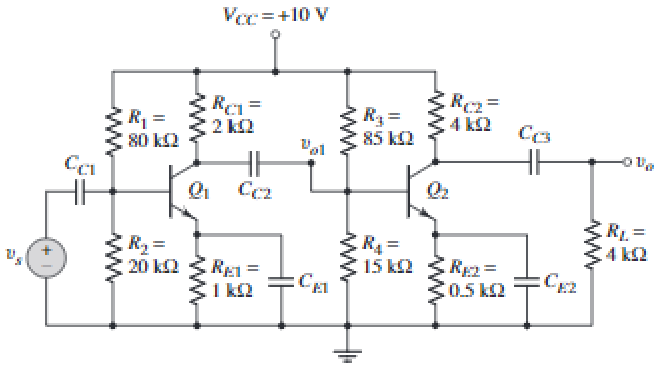


Figura P6.75

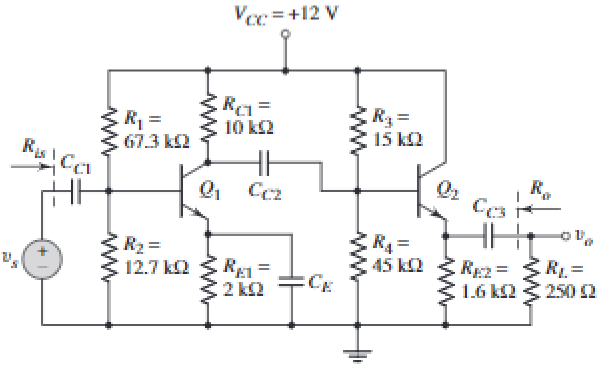


Figura P6.76

*6.76 Considere el circuito de la figura P6.76, cuyos parámetros del transistor son $\beta = 120$ y $V_A = \infty$. *a*) Determine los parámetros de señal pequeña g_m, r_π y r_o para ambos transistores. *b*) Grafique las líneas de carga CD y CA para ambos transistores. *c*) Determine la señal pequeña de ganancia de voltaje global $A_v = v_o/v_s$. *d*) Determine la resistencia de entrada R_{is} y la resistencia de salida R_o. *e*) Determine la oscilación máxima sin distorsión en el voltaje de salida.

6.77 Los parámetros del transistor para el circuito mostrado en la figura P6.77 son $\beta_1 = 120$, $\beta_2 = 80$, V_{BE1}(encendido) $= V_{BE2}$(encendido) $= 0.7$ V y $V_{A1} = V_{A2} = \infty$. *a*) Determine la corriente del colector en reposo en cada transistor. *b*) Encuentre la señal pequeña de ganancia de voltaje $A_v = v_o/v_s$. *c*) Determine las resistencias de entrada y de salida R_{ib} y R_o.

*6.78 Para cada transistor en la figura P6.78, los parámetros son $\beta = 100$ y VA $= \infty$. *a*) Determine los valores del punto Q para Q_1 y Q_2. *b*) Determine la señal pequeña de ganancia de voltaje global $A_v = v_o/v_s$. *c*) Determine las resistencias de entrada y de salida R_{is} y R_o.

Bernardo Pérez 1092771-2111130117

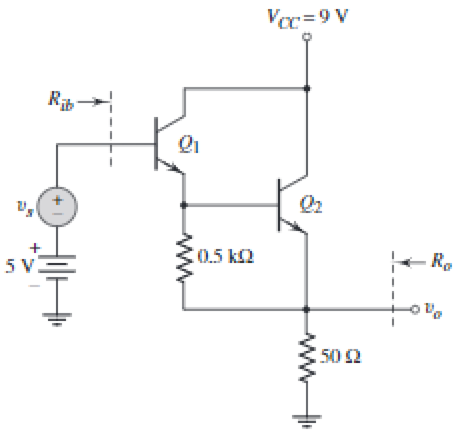


Figura P6.77

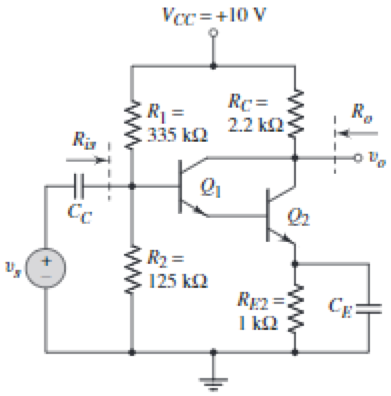


Figura P6.78

6.79 En la figura P6.79 se muestra un circuito CA equivalente de una configuración de par de Darlington. Los parámetros del transistor son $\beta_1 = 120$, $\beta_2 = 80$, $V_{A1} = 80$ V, y $V_{A2} = 50$ V. Determine la resistencia de salida R_o para *a*) $I_{C2} = I_{\text{Polarización}} = 1$ mA; *b*) $I_{C2} = 1$ mA, $I_{\text{Polarización}} = 0.2$ mA; y *c*) $I_{C2} = 2$ mA, $I_{\text{Polarización}} = 0$.

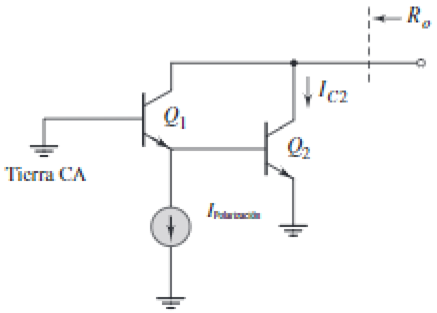


Figura P6.79

Sección 6.10 Consideraciones de potencia

6.80 Considere el circuito de la figura 6.31. Los parámetros del circuito y del transistor se proporcionan en el ejercicio 6.5. *a*) Determine la potencia media disipada en el transistor, R_C y R_E para $v_s = 0$. *b*) Repita el inciso *a*) con $v_s = 100$ sen ωt (mV).

6.81 Considere el circuito de la figura 6.38. Los parámetros del transistor se proporcionan en el ejercicio 6.7. *a*) Calcule la potencia media disipada en el transistor, R_C y R_E para $v_s = 0$. *b*) Determine la potencia de la señal máxima sin distorsión que es posible entregar a R_C para la condición de que $i_C \geq 0$ y $0.5 \leq v_{CE} \leq 9$ V.

6.82 Para el circuito de la figura 6.43, use los parámetros del circuito y del transistor descritos en el ejemplo 6.9. *a*) Calcule la potencia media disipada en el transistor, R_E y R_C para $v_s = 0$. *b*) Determine la potencia de la señal máxima sin distorsión que es posible entregar a R_L. ¿Cuáles son las potencias de las señales disipadas en R_E y R_C, y cuál es la potencia media disipada en el transistor en este caso?

6.83 Para el circuito de la figura 6.57, los parámetros del transistor son $\beta = 100$ y $V_A = 100$ V, y la resistencia de la fuente es $R_S = 0$. Determine la potencia de la señal máxima sin distorsión que es posible entregar a R_L si: *a*) $R_L = 1$ kΩ y *b*) $R_L = 10$ kΩ.

Bernardo Pérez 1092771-2111130117

6.84 Considere el circuito de la figura 6.64 con los parámetros del ejercicio PPC 6.14. *a*) Calcule la potencia media disipada en el transistor y también R_C, para $v_s = 0$. *b*) Determine la potencia de la señal máxima sin distorsión que es posible entregar a R_L, así como la potencia media disipada resultante en el transistor y en R_C.

PROBLEMAS DE SIMULACIÓN POR COMPUTADORA

6.85 *a*) Con una simulación por computadora compruebe los resultados del ejercicio 6.5. *b*) Repita el inciso *a*) para voltajes Early de *i*) $V_A = 100$ V e *ii*) $V_A = 50$ V.

6.86 *a*) Con una simulación por computadora, compruebe los resultados del ejercicio PPC 6.7. *b*) Repita el inciso *a*) para un voltaje Early de $V_A = 50$ V.

6.87 Con una simulación por computadora, compruebe los resultados del ejemplo 6.10.

6.88 Con una simulación por computadora, compruebe los resultados del ejercicio 6.15 para el amplificador multitransistor.

PROBLEMAS DE DISEÑO

[Nota: Cada diseño debe correlacionarse con una simulación por computadora.]

*D6.89 Diseñe un amplificador de emisor común con la configuración general mostrada en la figura 6.39, excepto con un transistor PNP. La magnitud de la señal pequeña de ganancia de voltaje debe ser $|A_v| = 50$ mientras activa una carga $R_L = 10$ kΩ. Polarice el circuito a ±3.3 V.

*6.90 Considere el circuito de la figura 6.20. Sean $V_{CC} = 5$ V, $R_L = 10$ kΩ, $\beta = 120$ y $V_A = \infty$. Diseñe el circuito de modo que la señal pequeña de ganancia de corriente sea $A_i = 20$ y se obtenga la oscilación máxima sin distorsión en el voltaje de salida.

*D6.91 Un micrófono pone un voltaje máximo de 2 mV y tiene una resistencia de salida de 5 kΩ. Diseñe un sistema amplificador que active un altavoz de 24 Ω, produciendo una señal de potencia de 0.5 W. Suponga una ganancia de corriente de $\beta = 50$ para todos los transistores disponibles. Especifique la corriente y potencia indicadas de los transistores.

*D6.92 Vuelva a diseñar el amplificador de dos etapas de la figura 6.66 de modo que la ganancia de voltaje de cada etapa sea $A_{v1} = A_{v2} = -50$. Suponga ganancias de corriente del transistor de $\beta_{NPN} = 150$ y $\beta_{PNP} = 110$. La potencia total disipada en el circuito debe estar limitada a 25 mW.

Bernardo Pérez 1092771-2111130117

Capítulo 7

Respuesta de frecuencia

Hasta el momento en nuestros análisis de amplificadores lineales hemos supuesto que los capacitores de acoplamiento y los capacitores de desvío (*bypass*) actúan como cortocircuitos para los voltajes de las señales y como circuitos abiertos para voltajes CD. Sin embargo, los capacitores no cambian instantáneamente de un cortocircuito a un circuito abierto cuando la frecuencia tiende a cero. También supusimos que los transistores son ideales en el sentido de que las señales de salida responden de manera instantánea a las señales de entrada. Sin embargo, tanto en el transistor bipolar como en el transistor de efecto de campo hay capacitancias internas que afectan la respuesta de frecuencia. El principal objetivo de este capítulo es determinar la respuesta de frecuencia de circuitos amplificadores debida a circuitos de capacitores y capacitancias internas de transistores.

Bernardo Pérez 1092771-211113018

VISTA PREVIA

1092771211113018

En este capítulo:

- Analizaremos las características generales de la respuesta de frecuencia de los amplificadores.
- Obtendremos las funciones de transferencia de dos circuitos simples *R-C*, desarrollaremos los diagramas de Bode para la magnitud y fase de las funciones de transferencia y nos familiarizaremos con el trazo de los diagramas de Bode.
- Analizaremos la respuesta de frecuencia de circuitos de transistores con capacitores.
- Determinaremos la respuesta de frecuencia del transistor bipolar y determinaremos el efecto Miller y la capacitancia Miller.
- Determinaremos la respuesta de frecuencia del transistor MOS y determinaremos el efecto Miller y la capacitancia Miller.
- Determinaremos la respuesta de alta frecuencia de configuraciones básicas de circuitos de transistores, inclusive el circuito cascode.
- Como aplicación, diseñaremos un amplificador BJT de dos etapas con capacitores de acoplamiento de modo que las frecuencias de 3 dB asociadas con cada etapa sean iguales.

7.1 RESPUESTA DE FRECUENCIA DEL AMPLIFICADOR

Objetivo: • Analizar las características generales de la respuesta de frecuencia de los amplificadores.

Todos los factores de ganancia de un amplificador son funciones de la señal de frecuencia. Estos factores de ganancia son voltaje, corriente, transconductancia y transresistencia. Hasta el momento, hemos supuesto que la señal de frecuencia es lo bastante alta para que los capacitores de acoplamiento y de paso se consideren cortocircuitos y, al mismo tiempo, supusimos que la señal de frecuencia es lo bastante baja para que las capacitancias parásitas, de carga y del transistor se consideren circuitos abiertos. En este capítulo abordaremos la respuesta del amplificador sobre todo el intervalo de frecuencias.

En general, un factor de ganancia contra la frecuencia de un amplificador asemeja al de la figura 7.1.[1] Tanto el factor de ganancia como la frecuencia se graficaron en escalas logarítmicas (el factor de ganancia en términos de decibeles). Se indican tres rangos de frecuencia: bajas, de banda media y altas. En el **rango de bajas frecuencias**, $f < f_L$, la ganancia decrece cuando la frecuencia disminuye debido a efectos de capacitores de acoplamiento y de paso. En el **rango de altas frecuencias**, $f > f_H$, los efectos de la capacitancia parásita y del transistor ocasionan que la ganancia decrezca cuando aumenta la frecuencia. El **rango de banda media** es la región en que los capacitores de acoplamiento y de desvío actúan como cortocircuitos, y la capacitancia parásita y la capacitancia del transistor, como circuitos abiertos. En esta región, la ganancia es casi una constante. Como mostraremos, la ganancia en $f = f_L$ y en $f = f_H$ es 3 dB menos que la máxima ganancia de banda media. El ancho de banda del amplificador (en Hz) se define como $f_{BW} = f_H - f_L$.

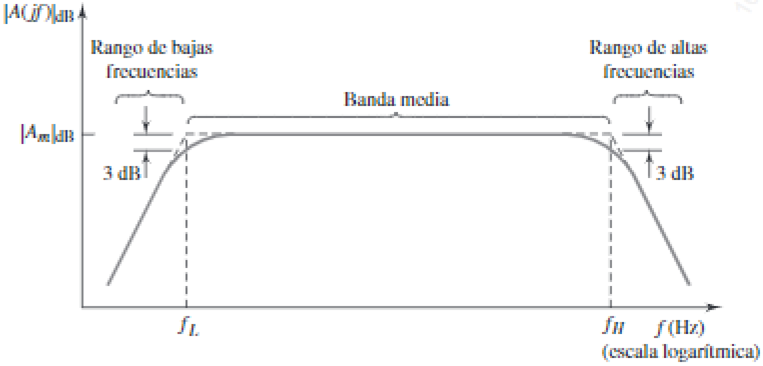


Figura 7.1 Ganancia contra frecuencia del amplificador.

Para un amplificador de audio, por ejemplo, las frecuencias de la señal en el rango de 20 Hz $< f <$ 20 kHz deben amplificarse de la misma manera para reproducir el sonido lo más exactamente posible. Por tanto, en el diseño de un buen amplificador de audio, la frecuencia f_L debe diseñarse de modo que sea menor que 20Hz y f_H debe diseñarse de modo que sea mayor que 20 kHz.

[1] En muchas referencias, la ganancia se grafica como una función de la frecuencia en radianes ω. Por consistencia, todas las curvas en este capítulo se grafican como una función de la frecuencia cíclica f(Hz). Observamos que $\omega = 2\pi f$. La ganancia del amplificador también se grafica en términos de decibeles (dB), donde $|A|_{dB} = 20 \log_{10} |A|$.

Bernardo Pérez 1092771-2111130118

7.1.1 Circuitos equivalentes

Cada capacitor en un circuito es importante sólo en un extremo del espectro de frecuencias. Por ello, podemos desarrollar circuitos equivalentes específicos válidos en el rango de frecuencias bajas, de banda media y altas.

Rango de banda media

Los circuitos equivalentes para realizar cálculos en el rango de banda media son los mismos que hemos considerado hasta este momento en el texto. Como ya se mencionó, los capacitores de acoplamiento y de paso en esta región se tratan como cortocircuitos. Las capacitancias parásitas y del transistor se tratan como circuitos abiertos. En este rango de frecuencias, en el circuito no hay capacitancias. Estos circuitos se denominan circuitos equivalentes de banda media.

Rango de bajas frecuencias

En este rango de frecuencias, usamos un circuito equivalente de baja frecuencia. En esta región, los capacitores de acoplamiento y de desvío deben incluirse en el circuito equivalente y en las ecuaciones del factor de amplificación. Las capacitancias parásitas y capacitancias del transistor se tratan como circuitos abiertos. Las expresiones matemáticas obtenidas para el factor de amplificación en este rango de frecuencias deben aproximarse a los resultados de banda media cuando f tiende al rango de frecuencias de banda media, pues en este límite los capacitores tienden a condiciones de cortocircuito.

Bernardo Pérez 1092771-2111130118

Rango de altas frecuencias

En el rango de altas frecuencias usamos un circuito equivalente de alta frecuencia. En esta región, los capacitores de acoplamiento y de paso se tratan como cortocircuitos. En este circuito equivalente deben tomarse en cuenta el transistor y cualquier capacitancia parásita o de carga. Las expresiones matemáticas obtenidas para el factor de amplificación en este rango de frecuencias deben aproximarse a los resultados de banda media cuando f tiende al rango de frecuencias de banda media, pues en este límite los capacitores tienden a condiciones de circuitos abiertos.

10927712111130118

7.1.2 Análisis de respuesta de frecuencia

El uso de los tres circuitos equivalentes que acaban de considerarse en lugar de un circuito completo es una técnica de aproximación que produce resultados útiles de análisis a mano a la vez que evita funciones de transferencia complicadas. Esta técnica es válida si hay una gran separación entre f_L y f_H, es decir, $f_H \gg f_L$. Esta condición se cumple en muchos circuitos electrónicos que consideraremos.

Las simulaciones por computadora, como PSpice, consideran todas las capacitancias y producen curvas de respuesta de frecuencia más exactas que los resultados de análisis a mano. Sin embargo, los resultados obtenidos con computadora no proporcionan ningún conocimiento físico sobre un resultado particular, por lo cual no proporcionan ninguna percepción física sobre un resultado específico, de modo que no proporcionan ninguna sugerencia en cuanto a posibles cambios en el diseño que mejoren una respuesta de frecuencia particular. Un análisis manual ofrece una panorámica sobre los "por qué y por tanto" de una respuesta específica. Luego, esta comprensión básica permite un mejor diseño del circuito.

En la siguiente sección, para empezar nuestro análisis de respuesta de frecuencia presentaremos dos circuitos simples. Primero obtendremos las expresiones matemáticas que relacionan el voltaje de salida con el voltaje de entrada (función de transferencia) como función de la señal de frecuencia. A partir de estas funciones obtenemos las curvas de respuesta. Las dos curvas de respuesta de frecuencia proporcionan la magnitud de la función de transferencia contra la frecuencia y la fase de la función de transferencia contra la frecuencia. La respuesta de fase relaciona la fase de la señal de salida con la fase de la señal de entrada.

Luego desarrollaremos una técnica que permite trazar con facilidad las curvas de respuesta de frecuencia sin necesidad de realizar un análisis completo de la función de transferencia. Este enfoque simplificado permite una comprensión general de la respuesta de frecuencia de circuitos electrónicos. Después confiaremos en la simulación por computadora para obtener cálculos más detallados cuando sea necesario.

7.2 FUNCIONES DE TRANSFERENCIA DEL SISTEMA

Objetivo: • Obtener las funciones de transferencia del sistema de dos circuitos, desarrollar los diagramas de Bode de la magnitud y fase de las funciones de transferencia y familiarizarse con el trazo de los diagramas de Bode.

La respuesta de frecuencia de un circuito suele determinarse con la **frecuencia compleja** $\boldsymbol{s}$. Cada capacitor se representa por su impedancia compleja, $1/sC$, y cada inductor se representa por su impedancia compleja, sL. Luego, las ecuaciones del circuito se formulan como de costumbre. Al usar la frecuencia compleja, las expresiones matemáticas obtenidas para la ganancia de voltaje, la ganancia de corriente, la impedancia de entrada y la impedancia de salida son cocientes de polinomios en s.

En muchos casos nos ocuparemos de funciones de transferencia del sistema. La forma de estas funciones es como cocientes de, por ejemplo, voltaje de salida entre voltaje de entrada (función de transferencia de voltaje), o de corriente de salida entre voltaje de entrada (función de transconductancia). Las cuatro funciones de transferencia generales se muestran en la tabla 7.1.

Una vez determinada una función de transferencia, podemos encontrar el resultado de una excitación senoidal en estado estacionario al fijar $s = j\omega = j2\pi f$. Luego, el cociente de polinomios en s se reduce a un número complejo por cada frecuencia f. El número complejo se reduce a una magnitud y una fase.

Tabla 7.1 Funciones de transferencia de la frecuencia compleja s

Nombre de la función	Expresión
Función de transferencia de voltaje	$T(s) = V_o(s)/V_i(s)$
Función de transferencia de corriente	$I_o(s)/I_i(s)$
Función de transresistencia	$V_o(s)/I_i(s)$
Función de transconductancia	$I_o(s)/V_i(s)$

7.2.1 Análisis de dominio s

En general, una función de transferencia en el dominio s se expresa en la forma

$$T(s) = K\frac{(s - z_1)(s - z_2)\cdots(s - z_m)}{(s - p_1)(s - p_2)\cdots(s - p_n)} \tag{7.1}$$

donde K es una constante, $z_1, z_2, \ldots, z_m$ son los "ceros" de la función de transferencia y $p_1, p_2, \ldots, p_n$ son los "polos" de la función de transferencia. Cuando la frecuencia compleja es igual a un cero, $s = z_i$, la función de transferencia es cero; cuando la frecuencia compleja es igual a un polo, $s = p_i$, la función de transferencia diverge y se vuelve infinita. La función de transferencia se evalúa para frecuencias físicas al sustituir s con $j\omega$. En general, la función de trans-

Bernardo Pérez 1092771-2111130118

ferencia resultante $T(j\omega)$ es una función compleja; es decir, tanto su magnitud como su fase son funciones de la frecuencia. Estos temas suelen analizarse en un curso básico de análisis de circuitos.

Para presentar el análisis de respuesta de frecuencia de circuitos de transistores, estudiaremos los circuitos de las figuras 7.2 y 7.3. La función de transferencia de voltaje para el circuito en la figura 7.2 se expresa en forma de divisor de voltaje, como sigue:

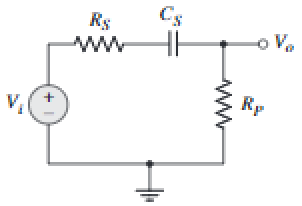


Figura 7.2 Circuito del capacitor de acoplamiento en serie.

$$\frac{V_o(s)}{V_i(s)} = \frac{R_P}{R_S + R_P + \dfrac{1}{sC_S}} \tag{7.2}$$

Los elementos R_S y C_S están en serie entre las señales de entrada y salida, y el elemento R_P está en paralelo con la señal de salida. La ecuación (7.2) puede escribirse como:

$$\frac{V_o(s)}{V_i(s)} = \frac{sR_PC_S}{1 + s(R_S + R_P)C_S} \tag{7.3}$$

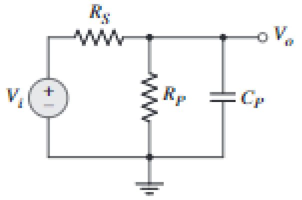


Figura 7.3 Circuito del capacitor de carga en paralelo.

que puede reordenarse y escribirse como

$$\frac{V_o(s)}{V_i(s)} = \left(\frac{R_P}{R_S + R_P}\right)\left[\frac{s(R_S + R_P)C_S}{1 + s(R_S + R_P)C_S}\right] = K\left(\frac{s\tau_s}{1 + s\tau_s}\right) \tag{7.4}$$

donde τ_S es una constante de tiempo dada por $\tau_S = (R_S + R_P)C_S$.

Al escribir una ley de la corriente de Kirchhoff (KCL) en el nodo de salida determinamos la función de transferencia de voltaje para el circuito de la figura 7.3 como sigue:

$$\frac{V_o - V_i}{R_S} + \frac{V_o}{R_P} + \frac{V_o}{(1/sC_P)} = 0 \tag{7.5}$$

En este caso, el elemento R_S está en serie entre las señales de entrada y salida, y los elementos R_P y C_P están en paralelo con la señal de salida. Al reordenar los términos en la ecuación (7.5) se obtiene

$$\frac{V_o(s)}{V_i(s)} = \left(\frac{R_P}{R_S + R_P}\right)\left[\frac{1}{1 + s\left(\dfrac{R_SR_P}{R_S + R_P}\right)C_P}\right] \tag{7.6}$$

o

$$\frac{V_o(s)}{V_i(s)} = \left(\frac{R_P}{R_S + R_P}\right)\left[\frac{1}{1 + s(R_S \| R_P)C_P}\right] = K\left(\frac{1}{1 + s\tau_P}\right) \tag{7.7}$$

donde τ_P es una constante de tiempo dada por $\tau_P = (R_S \| R_P)C_P$.

7.2.2 Funciones de primer orden

En el análisis manual de circuitos electrónicos que realizaremos en este capítulo, en general nos limitaremos a considerar una sola capacitancia a la vez. En consecuencia, estudiaremos las **funciones de transferencia de primer orden** que, en la mayor parte de los casos, tienen la forma general de una de las ecuaciones (7.4) o (7.7). Este análisis simplificado nos permitirá presentar las respuestas de frecuencia de capacitancias específicas y de los transistores en sí. Luego compararemos nuestros resultados del análisis manual con soluciones más rigurosas mediante simulación por computadora.

Bernardo Pérez 1092771-2111130118

Bernardo Pérez 1092771-211113018

7.2.3 Gráficas de Bode

Una técnica simplificada para obtener gráficas aproximadas de la magnitud y fase de una función de transferencia, dados los polos y ceros o las constantes de tiempo equivalentes fue desarrollada por H. Bode, y los diagramas resultantes se denominan **gráficas de Bode**.

Análisis cualitativo: Para empezar, consideraremos la magnitud de la función de transferencia de voltaje contra la frecuencia. Antes de profundizar en la cuestión matemática, determinamos cualitativamente las características generales de esta gráfica. El capacitor C_S en la figura 7.2 está en serie entre las terminales de entrada y de salida. Así, este capacitor se comporta como capacitor de acoplamiento.

En el límite de frecuencia cero (la señal de entrada es un voltaje CD constante), la impedancia del capacitor es infinita (un circuito abierto). En este caso, la señal de entrada no se acopla con la terminal de salida, por lo que el voltaje de salida es cero. En este caso, la magnitud de la función de transferencia de voltaje es cero.

En el límite de una frecuencia muy alta, la impedancia del capacitor se vuelve muy pequeña (tendiendo a un cortocircuito). En esta situación, la magnitud del voltaje de salida alcanza un valor constante dado por un divisor de voltaje, o $V_o = [R_P/(R_P + R_S)] \cdot V_i$.

Por tanto, esperamos que la magnitud de la función de transferencia empiece en cero para frecuencia cero, que aumente para frecuencia creciente y alcance un valor constante a una frecuencia relativamente alta.

Gráfica de Bode para la figura 7.2

Deducción matemática: Para la función de transferencia en la ecuación (7.4), correspondiente al circuito en la figura 7.2, si sustituimos s por $j\omega$ y definimos una constante de tiempo τ_S como $\tau_S = (R_S + R_P)C_S$, obtenemos

$$T(j\omega) = \frac{V_o(j\omega)}{V_i(j\omega)} = \left(\frac{R_P}{R_S + R_P}\right)\left[\frac{j\omega\tau_S}{1 + j\omega\tau_S}\right] \tag{7.8}$$

La magnitud de la ecuación (7.8) es

$$|T(j\omega)| = \left(\frac{R_P}{R_S + R_P}\right)\left[\frac{\omega\tau_S}{\sqrt{1 + \omega^2\tau_S^2}}\right] \tag{7.9a}$$

o

$$|T(jf)| = \left(\frac{R_P}{R_S + R_P}\right)\left[\frac{2\pi f\tau_S}{\sqrt{1 + (2\pi f\tau_S)^2}}\right] \tag{7.9b}$$

Obtenemos la gráfica de Bode para la magnitud de ganancia contra frecuencia. Podemos observar que $|T(jf)|_{\text{dB}} = 20\log_{10}|T(jf)|$. A partir de la ecuación (7.9*b*)), escribimos

$$|T(jf)|_{\text{dB}} = 20\log_{10}\left[\left(\frac{R_P}{R_S + R_P}\right) \cdot \frac{2\pi f\tau_S}{\sqrt{1 + (2\pi f\tau_S)^2}}\right] \tag{7.10a}$$

o

$$|T(jf)|_{\text{dB}} = 20\log_{10}\left(\frac{R_P}{R_S + R_P}\right) + 20\log_{10}(2\pi f\tau_S) - 20\log_{10}\sqrt{1 + (2\pi f\tau_S)^2} \tag{7.10b}$$

Graficamos cada término de la ecuación (7.10*b*)) y luego combinamos las tres gráficas para obtener la gráfica de Bode final de la magnitud de la ganancia.

La figura 7.4*a*) es la gráfica del primer término de la ecuación (7.10*b*)), que es sólo una constante independiente de la frecuencia. Podemos observar que, como $[R_P/(R_S + R_P)]$ es menor que la unidad, el valor dB es menor que cero.

La figura 7.4*b*) es la gráfica del segundo término de la ecuación (7.10*b*). Cuando $f = 1/2\pi\tau_S$, tenemos $20\log_{10}(1) = 0$. Las pendientes en las magnitudes de las gráficas de Bode están descritas en unidades de octavas de dB o décadas de dB. Una **octava** significa que la frecuencia aumenta por un factor de dos, y una **década** implica que la frecuencia aumenta por un factor de 10. El valor de la función $20 \log_{10}(2\pi f \tau_S)$ aumenta por un factor de $6.02 \cong 6$ dB para todo aumento en frecuencia por un factor de 2, y el valor de la función aumenta por un factor de 20 dB para todo aumento en frecuencia por un factor de 10. Por tanto, consideramos una pendiente de 6 dB/octava o 20 dB/década.

La figura 7.4*c*) es la gráfica del tercer término de la ecuación (7.10*b*)). Para $f \ll 1/2\pi\tau_S$, el valor de la función es esencialmente 0 dB, y cuando $f = 1/2\pi\tau_S$, el valor es -3 dB. Para $f \gg 1/2\pi\tau_S$, la función se vuelve $-20 \log_{10}(2\pi f \tau_S)$, de modo que la pendiente se vuelve -6 dB/octava o -20 dB/década. Una proyección de línea recta de esta pendiente pasa por 0 dB en $f = 1/2\pi\tau_S$. Así, aproximamos la gráfica de Bode para este término por medio de dos asíntotas rectas que se cortan en 0 dB y $f = 1/2\pi\tau_S$. Esta frecuencia particular se denomina **frecuencia de punto de ruptura**, **frecuencia de esquina**, **frecuencia de −3 dB** o **frecuencia de corte**.

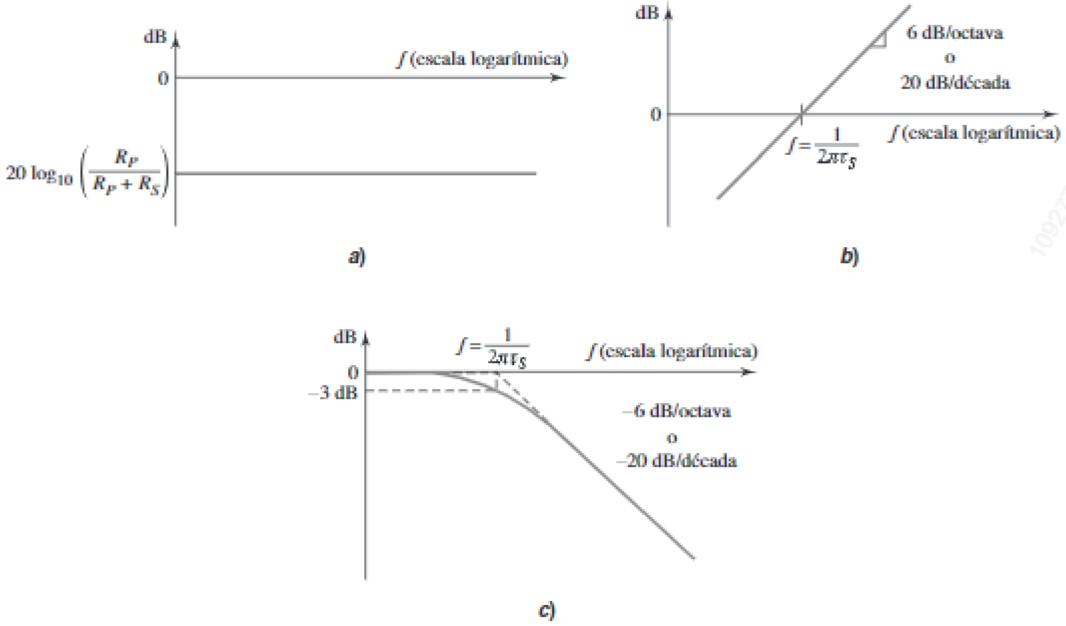


Figura 7.4 Gráficas *a*) del primer término, *b*) del segundo término y *c*) del tercer término de la ecuación (7.10*b*).

La gráfica de Bode completa de la ecuación (7.10*b*) se muestra en la figura 7.5. Para $f \gg 1/2\pi\tau_S$, los términos segundo y tercero de la ecuación (7.10*b*) se cancelan, y para $f \ll 1/2\pi\tau_S$, domina el valor negativo dB grande de la figura 7.4*b*).

La función de transferencia dada por la ecuación (7.9) es para el circuito de la figura 7.2. El capacitor en serie C_S es un capacitor de acoplamiento entre las señales de entrada y de salida. A una frecuencia lo bastante alta, el capacitor C_S actúa como cortocircuito, y el voltaje de salida, desde un divisor de voltaje, es

$$V_o = [R_P/(R_P + R_S)]V_i$$

Bernardo Pérez 1092771-211130118
1092771211130118

Para frecuencias muy bajas, la impedancia de C_S tiende a la de un circuito abierto y el voltaje de salida tiende a cero. Este circuito se denomina **red de paso alto**, pues las señales de alta frecuencia pasan hacia la salida. Ahora se entiende la forma de la gráfica de Bode de la figura 7.5.

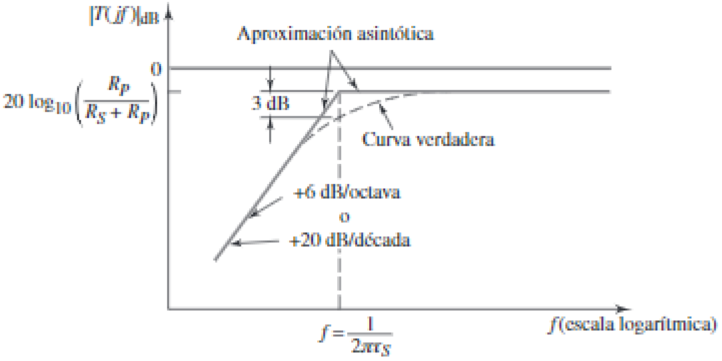


Figura 7.5 Gráfica de Bode de la magnitud de la función de transferencia de voltaje para el circuito en la figura 7.2.

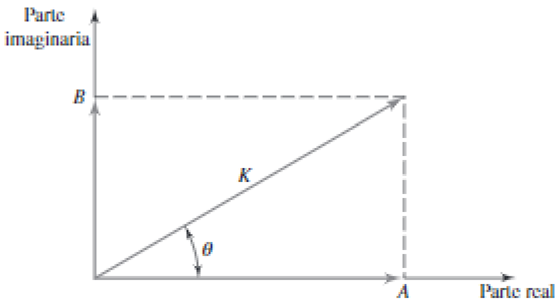


Figura 7.6 Relación entre las formas rectangular y polar de un número complejo.

La gráfica de Bode de la función de fase se obtiene con facilidad al recordar la relación entre las formas rectangular y polar de un número complejo. Escribimos $A + jB = Ke^{j\theta}$, donde $K = \sqrt{A^2 + B^2}$ y $\theta = \tan^{-1}(B/A)$. Esta relación se muestra en la figura 7.6.

Para la función dada en la ecuación (7.8), escribimos la función en la forma

$$T(jf) = \left(\frac{R_P}{R_S + R_P}\right) \cdot \left[\frac{j2\pi f \tau_S}{1 + j2\pi f \tau_S}\right] = \left[\left|\frac{R_P}{R_S + R_P}\right| e^{j\theta_1}\right] \frac{[|j2\pi f \tau_S| e^{j\theta_2}]}{[|1 + j2\pi f \tau_S| e^{j\theta_3}]} \tag{7.11a}$$

o

$$T(jf) = \left[K_1 e^{j\theta_1}\right] \frac{\left[K_2 e^{j\theta_2}\right]}{\left[K_3 e^{j\theta_3}\right]} = \frac{K_1 K_2}{K_3} e^{j(\theta_1 + \theta_2 - \theta_3)} \tag{7.11b}$$

Así, la fase neta de la función $T(jf)$ es $\theta = \theta_1 + \theta_2 - \theta_3$.

Como el primer término, $[R_P/(R_S + R_P)]$, es una cantidad real positiva, la fase es $\theta_1 = 0$. El segundo término ($j2\pi f \tau_S$), es puramente imaginario, de modo que la fase es $\theta_2 = 90°$. El tercer término es complejo, por lo que su fase es $\theta_3 = \tan^{-1}(2\pi f \tau_S)$. Ahora, la fase neta de la función es

$$\theta = 90 - \tan^{-1}(2\pi f \tau_S) \tag{7.12}$$

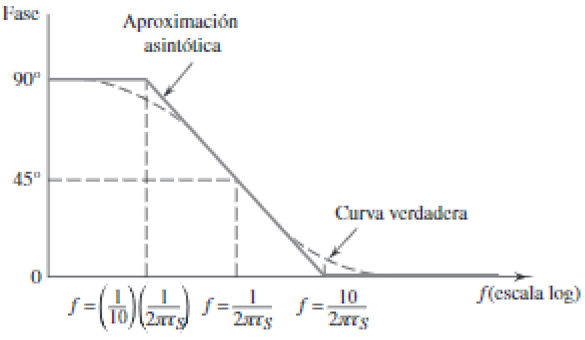


Figura 7.7 Gráfica de Bode de la fase de la función de transferencia de voltaje para el circuito en la figura 7.2.

Bernardo Pérez 1092771-2111130118

Para el caso limitante de $f \to 0$, tenemos $\tan^{-1}(0) = 0$, y para $f \to \infty$, tenemos $\tan^{-1}(\infty) = 90°$. En la frecuencia de esquina de $f = 1/(2\pi\ \tau_S)$, la fase es $\tan^{-1}(1) = 45°$. La gráfica de Bode de la fase de la función dada en la ecuación (7.11*a*) se proporciona en la figura 7.7. Se muestran la gráfica real y una aproximación asintótica. La fase es especialmente importante en circuitos de realimentación, pues esto influye en su estabilidad. Veremos este efecto en el capítulo 12.

Gráfica de Bode para la figura 7.3

Análisis cualitativo: De nuevo, para empezar consideraremos la magnitud de la función de voltaje contra la frecuencia. El capacitor C_P de la figura 7.3 está en paralelo con la salida y después se comporta como capacitor de carga sobre la salida de un circuito, o puede representar la capacitancia de entrada de una etapa de seguimiento en el amplificador.

En el límite de una frecuencia cero (la señal de entrada es un voltaje CD constante), la impedancia del capacitor es infinita (un circuito abierto). En este caso, la señal de salida es un valor constante dado por un divisor de voltaje, o $V_o = [R_P/(R_P + R_S)] \cdot V_i$.

En el límite de una frecuencia muy alta, la impedancia del capacitor se vuelve muy pequeña (tendiendo a un cortocircuito). En esta situación, el voltaje de salida es cero, o la magnitud de la función de transferencia de voltaje es cero.

En consecuencia, esperamos que la magnitud de la función de transferencia empiece en un valor constante para cero y bajas frecuencias, y luego decrezca hacia cero a altas frecuencias.

Obtención matemática: La función de transferencia dada por la ecuación (7.7) es para el circuito de la figura 7.3. Si sustituimos s por $s = j\omega = j2\pi f$ y definimos una constante de tiempo τ_P como $\tau_P = (R_S \| R_P)C_P$, entonces la función de transferencia es

$$T(jf) = \left(\frac{R_P}{R_S + R_P}\right)\left[\frac{1}{1 + j2\pi f \tau_P}\right] \tag{7.13}$$

La magnitud de la ecuación (7.13) es

$$|T(jf)| = \left(\frac{R_P}{R_S + R_P}\right) \cdot \left[\frac{1}{\sqrt{1 + (2\pi f \tau_P)^2}}\right] \tag{7.14}$$

En la figura 7.8 se muestra una gráfica de Bode de esta expresión de magnitud. La asíntota de baja frecuencia es una recta horizontal, y la asíntota de alta frecuencia es una recta con pendiente de −20 dB/década, o −6 dB/octava. Las dos asíntotas se encuentran a la frecuencia $f = 1/2\pi\ \tau_P$, que es la frecuencia de esquina, o 3 dB, para este circuito. De nuevo, la verdadera

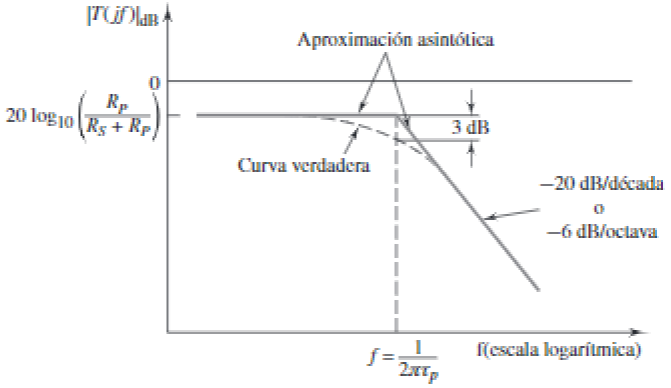


Figura 7.8 Gráfica de Bode de la magnitud de la función de transferencia de voltaje para el circuito en la figura 7.3.

Bernardo Pérez 1092771-211113118

magnitud de la función de transferencia a la frecuencia de esquina difiere del máximo valor asintótico por 3 dB.

Una vez más, la magnitud de la función de transferencia dada por la ecuación (7.14) es para el circuito de la figura 7.3. El capacitor en paralelo C_P es una capacitancia de carga, o parásita. En frecuencias bajas, C_P actúa como circuito abierto, y el voltaje de salida, desde un divisor de voltaje, es

$$V_o = [R_P/(R_P + R_S)]V_i$$

Conforme aumenta la frecuencia, la magnitud de la impedancia C_P decrece y tiende a la de un cortocircuito, y el voltaje de salida tiende a cero. Este circuito se denomina **red de paso bajo**, pues las señales de baja frecuencia pasan hacia la salida.

La fase de la función de transferencia dada por la ecuación (7.13) es

$$\text{Fase} = -\angle \tan^{-1}(2\pi f \tau_P) \tag{7.15}$$

La gráfica de Bode de la fase se muestra en la figura 7.9. La fase está −45 grados en la frecuencia de esquina y 0 grados en la asíntota de baja frecuencia, donde C_P está en efecto fuera del circuito.

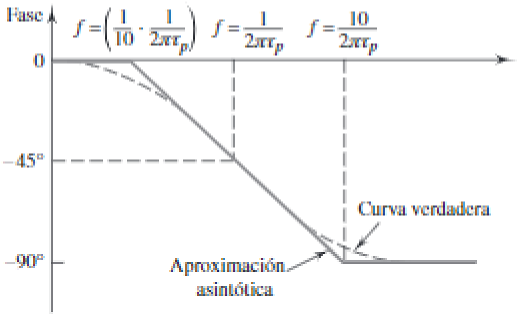


Figura 7.9 Gráfica de Bode de la fase de la función de transferencia de voltaje para el circuito en la figura 7.3.

Bernardo Pérez 1092771-2111130118

EJEMPLO 7.1

Objetivo: Determinar las frecuencias de esquina y las asíntotas de magnitud máxima de las gráficas de Bode para un circuito específico.

Para los circuitos de las figuras 7.2 y 7.3, los parámetros son $R_S = 1$ kΩ, $R_P = 10$ kΩ, $C_S = 1$ μF y $C_P = 3$ pF.

Solución: (Figura 7.2) La constante de tiempo es

$$\tau_S = (R_S + R_P)C_S = (10^3 + 10 \times 10^3)(10^{-6}) = 1.1 \times 10^{-2}\ \text{s} \Rightarrow 11\ \text{ms}$$

Así, la frecuencia de esquina de la gráfica de Bode de la figura 7.5 es

$$f = \frac{1}{2\pi\tau_S} = \frac{1}{(2\pi)(11 \times 10^{-3})} = 14.5\ \text{Hz}$$

La magnitud máxima es

$$\frac{R_P}{R_S + R_P} = \frac{10}{1 + 10} = 0.909$$

o

$$20\log_{10}\left(\frac{R_P}{R_S + R_P}\right) = -0.828\ \text{dB}$$

Solución: (Figura 7.3) La constante de tiempo es

$$\tau_P = (R_S \| R_P)C_P = (10^3 \| (10 \times 10^3))(3 \times 10^{-12}) \Rightarrow 2.73 \text{ ns}$$

Así, la frecuencia de esquina de la gráfica de Bode de la figura 7.8 es

$$f = \frac{1}{2\pi \tau_P} = \frac{1}{(2\pi)(2.73 \times 10^{-9})} \Rightarrow 58.3 \text{ MHz}$$

La magnitud máxima es la misma que acabamos de calcular: 0.909 o −0.828 dB.

Comentario: Como los dos valores de la capacitancia son sustancialmente distintos, las dos constantes de tiempo difieren por orden de magnitud, lo que significa que las dos frecuencias de esquina también difieren por orden de magnitud. Más adelante en este texto aprovecharemos estas diferencias en nuestro análisis de circuitos de transistores.

PROBLEMA PARA EJERCITAR

Ejercicio 7.1: *a*) Para el circuito de la figura 7.2, los parámetros son $R_S = 2$ kΩ y $R_P = 8$ kΩ. *i*) Si la frecuencia de esquina es $f_L = 50$ Hz, determine el valor de C_S. *ii*) Encuentre la magnitud de la función de transferencia en $f = 20$ Hz, 50 Hz y 100 Hz. (Respuestas: *i*) $C_S = 0.318$ μF; *ii*) 0.297, 0.566, y 0.716.)

b) Considere el circuito de la figura 7.3 con parámetros $R_S = 4.7$ kΩ, $R_P = 25$ kΩ, y $C_P = 120$ pF. *i*) Determine la frecuencia de esquina f_H. *ii*) Determine la magnitud de la función de transferencia en $f = 0.2 f_H$, $f = f_H$ y $f = 8f_H$. (Respuestas: *i*) $f_H = 335$ kHz; *ii*) 0.825, 0.595, 0.104.)

7.2.4 Constantes de tiempo de cortocircuito y de circuito abierto

Cada uno de los dos circuitos de las figuras 7.2 y 7.3 contiene un solo capacitor. El circuito de la figura 7.10 es la misma configuración básica pero contiene ambos capacitores. El capacitor C_S es el capacitor de acoplamiento y está en serie con la entrada y la salida; el capacitor C_P es el capacitor de carga y está en paralelo con la salida y con tierra.

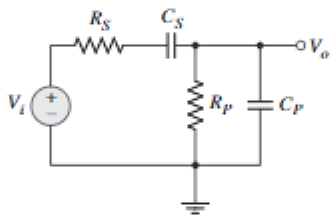


Figura 7.10 Circuito con un capacitor de acoplamiento en serie y un capacitor de carga en paralelo.

Determinamos la función de transferencia de voltaje de este circuito al escribir una ecuación KCL en el nodo de salida. El resultado es

$$\frac{V_o(s)}{V_i(s)} = \left(\frac{R_P}{R_S + R_P}\right) \times \frac{1}{\left[1 + \left(\frac{R_P}{R_S + R_P}\right)\left(\frac{C_P}{C_S}\right) + \frac{1}{s\tau_S} + s\tau_P\right]} \tag{7.16}$$

donde τ_S y τ_P son las constantes de tiempo según se definieron antes.

Aunque la ecuación (7.16) es la función de transferencia exacta, es incómodo trabajar con ella en esta forma.

Bernardo Pérez 1092771-211113018
1092771211113018

Sin embargo, en el análisis previo vimos que C_S afecta la respuesta de bajas frecuencias y C_P afecta la respuesta de altas frecuencias. Además, si $C_P \ll C_S$ y si R_S y R_P son del mismo orden de magnitud, entonces las frecuencias de esquina de las gráficas de Bode creadas por C_S y C_P difieren por órdenes de magnitud. (En realidad, encontramos esta situación en circuitos verdaderos.) En consecuencia, cuando un circuito contiene capacitores de acoplamiento y de carga, y cuando los valores de los capacitores difieren por órdenes de magnitud, entonces determinamos el efecto de cada capacitor individualmente.

En frecuencias bajas, tratamos el capacitor de carga C_P como circuito abierto. Para encontrar la resistencia equivalente vista por un capacitor, todas las fuentes independientes se igualan a cero. Por tanto, la resistencia efectiva vista por C_S es la combinación en serie de R_S y R_P. La constante de tiempo asociada con C_S es

$$\tau_S = (R_S + R_P)C_S \tag{7.17}$$

Como C_P se hizo un circuito abierto, τ_S se denomina **constante de tiempo de circuito abierto**. El subíndice S está asociado con el capacitor de acoplamiento, o el capacitor en serie con las señales de entrada y de salida.

En frecuencias altas, tratamos el capacitor de acoplamiento C_S como cortocircuito. La resistencia efectiva vista por C_P es la combinación en paralelo de R_S y R_P, y la constante de tiempo asociada es

$$\tau_P = (R_S \| R_P)C_P \tag{7.18}$$

que se denomina **constante de tiempo de cortocircuito**. El subíndice P está asociado con el capacitor de carga, o el capacitor en paralelo con la salida y tierra.

Ahora podemos definir las frecuencias de esquina de la gráfica de Bode. La frecuencia de **esquina inferior**, o frecuencia de -3 dB, que está en el extremo inferior de la escala de frecuencias, es una función de la constante de tiempo de circuito abierto y se define como

$$f_L = \frac{1}{2\pi \tau_S} \tag{7.19a}$$

La frecuencia de **esquina superior**, o frecuencia de 3 dB, que está en el extremo superior de la escala de frecuencias, es una función de la constante de tiempo de cortocircuito y se define como

$$f_H = \frac{1}{2\pi \tau_P} \tag{7.19b}$$

La gráfica de Bode resultante de la magnitud de la función de transferencia de voltaje para el circuito en la figura 7.9 se muestra en la figura 7.11.

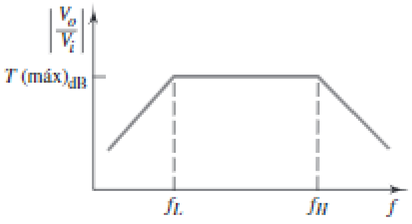


Figura 7.11 Gráfica de Bode de la magnitud de la función de transferencia de voltaje para el circuito de la figura 7.10.

Bernardo Pérez 1092771-211113118

Esta gráfica de Bode es para un circuito pasivo; las gráficas de Bode para amplificadores de transistores son semejantes. La ganancia del amplificador es constante sobre un amplio rango de frecuencias, denominado **banda media**. En este rango de frecuencias, todos los efectos de capacitancia son insignificantes y pueden omitirse en los cálculos de ganancia. En el extremo superior del espectro de frecuencias, la ganancia disminuye como resultado de la capacitancia de carga y, como veremos después, de los efectos del transistor. En el extremo inferior del espectro de frecuencias, la ganancia disminuye porque los capacitores de acoplamiento y los capacitores de desvío no actúan como cortocircuitos perfectos.

El rango de banda media, o **ancho de banda**, se define por las frecuencias de esquina f_L y f_H, como sigue:

$$f_{BW} = f_H - f_L \tag{7.20a}$$

Debido a que $f_H \gg f_L$, como vimos en nuestros ejemplos, el ancho de banda en esencia está dado por

$$f_{BW} \cong f_H \tag{7.20b}$$

EJEMPLO 7.2

Objetivo: Determinar las frecuencias de esquina y el ancho de banda de un circuito pasivo que contenga dos capacitores.

Considere el circuito de la figura 7.10 con parámetros $R_S = 1$ kΩ, $R_P = 10$ kΩ, $C_S = 1$ μF, y $C_P = 3$ pF.

Solución: Como C_P es menor que C_S por aproximadamente seis órdenes de magnitud, tratamos el efecto de cada capacitor por separado. La constante de tiempo de circuito abierto es

$$\tau_P = (R_S \| R_P)C_P = [10^3 \| (10 \times 10^3)](3 \times 10^{-12}) = 2.73 \times 10^{-9} \text{ s}$$

y la constante de tiempo de cortocircuito es

$$\tau_P = (R_S \| R_P)C_P = [10^3 \| (10 \times 10^3)](3 \times 10^{-12}) = 2.73 \times 10^{-9} \text{ s}$$

Así, las frecuencias de esquina son

$$f_L = \frac{1}{2\pi \tau_S} = \frac{1}{2\pi(1.1 \times 10^{-2})} = 14.5 \text{ Hz}$$

y

$$f_H = \frac{1}{2\pi \tau_P} = \frac{1}{2\pi(2.73 \times 10^{-9})} \Rightarrow 58.3 \text{ MHz}$$

Por último, el ancho de banda es

$$f_{BW} = f_H - f_L = 58.3 \text{ MHz} - 14.5 \text{ Hz} \cong 58.3 \text{ MHz}$$

Comentario: Las frecuencias de esquina en este ejemplo son exactamente las mismas que se determinaron en el ejemplo 7.1. Esto ocurre porque las dos frecuencias de esquina están muy alejadas entre sí. La magnitud máxima de la función de voltaje vuelve a ser

$$\frac{R_P}{R_S + R_P} = \frac{10}{1 + 10} = 0.909 \Rightarrow -0.828 \text{ dB}$$

La gráfica de Bode de la magnitud de la función de transferencia de voltaje se muestra en la figura 7.12.

Bernardo Pérez 1092771-2111130118
1092771211130118

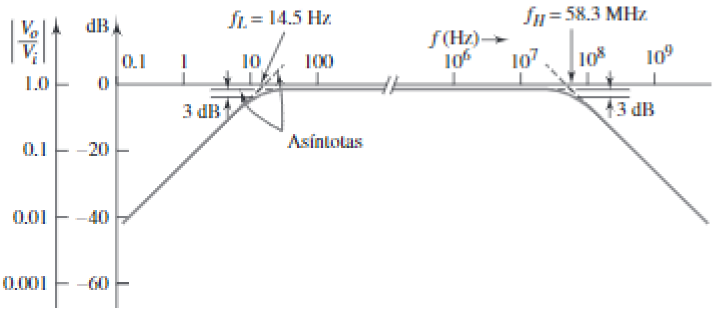


Figura 7.12 Gráfica de Bode de la magnitud de la función de transferencia de voltaje para el circuito de la figura 7.10

PROBLEMA PARA EJERCITAR

Ejercicio 7.2: El circuito de la figura 7.10 tiene los parámetros de $R_P = 7.5$ kΩ y $C_P = 80$ pF. La ganancia de banda media es -2 dB y la frecuencia de esquina inferior es $f_L = 200$ Hz. *a*) Determine R_S, C_S y la frecuencia de esquina superior f_H. *b*) Determine las constantes de tiempo de circuito abierto y de cortocircuito. (Respuestas: *a*) $R_S = 1.94$ kΩ, $C_S = 0.0843\mu$F, $f_H = 1.29$ MHz; *b*) $\tau_S = 0.796$ ms, $\tau_P = 0.123\mu$s.)

En las siguientes secciones de este capítulo continuaremos usando el concepto de constantes de tiempo de circuito abierto y de cortocircuito para determinar las frecuencias de esquina de las gráficas de Bode de circuitos de transistores. Una suposición implícita en esta técnica es que los valores de la capacitancia de acoplamiento y de carga difieren por muchos órdenes de magnitud.

Bernardo Pérez 1092771-2111130119

Ponga a prueba su comprensión

PPC 7.1 Para el circuito equivalente que se muestra en la figura 7.13, los parámetros son: $R_S = 1$ kΩ, $r_\pi = 2$ kΩ, $R_L = 4$ kΩ, $g_m = 50$ mA/V, y $C_C = 1$ µF. *a*) Determine la expresión para la constante de tiempo del circuito. *b*) Calcule la frecuencia de 3 dB y la asíntota de ganancia máxima. *c*) Trace la gráfica de Bode para la magnitud de la función de transferencia. (Respuestas: *a*) $\tau = (r_\pi + R_S)C_C$, *b*) $f_{3dB} = 53.1$ Hz, $|T(j\omega)|_{máx} = 133$.)

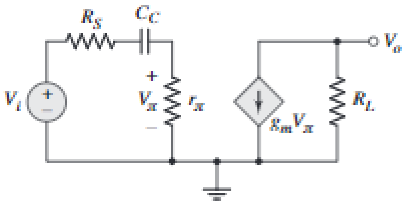


Figura 7.13 Figura para el ejercicio PPC 7.1.

PPC 7.2 Los parámetros del circuito en la figura 7.14 son $R_S = 100\Omega$, $r_\pi = 2.4$ kΩ, $g_m = 50$ mA/V, $R_L = 10$ kΩ, y $C_L = 2$ pF. *a*) Determine la expresión y el valor de la constante de tiempo del circuito. *b*) Calcule la frecuencia de 3 dB y la ganancia de voltaje máxima. *c*) Trace la gráfica de Bode para la magnitud de la función de transferencia. (Respuestas: *a*) $\tau = R_L C_L = 0.02\mu$s; *b*) $f_{3dB} = 7.96$ MHz, $|A_v| = 480$.)

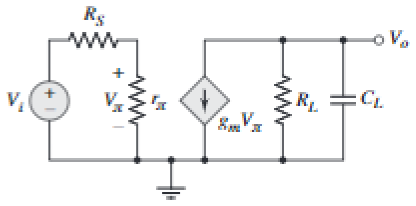


Figura 7.14 Figura para el ejercicio PPC 7.2.

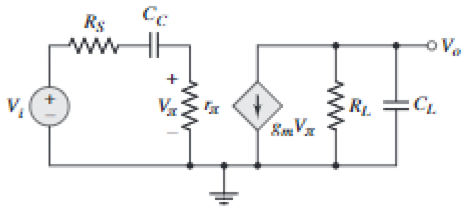


Figura 7.15 Figura para el ejercicio PPC 7.3.

PPC 7.3 Los parámetros del circuito de la figura 7.15 son $R_S = 100\Omega$, $r_\pi = 2.4\text{k}\Omega$, $g_m = 50$ mA/V, $R_L = 10$ kΩ, $C_C = 5\mu$F, y $C_L = 4$ pF. *a*) Encuentre las constantes de tiempo de circuito abierto y de cortocircuito. *b*) Calcule la ganancia de voltaje de banda media. *c*) Determine las frecuencias 3 dB inferior y superior. (Respuestas: *a*) $\tau_S = 12.5$ ms, $\tau_P = 0.04\mu$s; *b*) $A_v = -480$; *c*) $f_L = 12.7$ Hz, $f_H = 3.98$ MHz.)

7.2.5 Tiempo de respuesta

Hasta el momento hemos considerado la respuesta de frecuencia senoidal en estado estable de los circuitos. En algunos casos, no obstante, puede ser necesario amplificar señales no senoidales, como ondas cuadradas. Esta situación puede ocurrir si es necesario amplificar señales digitales. En estos casos necesitamos considerar el tiempo de respuesta de las señales de salida. Además, para probar la respuesta de frecuencia de los circuitos pueden usarse señales como pulsos u ondas cuadradas.

Para entender un poco mejor esto, considere el circuito de la figura 7.16, que es una repetición de la figura 7.2. Como ya se mencionó, el capacitor representa un capacitor de acoplamiento. La función de transferencia fue dada por la ecuación (7.4) como

$$\frac{V_o(s)}{V_i(s)} = \left(\frac{R_P}{R_S + R_P}\right)\left[\frac{s(R_S + R_P)C_S}{1 + s(R_S + R_P)C_S}\right] = K_2\left(\frac{s\tau_S}{1 + s\tau_S}\right) \quad \mathbf{(7.21)}$$

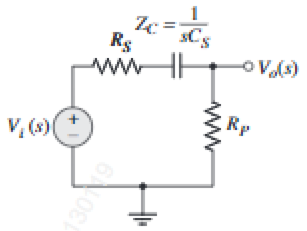


Figura 7.16 Repetición de la figura 7.2 (circuito capacitor de acoplamiento), pero que muestra los parámetros complejos *s*.

donde la constante de tiempo es $\tau_S = (R_S + R_P)C_S$.

Si el voltaje de entrada es una función escalón, entonces $V_i(s) = 1/s$. Así, el voltaje de salida se escribe como

$$V_o(s) = K_2\left(\frac{\tau_S}{1 + s\tau_S}\right) = K_2\left(\frac{1}{s + 1/\tau_S}\right) \quad \mathbf{(7.22)}$$

Al tomar la transformada inversa de Laplace, encontramos la respuesta de voltaje de salida como

$$v_o(t) = K_2 e^{-t/\tau_S} \quad \mathbf{(7.23)}$$

Si tratamos de amplificar un pulso de voltaje de entrada con un capacitor de acoplamiento, el voltaje aplicado al amplificador (carga) empieza a inclinarse. En este caso, es necesario asegurarse de que la constante de tiempo τ_S es grande en comparación con el ancho del pulso de entrada *T*. En la figura 7.17 se muestra el voltaje de salida contra el tiempo para una señal de entrada de onda cuadrada. Una constante de tiempo grande implica un capacitor de acoplamiento grande.

Si la frecuencia de corte de la función de transferencia es $f_{3\text{-dB}} = 1/2\pi\tau_S = 5$ kHz, entonces la constante de tiempo es $\tau_S = 3.18\ \mu$s. Para un pulso de ancho $T = 0.1\ \mu$s, el voltaje de salida se inclina por sólo 0.314 por ciento al final del pulso.

Bernardo Pérez 1092771-2111130119

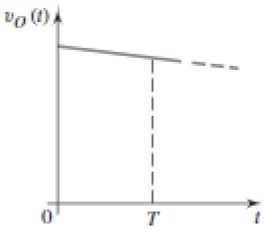


Figura 7.17 Respuesta de salida del circuito en la figura 7.16 para una señal de entrada de onda cuadrada y para una constante de tiempo grande.

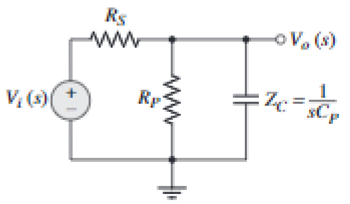


Figura 7.18 Repetición de la figura 7.3 (circuito capacitor de carga), pero que muestra los parámetros complejos *s*.

Ahora considere el circuito de la figura 7.18, que es una repetición de la figura 7.3. En este caso, el capacitor C_P puede representar la capacitancia de entrada de un amplificador. La función de transferencia se proporcionó en la ecuación (7.7) como

$$\frac{V_o(s)}{V_i(s)} = \left(\frac{R_P}{R_S + R_P}\right)\left[\frac{1}{1 + s\,(R_P \| R_S)\,C_P}\right] = K_1\left(\frac{1}{1 + s\tau_P}\right) \tag{7.24}$$

donde la constante de tiempo es $\tau_P = (R_P \| R_S)C_P$.

De nuevo, si la señal de entrada es una función escalón, entonces $V_i(s) = 1/s$. El voltaje de salida se escribe como

$$V_o(s) = \frac{K_1}{s}\left(\frac{1}{1 + s\tau_P}\right) = \frac{K_1}{s}\left(\frac{1/\tau_P}{s + 1/\tau_P}\right) \tag{7.25}$$

Al tomar la transformada inversa de Laplace, encontramos el tiempo de respuesta del voltaje de salida como

$$v_o(t) = K_1(1 - e^{-t/\tau_P}) \tag{7.26}$$

Si intentamos amplificar un pulso de voltaje de entrada, necesitamos garantizar que la constante de tiempo τ_P sea corta en comparación con el ancho del pulso T, de modo que la señal $v_O(t)$ alcance un valor de estado estacionario. El voltaje de salida se muestra en la figura 7.19 para una señal de entrada de onda cuadrada. Una constante de tiempo corta implica un capacitor C_P muy pequeño como una capacitancia de entrada a un amplificador.

En este caso, si la frecuencia de corte de la función de transferencia es $f_{3-\mathrm{dB}} = 1/2\pi\tau_S = 10$ kHz, entonces la constante de tiempo es $\tau_P = 15.9$ ns.

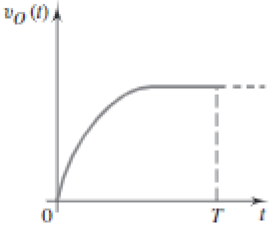


Figura 7.19 Respuesta de salida del circuito de la figura 7.18 para una señal de entrada de onda cuadrada y una constante de tiempo corta.

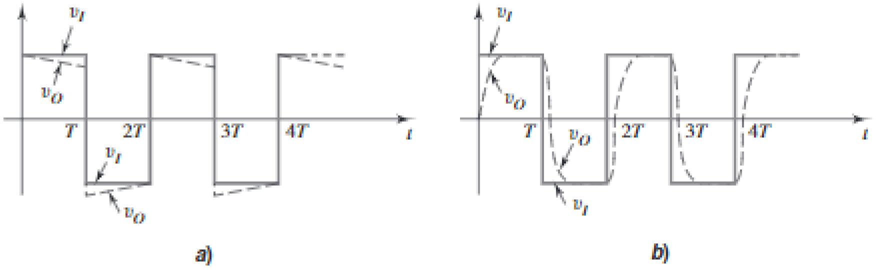


Figura 7.20 Respuesta de salida de estado estacionario para una respuesta de entrada de onda cuadrada para *a*) el circuito de la figura 7.16 (capacitor de acoplamiento) y una constante de tiempo grande, y *b*) el circuito de la figura 7.18 (capacitor de carga) y una constante de tiempo corta.

Bernardo Pérez 1092771-211113019

La figura 7.20 resume las respuestas de salida de estado estacionario para señales de entrada de onda cuadrada de los dos circuitos que hemos considerado. La figura 7.20*a*) muestra la respuesta de salida de estado estacionario del circuito en la figura 7.16 (capacitor de acoplamiento) para una constante de tiempo larga, y la figura 7.20*b*) muestra la respuesta de salida de estado estacionario del circuito en la figura 7.18 (capacitor de carga) para una constante de tiempo corta.

7.3 RESPUESTA DE FRECUENCIA: AMPLIFICADORES DE TRANSISTORES CON CIRCUITOS DE CAPACITORES

Objetivo: • Analizar la respuesta de frecuencia de circuitos de transistores con capacitores.

En esta sección analizaremos el amplificador básico de una sola etapa que incluye circuitos de capacitores. Consideraremos tres tipos de capacitores: el capacitor de acoplamiento, el capacitor de carga y el capacitor de desvío. En nuestro análisis manual consideraremos cada tipo de capacitor por separado y determinaremos su respuesta de frecuencia. En la última parte de esta sección consideraremos el efecto de capacitores múltiples mediante un análisis PSpice.

Bernardo Pérez 1092771-2111130119
10927712111130119

7.3.1 Efectos del capacitor de carga

Capacitor de carga de entrada: Circuito de emisor común

La figura 7.21*a*) muestra un circuito de emisor común bipolar con un capacitor de acoplamiento. La figura 7.21*b*) muestra el circuito equivalente de señal pequeña correspondiente, donde se supone que la resistencia de la señal pequeña de salida r_o del transistor es infinita. Esta suposición es válida porque $r_o \gg R_C$ y $r_o \gg R_E$ en la mayor parte de los casos. Primero aplicaremos un análisis de corriente—voltaje para determinar la respuesta de frecuencia del circuito. Luego usaremos la técnica equivalente de la constante de tiempo.

A partir del análisis de la sección previa, observamos que este circuito es una red de paso alto. En frecuencias altas, el capacitor C_C actúa como cortocircuito, y la señal de entrada está

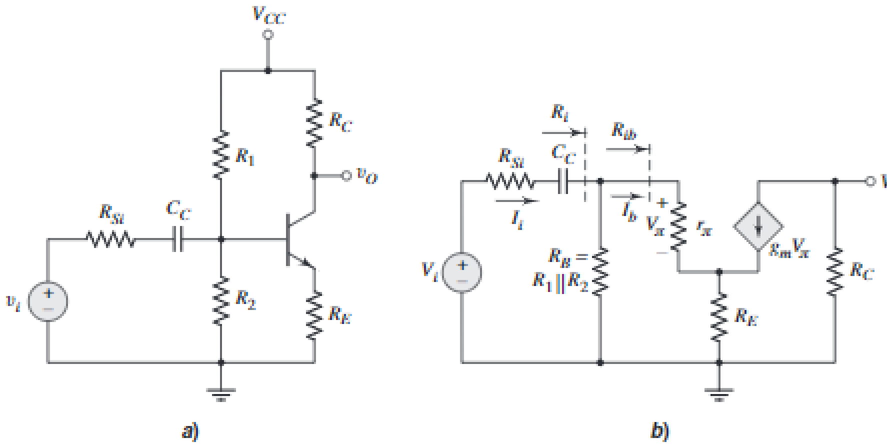


Figura 7.21 *a*) Circuito de emisor común con capacitor de acoplamiento y *b*) circuito equivalente de señal pequeña.

acoplada a la salida a través del transistor. En frecuencias bajas, la impedancia de C_C se vuelve grande y la salida tiende a cero.

Análisis de corriente-voltaje: La corriente de entrada se escribe como

$$I_i = \frac{V_i}{R_{Si} + \dfrac{1}{sC_C} + R_i} \tag{7.27}$$

donde la resistencia de entrada R_i está dada por

$$R_i = R_B \| [r_\pi + (1+\beta)R_E] = R_B \| R_{ib} \tag{7.28}$$

Al escribir la ecuación (7.28) utilizamos la regla de reflexión de la resistencia proporcionada en el capítulo 6. Para determinar la resistencia de entrada a la base del transistor, multiplicamos la resistencia del emisor por el factor $(1 + \beta)$.

Con un divisor de corriente, determinamos que la corriente de la base es

$$I_b = \left(\frac{R_B}{R_B + R_{ib}}\right) I_i \tag{7.29}$$

y luego

$$V_\pi = I_b r_\pi \tag{7.30}$$

El voltaje de salida está dado por

$$V_o = -g_m V_\pi R_C \tag{7.31}$$

Al combinar las ecuaciones (7.27) a (7.31) se obtiene

$$V_o = -g_m R_C (I_b r_\pi) = -g_m r_\pi R_C \left(\frac{R_B}{R_B + R_{ib}}\right) I_i \tag{7.32}$$

$$= -g_m r_\pi R_C \left(\frac{R_B}{R_B + R_{ib}}\right) \left(\frac{V_i}{R_{Si} + \dfrac{1}{sC_C} + R_i}\right)$$

En consecuencia, la ganancia de voltaje de señal pequeña es

$$A_v(s) = \frac{V_o(s)}{V_i(s)} = -g_m r_\pi R_C \left(\frac{R_B}{R_B + R_{ib}}\right) \left(\frac{sC_C}{1 + s(R_{Si} + R_i)C_C}\right) \tag{7.33}$$

lo cual se escribe en la forma

$$A_v(s) = \frac{V_o(s)}{V_i(s)} = \frac{-g_m r_\pi R_C}{(R_{Si} + R_i)} \left(\frac{R_B}{R_B + R_{ib}}\right) \left(\frac{s\tau_S}{1 + s\tau_S}\right) \tag{7.34}$$

donde la constante de tiempo es

$$\tau_S = (R_{Si} + R_i)C_C \tag{7.35}$$

La forma de la función de transferencia de voltaje según se proporciona en la ecuación (7.34) es la misma que la de la ecuación (7.14) para el circuito capacitor de acoplamiento en la figura 7.2. Por tanto, la gráfica de Bode es semejante a la de la figura 7.5. La frecuencia de esquina es

$$f_L = \frac{1}{2\pi \tau_S} = \frac{1}{2\pi (R_{Si} + R_i) C_C} \tag{7.36}$$

Bernardo Pérez 1092771-211113O119

y la magnitud máxima, en decibeles, es

$$|A_v(\text{máx})|_{\text{dB}} = 20\log_{10}\left(\frac{g_m r_\pi R_C}{R_{Si}+R_i}\right)\left(\frac{R_B}{R_B+R_{ib}}\right) \quad \textbf{(7.37)}$$

EJEMPLO 7.3

Objetivo: Calcular la frecuencia de esquina y la ganancia máxima de un circuito de emisor común con un capacitor de acoplamiento.

Para el circuito de la figura 7.21, los parámetros son $R_1 = 51.2$ kΩ, $R_2 = 9.6$ kΩ, $R_C = 2$ kΩ, $R_E = 0.4$ kΩ, $R_{Si} = 0.1$ kΩ, $C_C = 1\ \mu$F, y $V_{CC} = 10$ V. Los parámetros del transistor son: V_{BE}(encendido) $= 0.7$ V, $\beta = 100$ y $V_A = \infty$.

Solución: A partir de un análisis CD, la corriente del colector en reposo es $I_{CQ} = 1.81$ mA. Los parámetros de señal pequeña son $g_m = 69.6$ mA/V y $r_\pi = 1.44$ kΩ.

La resistencia de entrada es

$$R_i = R_1 \| R_2 \| [r_\pi + (1+\beta)R_E]$$
$$= 51.2 \| 9.6 \| [1.44 + (101)(0.4)] = 6.77\ \text{k}\Omega$$

y por tanto la constante de tiempo es

$$\tau_S = (R_{Si} + R_i)C_C = (0.1\times 10^3 + 6.77\times 10^3)(1\times 10^{-6}) \Rightarrow 6.87\ \text{ms}$$

La frecuencia de esquina es

$$f_L = \frac{1}{2\pi\tau_S} = \frac{1}{2\pi(6.87\times 10^{-3})} = 23.2\ \text{Hz}$$

Por último, la magnitud de la ganancia máxima de voltaje es

$$|A_v|_{\text{máx}} = \frac{g_m r_\pi R_C}{(R_{Si}+R_i)}\left(\frac{R_B}{R_B+R_{ib}}\right)$$

donde

$$R_{ib} = r_\pi + (1+\beta)R_E = 1.44 + (101)(0.4) = 41.8\ \text{k}\Omega$$

En consecuencia,

$$|A_v|_{\text{máx}} = \frac{(69.6)(1.44)(2)}{(0.1+6.775)}\left(\frac{8.084}{8.084+41.84}\right) = 4.72$$

Comentario: El capacitor de acoplamiento produce una red de paso alto. En este circuito, si la frecuencia de la señal está aproximadamente dos octavas por arriba de la frecuencia de esquina, el capacitor de acoplamiento actúa como cortocircuito.

PROBLEMA PARA EJERCITAR

Ejercicio 7.3: Para el circuito de la figura 7.21*a*), los parámetros son $V_{CC} = 3$ V, $R_{Si} = 0$, $R_1 = 110$ kΩ, $R_2 = 42$ kΩ, $R_E = 0.5$kΩ, $R_C = 7$kΩ, y $C_C = 0.47\ \mu$F. Los parámetros del transistor son $\beta = 150$, V_{BE}(encendido) $= 0.7$ V y VA $= \infty$. *a*) Determine la expresión y el valor de la constante de tiempo τ_S. *b*) Determine la frecuencia de esquina y la ganancia de voltaje de banda media. (Respuestas: *a*) $\tau_S = \tau R_i C_C = 10.87$ ms; *b*) $f_L = 14.6$ Hz, $A_v = -10.84$.)

Bernardo Pérez 1092771-2111130119
1092771-2111130119

Técnica de la constante de tiempo: En general, no es necesario obtener la función de transferencia del circuito completa que incluye los efectos de capacitancia para completar la gráfica de Bode y determinar la respuesta de frecuencia. Al considerar un circuito con, inicialmente, un solo capacitor, podemos determinar si el amplificador es un circuito de paso bajo o de paso alto. Luego podemos especificar la gráfica de Bode si conocemos la constante de tiempo y la ganancia máxima de banda media. La constante de tiempo determina la frecuencia de esquina. La ganancia de banda media se encuentra como de costumbre cuando las capacitancias se eliminan del circuito.

Esta técnica de la constante de tiempo produce buenos resultados cuando todos los polos son reales, como es el caso en este capítulo. Además, esta técnica no determina las frecuencias de esquina debidas a ceros del sistema. El principal beneficio del enfoque de la constante de tiempo es que proporciona información sobre los elementos del circuito que afectan la frecuencia de −3 dB del circuito. Un capacitor de acoplamiento produce una red de paso alto, de modo que la forma de la gráfica de Bode es la misma que la mostrada en la figura 7.5. Asimismo, la ganancia máxima se determina cuando el capacitor de acoplamiento actúa como cortocircuito, como se supuso en los capítulos 4 y 6.

La constante de tiempo para el circuito es una función de la resistencia equivalente vista por el capacitor. El circuito equivalente de señal pequeña se muestra en la figura 7.21*b*). Si la fuente de voltaje independiente se iguala a cero, la resistencia equivalente vista por el capacitor de acoplamiento C_C es $(R_{Si} + R_i)$. Así, la constante de tiempo es

$$\tau_S = (R_{Si} + R_i)C_C \tag{7.38}$$

Esta expresión es la misma que la ecuación (7.35), que se determinó mediante un análisis corriente-voltaje.

Capacitor de acoplamiento de salida: circuito de fuente común

La figura 7.22*a*) muestra un amplificador MOSFET de fuente común. Suponemos que la resistencia del generador de la señal es mucho menor que R_G y que entonces puede omitirse. En este caso, la señal de salida está conectada a la carga a través de un capacitor de acoplamiento.

El circuito equivalente de señal pequeña, si suponemos que r_o es infinita, se muestra en la figura 7.22*b*). El voltaje de salida máximo, suponiendo que C_C sea un cortocircuito, es

$$|V_o|_{\text{máx}} = g_m V_{gs}(R_D \| R_L) \tag{7.39}$$

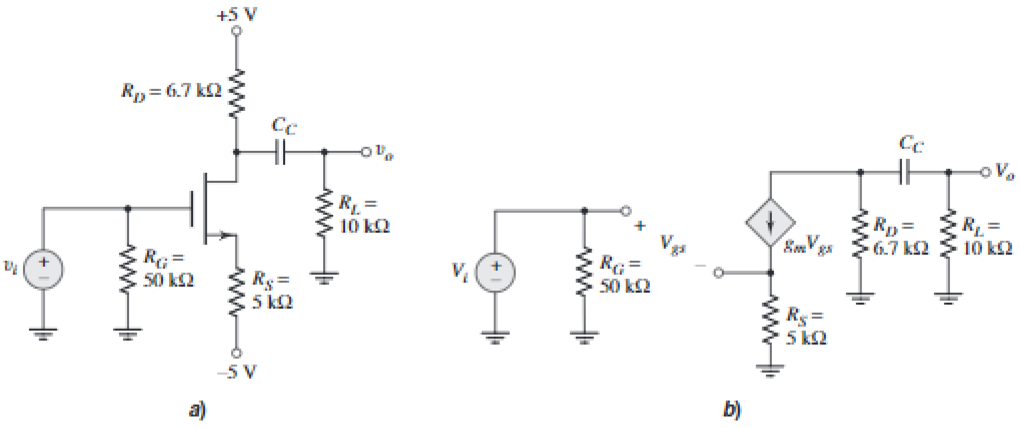


Figura 7.22 *a*) Circuito de fuente común con capacitor de acoplamiento de salida y *b*) circuito equivalente de señal pequeña.

Bernardo Pérez 1092771-211113019

y el voltaje de entrada se escribe como

$$V_i = V_{gs} + g_m R_S V_{gs} \tag{7.40}$$

En consecuencia, la ganancia máxima de señal pequeña es

$$|A_v|_{\text{máx}} = \frac{g_m(R_D \| R_L)}{1 + g_m R_S} \tag{7.41}$$

Aunque el capacitor de acoplamiento esté en la porción de salida del circuito, la gráfica de Bode aún es la de una red de paso alto, como se muestra en la figura 7.5. Con la técnica de la constante de tiempo para determinar la frecuencia de esquina se simplifica en gran medida el análisis del circuito, pues no se requiere determinar específicamente la función de transferencia para la respuesta de frecuencia.

La constante de tiempo es una función de la resistencia efectiva vista por el capacitor C_C, que se determina al igualar a cero todas las fuentes independientes. Como $V_i = 0$, entonces $V_{gs} = 0$ y $g_m V_{gs} = 0$, y la resistencia efectiva vista por C_C es $(R_D + R_L)$. Entonces, la constante de tiempo es

$$\tau_S = (R_D + R_L)C_C \tag{7.42}$$

y la frecuencia de esquina es $f_L = 1/2\pi\tau_S$.

Bernardo Pérez 1092771-2111130119

EJEMPLO DE DISEÑO 7.4

Objetivo: El circuito de la figura 7.22*a*) se usará como amplificador de audio simple. Diseñar el circuito de modo que la frecuencia de esquina inferior sea $f_L = 20$ Hz.

1092771211130119

Solución: La frecuencia de esquina se escribe en términos de la constante de tiempo, como sigue:

$$f_L = \frac{1}{2\pi\tau_S}$$

Así, la constante de tiempo es

$$\tau_S = \frac{1}{2\pi f} = \frac{1}{2\pi(20)} \Rightarrow 7.96 \text{ ms}$$

Entonces, a partir de la ecuación (7.42), la capacitancia de acoplamiento es

$$C_C = \frac{\tau_S}{R_D + R_L} = \frac{7.96 \times 10^{-3}}{6.7 \times 10^3 + 10 \times 10^3} = 4.77 \times 10^{-7} \text{ F}$$

o

$$C_C = 0.477\ \mu\text{F}$$

Comentario: La técnica de la constante de tiempo es mucho más fácil que el enfoque del análisis del circuito.

PROBLEMA PARA EJERCITAR

Ejercicio 7.4: Considere el circuito de la figura 7.22*a*). Los voltajes de polarización se cambian a $V^+ = 3$ V y $V^- = -3$ V. Los otros parámetros del circuito son $R_L = 20$ kΩ y $R_G = 100$ kΩ. Los parámetros del transistor son $V_{TN} = 0.4$ V, $K_n = 100 \mu\text{A/V}^2$, y $\lambda = 0$. *a*) Diseñe el circuito de modo que $I_{DQ} = 250 \mu$A y $V_{DSQ} = 1.7$ V. *b*) Si $C_C = 0.7$ μF, determine la frecuencia de esquina. (Respuestas: *a*) $R_S = 4.08$ kΩ, $R_D = 13.1$kΩ; *b*) $f_L = 6.87$ Hz.)

Capacitor de acoplamiento de salida: circuito seguidor de emisor: En la figura 7.23*a*) se muestra un seguidor de emisor con un capacitor de acoplamiento en la porción de salida del circuito. Suponemos que el capacitor de acoplamiento, C_{C1}, que forma parte del seguidor de emisor original, es muy grande, y que actúa como cortocircuito para la señal de entrada.

El circuito equivalente de señal pequeña, inclusive la resistencia del transistor de señal pequeña r_o, se muestra en la figura 7.23*b*). La resistencia equivalente vista por el capacitor de acoplamiento C_{C2} es $[R_o + R_L]$, y la constante de tiempo es

$$\tau_S = [R_o + R_L]C_{C2} \tag{7.43}$$

donde R_o es la resistencia de salida según se definió en la figura 7.23*b*). Como se mostró en el capítulo 6, la resistencia de salida es

$$R_o = R_E \| r_o \| \left\{ \frac{[r_\pi + (R_S \| R_B)]}{1+\beta} \right\} \tag{7.44}$$

Si combinamos las ecuaciones (7.44) y (7.43), la expresión de la constante de tiempo se complica en gran medida. Sin embargo, el análisis corriente-voltaje de este circuito incluyendo a C_{C2} es todavía más engorroso. La técnica de la constante de tiempo de nuevo simplifica mucho el análisis.

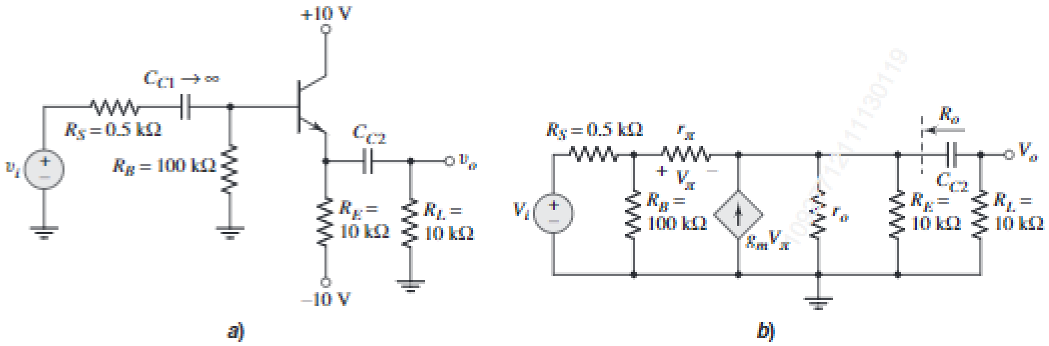


Figura 7.23 *a*) Circuito seguidor de emisor con capacitor de acoplamiento de salida y *b*) circuito equivalente de señal pequeña.

EJEMPLO 7.5

Objetivo: Determinar la frecuencia de 3 dB de un circuito amplificador seguidor de emisor con un capacitor de acoplamiento de salida.

Considere el circuito de la figura 7.23*a*) cuyos parámetros del transistor son $\beta = 100$, V_{BE}(encendido) $= 0.7$ V, y $V_A = 120$ V. La capacitancia de acoplamiento de salida es $C_{C2} = 1\ \mu$F.

Solución: Un análisis CD muestra que $I_{CQ} = 0.838$ mA. Por tanto, los parámetros de señal pequeña son $r_\pi = 3.10$ kΩ, $g_m = 32.2$ mA/V, y $r_o = 143$ kΩ.

A partir de la ecuación (7.44), la resistencia de salida R_o del seguidor de emisor es

$$R_o = R_E \| r_o \| \left\{ \frac{[r_\pi + (R_S \| R_B)]}{1+\beta} \right\}$$

$$= 10 \| 143 \| \left\{ \frac{[3.10 + (0.5 \| 100)]}{101} \right\} = 10 \| 143 \| 0.0356 \text{ k}\Omega \cong 35.5\ \Omega$$

Bernardo Pérez 1092771-211113019

A partir de la ecuación (7.43), la constante de tiempo es

$$\tau_S = [R_o + R_L]C_{C2} = [35.5 + 10^4](10^{-6}) \cong 1 \times 10^{-2} \text{ s}$$

Así, la frecuencia de 3 dB es

$$f_L = \frac{1}{2\pi\,\tau_S} = \frac{1}{2\pi\,(10^{-2})} = 15.9 \text{ Hz}$$

Comentario: La determinación de la frecuencia de 3 dB es muy directa con la técnica de la constante de tiempo.

Comprobación por computadora: Con base en un análisis PSpice, la figura 7.24 es una gráfica de Bode de la magnitud de la ganancia de voltaje del circuito seguidor de emisor de la figura 7.23*a*). La frecuencia de esquina es esencialmente idéntica a la obtenida con la técnica de la constante de tiempo. Asimismo, el valor asintótico de la ganancia de voltaje de señal pequeña es $A_v = 0.988$, como era de esperar para un circuito seguidor de emisor.

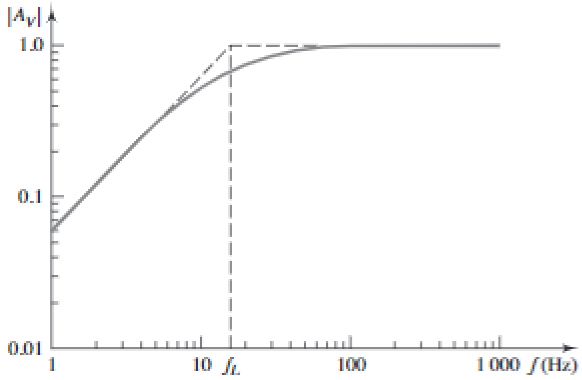


Figura 7.24 Resultados del análisis PSpice para el circuito seguidor de emisor en la figura 7.23*a*).

Bernardo Pérez 1092771-211130119
1092771211130119

PROBLEMA PARA EJERCITAR

Ejercicio 7.5: En el circuito seguidor de emisor de la figura 7.23*a*), determine el valor requerido de C_{C2} para obtener una frecuencia de esquina de 10 Hz. (Respuesta: $C_{C2} = 1.59\ \mu$F).

Técnica para resolución de problemas: gráfica de Bode de la magnitud de la ganancia

1. Para un capacitor particular en un circuito, determine si el capacitor produce un circuito de paso bajo o de paso alto. A partir de esto, trace la forma general de la gráfica de Bode.
2. La frecuencia de esquina se encuentra a partir de $f = 1/2\pi\tau$, donde la constante de tiempo es $\tau = R_{eq}C$. La resistencia equivalente R_{eq} es la resistencia equivalente vista por el capacitor.
3. La magnitud de la ganancia máxima es la ganancia de banda media. Los capacitores de acoplamiento y de paso actúan como cortocircuitos, y los capacitores de carga, como circuitos abiertos.

7.3.2 Efectos del capacitor de carga

La salida de un amplificador puede conectarse a una carga o a la entrada de otro amplificador. El modelo de la impedancia de entrada del circuito de carga suele ser una capacitancia en paralelo con una resistencia. Además, hay una capacitancia parásita entre tierra y la línea que conecta la salida del amplificador con el circuito de carga.

La figura 7.25*a*) muestra un amplificador MOSFET de fuente común con una resistencia de carga R_L y una capacitancia de carga C_L conectadas a la salida, y la figura 7.25*b*) muestra el circuito equivalente de señal pequeña. Se supone que la resistencia de salida de señal pequeña del transistor r_o es infinita. Esta configuración del circuito es esencialmente la misma que la de la figura 7.3, que es una red de paso bajo. En frecuencias altas, la impedancia de C_L disminuye y actúa como derivación entre la salida y tierra, y el voltaje de salida tiende a cero. La gráfica de Bode es semejante a la que se muestra en la figura 7.8, con una frecuencia de esquina superior y una asíntota de ganancia máxima.

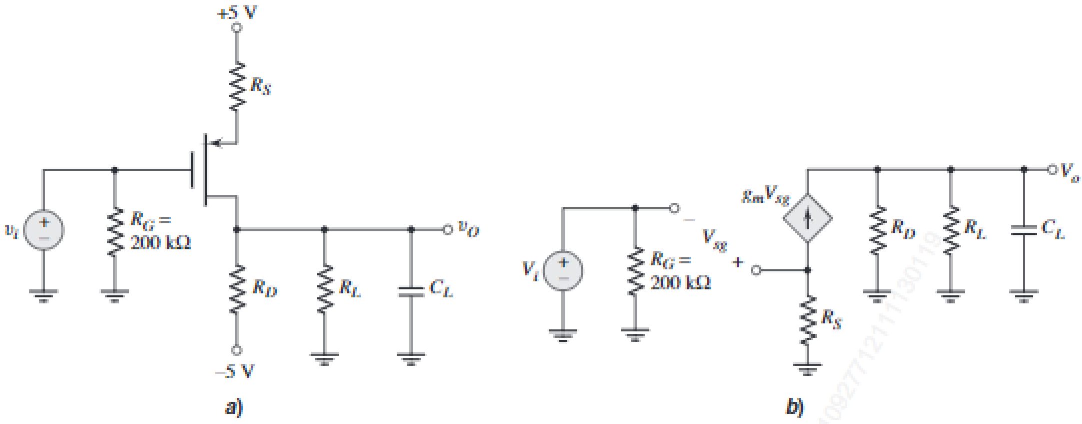


Figura 7.25 *a*) Circuito MOSFET de fuente común con un capacitor de carga y *b*) circuito equivalente de señal pequeña.

Bernardo Pérez 1092771-211113O119

La resistencia equivalente vista por el capacitor de carga C_L es $R_D \| R_L$. Como establecimos $V_i = 0$, entonces $g_m V_{sg} = 0$, lo cual significa que la fuente de corriente dependiente no afecta la resistencia equivalente.

La constante de tiempo para este circuito es

$$\tau_P = (R_D \| R_L) C_L \tag{7.45}$$

La asíntota de ganancia máxima, que se encuentra al suponer que C_L es un circuito abierto, es

$$|A_v|_{\text{máx}} = \frac{g_m (R_D \| R_L)}{1 + g_m R_S} \tag{7.46}$$

7.3.3 Capacitores de acoplamiento y de carga

En la figura 7.26*a*) se muestran un capacitor de acoplamiento y un capacitor de carga. Como los valores de la capacitancia de acoplamiento y la capacitancia de carga difieren por órdenes de magnitud, las frecuencias de esquina están muy alejadas entre sí y se tratan por separado, como ya se analizó. El circuito equivalente de señal pequeña se muestra en la figura 7.26*b*), suponiendo que la resistencia de salida de señal pequeña del transistor r_o es infinita.

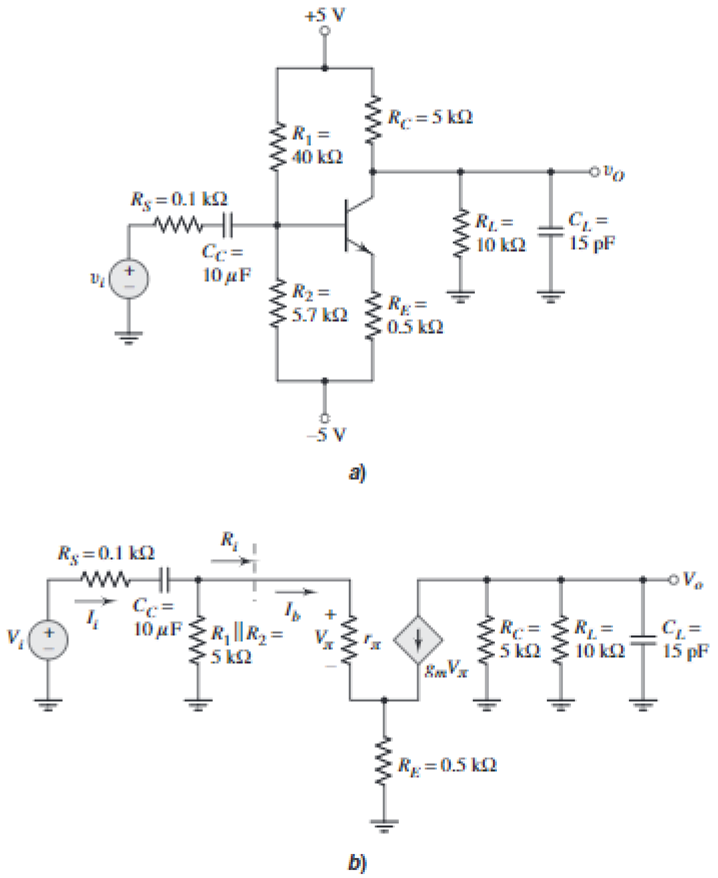


Figura 7.26 *a*) Circuito con un capacitor de acoplamiento y un capacitor de carga, y *b*) circuito equivalente de señal pequeña.

La gráfica de Bode de la magnitud de la ganancia de voltaje es semejante a la mostrada en la figura 7.11. La frecuencia de esquina inferior f_L está dada por

$$f_L = \frac{1}{2\pi \tau_S} \tag{7.47}$$

donde τ_S es la constante de tiempo asociada con el capacitor de acoplamiento C_C, y la frecuencia de esquina superior f_H está dada por

$$f_H = \frac{1}{2\pi \tau_P} \tag{7.48}$$

donde τ_P es la constante de tiempo asociada con el capacitor de carga C_L. Es necesario recalcar que las ecuaciones (7.47) y (7.48) sólo son válidas en tanto las dos frecuencias de esquina estén alejadas entre sí.

Con el circuito equivalente de señal pequeña en la figura 7.26*b*), la fuente de la señal se iguala a cero para encontrar la resistencia equivalente asociada con el capacitor de acoplamiento. La constante de tiempo relacionada es

$$\tau_S = [R_S + (R_1 \| R_2 \| R_i)C_C \tag{7.49}$$

donde

$$R_i = r_\pi + (1 + \beta)R_E \tag{7.50}$$

Bernardo Pérez 1092771-211113019
1092771211130119

En forma semejante, la constante de tiempo relacionada con C_L es

$$\tau_P = (R_C \| R_L)C_L \tag{7.51}$$

Como las dos frecuencias de esquina están alejadas entre sí, la ganancia alcanza un valor máximo en el rango de frecuencias entre f_L y f_H, que es la banda media. Podemos calcular la ganancia de banda media al suponer que el capacitor de acoplamiento es un cortocircuito y que el capacitor de carga es un circuito abierto.

Con la técnica de análisis del último capítulo, encontramos la magnitud de la ganancia de banda media como sigue:

$$|A_v| = \left|\frac{V_o}{V_i}\right| \tag{7.52}$$
$$= g_m r_\pi (R_C \| R_L)\left(\frac{R_1 \| R_2}{(R_1 \| R_2) + R_i}\right)\left(\frac{1}{[R_S + (R_1 \| R_2 \| R_i)]}\right)$$

EJEMPLO 7.6

Objetivo: Determinar la ganancia de banda media, las frecuencias de esquina y el ancho de banda de un circuito que contiene un capacitor de acoplamiento y un capacitor de carga.

Considere el circuito de la figura 7.26*a*) con parámetros del transistor V_{BE}(encendido) = 0.7 V, $\beta = 100$, y $V_A = \infty$.

Solución: El análisis CD de este circuito produce una corriente de colector en reposo $I_{CQ} = 0.99$ mA. Los parámetros de señal pequeña son $g_m = 38.08$ mA/V, $r_\pi = 2.626$ kΩ, y $r_o = \infty$.

Por tanto, la resistencia de entrada R_i es

$$R_i = r_\pi + (1+\beta)R_E = 2.63 + (101)(0.5) = 53.1 \text{ k}\Omega$$

A partir de la ecuación (7.52), la ganancia de banda media es

$$|A_v|_{\text{máx}} = \left|\frac{V_o}{V_i}\right|_{\text{máx}} = g_m r_\pi (R_C \| R_L)\left(\frac{R_1 \| R_2}{(R_1 \| R_2) + R_i}\right)\left(\frac{1}{[R_S + (R_1 \| R_2 \| R_i)]}\right)$$
$$= (38.08)(2.626)(5 \| 10)\left(\frac{40 \| 5.7}{(40 \| 5.7) + 53.1}\right)\left(\frac{1}{[0.1 + (40 \| 5.7 \| 53.1)]}\right)$$

o

$$|A_v|_{\text{máx}} = 6.14$$

La constante de tiempo τ_S es

$$\tau_S = (R_S + R_1 \| R_2 \| R_i)C_C$$
$$= (0.1 \times 10^3 + (5.7 \times 10^3) \| (40 \times 10^3) \| (53.1 \times 10^3))(10 \times 10^{-6})$$
$$= 4.67 \times 10^{-2} \text{ s} \Rightarrow 46.6 \text{ ms}$$

y la constante de tiempo τ_P es

$$\tau_P = (R_C \| R_L)C_L = ((5 \times 10^3) \| (10 \times 10^3))(15 \times 10^{-12}) = 5 \times 10^{-8} \text{ s}$$

o

$$\tau_P = 50 \text{ ns}$$

Bernardo Pérez 1092771-2111130119

La frecuencia de esquina inferior es

$$f_L = \frac{1}{2\pi \tau_S} = \frac{1}{2\pi(46.6 \times 10^{-3})} = 3.42\,\text{Hz}$$

y la frecuencia de esquina superior es

$$f_H = \frac{1}{2\pi \tau_P} = \frac{1}{2\pi(50 \times 10^{-9})} \Rightarrow 3.18\,\text{MHz}$$

Por último, el ancho de banda es

$$f_{BW} = f_H - f_L = 3.18\,\text{MHz} - 3.4\,\text{Hz} \cong 3.18\,\text{MHz}$$

Comentario: Las dos frecuencias de esquina difieren por aproximadamente seis órdenes de magnitud; en consecuencia, considerar un capacitor a la vez es un enfoque válido.

PROBLEMA PARA EJERCITAR

Ejercicio 7.6: Considere el circuito de la figura 7.26*a*). El valor de la resistencia de carga se cambia a $R_L = 5\ \text{k}\Omega$, y los valores del capacitor, a $C_L = 5$ pF y $C_C = 5\ \mu$F. Los demás parámetros del circuito y del transistor son los mismos que los proporcionados en el ejemplo 7.6*a*) Determine los nuevos valores de la corriente de colector y los parámetros de señal pequeña del híbrido pi. *b*) Determine el valor de la ganancia de voltaje de banda media. *c*) Encuentre las frecuencias de esquina del circuito. (Respuestas: *a*) $I_{CQ} = 0.986$ mA, *b*) $A_v = -4.60$, *c*) $f_L = 6.82$ Hz, $f_H = 12.7$ MHz.)

Una cifra importante para un amplificador es el **producto ganancia-ancho de banda**. Si suponemos que las frecuencias de esquina están alejadas entre sí, el ancho de banda es

$$f_{BW} = f_H - f_L \cong f_H \tag{7.53}$$

y la ganancia máxima es $|A_v|_{\text{máx}}$. Por tanto, el producto ganancia-ancho de banda es

$$GB = |A_v|_{\text{máx}} \cdot f_H \tag{7.54}$$

Más adelante demostraremos que, para una capacitancia de carga dada, este producto es en esencia una constante. También describiremos cómo ponderar ventajas y desventajas entre ganancia y ancho de banda al diseñar amplificadores.

7.3.4 Efectos del capacitor de desvío (*bypass*)

En amplificadores bipolares y FET discretos suelen incluirse capacitores de paso en el emisor y en la fuente de modo que sea posible utilizar resistencias de emisor y fuente para estabilizar el punto Q a costa de la ganancia en señal pequeña. Se supone que los capacitores de paso actúan como cortocircuitos en la señal de frecuencia. Sin embargo, como orientación para elegir un capacitor de desvío, es necesario determinar la respuesta del circuito en el rango de frecuencias donde estos capacitores no estén abiertos ni sean cortocircuitos.

Bernardo Pérez 1092771-2111130119
10927712111130119

La figura 7.27*a*) muestra un circuito de emisor común con un capacitor de desvío en el emisor. El circuito equivalente de señal pequeña se muestra en la figura 7.27*b*). Podemos encontrar la ganancia de voltaje de señal pequeña como una función de la frecuencia. Según la regla de reflexión de la impedancia, y la corriente de entrada de señal pequeña es

$$I_b = \frac{V_i}{R_S + r_\pi + (1+\beta)\left(R_E \left\| \frac{1}{sC_E}\right.\right)} \tag{7.55}$$

La impedancia total en el emisor se multiplica por el factor $(1+\beta)$. El voltaje de control es

$$V_\pi = I_b r_\pi \tag{7.56}$$

y el voltaje de salida es

$$V_o = -g_m V_\pi R_C \tag{7.57}$$

Al combinar las ecuaciones se obtiene la ganancia de voltaje de señal pequeña, como sigue:

$$A_v(s) = \frac{V_o(s)}{V_i(s)} = \frac{-g_m r_\pi R_C}{R_S + r_\pi + (1+\beta)\left(R_E \left\| \frac{1}{sC_E}\right.\right)} \tag{7.58}$$

Al desarrollar la combinación en paralelo de R_E y $1/sC_E$, y al reagrupar los términos, encontramos

$$A_v = \frac{-g_m r_\pi R_C}{[R_S + r_\pi + (1+\beta)R_E]} \times \frac{(1 + sR_E C_E)}{\left\{1 + \frac{sR_E(R_S + r_\pi)C_E}{[R_S + r_\pi + (1+\beta)R_E]}\right\}} \tag{7.59}$$

La ecuación (7.59) se escribe en términos de las constantes de tiempo como

$$A_v = \frac{-g_m r_\pi R_C}{[R_S + r_\pi + (1+\beta)R_E]}\left\{\frac{1 + s\tau_A}{1 + s\tau_B}\right\} \tag{7.60}$$

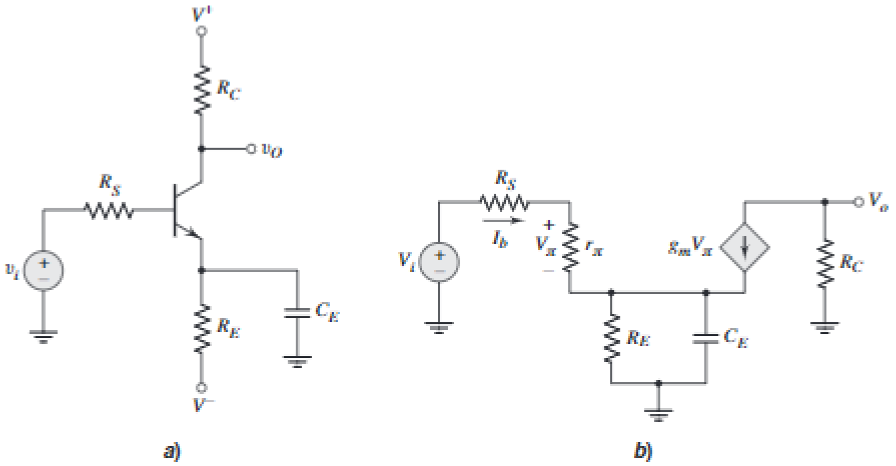


Figura 7.27 *a*) Circuito con un emisor capacitor de paso y *b*) circuito equivalente de señal pequeña.

Bernardo Pérez 1092771-2111130120

La forma de esta función de transferencia es un poco diferente a la que encontramos antes en el sentido de que ahora hay un cero y un polo.

La gráfica de Bode de la magnitud de la ganancia de voltaje tiene dos asíntotas horizontales limitantes. Si fijamos $s = j\omega$, podemos considerar el límite $\omega \to 0$ y el límite cuando $\omega \to \infty$. Para $\omega \to 0$, CE actúa como circuito abierto; para $\omega \to \infty$, C_E actúa como cortocircuito. A partir de la ecuación (7.59) tenemos

$$|A_v|_{\omega \to 0} = \frac{g_m r_\pi R_C}{[R_S + r_\pi + (1+\beta)R_E]} \quad \textbf{(7.61}\boldsymbol{a}\textbf{)}$$

y

$$|A_v|_{\omega \to \infty} = \frac{g_m r_\pi R_C}{R_S + r_\pi} \quad \textbf{(7.61}\boldsymbol{b}\textbf{)}$$

A partir de estos resultados, observamos que para $\omega \to 0$, R_E está incluido en la expresión de ganancia, y para $\omega \to \infty$, R_E no forma parte de la expresión de ganancia, pues C_E la puso en cortocircuito de manera efectiva.

Si suponemos que las constantes de tiempo τ_A y τ_B en la ecuación (7.60) difieren sustancialmente en magnitud, entonces la frecuencia de esquina debida a τ_B es

$$f_B = \frac{1}{2\pi \tau_B} \quad \textbf{(7.62}\boldsymbol{a}\textbf{)}$$

y la frecuencia de esquina debida a τ_A es

$$f_A = \frac{1}{2\pi \tau_A} \quad \textbf{(7.62}\boldsymbol{b}\textbf{)}$$

La gráfica de Bode resultante de la magnitud de ganancia de voltaje se muestra en la figura 7.28.

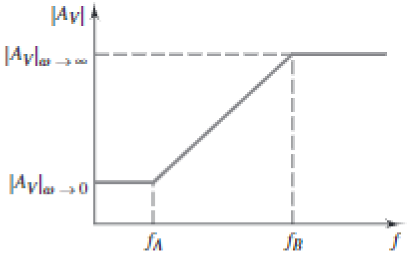


Figura 7.28 Gráfica de Bode de la magnitud de la ganancia de voltaje para el circuito con un capacitor en emisor de desvío.

EJEMPLO **7.7**

Objetivo: Determinar las frecuencias de esquina y las asíntotas horizontales limitantes de un circuito de emisor común con un capacitor de desvío en el emisor.

Considere el circuito en la figura 7.27*a*) con parámetros $R_E = 4$ kΩ, $R_C = 2$ kΩ, $R_S = 0.5$ kΩ, $C_E = 1$ μF, $V^+ = 5$ V, y $V^- = -5$ V. Los parámetros del transistor son: $\beta = 100$, V_{BE}(encendido) $= 0.7$ V y $r_o = \infty$.

Bernardo Pérez 1092771-2111130120
1092771-2111130120

Bernardo Pérez 1092771-2111130120

Solución: A partir del análisis CD, encontramos la corriente de colector en reposo como $I_{CQ} = 1.06$ mA. Los parámetros de señal pequeña son $g_m = 40.77$ mA/V, $r_\pi = 2.45$ kΩ, y $r_o = \infty$.

La constante de tiempo τ_A es

$$\tau_A = R_E C_E = (4 \times 10^3)(1 \times 10^{-6}) = 4 \times 10^{-3} \text{ s}$$

y la constante de tiempo τ_B es

$$\tau_B = \frac{R_E(R_S + r_\pi)C_E}{[R_S + r_\pi + (1+\beta)R_E]}$$
$$= \frac{(4 \times 10^3)(0.5 \times 10^3 + 2.45 \times 10^3)(1 \times 10^{-6})}{[0.5 \times 10^3 + 2.45 \times 10^3 + (101)(4 \times 10^3)]}$$

o

$$\tau_B = 2.90 \times 10^{-5} \text{ s}$$

Así, las frecuencias de esquina son

$$f_A = \frac{1}{2\pi\tau_A} = \frac{1}{2\pi(4 \times 10^{-3})} = 39.8 \text{ Hz}$$

y

$$f_B = \frac{1}{2\pi\tau_B} = \frac{1}{2\pi(2.9 \times 10^{-5})} \Rightarrow 5.49 \text{ kHz}$$

La asíntota horizontal limitante de baja frecuencia, dada por la ecuación (7.61*a*)), es

$$|A_v|_{\omega \to 0} = \frac{g_m r_\pi R_C}{[R_S + r_\pi + (1+\beta)R_E]} = \frac{(40.8)(2.45)(2)}{[0.5 + 2.45 + (101)(4)]} = 0.491$$

La asíntota horizontal limitante de alta frecuencia, dada por la ecuación (7.61*b*)), es

$$|A_v|_{\omega \to \infty} = \frac{g_m r_\pi R_C}{R_S + r_\pi} = \frac{(40.77)(2.45)(2)}{0.5 + 2.45} = 67.7$$

Comentario: Al comparar los dos valores limitantes de ganancia de voltaje, vemos que la inclusión de un capacitor de desvío produce una gran ganancia de alta frecuencia.

Comprobación por computadora: Los resultados de un análisis PSpice se proporcionan en la figura 7.29. La magnitud de la ganancia de voltaje de señal pequeña se muestra en la figura 7.29*a*). Las dos frecuencias de esquina son aproximadamente 39 Hz y 5 600 Hz, lo cual coincide muy bien con los resultados obtenidos a partir del análisis de la constante de tiempo. Las dos magnitudes limitantes de 0.49 y 68 también se correlacionan extremadamente bien con los resultados del análisis manual.

La figura 7.29*b*) es un gráfica de la respuesta de fase contra la frecuencia. En frecuencias muy bajas y muy altas, donde el capacitor actúa como circuito abierto o como cortocircuito, la fase es −180 grados, como era de esperar para un circuito de emisor común. Entre las dos frecuencias de esquina, la fase cambia sustancialmente, tendiendo a −90 grados.

1092771-2111130120

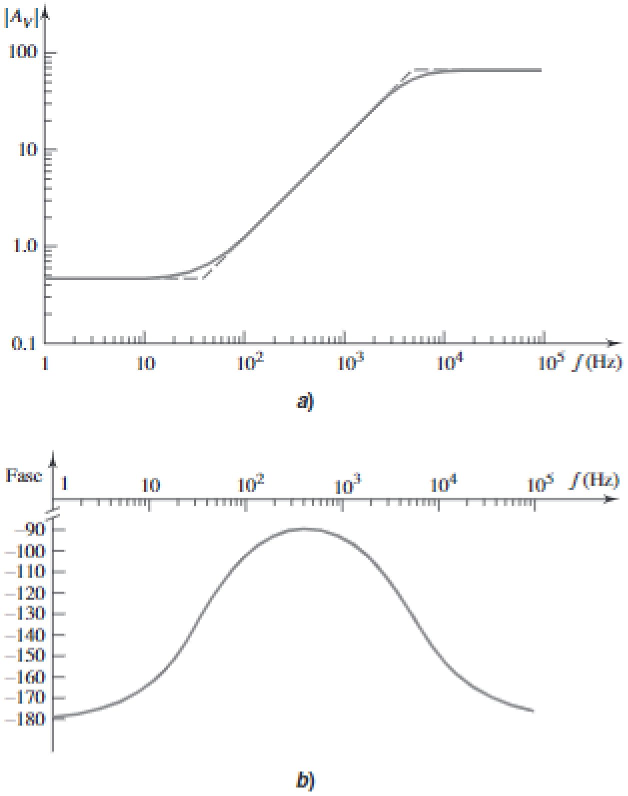


Figura 7.29 Resultados de un análisis PSpice para el circuito con capacitor en emisor de desvío: *a*) respuesta de la magnitud de la ganancia de voltaje y *b*) respuesta de fase.

Bernardo Pérez 1092771-2111130120

1092771-2111130120

PROBLEMA PARA EJERCITAR

Ejercicio 7.7: El circuito de la figura 7.27*a*) tiene parámetros $V^+ = 10$ V, $V^- = -10$ V, $R_S = 0.5$ kΩ, $R_E = 4$ kΩ, y $R_C = 2$ kΩ. Los parámetros del transistor son V_{BE}(encendido) $= 0.7$ V, $V_A = \infty$ y $\beta = 100$. *a*) Determine el valor de C_E de modo que el punto de baja frecuencia 3 dB sea $f_B = 200$ Hz. *b*) Con los resultados del inciso *a*) determine f_A. (Respuestas: *a*) $C_E = 49.5$ μF, *b*) $f_A = 0.80$ Hz.)

El análisis de un amplificador FET con un capacitor de desvío en la fuente es esencialmente el mismo que para el circuito bipolar. La forma general de la expresión de ganancia de voltaje es la misma que en la ecuación (7.60), y la gráfica de Bode de la ganancia es esencialmente la misma que se muestra en la figura 7.28.

7.3.5 Efectos combinados: capacitores de acoplamiento y de desvío

Cuando un circuito contiene varios capacitores, se complica el análisis de la respuesta de frecuencia. En muchas aplicaciones de amplificadores, el circuito debe amplificar una señal de entrada cuya frecuencia está confinada al rango de banda media. En este caso, la verdadera respuesta de frecuencia fuera del rango de banda media carece de interés. Los puntos extremos del rango de banda media se definen como las frecuencias en las que la ganancia disminuye 3

dB desde el máximo valor de banda media. Estas frecuencias extremas son una función de los capacitores de frecuencias altas y bajas. Estos capacitores introducen un polo a la función de transferencia del amplificador.

Por ejemplo, si en un circuito hay múltiples capacitores de acoplamiento, uno de los capacitores puede introducir el polo que produce la reducción de 3 dB en la ganancia máxima en la frecuencia baja. Este polo se denomina **polo dominante**. Con un análisis de constante de tiempo con valor cero se estima el polo dominante en un circuito que contiene varios capacitores. En este momento en el texto, con una simulación por computadora determinaremos la respuesta de frecuencia de circuitos que contienen múltiples capacitores.

Como ejemplo, en la figura 7.30 se muestra un circuito con dos capacitores de acoplamiento y un capacitor de desvío de emisor o, todos los cuales afectan la respuesta del circuito en frecuencias bajas. Podemos desarrollar una función de transferencia que incluya todos los capacitores, pero es más fácil manejar el análisis de tales circuitos por computadora.

Bernardo Pérez 1092771-211130120

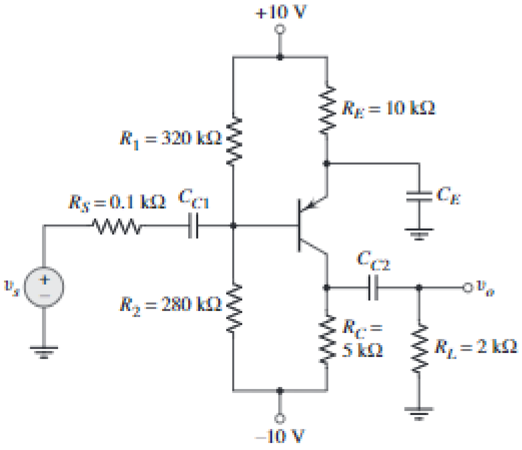


Figura 7.30 Circuito con dos capacitores de acoplamiento y un circuito con capacitor en emisor de desvío.

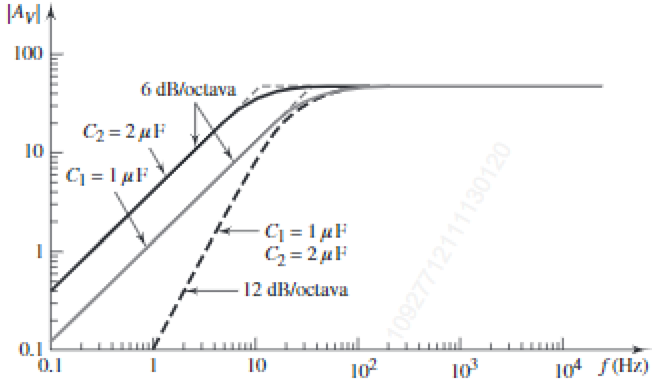


Figura 7.31 Resultados PSpice para cada capacitor de acoplamiento y efecto combinado para el circuito de la figura 7.30.

La figura 7.31 es la gráfica de Bode de la magnitud de la ganancia de voltaje para el circuito del ejemplo, tomando en cuenta los efectos de los dos capacitores de acoplamiento. En este caso, se supone que el capacitor de desvío es un cortocircuito. Las gráficas consideran C_1 y C_2 individualmente, así como juntos. Como se esperaba, con ambos capacitores actuando al mismo tiempo, la pendiente es 40 dB/década o 12 dB/octava. Como los polos no están alejados entre sí, en el circuito verdadero, no podemos considerar el efecto de cada capacitor individualmente.

La figura 7.32 es la gráfica de Bode de la magnitud de la ganancia de voltaje, tomando en cuenta el capacitor de desvío de emisor y los dos capacitores de acoplamiento. Las gráficas muestran los efectos del capacitor de desvío, el efecto de los dos capacitores de acoplamiento y el efecto neto de los tres capacitores juntos. Cuando los tres capacitores se toman en cuenta, la pendiente cambia de manera continua; no hay frecuencia de esquina definitiva. Sin embargo, en aproximadamente $f = 150$ Hz, la curva está 3 dB por debajo del máximo valor asintótico, y esta frecuencia se define como la **frecuencia de esquina izquierda** o **frecuencia de corte inferior**.

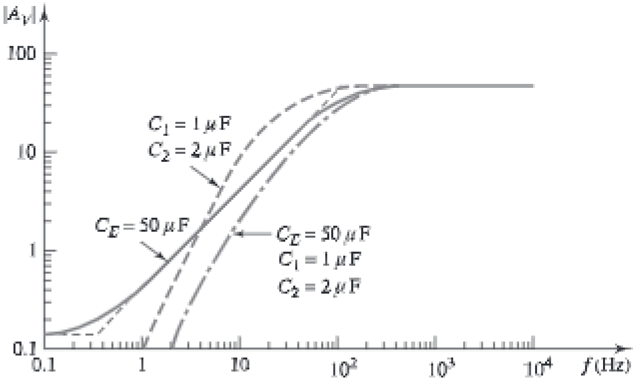


Figura 7.32 Resultados PSpice para los dos capacitores de acoplamiento, el capacitor de desvío y los efectos combinados.

Ponga a prueba su comprensión

PPC 7.4 Considere el circuito de base común en la figura 7.33. ¿Es posible tratar por separado los dos capacitores de acoplamiento? *a*) Con base en un análisis por computadora, determine la frecuencia de corte. Suponga que los valores de los parámetros son $\beta = 100$ e $I_S = 2 \times 10^{-15}$ A. *b*) Determine la ganancia de voltaje de señal pequeña de banda media. (Respuestas: $f_{3\text{db}} = 1.2$ kHz, *b*) $A_v = 118$.)

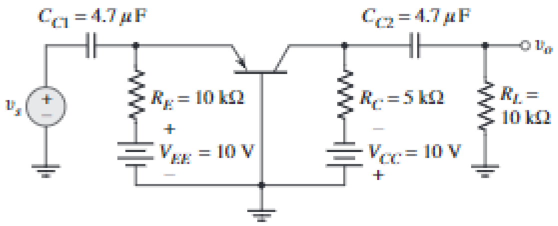


Figura 7.33 Figura para el ejercicio PPC 7.4.

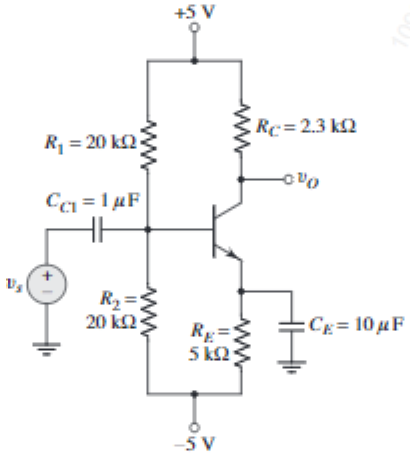


Figura 7.34 Figura para el ejercicio PPC 7.5.

PPC 7.5 El circuito de emisor común en la figura 7.34 contiene un capacitor de acoplamiento y un capacitor de desvío en el emisor. *a*) Con base en un análisis por computadora, determine la frecuencia de 3 dB. Suponga que los valores de los parámetros son $\beta = 100$ e $I_S = 2 \times 10^{-15}$ A. *b*) Determine la ganancia de voltaje de señal pequeña de banda media. (Respuestas: *a*) $f_{3\text{dB}} \approx 575$ Hz, *b*) $|A_v|_{\text{máx}} = 74.4$).)

Bernardo Pérez 1092771-211113012O
1092771211130120

7.4 RESPUESTA DE FRECUENCIA: TRANSISTOR BIPOLAR

Objetivo: • Determinar la respuesta de frecuencia del transistor bipolar, y determinar el efecto Miller y la capacitancia Miller.

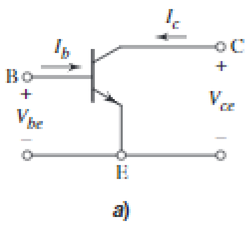
Hasta el momento, hemos considerado la respuesta de frecuencia de circuitos como una función de resistencias y capacitores externos, y supuesto que el transistor es ideal. Sin embargo, tanto los transistores bipolares como los FET poseen capacitancias internas que afectan la respuesta en las frecuencias altas de los circuitos. En esta sección primero desarrollaremos un modelo híbrido π de señal pequeña del transistor bipolar, tomando en cuenta estas capacitancias. Luego, con este modelo analizaremos las características de frecuencia del transistor bipolar.

7.4.1 Circuito equivalente híbrido π desarrollado

Cuando un transistor bipolar se usa en un circuito amplificador lineal, el transistor está polarizado en la región activa directa, y se sobreponen señales pequeñas senoidales de voltajes y corrientes a los voltajes y corrientes CD. La figura 7.35*a*) muestra un transistor bipolar NPN en una configuración de emisor común, junto con la señal pequeña de voltajes y corrientes. La figura 7.35*b*) es una sección transversal del transistor NPN en una configuración clásica de circuito integrado. Las terminales C, B y E son las conexiones externas al transistor, y los puntos C′, B′, y E′ son las regiones idealizadas del colector interno, de base y del emisor.

Para construir el circuito equivalente del transistor, primero consideramos varios pares de terminales. La figura 7.36*a*) muestra el circuito equivalente para la conexión entre la base externa de terminal de entrada y la terminal del emisor externo. La resistencia r_b es la resistencia en serie de la base entre la base externa de terminal B y la región de base interna B′. La unión B′-E′ tiene una polarización directa; en consecuencia, C_π es la capacitancia de la unión polarizada directa y r_π es la resistencia a la difusión en la unión polarizada directa. Ambos parámetros son funciones de la corriente de unión. Por último, r_{ex} es la resistencia en serie del emisor entre la terminal del emisor externo y la región del emisor interno. Esta resistencia suele ser muy pequeña, del orden de 1 a 2 Ω.

La figura 7.36*b*) muestra el circuito equivalente que ve hacia la terminal del colector. La resistencia r_c es la resistencia en serie del colector entre las conexiones interna y externa del colector, y la capacitancia C_s es la capacitancia de unión de la unión colector-sustrato con



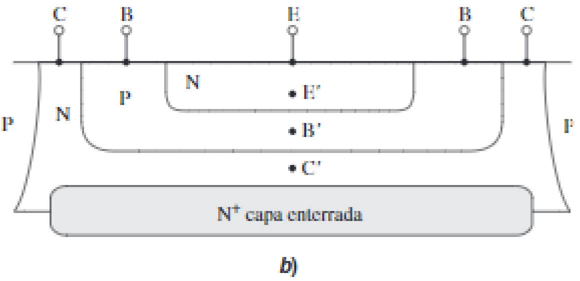


Figura 7.35 *a*) Transistor bipolar NPN de emisor común para el modelo híbrido con señal pequeña de corrientes y voltajes, y *b*) sección transversal de un transistor bipolar NPN, para el modelo híbrido π.

Bernardo Pérez 1092771-211130120

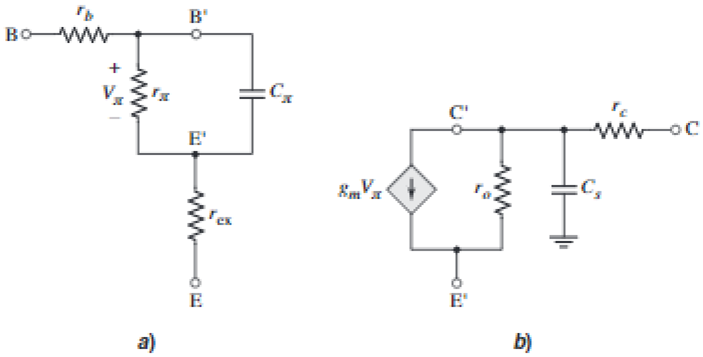


Figura 7.36 Componentes del circuito equivalente híbrido π: *a*) de base a emisor, *b*) de colector a emisor y *c*) de base a colector.

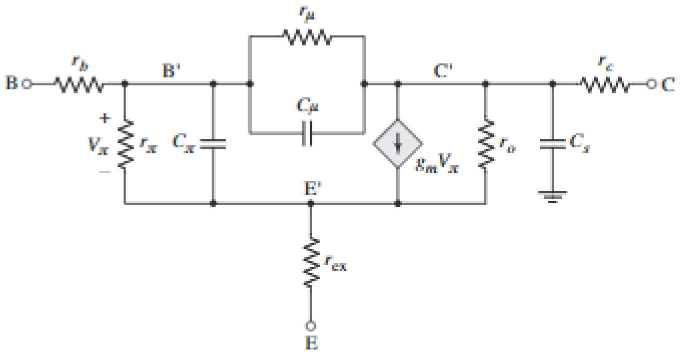


Figura 7.37 Circuito equivalente híbrido π.

Bernardo Pérez 1092771-211130120

1092771211130120

polarización inversa. La fuente de corriente dependiente, g_mV_π, es la corriente de colector del transistor controlada por el voltaje interno base-emisor. La resistencia r_o es la inversa de la conductancia de salida g_o y se debe sobre todo al efecto Early.

Por último, la figura 7.36*c*) muestra el circuito equivalente de la unión B′-C′ con polarización inversa. La capacitancia C_μ es la capacitancia de unión con polarización inversa, y r_μ es la resistencia de difusión con polarización inversa. Normalmente, r_μ está en el orden de los megaohms y puede omitirse. El valor de C_μ suele ser mucho menor que C_π; sin embargo, debido a un fenómeno denominado efecto Miller, en general C_μ no puede omitirse. (Más adelante en este capítulo abordaremos el efecto Miller.)

El circuito equivalente híbrido π completo para el transistor bipolar se muestra en la figura 7.37. Las capacitancias conducen a efectos de frecuencia en el transistor. Un resultado es que la ganancia es una función de la frecuencia de la señal de entrada. Debido al gran número de elementos, una simulación por computadora de este modelo completo es más fácil que un análisis manual. Sin embargo, podemos hacer simplificaciones para evaluar algunos efectos fundamentales de la frecuencia de transistores bipolares.

7.4.2 Ganancia de corriente de cortocircuito

Podemos empezar a comprender los efectos de frecuencia del transistor bipolar al determinar primero la **ganancia de corriente de cortocircuito**, luego de simplificar el modelo híbrido π.

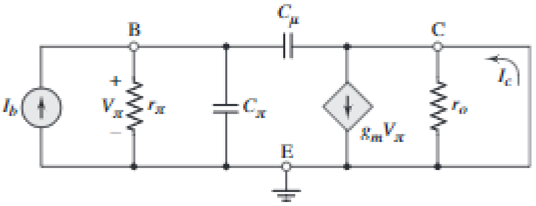


Figura 7.38 Circuito equivalente híbrido π simplificado para determinar la ganancia de corriente de cortocircuito.

La figura 7.38 muestra un circuito equivalente simplificado para el transistor, donde omitimos las resistencias parásitas r_b, r_c y r_{ex}, la resistencia de difusión B-C r_μ y la capacitancia de sustrato C_s. Asimismo, el colector está conectado con la señal de tierra. Recuerde que el transistor aún debe estar polarizado en la región activa directa. Determinaremos la ganancia de corriente de señal pequeña $A_i = I_c/I_b$.

Al escribir una ecuación KCL en el nodo de entrada obtenemos

$$I_b = \frac{V_\pi}{r_\pi} + \frac{V_\pi}{\dfrac{1}{j\omega C_\pi}} + \frac{V_\pi}{\dfrac{1}{j\omega C_\mu}} = V_\pi\left[\frac{1}{r_\pi} + j\omega(C_\pi + C_\mu)\right] \quad \textbf{(7.63)}$$

Vemos que V_π ya no es igual a $I_b r_\pi$, pues una porción de I_b ahora está desviada a través de C_π y C_μ.

A partir de una ecuación KCL en el nodo de salida obtenemos

$$\frac{V_\pi}{\dfrac{1}{j\omega C_\mu}} + I_c = g_m V_\pi \quad \textbf{(7.64}\boldsymbol{a}\textbf{)}$$

o

$$I_c = V_\pi(g_m - j\omega C_\mu) \quad \textbf{(7.64}\boldsymbol{b}\textbf{)}$$

Así, el voltaje de entrada V_π se escribe como

$$V_\pi = \frac{I_c}{(g_m - j\omega C_\mu)} \quad \textbf{(7.64}\boldsymbol{c}\textbf{)}$$

Al sustituir esta expresión por V_π en la ecuación (7.63) se obtiene

$$I_b = I_c \cdot \frac{\left[\dfrac{1}{r_\pi} + j\omega(C_\pi + C_\mu)\right]}{(g_m - j\omega C_\mu)} \quad \textbf{(7.65)}$$

La ganancia de corriente de señal pequeña que suele designarse como h_{fe}, se convierte en

$$A_i = \frac{I_c}{I_b} = h_{fe} = \frac{(g_m - j\omega C_\mu)}{\left[\dfrac{1}{r_\pi} + j\omega(C_\pi + C_\mu)\right]} \quad \textbf{(7.66)}$$

Si suponemos valores de parámetro habituales del circuito de $C_\mu = 0.05$ pF, $g_m = 50$ mA/V, y una frecuencia máxima de $f = 500$ MHz, entonces vemos que $\omega C_\mu \ll g_m$. En consecuencia, con una buena aproximación, la ganancia de corriente de señal pequeña es

$$h_{fe} \cong \frac{g_m}{\left[\dfrac{1}{r_\pi} + j\omega(C_\pi + C_\mu)\right]} = \frac{g_m r_\pi}{1 + j\omega r_\pi(C_\pi + C_\mu)} \quad \textbf{(7.67)}$$

Bernardo Pérez 1092771-2111130120
1092771211130120

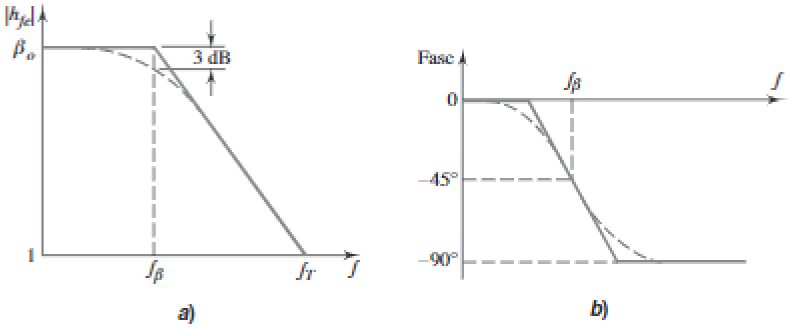


Figura 7.39 Gráficas de Bode para la ganancia de corriente de cortocircuito: *a*) magnitud y *b*) fase.

Como $g_m r_\pi = \beta$, entonces la ganancia de corriente de baja frecuencia es justo β, como supusimos. La ecuación (7.67) muestra que, en un transistor bipolar, la magnitud y la fase de la ganancia de corriente son funciones de la frecuencia.

La figura 7.39*a*) es una gráfica de Bode de la magnitud de la ganancia de corriente de cortocircuito. La frecuencia de esquina, que en este caso también es la **frecuencia de corte beta** f_β, está dada por

$$f_\beta = \frac{1}{2\pi r_\pi (C_\pi + C_\mu)} \tag{7.68}$$

La figura 7.39*b*) muestra la fase de la ganancia de corriente. Cuando la frecuencia crece, la señal pequeña de corriente de colector deja de estar en fase con la señal pequeña de la corriente de base. En frecuencias altas, la corriente de colector está retrasada respecto de la corriente de entrada por 90 grados.

EJEMPLO 7.8

Objetivo: Determinar la frecuencia de 3 dB de la ganancia de corriente de cortocircuito de un transistor bipolar.

Considere un transistor bipolar con parámetros $r_\pi = 2.6\ \text{k}\Omega$, $C_\pi = 0.5$ pF, y $C_\mu = 0.025$ pF.

Solución: A partir de la ecuación (7.68) encontramos

$$f_\beta = \frac{1}{2\pi r_\pi (C_\pi + C_\mu)} = \frac{1}{2\pi(2.6 \times 10^3)(0.5 + 0.025)(10^{-12})}$$

o

$$f_\beta = 117\ \text{MHz}$$

Comentario: Los transistores de alta frecuencia deben tener capacitancias pequeñas; por tanto, es necesario usar dispositivos pequeños.

PROBLEMA PARA EJERCITAR

Ejercicio 7.8: Los parámetros de un transistor bipolar son $\beta_o = 120$, $C_\mu = 0.02$ pF, y $f_\beta = 90$ MHz, y el transistor está polarizado en $I_{CQ} = 0.2$ mA. *a*) Determine C_π. *b*) ¿Cuál es la magnitud de la ganancia de corriente de cortocircuito en *i*) $f = 50$ MHz, *ii*) $f = 125$ MHz e *iii*) $f = 500$ MHz? (Respuestas: *a*) $C_\pi = 0.093$ pF; *b*) *i*) 105, *ii*) 70.1, *iii*) 21.3.)

Bernardo Pérez 1092771-2111130120
1092771-2111130120

7.4.3 Frecuencia de corte

La figura 7.39*a*) muestra que la magnitud de la ganancia de corriente de cortocircuito decrece cuando la frecuencia aumenta. En la frecuencia f_T, que es la **frecuencia de corte**, esta ganancia tiende a 1. La frecuencia de corte es un dato importante de los transistores.

A partir de la ecuación (7.67), escribimos la ganancia de señal pequeña de corriente como

$$h_{fe} = \frac{\beta_o}{1 + j\left(\dfrac{f}{f_\beta}\right)} \tag{7.69}$$

donde f_β es la frecuencia de corte beta definida por la ecuación (7.68). La magnitud de h_{fe} es

$$|h_{fe}| = \frac{\beta_o}{\sqrt{1 + \left(\dfrac{f}{f_\beta}\right)^2}} \tag{7.70}$$

En la frecuencia de corte f_T, $|h_{fe}| = 1$, y la ecuación (7.70) se vuelve

$$|h_{fe}| = 1 = \frac{\beta_o}{\sqrt{1 + \left(\dfrac{f_T}{f_\beta}\right)^2}} \tag{7.71}$$

Por lo general, $\beta_o \gg 1$, lo que implica que $f_T \gg f_\beta$. Así, la ecuación (7.71) se escribe como

$$1 \cong \frac{\beta_o}{\sqrt{\left(\dfrac{f_T}{f_\beta}\right)^2}} = \frac{\beta_o f_\beta}{f_T} \tag{7.72a}$$

o

$$f_T = \beta_o f_\beta \tag{7.72b}$$

La frecuencia f_β también se denomina ancho de banda del transistor. Por tanto, por la ecuación (7.72*b*), la frecuencia de corte f_T es el producto ganancia-ancho de banda del transistor, o, en forma más conocida, el **ancho de banda de ganancia unitaria**. Por la ecuación (7.68), el ancho de banda de ganancia unitaria es

$$f_T = \beta_o\left[\frac{1}{2\pi r_\pi(C_\pi + C_\mu)}\right] = \frac{g_m}{2\pi(C_\pi + C_\mu)} \tag{7.73}$$

Como las capacitancias son una función del tamaño del transistor, de nuevo vemos que los transistores de alta frecuencia implican tamaños de dispositivos pequeños.

La frecuencia de corte f_T también es una función de la corriente de colector CD I_C, y la característica general de f_T contra I_C se muestra en la figura 7.40. La transconductancia g_m es directamente proporcional a I_C, pero sólo una porción de C_π está relacionada con I_C. En consecuencia, la frecuencia de corte es menor en niveles bajos de corriente de colector. Sin embargo, la frecuencia de corte también decrece en niveles altos de corriente, de la misma manera en que β disminuye en corrientes grandes.

La frecuencia de corte o ancho de banda de ganancia unitaria de un transistor suele especificarse en las hojas de datos del dispositivo. Como también se proporciona la ganancia de corriente en frecuencias bajas, la frecuencia de corte beta, o ancho de banda del transistor, se determina a partir de

$$f_\beta = \frac{f_T}{\beta_o} \tag{7.74}$$

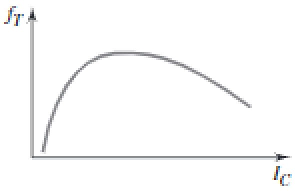


Figura 7.40 Frecuencia de corte contra corriente de colector.

Bernardo Pérez 1092771-2111130120

La frecuencia de corte del transistor bipolar discreto 2N2222A de propósito general es $fT = 300$ MHz. Para el transistor bipolar discreto MSC3130, que cuenta con un paquete especial de montaje superficial, la frecuencia de corte es $fT = 1.4$ GHz. Esto indica que los transistores muy pequeños fabricados en circuitos integrados pueden tener frecuencias de corte en el rango bajo de los GHz.

EJEMPLO 7.9

Objetivo: Calcular el ancho de banda f_β y la capacitancia C_π de un transistor bipolar.

Considere un transistor bipolar con parámetros $f_T = 20$ GHz en $I_C = 1$ mA, $\beta_o = 120$, y $C_\mu = 0.08$ pF.

Solución: Por la ecuación (7.74), encontramos que el ancho de banda es

$$f_\beta = \frac{f_T}{\beta_o} = \frac{20 \times 10^9}{120} \rightarrow f_\beta = 167\,\text{MHz}$$

La transconductancia es

$$g_m = \frac{I_C}{V_T} = \frac{1}{0.026} = 38.46\ \text{mA/V}$$

La capacitancia C_π se determina a partir de la ecuación (7.73). Tenemos

$$f_T = \frac{g_m}{2\pi(C_\pi + C_\mu)}$$

o

$$20 \times 10^9 = \frac{38.5 \times 10^{-3}}{2\pi(C_\pi + 0.08 \times 10^{-12})}$$

con lo que se obtiene $C_\pi = 0.226$ pF.

Comentario: Aunque el valor de C_π puede ser mucho mayor que el de C_μ, C_μ no puede omitirse en aplicaciones de circuitos, como veremos en la siguiente sección.

PROBLEMA PARA EJERCITAR

Ejercicio 7.9: Un BJT está polarizado a $I_C = 0.15$ mA, y tiene parámetros $\beta_o = 150$, $C_\pi = 0.8$ pF, y $C_\mu = 0.012$ pF. Determine f_β y f_T. (Respuesta: $f_\beta = 7.54$ MHz, $f_T = 1.13$ GHz.)

El circuito equivalente híbrido π para el transistor bipolar usa elementos discretos o agrupados. Sin embargo, cuando las frecuencias de corte son del orden de $f_T \cong 10$ GHz y el transistor se opera en frecuencias de microondas, en el modelo del transistor deben incluirse otros elementos parásitos y parámetros distribuidos. Por comodidad, en este texto supondremos que el modelo híbrido π es suficiente para modelar las características del transistor hasta la frecuencia de corte beta.

7.4.4 Efecto Miller y capacitancia Miller

Como ya mencionamos, en realidad no es posible ignorar la capacitancia C_μ. El **efecto Miller**, o efecto de realimentación, es un efecto de multiplicación de C_μ en aplicaciones de circuitos.

Bernardo Pérez 1092771-2111130120
1092771-2111130120

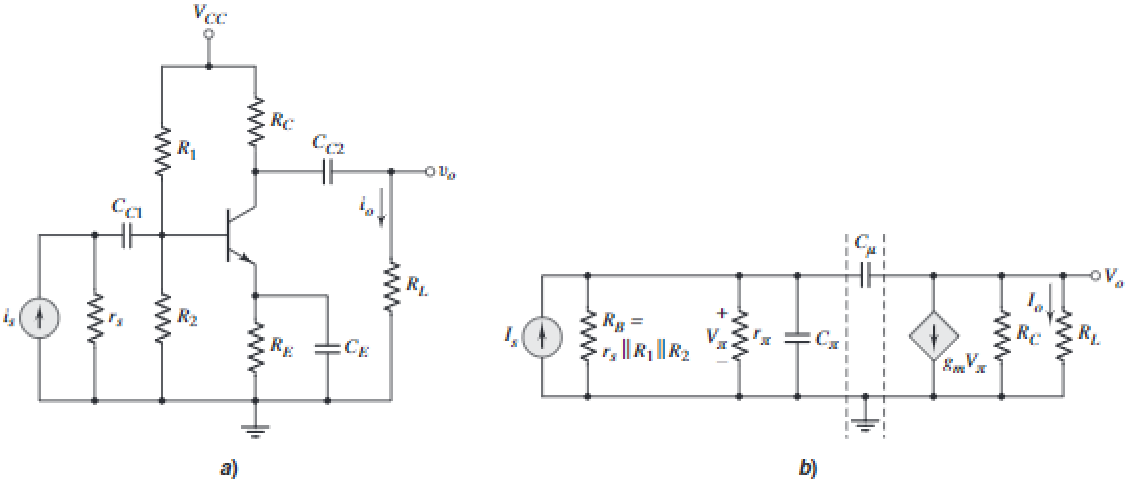


Figura 7.41 *a*) Circuito de emisor común con entrada de fuente de corriente; *b*) circuito equivalente de señal pequeña con modelo híbrido π simplificado.

Bernardo Pérez 1092771-2111130120

La figura 7.41*a*) es un circuito de emisor común con una fuente de señal de corriente en la entrada. Determinaremos la ganancia de corriente de señal pequeña $A_i = i_O/i_s$ del circuito. La figura 7.41*b*) es el circuito equivalente de señal pequeña, suponiendo que la frecuencia sea lo bastante alta para que los capacitores de acoplamiento y de paso actúen como cortocircuitos. El modelo del transistor es el circuito híbrido π simplificado que se muestra en la figura 7.38 (suponiendo que $r_o = \infty$). El capacitor C_μ es un elemento de realimentación que conecta la salida con la entrada. En consecuencia, el voltaje y la corriente de salida afectan las características de entrada.

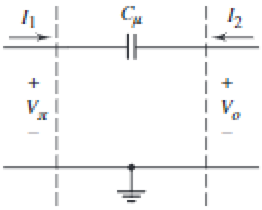


Figura 7.42 Red con dos terminales del capacitor C_μ.

La presencia de C_μ complica el análisis. Antes podíamos escribir ecuaciones KCL en los nodos de entrada y de salida, y obtener una expresión para la ganancia de corriente. Aquí, sin embargo, enfocaremos el problema de otra manera. Trataremos al capacitor C_μ como una red de dos puertos y desarrollaremos un circuito equivalente con elementos entre la base de entrada y tierra, y entre el colector de salida y tierra. Este procedimiento puede parecer más complicado, pero mostrará el efecto de C_μ con mayor claridad.

Considere el segmento de circuito entre las dos líneas punteadas en la figura 7.41*b*). Podemos tratar esta sección como una red de dos puertos, como se muestra en la figura 7.42. El voltaje de entrada es V_π y el voltaje de salida es V_o. Asimismo, las corrientes de entrada y de salida, I_1 e I_2, se definen como se muestra en la figura.

Al escribir ecuaciones KVL en las terminales de entrada y de salida, ahora tenemos

$$V_\pi = I_1\left(\frac{1}{j\omega C_\mu}\right) + V_o \tag{7.75a}$$

y

$$V_o = I_2\left(\frac{1}{j\omega C_\mu}\right) + V_\pi \tag{7.75b}$$

Con las ecuaciones (7.75*a*) y (7.75*b*) formamos un circuito equivalente de dos puertos, como se muestra en la figura 7.43*a*). Luego convertimos el circuito equivalente Thévenin sobre la salida en un circuito equivalente Norton, como se ve en la figura 7.43*b*).

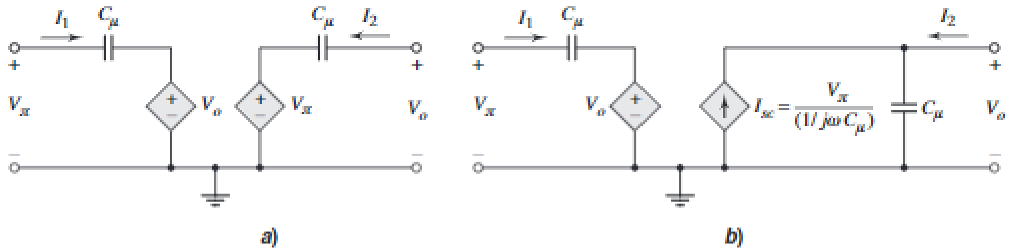


Figura 7.43 Circuito equivalente de dos puertos del capacitor C_μ con circuitos de salida equivalentes: *a*) equivalente Thévenin y *b*) equivalente Norton.

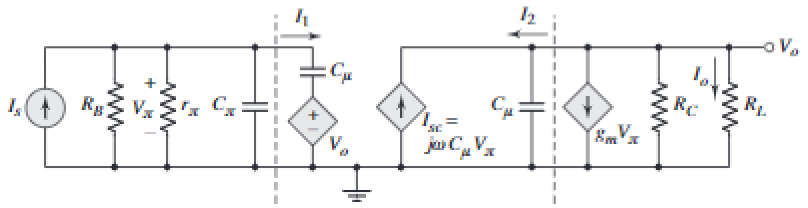


Figura 7.44 Circuito equivalente de señal pequeña incluyendo el modelo equivalente de dos puertos del capacitor C_μ.

Bernardo Pérez 1092771-2111130121

10927712111130121

El circuito equivalente en la figura 7.43*b*) sustituye el segmento de circuito entre las líneas punteadas de la figura 7.41*b*), y el circuito modificado se muestra en la figura 7.44. Para calcular este circuito haremos algunas aproximaciones de simplificación.

Los valores habituales de g_m y C_μ son $g_m = 50$ mA/V y $C_\mu = 0.05$ pF. A partir de estos valores podemos calcular la frecuencia en que las magnitudes de las dos fuentes de corriente dependiente son iguales. Si

$$\omega C_\mu V_\pi = g_m V_\pi \tag{7.76a}$$

entonces

$$f = \frac{g_m}{2\pi C_\mu} = \frac{50 \times 10^{-3}}{2\pi(0.05 \times 10^{-12})} = 1.59 \times 10^{11}\ \text{Hz} \Rightarrow 159\,\text{GHz} \tag{7.76b}$$

Como la frecuencia de operación de los transistores bipolares es mucho menor que 159 GHz, la fuente de corriente $I_{sc} = j\omega C_\mu V_\pi$ es insignificante en comparación con la fuente $g_m V_\pi$.

Ahora podemos calcular la frecuencia en que la magnitud de la impedancia de C_μ es igual a $R_C \| R_L$. Si

$$\frac{1}{\omega C_\mu} = R_C \| R_L \tag{7.77a}$$

entonces

$$f = \frac{1}{2\pi C_\mu (R_C \| R_L)} \tag{7.77b}$$

Si suponemos $R_C = R_L = 4$ kΩ, que son valores habituales de transistores bipolares discretos, entonces

$$f = \frac{1}{2\pi(0.05 \times 10^{-12})[(4 \times 10^3) \| (4 \times 10^3)]} = 1.59 \times 10^9\ \text{Hz} \tag{7.78}$$

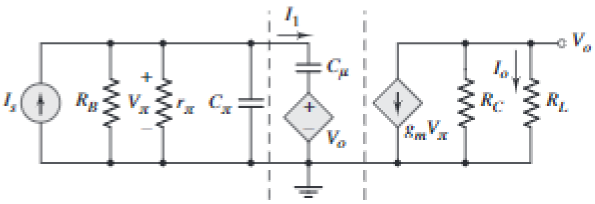


Figura 7.45 Circuito equivalente de señal pequeña incluyendo aproximaciones.

Si la frecuencia de operación del transistor bipolar es mucho menor que 1.59 GHz, entonces la impedancia de C_μ será mucho mayor que $R_C \| R_L$ y C_μ se considera un cortocircuito. Con estas aproximaciones, el circuito en la figura 7.44 se reduce al de la figura 7.45.

La característica de I_1 contra V_π del segmento de circuito entre las líneas punteadas es

$$I_1 = \frac{V_\pi - V_o}{\dfrac{1}{j\omega C_\mu}} = j\omega C_\mu (V_\pi - V_o) \tag{7.79}$$

El voltaje de salida es

$$V_o = -g_m V_\pi (R_C \| R_L) \tag{7.80}$$

Al sustituir la ecuación (7.80) en (7.79) obtenemos

$$I_1 = j\omega C_\mu [1 + g_m (R_C \| R_L)] V_\pi \tag{7.81}$$

En la figura 7.45, el segmento de circuito entre las líneas punteadas se sustituye por una capacitancia equivalente dada por

$$C_M = C_\mu [1 + g_m (R_C \| R_L)] \tag{7.82}$$

como se ve en la figura 7.46. La capacitancia C_M se denomina **capacitancia Miller**, y el efecto de multiplicación de C_μ es el efecto Miller.

Para el circuito equivalente de la figura 7.46, la capacitancia de entrada es ahora $C_\pi + C_M$, en vez de simplemente C_π si se ignora C_μ

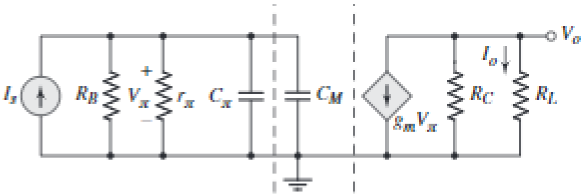


Figura 7.46 Circuito equivalente de señal pequeña incluyendo la capacitancia Miller equivalente.

EJEMPLO **7.10**

Objetivo: Determinar la frecuencia de 3 dB de la ganancia de corriente para el circuito de la figura 7.46, sin el efecto de C_M y con él.

Los parámetros del circuito son: $R_C = R_L = 4$ kΩ, $r_\pi = 2.6$ kΩ, $R_B = 200$ kΩ, $C_\pi = 0.8$ pF, $C_\mu = 0.05$ pF, y $g_m = 38.5$ mA/V.

Bernardo Pérez 1092771-2111130121
1092771-2111130121

Solución: La corriente de salida se escribe como

$$I_o = -(g_m V_\pi)\left(\frac{R_C}{R_C + R_L}\right)$$

Asimismo, el voltaje de entrada es

$$V_\pi = I_s\left[R_B \| r_\pi \left\| \frac{1}{j\omega C_\pi} \right\| \frac{1}{j\omega C_M}\right] = I_s\left[\frac{R_B \| r_\pi}{1 + j\omega(R_B \| r_\pi)(C_\pi + C_M)}\right]$$

Por tanto, la ganancia de corriente es

$$A_i = \frac{I_o}{I_s} = -g_m\left(\frac{R_C}{R_C + R_L}\right)\left[\frac{R_B \| r_\pi}{1 + j\omega(R_B \| r_\pi)(C_\pi + C_M)}\right]$$

La frecuencia de 3 dB es

$$f_{3\,\text{dB}} = \frac{1}{2\pi(R_B \| r_\pi)(C_\pi + C_M)}$$

Al ignorar el efecto de $C_\mu (C_M = 0)$, encontramos que

$$f_\beta = \frac{1}{2\pi[(200 \times 10^3) \| (2.6 \times 10^3)](0.8 \times 10^{-12})} \Rightarrow 77.5\text{ MHz}$$

La capacitancia Miller es

$$C_M = C_\mu[1 + g_m(R_C \| R_L)] = (0.05)[1 + (38.5)(4 \| 4)] = 3.9\text{ pF}$$

Al tomar en cuenta la capacitancia Miller, la frecuencia de 3 dB es

$$f_{3\text{-dB}} = \frac{1}{2\pi(R_B \| r_\pi)(C_\pi + C_M)} = \frac{1}{2\pi[(200 \times 10^3) \| (2.6 \times 10^3)][0.8 + 3.9](10^{-12})} \Rightarrow 13.2\text{ MHz}$$

Comentario: El efecto Miller, o factor de multiplicación de C_μ, es 78, con lo cual se obtiene una capacitancia Miller de $C_M = 3.9$ pF. La capacitancia Miller, en este caso, es aproximadamente un factor de cinco más grande que C_π. Esto significa que el ancho de banda verdadero del transistor es aproximadamente seis veces menos que el ancho de banda esperado si se omite C_μ.

La capacitancia Miller, a partir de la ecuación (7.82), se escribe en la forma

$$C_M = C_\mu(1 + |A_v|) \tag{7.83}$$

donde A_v es la ganancia de voltaje interna colector-base. El origen físico del efecto Miller se encuentra en el factor de ganancia de voltaje que aparece a través del elemento de realimentación C_μ. Un pequeño voltaje de entrada V_π produce un gran voltaje de salida $V_o = -|A_v| \cdot V_\pi$ de polaridad opuesta en la salida de C_μ. Así, el voltaje a través de C_μ es $(1 + |A_v|)V_\pi$, que induce una gran corriente a través de C_μ. Por esta razón, el efecto de C_μ sobre la porción de entrada del circuito es importante.

Ahora podemos ver un sacrificio posible al diseñar un amplificador. El sacrificio por elegir es entre la ganancia del amplificador y el ancho de banda. Si se reduce la ganancia, entonces la capacitancia Miller se reduce y el ancho de banda aumenta. Más adelante en el capítulo consideraremos esta decisión otra vez cuando veamos el amplificador cascode.

Bernardo Pérez 1092771-2111130121
1092771211130121

Análisis: En la ecuación (7.80) asumimos que $|j\omega C_\mu| \ll g_m$, que es válida incluso para frecuencias en el rango de 100 MHz. Si $j\omega C_\mu$ no es insignificante, escribimos

$$g_m V_\pi + V_o\left(\frac{1}{R_C \| R_L} + j\omega C_\mu\right) = 0 \qquad \textbf{(7.84)}$$

La ecuación (7.84) implica que una capacitancia C_μ debe estar en paralelo con R_C y R_L en la porción de salida del circuito equivalente en la figura 7.44. Para $R_C = R_L = 4\ \text{k}\Omega$ y $C_\mu = 0.05$ pF, indicamos que esta capacitancia es insignificante para $f \ll 1.5$ GHz. Sin embargo, en circuitos especiales que implican, por ejemplo, cargas activas, las resistencias equivalentes R_C y R_L pueden ser del orden de 100 kΩ. Esto significa que la capacitancia C_μ en la parte de salida del circuito no es insignificante en frecuencias incluso en el rango bajo de los megahertz. Consideraremos algunos casos especiales donde C_μ en el circuito de salida no es insignificante.

PROBLEMA PARA EJERCITAR

Ejercicio 7.10: Para el circuito de la figura 7.41*a*), los parámetros son $R_1 = 200\ \text{k}\Omega$, $R_2 = 220\ \text{k}\Omega$, $R_C = 2.2\ \text{k}\Omega$, $R_L = 4.7\ \text{k}\Omega$, $R_E = 1\ \text{k}\Omega$, $r_s = 100\ \text{k}\Omega$, y $V_{CC} = 5$ V. Los parámetros del transistor son $\beta_o = 100$, $V_{BE}(\text{encendido}) = 0.7$ V, $V_A = \infty$, y $C_\pi = 1$ pF. Considere el modelo híbrido π simplificado del transistor. *a*) Determine la ganancia de corriente de banda media $A_i = I_o/I_i$. *b*) Encuentre la capacitancia Miller C_M para *i*) $C_\mu = 0$ y *ii*) $C_\mu = 0.08$ pF. *c*) Determine la frecuencia superior de 3 dB para *i*) $C_\mu = 0$ e *ii*) $C_\mu = 0.08$ pF. (Respuestas: *a*) $A_i = -30.24$; *b*) *i*) $C_M = 0$, *ii*) $C_M = 4.38$ pF; *c*) *i*) $f_{3dB} = 60.2$ MHz, *ii*) $f_{3dB} = 11.2$ MHz.)

7.4.5 Origen físico del efecto Miller

La figura 7.47*a*) muestra el circuito equivalente híbrido π del transistor bipolar con una resistencia de carga R_C conectada en la salida. La figura 7.47*b*) muestra el circuito equivalente con la capacitancia Miller. Como primera aproximación, el voltaje de salida es $v_o = -g_m v_\pi R_C$. Si suponemos señales senoidales, la figura 7.48 muestra la señal de entrada v_π y la señal de salida v_o. Como ya observamos, la señal de salida está 180 grados fuera de fase respecto de la señal de entrada. Además, debido a la ganancia, la magnitud del voltaje de salida es mayor que el voltaje de entrada. La diferencia entre v_π y v_o es el voltaje a través del capacitor C_μ, como se ve en la figura 7.47*a*).

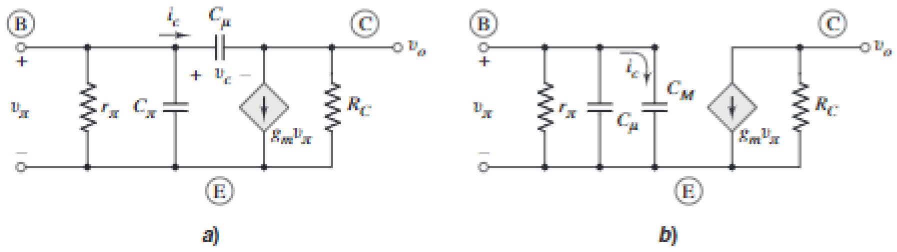


Figura 7.47 *a*) Circuito equivalente híbrido π de un transistor bipolar con una resistencia de carga R_C conectada a la salida. *b*) Circuito equivalente con la capacitancia Miller.

Bernardo Pérez 1092771-2111130121

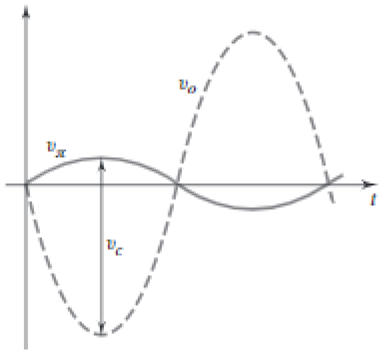


Figura 7.48 Voltaje de la señal de entrada v_π y voltaje de la señal de salida v_o para los circuitos de la figura 7.47.

Podemos escribir las señales senoidales como $v_\pi = V_\pi e^{j\omega t}$, $v_0 = V_0 e^{j\omega t}$, y $v_c = V_c e^{j\omega t}$. La corriente i_c a través del capacitor C_μ se escribe como

$$i_c = C_\mu \frac{dv_c}{dt} \tag{7.85a}$$

Con notación fasorial encontramos

$$I_c = j\omega C_\mu V_c \tag{7.85b}$$

Esta corriente afecta la impedancia de entrada que ve hacia la terminal de la base del transistor.

Para que los dos circuitos de las figuras 7.47*a*) y 7.47*b*) sean equivalentes, la corriente i_c en los dos circuitos debe ser la misma. A partir de la figura 7.47*b*), escribimos

$$i_C = C_M \frac{dv_\pi}{dt} \tag{7.86a}$$

o, con fasores, tenemos

$$I_c = j\omega C_M V_\pi \tag{7.86b}$$

Para que las corrientes de capacitores en las ecuaciones (7.85*b*) y (7.86*b*) sean iguales, es necesario tener

$$C_\mu V_c = C_M V_\pi \tag{7.87}$$

A partir de las señales mostradas en la figura 7.48, vemos que $V_\pi < V_c$ de modo que debemos tener $C_M > C_\mu$. Debido al corrimiento de fase de 180 grados y a la ganancia de voltaje, el voltaje a través de C_μ es muy grande, lo que ocasiona un valor relativamente importante de la corriente del capacitor i_c. Para que la corriente en el capacitor Miller C_M sea la misma con un menor voltaje a través de C_M, el valor de C_M debe ser relativamente grande. Este, entonces, es el origen físico del efecto de multiplicación Miller.

Ponga a prueba su comprensión

PPC 7.6 Un transistor bipolar está polarizado a $I_{CQ} = 120 \mu A$ y sus parámetros son $\beta_o = 120$, $C_\mu = 0.08$ pF, y $f_\beta = 15$ MHz. Determine la capacitancia C_π. (Respuesta: $C_\pi = 0.328$ pF.)

Bernardo Pérez 1092771-2111130121
1092771-2111130121

PPC 7.7 Para el transistor descrito en el ejemplo 7.9 y polarizado en el mismo punto Q, determine $|h_{fe}|$ y la fase en *a)* $f = 150$ MHz, *b)* $f = 500$ MHz y *c)* $f = 4$ GHz. (Respuestas: *a)* $|h_{fe}| = 89.3$, $\phi = -41.9°$; *b)* $|h_{fe}| = 38.0$, $\phi = -71.5°$; *c)* $|h_{fe}| = 5.0$, $\phi = -87.6°$.)

PPC 7.8 Los parámetros de un transistor bipolar son $\beta_o = 150$, $f_T = 1$ GHz, $r_\pi = 12$ kΩ, y $C_\mu = 0.15$ pF. *a)* Determine C_π y f_β. *b)* ¿Cuál es la corriente de polarización en el transistor? (Respuestas: *a)* $C_\pi = 1.84$ pF, $f_\beta = 6.67$ MHz; *b)* $I_{CQ} = 0.325$ mA.)

7.5 RESPUESTA DE FRECUENCIA: FET

Objetivo: • Determinar la respuesta de frecuencia del transistor MOS, y determinar el efecto Miller y la capacitancia Miller.

Hemos considerado el circuito equivalente híbrido π desarrollado del transistor bipolar que modela la respuesta de alta frecuencia del transistor. Ahora desarrollaremos el circuito equivalente de alta frecuencia del FET que toma en cuenta varias capacitancias en el dispositivo. Desarrollaremos el modelo para un MOSFET, aunque también es válido para JFET y MESFET.

7.5.1 Circuito equivalente de alta frecuencia

Construiremos el circuito equivalente de señal pequeña de un MOSFET a partir de la geometría básica del MOSFET, como se describió en el capítulo 3. La figura 7.49 muestra un modelo basado en las capacitancias y resistencias inherentes en un MOSFET de canal N, así como los elementos que representan las ecuaciones básicas del dispositivo. En el circuito equivalente hacemos una suposición: la fuente y el sustrato están unidos a tierra.

Dos capacitancias conectadas a la compuerta son inherentes en el transistor. Estas capacitancias, C_{gs} y C_{gd}, representan la interacción entre la compuerta y la carga de inversión del canal cerca de las terminales de la fuente y el drenaje, respectivamente.

Si el dispositivo está polarizado en la región de no saturación y v_{DS} es pequeña, la carga de inversión del canal es más o menos uniforme, lo cual significa que

$$C_{gs} \cong C_{gd} \cong \left(\tfrac{1}{2}\right) W L C_{\text{óx}}$$

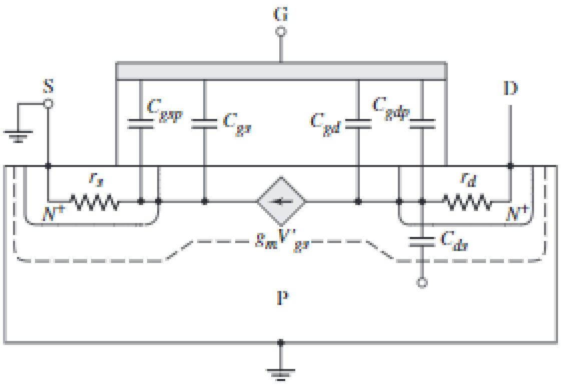


Figura 7.49 Resistencias y capacitancias inherentes en la estructura del MOSFET de canal N.

Bernardo Pérez 1092771-2111130121

donde $C_{\acute{o}x}(\text{F/cm2}) = \epsilon_{\acute{o}x}/t_{\acute{o}x}$. El parámetro ϵ_{ox} es la permitividad del óxido, que para el MOSFET de silicio es $\epsilon_{\acute{o}x} = 3.9\epsilon_o$, donde $\epsilon_o = 8.85 \times 10^{-14}$ F/cm es la permitividad del espacio libre. El parámetro $t_{\acute{o}x}$ es el grosor del óxido en centímetros.

Sin embargo, cuando el transistor está polarizado en la región de saturación, el canal se deforma en el drenaje y la carga de inversión deja de ser uniforme. El valor de C_{gd} tiende esencialmente a cero, y C_{gs} es más o menos igual a $(2/3)WLC_{ox}$. Como ejemplo, si un dispositivo tiene un grosor de óxido de 100 Å, una longitud de canal $L = 0.18\ \mu$m y un ancho de canal $W = 20\ \mu$m, el valor de C_{gs} es $C_{gs} \cong 8.3$ fF. El valor de C_{gs} cambia cuando lo hace el tamaño del dispositivo, pero los valores habituales están en el rango de las decenas de femtofaradios.

Las dos capacitancias restantes de la compuerta, C_{gsp} y C_{gdp}, son **capacitancias parásitas** o **de traslape**, así denominadas porque, en dispositivos reales, el óxido de la compuerta se traslapa con los contactos de la fuente y el drenaje debido a tolerancias u otros factores de fabricación. Como veremos, la capacitancia de traslape del drenaje C_{gdp} disminuye el ancho de banda del FET. El parámetro C_{ds} es la capacitancia de unión PN del drenaje al sustrato, y r_s y r_d son las resistencias en serie de las terminales de la fuente y el drenaje. El voltaje interno de la compuerta a la fuente controla la señal pequeña de corriente de canal a través de la transconductancia.

El circuito equivalente de señal pequeña para el MOSFET de fuente común de canal N se muestra en la figura 7.50. El voltaje V'_{gs} es el voltaje interno de la compuerta a la fuente que controla la corriente del canal. Supondremos que las capacitancias de la compuerta a la fuente y de la compuerta al drenaje, C_{gs} y C_{gd}, contienen las capacitancias de traslape parásitas. Un parámetro, r_o, que aparece en la figura 7.50, no se muestra en la figura 7.49. Esta resistencia se asocia a la pendiente de I_D contra V_{DS}. En el MOSFET ideal polarizado en la región de saturación, I_D es independiente de V_{DS}, lo cual significa que r_o es infinita. Sin embargo, r_o es finita en dispositivos cuya longitud de canal es corta, debido a la modulación de la longitud del canal, y por tanto se incluye en el circuito equivalente.

La resistencia de la fuente r_s tiene un efecto importante en las características del transistor. Para ilustrar esto, en la figura 7.51 se muestra un circuito equivalente de baja frecuencia simplificado que incluye r_s pero no r_o. Para este circuito, la corriente de drenaje es

$$I_d = g_m V'_{gs} \tag{7.88}$$

y la relación entre V_{gs} y V'_{gs} es

$$V_{gs} = V'_{gs} + (g_m V'_{gs})r_s = (1 + g_m r_s)V'_{gs} \tag{7.89}$$

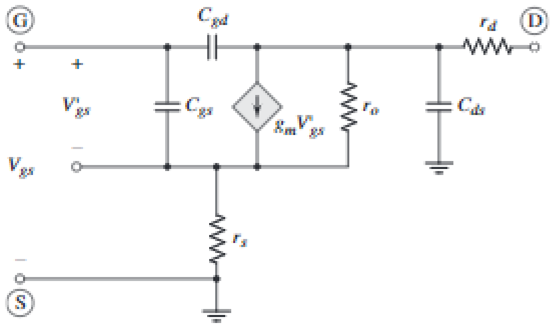


Figura 7.50 Circuito equivalente del MOSFET de fuente común de canal N.

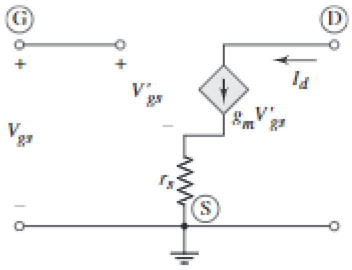


Figura 7.51 Circuito equivalente de baja frecuencia simplificado del MOSFET de canal N de fuente común que incluye la resistencia de la fuente r_s pero no la resistencia r_o.

Bernardo Pérez 1092771-211113012 1

A partir de la ecuación (7.88), la corriente de drenaje ahora se escribe como

$$I_d = \left(\frac{g_m}{1 + g_m r_s}\right) V_{gs} = g'_m V_{gs} \tag{7.90}$$

La ecuación (7.90) muestra que la resistencia de la fuente reduce la transconductancia efectiva, o la ganancia del transistor.

El circuito equivalente de un MOSFET de canal P es exactamente el mismo que para un dispositivo de canal N, excepto que se invierten todas las polaridades del voltaje y las direcciones de la corriente. Las capacitancias y las resistencias son las mismas en ambos modelos.

7.5.2 Ancho de banda de ganancia unitaria

Así como para el transistor bipolar, la frecuencia o ancho de banda de ganancia unitaria es un dato relevante para los FET. Si omitimos r_s , r_d , r_o, y C_{ds}, y conectamos el drenaje con la señal de tierra, el circuito equivalente de señal pequeña resultante se muestra en la figura 7.52. Como la impedancia de la compuerta de entrada ya no es infinita a alta frecuencia, podemos definir la ganancia de corriente de cortocircuito. A partir de esto podemos definir y calcular el ancho de banda de ganancia unitaria.

Al escribir una ecuación KCL en el nodo de entrada encontramos que

$$I_i = \frac{V_{gs}}{\dfrac{1}{j\omega C_{gs}}} + \frac{V_{gs}}{\dfrac{1}{j\omega C_{gd}}} = V_{gs}[j\omega(C_{gs} + C_{gd})] \tag{7.91}$$

A partir de una ecuación KCL en el nodo de salida obtenemos

$$\frac{V_{gs}}{\dfrac{1}{j\omega C_{gd}}} + I_d = g_m V_{gs} \tag{7.92a}$$

o

$$I_d = V_{gs}(g_m - j\omega C_{gd}) \tag{7.92b}$$

Al despejar V_{gs} en la ecuación (7.92*b*) se obtiene

$$V_{gs} = \frac{I_d}{(g_m - j\omega C_{gd})} \tag{7.93}$$

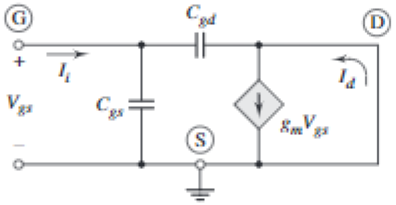


Figura 7.52 Circuito equivalente de alta frecuencia de señal pequeña de un MOSFET para calcular la ganancia de corriente de cortocircuito.

Bernardo Pérez 1092771-2111130121
1092771-2111130121

Al sustituir la ecuación (7.93) en (7.91) obtenemos

$$I_i = I_d \cdot \frac{[j\omega(C_{gs} + C_{gd})]}{(g_m - j\omega C_{gd})} \tag{7.94}$$

Por tanto, la ganancia de corriente de señal pequeña es

$$A_i = \frac{I_d}{I_i} = \frac{g_m - j\omega C_{gd}}{j\omega(C_{gs} + C_{gd})} \tag{7.95}$$

Si suponemos valores habituales de $C_{gd} = 10$ fF y $g_m = 1$ mA/V, y una frecuencia máxima de $f = 1$ GHz, encontramos que $\omega C_{gd} \ll g_m$. Entonces, la ganancia de pequeña señal de corriente , hasta una buena aproximación, es

$$A_i = \frac{I_d}{I_i} \cong \frac{g_m}{j\omega(C_{gs} + C_{gd})} \tag{7.96}$$

La frecuencia de ganancia unitaria f_T se define como la frecuencia a cuya magnitud la ganancia de cortocircuito tiende a 1. A partir de la ecuación (7.96) encontramos que

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd})} \tag{7.97}$$

La frecuencia o ancho de banda de ganancia unitaria es un parámetro del transistor y es independiente del circuito.

Bernardo Pérez 1092771-2111130121

EJEMPLO 7.11

Objetivo: Determinar el ancho de banda de ganancia unitaria de un FET.

Considere un MOSFET de canal N con parámetros $K_n = 1.5$ mA/V^2, $V_{TN} = 0.4$ V, $\lambda = 0$, $C_{gd} = 10$ fF, y $C_{gs} = 50$ fF. Suponga que el transistor está polarizado en $V_{GS} = 0.8$ V.

Solución: La transconductancia es

$$g_m = 2K_n(V_{GS} - V_{TN}) = 2(1.5)(0.8 - 0.4) = 1.2 \text{ mA/V}$$

A partir de la ecuación (7.97), el ancho de banda, o frecuencia, de ganancia unitaria, es

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd})} = \frac{1.2 \times 10}{2\pi(50 + 10) \times 10^{-15}} = 3.18 \times 10^9 \text{ Hz}$$

o

$$f_T = 3.18 \text{ GHz}$$

Comentario: Así como para los transistores bipolares, los FET de alta frecuencia requieren capacitancias pequeñas y tamaño de dispositivo pequeño.

1092771-2111130121

PROBLEMA PARA EJERCITAR

Ejercicio 7.11: Los parámetros de un MOSFET de canal N son $K_n = 1.2$ mA/V^2, $V_{TN} = 0.5$ V, $\lambda = 0$, $C_{gd} = 8$ fF, y $C_{gs} = 60$ fF. Se encuentra que la frecuencia de ganancia unitaria es $f_T = 3$ GHz. Determine la transconductancia y la corriente de polarización del MOSFET. (Respuesta: $g_m = 1.282$ mA/V, $I_{DQ} = 0.342$ mA.)

Por lo común, los valores de C_{gs} para los MOSFET están en el rango de 10 a 50 fF, y los valores de C_{gd} suelen variar de 0.1 a 0.5 fF.

Como ya se estableció, el circuito equivalente es el mismo para MOSFET, JFET y MESFET. Para JFET y MESFET, las capacitancias C_{gs} y C_{gd} son capacitancias de agotamiento, más que capacitancias de óxido. Por lo general, para JFET, C_{gs} y C_{gd} son mayores que para los MOSFET, mientras que los valores para MESFET son menores. Asimismo, para MESFET fabricados con arseniuro de galio, los anchos de banda de ganancia unitaria pueden estar en el rango de las decenas de GHz. Por esta razón, los MESFET de arseniuro de galio suelen usarse en amplificadores de microondas.

7.5.3 Efecto Miller y capacitancia Miller

Así como para el transistor bipolar, el efecto y la capacitancia Miller son factores en las características de alta frecuencia de circuitos FET. La figura 7.53 es un modelo simplificado de transistor de alta frecuencia, con una resistencia de carga R_L conectada a la salida. Determinaremos la ganancia de corriente para demostrar el impacto del efecto Miller.

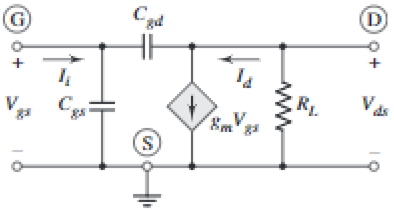


Figura 7.53 Circuito equivalente de alta frecuencia de señal pequeña de un MOSFET con una resistencia de carga R_L.

Al escribir una ecuación de la ley de la corriente de Kirchhoff (KCL) en el nodo de la compuerta de entrada, tenemos

$$I_i = j\omega C_{gs} V_{gs} + j\omega C_{gd}(V_{gs} - V_{ds}) \tag{7.98}$$

donde I_i es la corriente de entrada. En forma semejante, al sumar las corrientes en el nodo de drenaje tenemos

$$\frac{V_{ds}}{R_L} + g_m V_{gs} + j\omega C_{gd}(V_{ds} - V_{gs}) = 0 \tag{7.99}$$

Podemos combinar las ecuaciones (7.98) y (7.99) para eliminar el voltaje V_{ds}. Así, la corriente de entrada es

$$I_i = j\omega\left\{C_{gs} + C_{gd}\left[\frac{1 + g_m R_L}{1 + j\omega R_L C_{gd}}\right]\right\} V_{gs} \tag{7.100}$$

Normalmente, ($\omega R_L C_{gd}$) es mucho menor que 1; Por tanto, podemos ignorar ($j\omega R_L C_{gd}$) y la ecuación (7.100) se convierte en

$$I_i = j\omega[C_{gs} + C_{gd}(1 + g_m R_L)]V_{gs} \tag{7.101}$$

La figura 7.54 muestra el circuito equivalente descrito por la ecuación (7.101). El parámetro C_M es la capacitancia Miller y está dado por

$$C_M = C_{gd}(1 + g_m R_L) \tag{7.102}$$

La ecuación (7.102) muestra con claridad el efecto de la capacitancia parásita de traslape del drenaje. Cuando el transistor está polarizado en la región de saturación, como en un circuito amplificador, la contribución más importante a la capacitancia total de compuerta a drenaje C_{gd} es la capacitancia de traslape. Esta capacitancia de traslape se multiplica debido al

Bernardo Pérez 1092771-211113012

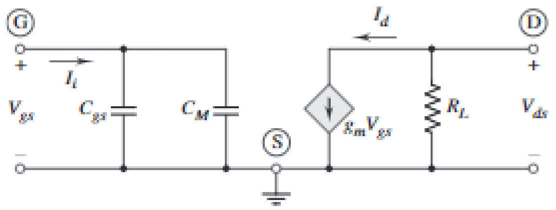


Figura 7.54 Circuito MOSFET de alta frecuencia, incluyendo la capacitancia Miller equivalente.

efecto Miller y puede volverse un factor importante en el ancho de banda de un amplificador. Reducir la capacitancia de traslape constituye uno de los desafíos de la tecnología de fabricación.

La frecuencia de corte f_T de un MOSFET se define como la frecuencia a la cual la magnitud de la ganancia de corriente de cortocircuito es 1, o la magnitud de la corriente de entrada I_i es igual a la corriente ideal I_d. A partir de la figura 7.54 vemos que

$$I_i = j\omega(C_{gs} + C_M)V_{gs} \tag{7.103}$$

y la corriente de salida de cortocircuito ideal es

$$I_d = g_m V_{gs} \tag{7.104}$$

Así, la magnitud de la ganancia de corriente es

$$|A_i| = \left|\frac{I_d}{I_i}\right| = \frac{g_m}{2\pi f(C_{gs} + C_M)} \tag{7.105}$$

Se iguala a 1 la ecuación (7.105) y encontramos la frecuencia de corte

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_M)} = \frac{g_m}{2\pi C_G} \tag{7.106}$$

donde C_G es la capacitancia equivalente de la compuerta de entrada.

EJEMPLO 7.12

Objetivo: Determinar la capacitancia Miller y la frecuencia de corte de un circuito FET.

El MOSFET de canal N descrito en el ejemplo 7.11 está polarizado a la misma corriente y una carga de 10 kΩ está conectada a la salida.

Solución: Para el ejemplo 7.11, la transconductancia es $g_m = 1.2$ mA/V. Por tanto, la capacitancia Miller es

$$C_M = C_{gd}(1 + g_m R_L) = (10)[1 + (1.2)(10)] = 130 \text{ fF}$$

A partir de la ecuación (7.106), la frecuencia de corte es

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_M)} = \frac{1.2 \times 10^{-3}}{2\pi(50 + 130) \times 10^{-15}} = 1.06 \times 10^9 \text{ Hz}$$

o

$$f_T = 1.06 \text{ MHz}$$

Comentario: El efecto Miller y la capacitancia Miller equivalente reducen la frecuencia de corte de un circuito FET, justo como lo hacen en un circuito bipolar.

Bernardo Pérez 1092771-211113O121
1092771211130121

PROBLEMA PARA EJERCITAR

Ejercicio 7.12: Para el circuito de la figura (7.55), los parámetros del transistor son $K_n = 0.8\ \text{mA/V}^2$, $V_{TN} = 2$ V, $\lambda = 0$, $C_{gs} = 100$ fF, y $C_{gd} = 20$ fF. Determine *a*) la ganancia de voltaje de banda media, *b*) la capacitancia Miller y *c*) la frecuencia superior de 3 dB de la ganancia de voltaje de señal pequeña. (Respuestas: *a*) $A_v = -6.69$, *b*) $C_M = 167.6$ fF, *c*) $f_{3dB} = 1.32$ GHz.)

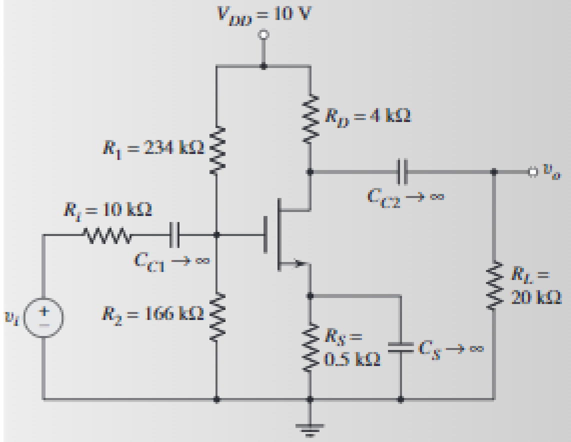


Figura 7.55 Figura para el problema para ejercitar 7.12.

Bernardo Pérez 1092771-2111130121

Ponga a prueba su comprensión

PPC 7.9 Los parámetros de un MOSFET de canal N son $K_n = 0.4\ \text{mA/V}^2$, $V_{TN} = 1$ V, y $\lambda = 0$. *a*) Determine la resistencia máxima de la fuente de modo que la transconductancia no se reduzca más de 20 por ciento respecto de su valor ideal cuando $V_{GS} = 3$ V. *b*) Con el valor de r_s calculado en el inciso *a*) determine cuánto se reduce g_m de su valor ideal cuando $V_{GS} = 5$ V. (Respuestas: *a*) $r_s = 156\Omega$, *b*) 33.3%.)

PPC 7.10 Un MOSFET de canal N tiene un ancho de banda de ganancia unitaria de $f_T = 1.2$ GHz. Suponga capacitancias de traslape de $C_{gsp} = C_{gdp} = 3$ fF, y suponga $k'_n = 100\mu\text{A/V}^2$, $W/L = 15$, y $V_{TN} = 0.4$ V. Si el transistor está polarizado en $I_{DQ} = 100\mu$A, determine C_{gs}. (Suponga que C_{gd} es igual a cero.) (Respuesta: $C_{gs} = 66.6$ fF.)

PPC 7.11 Para un MOSFET, suponga que $g_m = 1.2$ mA/V. Las capacitancias básicas de compuerta son $C_{gs} = 60$ fF, $C_{gd} = 0$, y las capacitancias de traslape son $C_{gsp} = C_{gdp}$. Determine la capacitancia de traslape mínima para un ancho de banda de ganancia unitaria de 2.5 GHz. (Respuesta: $C_{gsp} = C_{gdp} = 8.2$ fF.)

7.6 RESPUESTA EN ALTA FRECUENCIA DE CIRCUITOS CON TRANSISTORES

Objetivo: • Determinar la respuesta en alta frecuencia de configuraciones básicas de circuitos con transistores, incluso el circuito cascode.

En las secciones recientes desarrollamos los circuitos equivalentes de alta frecuencia para los transistores bipolar y de efecto de campo. También analizamos el efecto Miller, que ocurre cuando los transistores operan en una configuración de circuito. En esta sección ampliaremos nuestro análisis de las características de alta frecuencia de circuitos de transistores.

Para empezar, abordaremos la respuesta de alta frecuencia de las configuraciones de emisor común y de fuente común. Luego analizaremos los circuitos de base común y de compuerta común, y un circuito cascode que es una combinación de los circuitos de emisor común y de base común. Por último, analizaremos las características de alta frecuencia de los circuitos seguidor de emisor y seguidor de fuente. En los siguientes ejemplos usaremos el mismo circuito de transistor bipolar básico para hacer una buena comparación entre las tres configuraciones de circuitos.

7.6.1 Circuitos de emisor común y de fuente común

Las capacitancias del transistor y la capacitancia de carga en el amplificador de emisor común en la figura 7.56 afectan la respuesta de alta frecuencia del circuito. Primero efectuaremos un análisis manual para determinar los efectos del transistor en la respuesta de alta frecuencia. En este análisis asumiremos que C_C y C_E son cortocircuitos y que C_L es un circuito abierto. Luego usaremos un análisis por computadora para determinar el efecto de las capacitancias del transistor y de carga.

El circuito de alta frecuencia de señal pequeña equivalente al circuito de emisor común se muestra en la figura 7.57*a*), donde se supone que C_L es un circuito abierto. Sustituimos el capacitor C_μ con la capacitancia Miller equivalente C_M como se muestra en la figura 7.57*b*). A partir del análisis previo de la capacitancia Miller, escribimos

$$C_M = C_\mu(1 + g_m R'_L) \tag{7.107}$$

donde la resistencia de salida R'_L es $r_o \| R_C \| R_L$.

La frecuencia superior de 3 dB se determina mediante la técnica de las constantes de tiempo. Escribimos

$$f_H = \frac{1}{2\pi \tau_P} \tag{7.108}$$

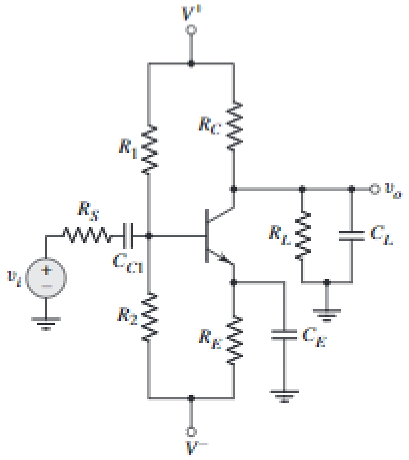


Figura 7.56 Amplificador de emisor común.

Bernardo Pérez 1092771-2111130121
1092771-2111130121

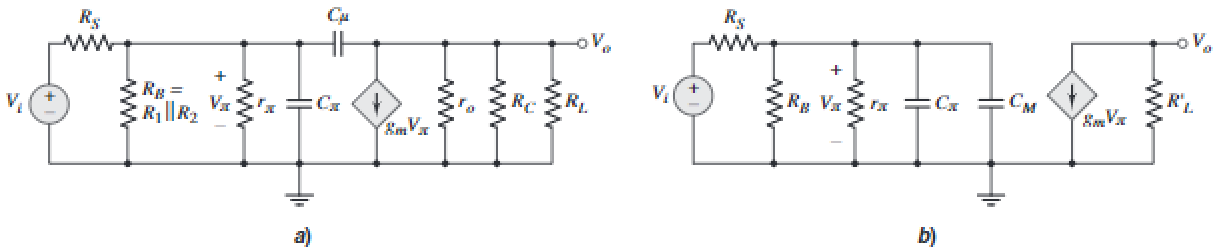


Figura 7.57 *a)* Circuito equivalente de alta frecuencia del amplificador de emisor común; *b)* circuito equivalente de alta frecuencia del amplificador de emisor común incluyendo la capacitancia Miller.

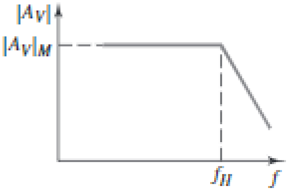


Figura 7.58 Gráfica de Bode de la magnitud de la ganancia de voltaje de alta frecuencia para el amplificador de emisor común.

donde $\tau_P = R_{eq}C_{eq}$. En este caso, la capacitancia equivalente es $C_{eq} = C_\pi + C_M$, y la resistencia equivalente es la resistencia efectiva vista por la capacitancia $R_{eq} = r_\pi \| R_B \| R_S$. Por tanto, la frecuencia de esquina superior es

$$f_H = \frac{1}{2\pi[r_\pi \| R_B \| R_S](C_\pi + C_M)} \tag{7.109}$$

Determinamos la magnitud de la ganancia de voltaje de banda media al suponer que C_π y C_M son circuitos abiertos. Encontramos que

$$|A_v|_M = \left|\frac{V_o}{V_i}\right|_M = g_m R'_L \left[\frac{R_B \| r_\pi}{R_B \| r_\pi + R_S}\right] \tag{7.110}$$

La gráfica de Bode de la magnitud de la ganancia de voltaje de alta frecuencia se muestra en la figura 7.58.

EJEMPLO 7.13

Objetivo: Determinar la frecuencia de esquina superior y la ganancia de banda media de un circuito de emisor común.

Para el circuito de la figura 7.56, los parámetros son: $V^+ = 5$ V, $V^- = -5$ V, $R_S = 0.1$ kΩ, $R_1 = 40$ kΩ, $R_2 = 5.72$ kΩ, $R_E = 0.5$ kΩ, $R_C = 5$ kΩ, y $R_L = 10$ kΩ. Los parámetros del transistor son: $\beta = 150$, V_{BE}(encendido) $= 0.7$ V, $V_A = \infty$, $C_\pi = 35$ pF, y $C_\mu = 4$ pF.

Solución: A partir de un análisis CD encontramos $I_{CQ} = 1.03$ mA. En consecuencia, los parámetros de señal pequeña son $g_m = 39.6$ mA/V y $r_\pi = 3.79$ kΩ.

Así, la capacitancia Miller es

$$C_M = C_\mu(1 + g_m R'_L) = C_\mu[1 + g_m(R_C \| R_L)]$$

o

$$C_M = (4)[1 + (39.6)(5\|10)] = 532 \text{ pF}$$

y entonces la frecuencia superior de 3 dB es

$$f_H = \frac{1}{2\pi[r_\pi \| R_B \| R_S](C_\pi + C_M)}$$
$$= \frac{1}{2\pi[3.79\|40\|5.72\|0.1](10^3)(35 + 532)(10^{-12})} \Rightarrow 2.94 \text{ MHz}$$

Bernardo Pérez 1092771-211130121
1092771211130121

Por último, la ganancia de banda media es

$$|A_v|_M = g_m R'_L \left[\frac{R_B \| r_\pi}{R_B \| r_\pi + R_S} \right]$$
$$= (39.6)(5\|10) \left[\frac{40\|5.72\|3.79}{40\|5.72\|3.79 + 0.1} \right] = 126$$

Comentario: Este ejemplo demuestra la importancia del efecto Miller. La capacitancia de realimentación C_μ está multiplicada por un factor de 133 (desde 4 pF hasta 532 pF), y la capacitancia de Miller resultante C_M es más o menos 15 veces mayor que C_π. Por tanto, la frecuencia de esquina verdadera es aproximadamente 15 veces menor de lo que sería si se omitiese C_μ.

Comprobación PSpice: La figura 7.59 muestra los resultados de un análisis PSpice de este circuito de emisor común. Los valores obtenidos por computadora son: $C_\pi = 35.5$ pF y $C_\pi = 3.89$ pF. La curva marcada "sólo C_π" es la respuesta de frecuencia del circuito si se omite C_μ; la curva marcada "sólo C_π y C_μ" es la respuesta debida a C_π, C_μ, y al efecto Miller. Estas curvas ilustran que el ancho de banda de este circuito se reduce de manera drástica por el efecto Miller.

La frecuencia de esquina es más o menos 2.5 MHz y la ganancia de banda media es 125, lo cual concuerda muy bien con los resultados del análisis manual.

Bernardo Pérez 1092771-211113O122

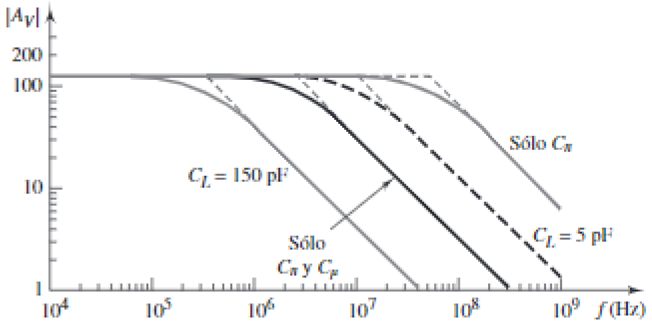


Figura 7.59 Resultados de un análisis PSpice para el amplificador de emisor común.

Las curvas marcadas "$C_L = 5$ pF" y "$C_L = 150$ pF" muestran la respuesta del circuito si el transistor es ideal, con capacitancias C_π y C_μ iguales a cero y una capacitancia de carga conectada con la salida. Estos resultados muestran que, para $C_L = 5$ pF, la respuesta del circuito está dominada por las capacitancias C_π y C_μ del transistor. Sin embargo, si una gran capacitancia de carga, como $C_L = 150$ pF, está conectada a la salida, la respuesta del circuito está dominada por la capacitancia C_L.

PROBLEMA PARA EJERCITAR

Ejercicio 7.13: El transistor en el circuito de la figura 7.60 tiene parámetros $\beta = 125$, V_{BE}(encendido) $= 0.7$ V, $V_A = 200$ V, $C_\pi = 24$ pF, y $C_\mu = 3$ pF. *a)* Calcule la capacitancia Miller. *b)* Determine la frecuencia superior de 3 dB. *c)* Determine la ganancia de voltaje señal pequeña. (Respuesta: $C_M = 155$ pF, *b)* $f_H = 1.21$ MHz, *c)* $|A_v| = 37.3$.)

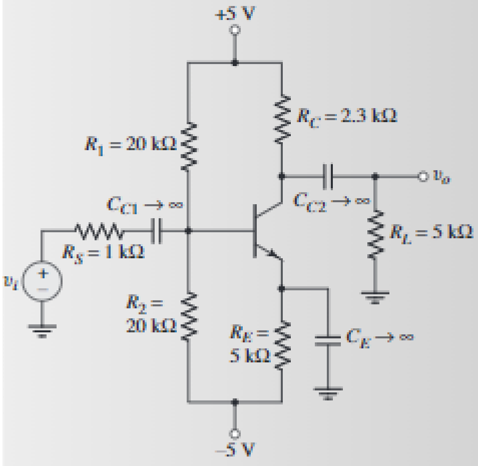


Figura 7.60 Figura para el problema para ejercitar 7.13.

Bernardo Pérez 1092771-2111130122

La respuesta de alta frecuencia del circuito de emisor común es semejante a la del circuito de emisor común, y el análisis y las conclusiones son iguales. La capacitancia C_π se sustituye por C_{gs}, y C_μ se sustituye por C_{gd}. Entonces, el circuito equivalente de señal de alta frecuencia del FET es esencialmente idéntico al del transistor bipolar.

7.6.2 Circuitos de base común, de compuerta común y cascode

Como acabamos de ver, el ancho de banda de los circuitos de emisor común y de fuente común se reduce por el efecto Miller. Para incrementar el ancho de banda, el efecto Miller, o el factor de multiplicación C_μ, deben reducirse o eliminarse. Las configuraciones de amplificador de base común y de compuerta común logran este resultado. Analizaremos un circuito de base común; el análisis es el mismo para el circuito de compuerta común.

Circuito de base común

La figura 7.61 muestra un circuito de base común. La configuración del circuito es la misma que la del circuito de emisor común ya considerada, excepto que se agrega un capacitor de desvío a la base y la entrada está acoplada capacitivamente con el emisor.

La figura 7.62*a*) muestra el circuito equivalente de alta frecuencia, donde los capacitores de acoplamiento y de desvío se sustituyeron por cortocircuitos. Luego, las resistencias R_1 y R_2 se ponen en cortocircuito de manera efectiva. Asimismo, se supone que la resistencia r_o es infinita. La capacitancia C_μ, que lleva al efecto de multiplicación, ya no está entre las terminales de entrada y de salida. Un lado del capacitor C_μ está atado a la señal de tierra.

Al escribir una ecuación KCL en el emisor, encontramos que

$$I_e + g_m V_\pi + \frac{V_\pi}{(1/sC_\pi)} + \frac{V_\pi}{r_\pi} = 0 \tag{7.111}$$

Como $V_\pi = -V_e$, la ecuación (7.111) se vuelve

$$\frac{I_e}{V_e} = \frac{1}{Z_i} = \frac{1}{r_\pi} + g_m + sC_\pi \tag{7.112}$$

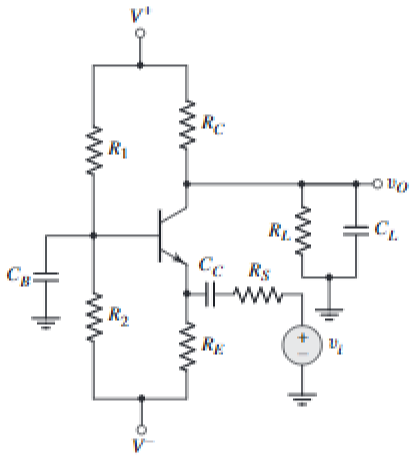


Figura 7.61 Amplificador de base común.

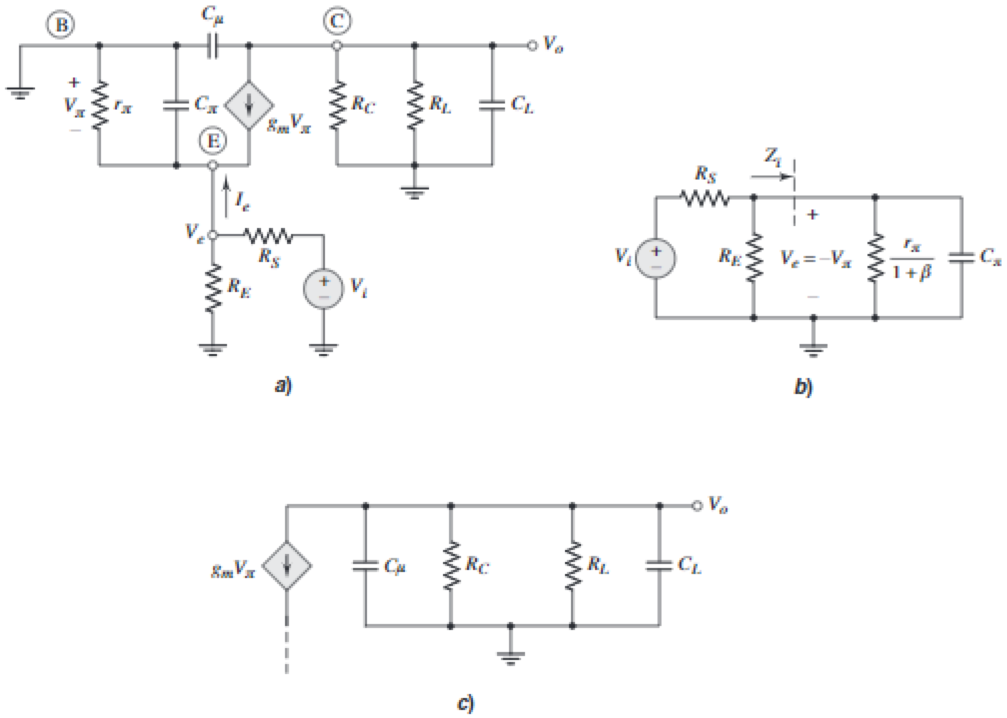


Figura 7.62 *a*) Circuito equivalente de alta frecuencia de base común, *b*) circuito equivalente de entrada y *c*) circuito equivalente de salida.

donde Z_i es la impedancia que ve hacia el emisor. Al reordenar los términos, tenemos

$$\frac{1}{Z_i} = \frac{1 + r_\pi g_m}{r_\pi} + sC_\pi = \frac{1+\beta}{r_\pi} + sC_\pi \tag{7.113}$$

La porción de entrada equivalente del circuito se muestra en la figura 7.62*b*).

La figura 7.62*c*) muestra la porción de salida equivalente del circuito. De nuevo, un lado de C_μ está unido a tierra, lo cual elimina el efecto de realimentación o Miller.

Bernardo Pérez 1092771-211130122

Así, esperamos que la frecuencia de 3 dB sea mayor que la observada en la configuración de emisor común.

Para la porción de entrada del circuito, la frecuencia superior de 3 dB está dada por

$$f_{H\pi} = \frac{1}{2\pi\,\tau_{p\pi}} \tag{7.114a}$$

donde la constante de tiempo es

$$\tau_{P\pi} = \left[\left(\frac{r_\pi}{1+\beta}\right) \| R_E \| R_S\right] \cdot C_\pi \tag{7.114b}$$

En el análisis manual, suponemos que C_L es un circuito abierto. La capacitancia C_μ también produce una frecuencia superior de 3 dB, dada por

$$f_{H\mu} = \frac{1}{2\pi\,\tau_{P\mu}} \tag{7.115a}$$

donde la constante de tiempo es

$$\tau_{P\mu} = [R_C \| R_L] \cdot C_\mu \tag{7.115b}$$

Si C_μ es mucho menor que C_π, es de esperar que la frecuencia de 3 dB $f_{H\pi}$ debida a C_π domine la respuesta de alta frecuencia. Sin embargo, el factor $r_\pi/(1+\beta)$ en la constante de tiempo $\tau_{P\pi}$ es pequeño; por tanto, las dos constantes de tiempo pueden ser del mismo orden de magnitud.

Bernardo Pérez 1092771-2111130122

EJEMPLO **7.14**

Objetivo: Determinar las frecuencias de esquina superiores y la ganancia de banda media de un circuito de base común.

Considere el circuito de la figura 7.61 con parámetros de circuito $V^+ = 5$ V, $V^- = -5$ V, $R_S = 0.1$ kΩ, $R_1 = 40$ kΩ, $R_2 = 5.72$ kΩ, $R_E = 0.5$ kΩ, $R_C = 5$ kΩ, y $R_L = 10$ kΩ. (Son los mismos valores del circuito de emisor común en el ejemplo 7.13.) Los parámetros del transistor son: $\beta = 150$, V_{BE}(encendido) $= 0.7$ V, $V_A = \infty$, $C_\pi = 35$ pF, y $C_\mu = 4$ pF.

Solución: El análisis CD es el mismo que en el ejemplo 7.13; por tanto, $I_{CQ} = 1.03$ mA, $g_m = 39.6$ mA/V, y $r_\pi = 3.79$ kΩ. La constante de tiempo asociada con C_π es

$$\tau_{P\pi} = \left[\left(\frac{r_\pi}{1+\beta}\right) \| R_E \| R_S\right] \cdot C_\pi$$
$$= \left[\left(\frac{3.79}{151}\right) \|(0.5)\|\,(0.1)\right] \times 10^3 (35 \times 10^{-12}) \Rightarrow 0.675 \text{ ns}$$

Así, la frecuencia superior de 3 dB correspondiente a C_π es

$$f_{H\pi} = \frac{1}{2\pi\,\tau_{P\pi}} = \frac{1}{2\pi(0.675 \times 10^{-9})} \Rightarrow 236 \text{ MHz}$$

La constante de tiempo asociada con C_μ en la porción de salida del circuito es

$$\tau_{P\mu} = [R_C \| R_L] \cdot C_\mu = [5\|10] \times 10^3 (4 \times 10^{-12}) \Rightarrow 13.33 \text{ ns}$$

Por tanto, la frecuencia superior de 3 dB correspondiente a C_μ es

$$f_{H\mu} = \frac{1}{2\pi \tau_{P\mu}} = \frac{1}{2\pi(13.3 \times 10^{-9})} \Rightarrow 11.9 \text{ MHz}$$

En este caso, $f_{H\mu}$ es la frecuencia de polo dominante.

La magnitud de la ganancia de voltaje de banda media es

$$|A_v|_M = g_m(R_C \| R_L)\left[\frac{R_E \left\| \left(\frac{r_\pi}{1+\beta}\right)\right.}{R_E \left\| \left(\frac{r_\pi}{1+\beta}\right)\right. + R_S}\right]$$

$$= (39.6)(5\|10)\left[\frac{0.5 \left\| \left(\frac{3.79}{151}\right)\right.}{0.5 \left\| \left(\frac{3.79}{151}\right)\right. + 0.1}\right] = 25.5$$

Comentario: Los resultados de este ejemplo muestran que el ancho de banda del circuito de base común está limitado por la capacitancia C_μ en la porción de salida del circuito. El ancho de banda de este circuito particular es 12 MHz, que es aproximadamente un factor de cuatro mayor que el ancho de banda del circuito de emisor común en el ejemplo 7.14.

Comprobación por computadora: La figura 7.63 muestra los resultados del análisis PSpice del circuito de base común. Los valores obtenidos por la computadora son $C_\pi = 35.5$ pF y $C_\mu = 3.89$ pF, que son los mismos que en el ejemplo 7.13. La curva marcada "sólo C_π" es la respuesta de frecuencia del circuito si se omite C_μ. La curva marcada "sólo C_μ y C_μ" incluye el efecto tanto de C_μ como de C_μ. Como pronosticaba el análisis manual, C_μ domina la respuesta de alta frecuencia del circuito.

La frecuencia de esquina es más o menos 13.5 MHz y la ganancia de banda media es 25.5, datos ambos que coinciden muy bien con los resultados del análisis manual.

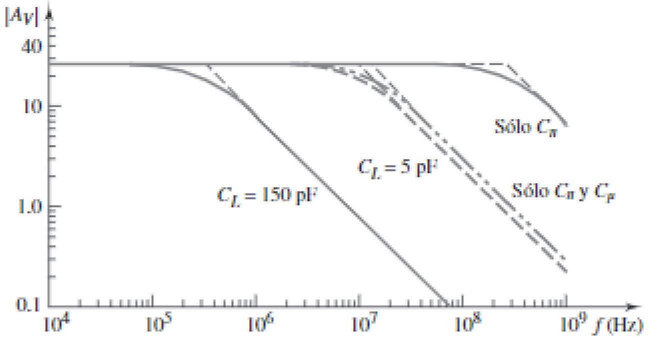


Figura 7.63 Resultados del análisis PSpice para el circuito de base común.

Las curvas marcadas con "$C_L = 5$ pF" y "$C_L = 150$ pF" son la respuesta del circuito si el transistor es ideal y sólo se incluye una carga de capacitancia. Estos resultados de nuevo muestran que si se conectara una carga de capacitancia de $C_L = 150$ pF a la salida, la respuesta del circuito estaría dominada por esta capacitancia. Sin embargo, si se conecta una carga de capacitor de 5 pF a la salida, la respuesta del circuito sería una función de las capacitancias C_L y C_μ, pues las dos características de respuesta son casi idénticas.

Bernardo Pérez 1092771-2111130122
1092771211130122

Bernardo Pérez 1092771-2111133122

PROBLEMA PARA EJERCITAR

Ejercicio 7.14: Considere el circuito de base común en la figura 7.64. Los parámetros del transistor son $\beta = 100$, V_{BE}(encendido) $= 0.7$ V, $V_A = \infty$, $C_\pi = 24$ pF, y $C_\mu = 3$ pF. *a*) Determine las frecuencias superiores de 3 dB correspondientes a las porciones de entrada y de salida del circuito equivalente. *b*) Calcule la ganancia de voltaje señal pequeña de banda media. (Respuestas: *a*) $f_{H\pi} = 223$ MHz, $f_{H\mu} = 58.3$ MHz, *b*) $A_v = 0.869$.)

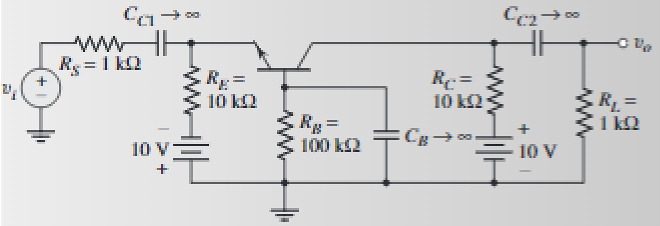


Figura 7.64 Figura para el problema para ejercitar 7.14.

Circuito cascode

Este circuito, mostrado en la figura 7.65, combina las ventajas de los circuitos de emisor común y de base común. La señal de entrada se aplica al circuito de emisor común (Q_1), y la señal de salida del emisor común se alimenta al circuito de base común (Q_2). La impedancia de entrada al circuito de emisor común (Q_1) es relativamente grande, y la resistencia de carga vista por Q_1 es la impedancia de entrada al emisor de Q_2 y es muy pequeña. La baja resistencia de salida vista por Q_1 reduce el factor de multiplicación Miller sobre $C_{\mu 1}$ y por tanto extiende el ancho de banda del circuito.

La figura 7.66*a*) muestra el circuito equivalente de señal pequeña de alta frecuencia. Los capacitores de acoplamiento y de paso son equivalentes a cortocircuitos y se supone que la resistencia r_o para Q_2 es infinita.

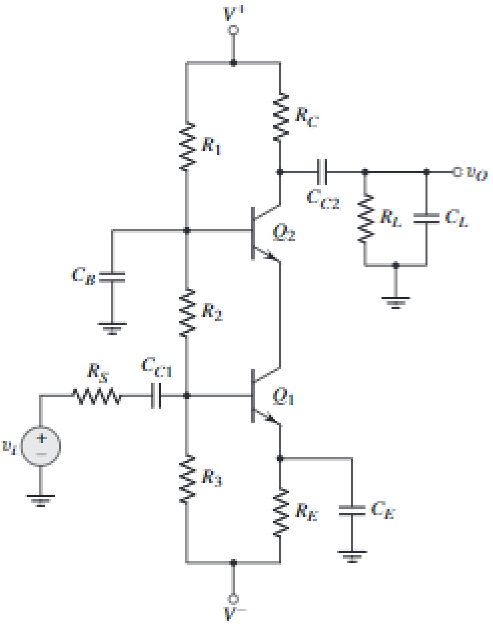


Figura 7.65 Circuito cascode.

La impedancia de entrada al emisor de Q_2 es Z_{ie2}. Por la ecuación (7.113) en nuestro análisis previo tenemos

$$Z_{ie2} = \left(\frac{r_{\pi 2}}{1+\beta}\right) \Big\| \left(\frac{1}{sC_{\pi 2}}\right) \quad \textbf{(7.116)}$$

La porción de entrada del circuito de señal pequeña puede transformarse en la que se muestra en la figura 7.66*b*). Se muestra de nuevo la impedancia de entrada Z_{ie2}.

La porción de entrada del circuito de la figura 7.66*b*) se transforma en la que se muestra en la figura 7.66*c*), que muestra la capacitancia Miller. La capacitancia Miller C_{M1} se incluye en la entrada, y la capacitancia $C_{\mu 1}$ se incluye en la porción de salida del modelo Q_1. La posibilidad de incluir C_μ en el circuito de salida se analizó en la sección 7.4.4.

En el centro de este circuito equivalente, r_{o1} está en paralelo con $r_{\mu 2}/(1+\beta)$. Como r_{o1} suele ser grande, puede aproximarse como un circuito abierto. Así, la capacitancia Miller es

$$C_{M1} = C_{\mu 1}\left[1 + g_{m1}\left(\frac{r_{\pi 2}}{1+\beta}\right)\right] \quad \textbf{(7.117)}$$

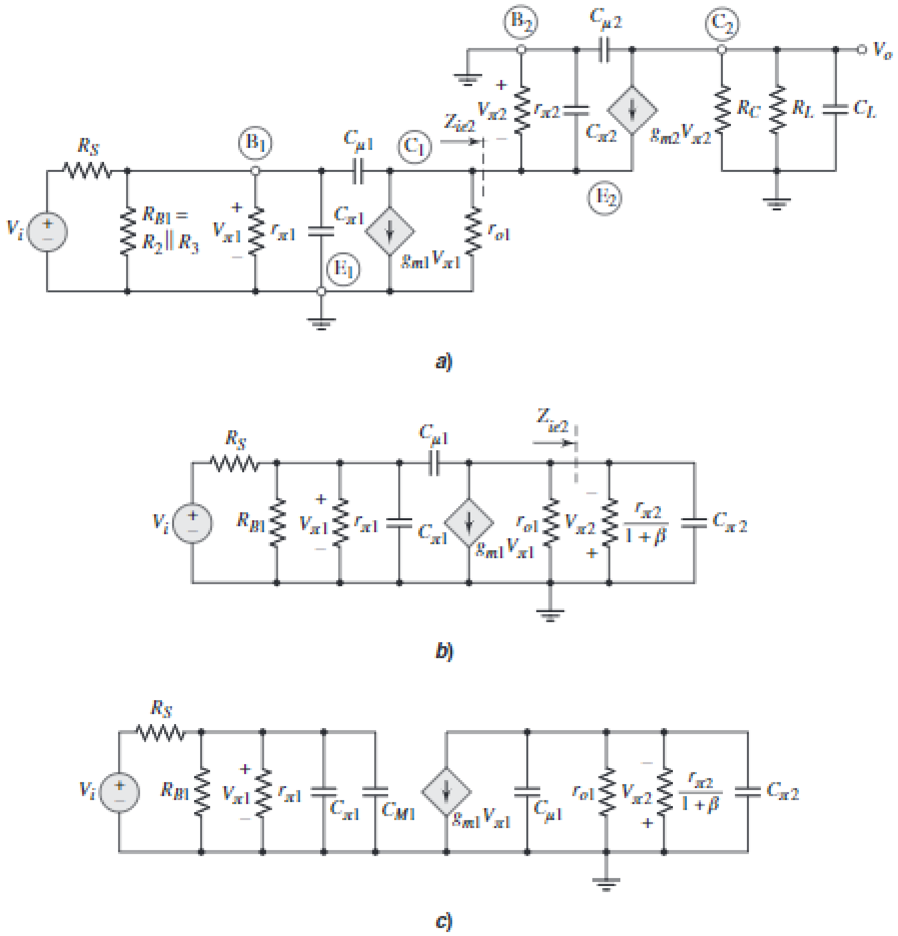


Figura 7.66 *a*) Circuito equivalente de alta frecuencia de una configuración cascode, *b*) circuito equivalente de alta frecuencia reordenado y *c*) variante del circuito equivalente de alta frecuencia, incluyendo la capacitancia Miller.

Bernardo Pérez 1092771-2111130122
1092771211130122

Los transistores Q_1 y Q_2 están polarizados esencialmente con la misma corriente; por tanto,

$$r_{\pi 1} \cong r_{\pi 2} \qquad \text{y} \qquad g_{m1} \cong g_{m2}$$

Así,

$$g_{m1} r_{\pi 2} = \beta$$

con lo que se obtiene

$$C_{M1} \cong 2C_{\mu 1} \tag{7.118}$$

La ecuación (7.118) muestra que este circuito cascode reduce en gran medida el factor de multiplicación Miller.

La constante de tiempo relacionada con $C_{\pi 2}$ implica la resistencia $r_{\mu 2}/(1+\beta)$. Como esta resistencia es pequeña, la constante de tiempo es pequeña y la frecuencia de esquina relacionada con $C_{\pi 2}$ es muy grande. Por tanto, podemos omitir los efectos de $C_{\mu 1}$ y $C_{\pi 2}$ en la porción central del circuito.

La constante de tiempo para la porción de entrada del circuito es

$$\tau_{P\pi} = [R_S \| R_{B1} \| r_{\pi 1}](C_{\pi 1} + C_{M1}) \tag{7.119a}$$

donde $C_{M1} = 2C_{\mu 1}$. La frecuencia de 3 dB correspondiente es

$$f_{H\pi} = \frac{1}{2\pi \tau_{P\pi}} \tag{7.119b}$$

Se suponemos que C_L actúa como un circuito abierto, la constante de tiempo de la porción de salida del circuito, a partir de la figura 7.66, es

$$\tau_{P\mu} = [R_C \| R_L](C_{\mu 2}) \tag{7.120a}$$

y la frecuencia de esquina correspondientes es

$$f_{H\mu} = \frac{1}{2\pi \tau_{P\mu}} \tag{7.120b}$$

Para determinar la ganancia de voltaje de banda media suponemos que todas las capacitancias en el circuito de la figura 7.66*c*) son circuitos abiertos. Entonces, el voltaje de salida es

$$V_o = -g_{m2} V_{\pi 2}(R_C \| R_L) \tag{7.121}$$

y

$$V_{\pi 2} = g_{m1} V_{\pi 1}\left[r_{o1} \left\| \left(\frac{r_{\pi 2}}{1+\beta}\right)\right.\right] \tag{7.122}$$

Podemos ignorar el efecto de r_{o1} en comparación con $r_{\mu 2}/(1+\beta)$. Asimismo, como $g_{m1} r_{\mu 2} = \beta$, la ecuación (7.122) se vuelve

$$V_{\pi 2} \cong V_{\pi 1} \tag{7.123}$$

y, a partir de la porción de salida del circuito,

$$V_{\pi 1} = \frac{R_{B1} \| r_{\pi 1}}{R_{B1} \| r_{\pi 1} + R_S} \times V_i \tag{7.124}$$

Por último, al combinar las ecuaciones encontramos que la ganancia de voltaje de banda media es

$$A_{vM} = \frac{V_o}{V_i} = -g_{m2}(R_C \| R_L)\left[\frac{R_{B1} \| r_{\pi 1}}{R_{B1} \| r_{\pi 1} + R_S}\right] \tag{7.125}$$

Bernardo Pérez 1092771-211130122

Si comparamos la ecuación (7.125) con la ecuación (7.110) para el circuito de emisor común, vemos que la expresión para la ganancia de banda media del circuito cascode es idéntica a la del circuito de emisor común. El circuito cascode alcanza una ganancia de voltaje relativamente alta a la vez que amplía el ancho de banda.

EJEMPLO 7.15

Objetivo: Determinar las frecuencias de 3 dB y la ganancia de banda media de un circuito cascode.

Para el circuito de la figura 7.65, los parámetros son: $V^+ = 10$ V, $V^- = -10$ V, $R_S = 0.1$ kΩ, $R_1 = 42.5$ kΩ, $R_2 = 20.5$ kΩ, $R_3 = 28.3$ kΩ, $R_E = 5.4$ kΩ, $R_C = 5$ kΩ, $R_L = 10$ kΩ, y $C_L = 0$. Los parámetros del transistor son $\beta = 150$, V_{BE}(encendido) $= 0.7$ V, $V_A = \infty$, $C_\pi = 35$ pF, y $C_\mu = 4$ pF.

Solución: Como β es grande para cada transistor, la corriente de colector en reposo es esencialmente la misma en cada transistor y es $I_{CQ} = 1.02$ mA. Los parámetros de señal pequeña son $r_{\mu 1} = r_{\mu 2} \equiv r_\mu = 3.82$ k y $g_{m1} = g_{m2} \equiv g_m = 39.2$ mA/V.

A partir de la ecuación (7.119*a*), la constante de tiempo relacionada con la porción de entrada del circuito es

$$\tau_{P\pi} = [R_S \| R_{B1} \| r_{\pi 1}](C_{\pi 1} + C_{M1})$$

Como $R_{B1} = R_2 \| R_3$ y $C_{M1} = 2C_{\mu 1}$, entonces

$$\tau_{P\pi} = [(0.1)\|20.5\|28.3\|3.82] \times 10^3[35 + 2(4)] \times 10^{-12} \Rightarrow 4.16\,\text{ns}$$

La frecuencia de 3 dB correspondiente es

$$f_{H\pi} = \frac{1}{2\pi\,\tau_{P\pi}} = \frac{1}{2\pi(4.16 \times 10^{-9})} \Rightarrow 38.3\,\text{MHz}$$

A partir de la ecuación (7.120*a*)), la constante de tiempo para la porción de salida del circuito es

$$\tau_{P\mu} = [R_C \| R_L]C_{\mu 2} = [5\|10] \times 10^3(4 \times 10^{-12}) \Rightarrow 13.3\,\text{ns}$$

y la frecuencia de 3 dB correspondiente es

$$f_{H\mu} = \frac{1}{2\pi\,\tau_{P\mu}} = \frac{1}{2\pi(13.3 \times 10^{-9})} \Rightarrow 12\,\text{MHz}$$

A partir de la ecuación (7.125), la ganancia de voltaje de banda media es

$$|A_v|_M = g_{m2}(R_C \| R_L)\left[\frac{R_{B1}\|r_{\pi 1}}{R_{B1}\|r_{\pi 1} + R_S}\right]$$

$$= (39.2)(5\|10)\left[\frac{(20.5\|28.3\|3.82)}{(20.5\|28.3\|3.82) + (0.1)}\right] = 126$$

Comentario: Así como fue el caso para el circuito de base común, la frecuencia de 3 dB para el circuito cascode se determina por la capacitancia C_μ en la etapa de salida. El ancho de banda del circuito cascode es 12 MHz, en comparación con los aproximadamente 3 MHz del circuito de emisor común. Las ganancias de banda media para los dos circuitos son esencialmente las mismas.

Comprobación por computadora: La figura 7.67 muestra los resultados de un análisis PSpice del circuito cascode. A partir del análisis manual, las dos frecuencias de esquina son 12 MHz y 38.3 MHz. Como estas frecuencias están muy próximas entre sí, es de esperar que la frecuencia verdadera muestre los efectos de ambas capacitancias.

Bernardo Pérez 1092771-211130122
1092771211130122

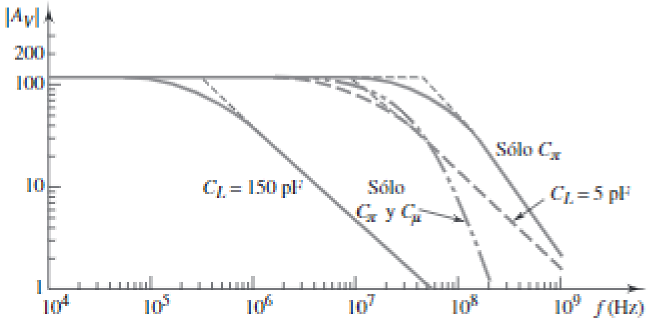


Figura 7.67 Resultados del análisis PSpice para el circuito cascode.

Esta hipótesis se comprueba y demuestra en los resultados del análisis por computadora. Las curvas marcadas "sólo C_π" y "sólo C_π y C_μ" están muy cercanas una de la otra y sus pendientes son más pronunciadas que -6 dB/octava, lo cual muestra que hay más de un capacitor implicado en la respuesta. En una frecuencia de 12 MHz, la curva de respuesta está 3 dB por debajo de la máxima ganancia asintótica y la ganancia de banda media es 120. Estos valores coinciden bien con los resultados del análisis manual.

Las curvas marcadas con "$C_L = 5$ pF" y "$C_L = 150$ pF" muestran la respuesta del circuito si el transistor es ideal y sólo se incluye una capacitancia de carga.

Bernardo Pérez 1092771-2111130122

PROBLEMA PARA EJERCITAR

Ejercicio 7.15: El circuito cascode en la figura 7.65 tiene parámetros $V^+ = 12$ V, $V^- = 0$, $R_1 = 58.8$ kΩ, $R_2 = 33.3$ kΩ, $R_3 = 7.92$ kΩ, $R_C = 7.5$ kΩ, $R_S = 1$ kΩ, $R_E = 0.5$ kΩ, y $R_L = 2$ kΩ. Los parámetros del transistor son: $\beta = 100$, V_{BE}(encendido) $= 0.7$ V, $V_A = \infty$, $C_\pi = 24$ pF, y $C_\mu = 3$ pF. Sea C_L un circuito abierto. *a*) Determine las frecuencias de 3 dB correspondientes a las porciones de entrada y de salida del circuito equivalente. *b*) Calcule la ganancia de voltaje de señal pequeña de banda media. *c*) Correlacione los resultados de los incisos *a*) y *b*) con un análisis por computadora. (Respuestas: *a*) $f_{H\pi} = 7.15$ MHz, $f_{H\mu} = 33.6$ MHz, *b*) $|A_v| = 22.5$.)

7.6.3 Circuitos seguidor de emisor y seguidor de fuente

En esta sección analizaremos la respuesta de alta frecuencia del seguidor de emisor. Analizaremos la misma configuración básica de circuito que ya consideramos. Los resultados y análisis también son válidos para el seguidor de fuente.

La figura 7.68 muestra un circuito seguidor de emisor con la señal de salida en el emisor acoplada capacitivamente a una carga. La figura 7.69*a*) muestra el circuito equivalente de señal pequeña de alta frecuencia, donde los capacitores de acoplamiento actúan de manera efectiva como cortocircuitos.

Reordenaremos el circuito de modo que podamos conocer más su comportamiento. Vemos que C_μ está atado al potencial de tierra y también que r_o está en paralelo con R_E y R_L. Podemos definir

$$R'_L = R_E \| R_L \| r_o$$

En este análisis omitimos el efecto de C_L. La figura 7.69*b*) muestra un reordenamiento del circuito.

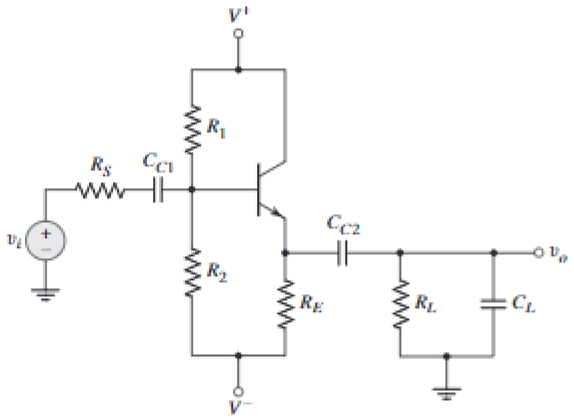


Figura 7.68 Circuito seguidor de emisor.

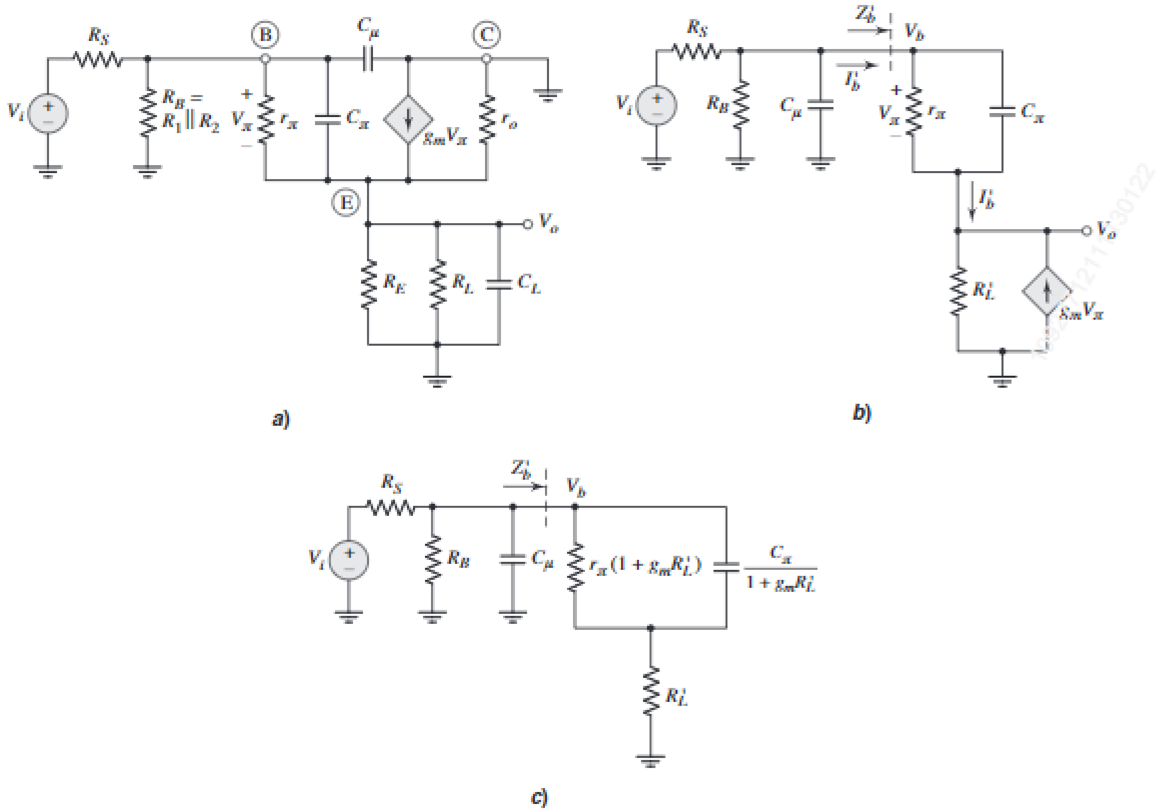


Figura 7.69 *a*) Circuito equivalente de alta frecuencia del seguidor de emisor, *b*) circuito equivalente de alta frecuencia reordenado y *c*) circuito equivalente de alta frecuencia con impedancia efectiva en la entrada de la base.

Encontramos la impedancia Z_b' al considerar la base sin capacitancia C_μ. La corriente I_b' que entra a la combinación en paralelo de r_π y C_π es la misma que la que sale de la combinación. Así, el voltaje de salida es

$$V_o = (I_b' + g_m V_\pi) R_L' \tag{7.126}$$

Bernardo Pérez 1092771-211130122

El voltaje V_π está dado por

$$V_\pi = \frac{I'_b}{y_\pi} \tag{7.127}$$

donde

$$y_\pi = (1/r_\pi) + sC_\pi$$

El voltaje V_b es

$$V_b = V_\pi + V_o$$

Por tanto,

$$Z'_b = \frac{V_b}{I'_b} = \frac{V_\pi + V_o}{I'_b} \tag{7.128}$$

Al combinar las ecuaciones (7.126), (7.127) y (7.128) obtenemos

$$Z'_b = \frac{1}{y_\pi} + R'_L + \frac{g_m R'_L}{y_\pi} \tag{7.129a}$$

o

$$Z'_b = \frac{1}{y_\pi}(1 + g_m R'_L) + R'_L \tag{7.129b}$$

Al sustituir la expresión para y_π, encontramos

$$Z'_b = \frac{1}{\dfrac{1}{r_\pi} + sC_\pi} \times (1 + g_m R'_L) + R'_L \tag{7.130a}$$

Luego, esto se escribe como

$$Z'_b = \frac{1}{\dfrac{1}{r_\pi(1 + g_m R'_L)} + \dfrac{sC_\pi}{(1 + g_m R'_L)}} + R'_L \tag{7.130b}$$

La impedancia Z'_b se muestra en el circuito equivalente en la figura 7.69*c*). La ecuación (7.130*b*) muestra que el efecto de la capacitancia C_π se reduce en la configuración de seguidor de emisor.

Como el circuito seguidor de emisor tiene un cero y dos polos, un análisis detallado del circuito es muy tedioso. A partir de las ecuaciones (7.126) y (7.127) tenemos

$$V_o = V_\pi(y_\pi + g_m)R'_L \tag{7.131}$$

lo que lleva a un cero cuando $y_\pi + g_m = 0$. Con la definición de y_π, el cero ocurre en

$$f_o = \frac{1}{2\pi C_\pi \left(\dfrac{r_\pi}{1 + \beta}\right)} \tag{7.132}$$

Como $r_\pi/(1 + \beta)$. es pequeño, la frecuencia f_o suele ser muy alta.

Bernardo Pérez 1092771-2111130122
10927712111130122

Si formulamos una suposición para simplificar, podemos determinar un valor aproximado de un polo. En muchas aplicaciones, la impedancia de $r_\pi(1 + g_m R'_L)$ en paralelo con $C_\pi/(1 + g_m R'_L)$ es grande comparada con R'_L. Si omitimos R'_L, entonces la constante de tiempo es

$$\tau_P = [R_S \| R_B \| (1 + g_m R'_L) r_\pi] \left(C_\mu + \frac{C_\pi}{1 + g_m R'_L} \right) \tag{7.133a}$$

y la frecuencia de 3 dB (o polo) es

$$f_H = \frac{1}{2\pi \tau_P} \tag{7.133b}$$

EJEMPLO 7.16

Objetivo: Determinar la frecuencia de un cero y un polo en la respuesta de alta frecuencia de un seguidor de emisor.

Considere el circuito seguidor de emisor en la figura 7.68 con parámetros $V^+ = 5$ V, $V^- = -5$ V, $R_S = 0.1$ kΩ, $R_1 = 40$ kΩ, $R_2 = 5.72$ kΩ, $R_E = 0.5$ kΩ, y $R_L = 10$ kΩ. Los parámetros del transistor son: $\beta = 150$, V_{BE}(encendido) $= 0.7$ V, $V_A = \infty$, $C_\pi = 35$ pF, y $C_\mu = 4$ pF.

Solución: Como en ejemplos anteriores, el análisis CD produce $I_{CQ} = 1.02$ mA. Por tanto, $g_m = 39.2$ mA/V y $r_\pi = 3.82$ kΩ.

A partir de la ecuación (7.132), el cero ocurre en

$$f_o = \frac{1}{2\pi C_\pi \left(\dfrac{r_\pi}{1+\beta} \right)} = \frac{1}{2\pi (35 \times 10^{-12}) \left(\dfrac{3.82 \times 10^3}{151} \right)} \Rightarrow 180\,\text{MHz}$$

Para determinar la constante de tiempo para el cálculo del polo de alta frecuencia, sabemos que

$$1 + g_m R'_L = 1 + g_m (R_E \| R_L) = 1 + (39.2)(0.5 \| 10) = 19.7$$

y

$$R_B = R_1 \| R_2 = 40 \| 5.72 = 5\,\text{k}\Omega$$

Por tanto, la constante de tiempo es

$$\tau_P = [R_S \| R_B \| (1 + g_m R'_L) r_\pi] \left(C_\mu + \frac{C_\pi}{1 + g_m R'_L} \right)$$
$$= [(0.1) \| 5 \| (19.7)(3.82)] \times 10^3 \left(4 + \frac{35}{19.7} \right) \times 10^{-12} \Rightarrow 0.566\,\text{ns}$$

Así, la frecuencia (o polo) de 3 dB es

$$f_H = \frac{1}{2\pi \tau_P} = \frac{1}{2\pi (0.566 \times 10^{-9})} \Rightarrow 281\,\text{MHz}$$

Comentario: Las frecuencias para el polo y el cero son muy altas y no están muy distantes entre sí. Esto genera suspicacia sobre los cálculos. Sin embargo, como las frecuencias son altas, el seguidor de emisor es un circuito de gran ancho de banda.

Bernardo Pérez 1092771-211130122
1092771211130122

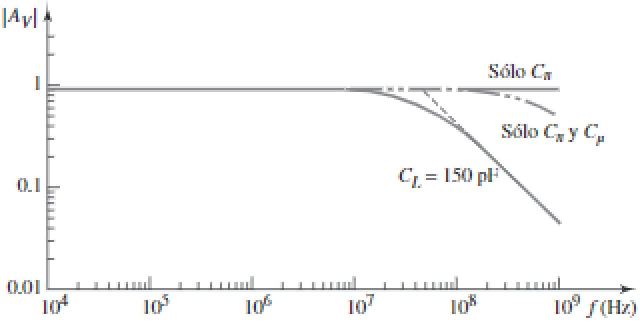


Figura 7.70 Resultados del análisis PSpice para un seguidor de emisor.

Comprobación por computadora: La figura 7.70 muestra los resultados de un análisis PSpice del seguidor de emisor. A partir del análisis manual, la frecuencia de 3 dB está en el orden de 281 MHz. Sin embargo, los resultados por computadora muestran que la frecuencia de 3 dB es más o menos 400 MHz. Debemos recordar que en estas altas frecuencias puede ser necesario considerar efectos de parámetros distribuidos en el transistor a fin de pronosticar con más exactitud la respuesta de frecuencia.

En la figura también se muestra la respuesta de frecuencia debida a una capacitancia de carga de 150 pF. Al comparar este resultado con el circuito de emisor común, por ejemplo, vemos que el ancho de banda del circuito seguidor de emisor es aproximadamente dos órdenes de magnitud más grande.

7.6.4 Diseño de un amplificador de alta frecuencia

Nuestro análisis muestra que la respuesta de frecuencia o el punto de corte de un amplificador, depende del transistor que se use, de los parámetros del circuito y de la configuración del amplificador.

También vimos que es más fácil efectuar una simulación por computadora que un análisis manual, en particular para el circuito seguidor de emisor. Sin embargo, deben aplicarse en la simulación los parámetros del transistor verdadero usado en el circuito si lo que se desea es pronosticar con exactitud la respuesta de frecuencia. Asimismo, en altas frecuencias, es necesario incluir capacitancias parásitas adicionales, como la capacitancia colector-sustrato. Esto no se hizo en nuestros ejemplos. Por último, en amplificadores de alta frecuencia, las capacitancias parásitas de las líneas de interconexión entre los dispositivos en un circuito integrado también pueden ser un factor en la respuesta global del circuito.

Ponga a prueba su comprensión

***PPC 7.12** Para el circuito de la figura 7.71, los parámetros del transistor son: $K_n = 1$ mA/V^2, $V_{TN} = 0.8$ V, $\lambda = 0$, $C_{gs} = 2$ pF, y $C_{gd} = 0.2$ pF. Determine: *a)* la capacitancia Miller, *b)* la frecuencia superior de 3 dB y *c)* la ganancia de voltaje de banda media. *d)* Correlacione los resultados de los incisos *b)* y *c)* con un análisis por computadora. (Respuestas: *a)* $C_M = 1.62$ pF, *b)* $f_H = 3.38$ MHz, *c)* $|A_v| = 4.60$.)

***PPC 7.13** Para el circuito de la figura 7.72, los parámetros del transistor son: $V_{TN} = 1$ V, $K_n = 1$ mA/V^2, $\lambda = 0$, $C_{gd} = 0.4$ pF, y $C_{gs} = 5$ pF. Lleve a cabo una simulación por computadora para determinar la frecuencia superior de 3 dB y la ganancia de voltaje de señal pequeña de banda media. (Respuesta: $f_H = 64.5$ MHz, $|A_v| = 0.127$.)

Bernardo Pérez 1092771-2111130123

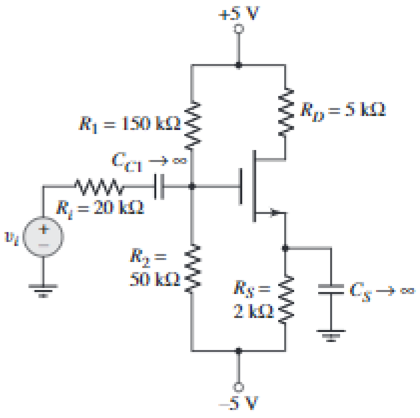


Figura 7.71 Figura para el ejercicio PPC 7.12.

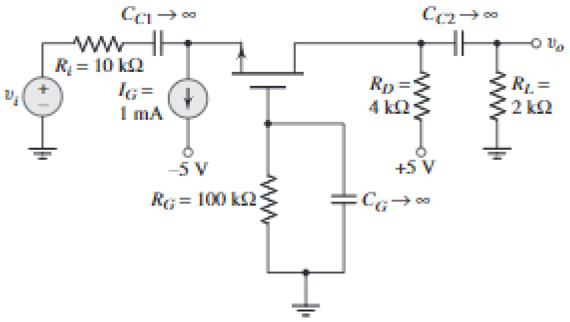


Figura 7.72 Figura para el ejercicio PPC 7.13.

7.7 APLICACIÓN EN DISEÑO: AMPLIFICADOR DE DOS ETAPAS CON CAPACITORES DE ACOPLAMIENTO

Objetivo: • Diseñar un amplificador BJT de dos etapas con capacitores de acoplamiento de modo que las frecuencias de 3 dB asociadas con cada etapa sean iguales.

Especificaciones: Las dos primeras etapas de un amplificador BJT multietapa deben estar acopladas capacitivamente y la frecuencia de 3 dB de cada etapa debe ser 20 Hz.

Enfoque de diseño: En la figura 7.73 se muestra la configuración del circuito por diseñar. Este circuito representa las dos primeras etapas de un amplificador multietapa discreto.

Opciones: Suponga que los parámetros del BJT son V_{BE}(encendido) $= 0.7$ V, $\beta = 200$ y $V_A = \infty$.

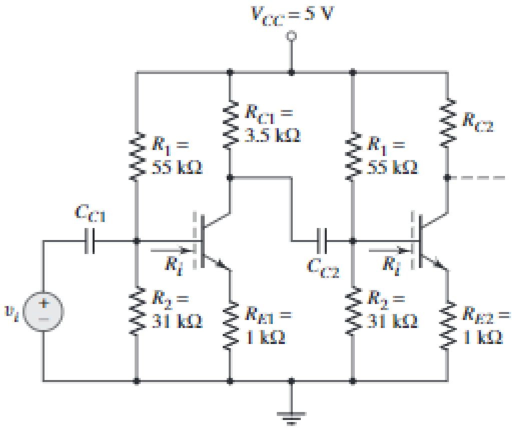


Figura 7.73 Amplificador BJT de dos etapas con capacitores de acoplamiento para una aplicación de diseño.

Bernardo Pérez 1092771-2111130123

Solución (análisis CD): Para cada etapa, encontramos

$$R_{TH} = R_1 \| R_2 = 55 \| 31 = 19.83\,\text{k}\Omega$$

y

$$V_{TH} = \left(\frac{R_2}{R_1 + R_2}\right) V_{CC} = \left(\frac{31}{31 + 55}\right)(5) = 1.802\,\text{V}$$

Ahora,

$$I_{BQ} = \frac{V_{TH} - V_{BE}(\text{encendido})}{R_{TH} + (1+\beta)R_E} = \frac{1.802 - 0.7}{19.83 + (201)(1)} \Rightarrow 4.99\,\mu\text{A}$$

de modo que

$$I_{CQ} = 0.998\text{ mA}$$

Solución (análisis CA): La señal pequeña de resistencia a la difusión es

$$r_\pi = \frac{\beta V_T}{I_{CQ}} = \frac{(200)(0.026)}{0.988} = 5.21\,\text{k}\Omega$$

La resistencia de entrada que ve hacia la terminal de cada base es

$$R_i = r_\pi + (1+\beta)R_E = 5.21 + (201)(1) = 206.2\,\text{k}\Omega$$

Solución (diseño CA): El circuito equivalente de señal pequeña se muestra en la figura 7.74. La constante de tiempo de la primera etapa es

$$\tau_A = (R_1 \| R_2 \| R_i) C_{C1}$$

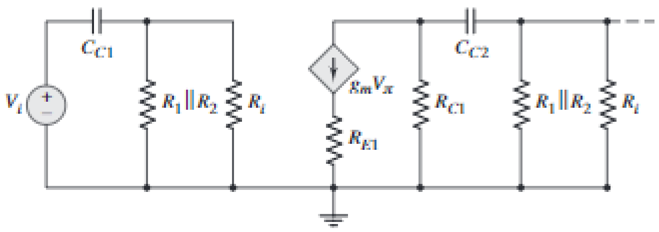


Figura 7.74 Circuito equivalente de señal pequeña del amplificador BJT de dos etapas con capacitores de acoplamiento para una aplicación de diseño.

y la constante de tiempo de la segunda etapa es

$$\tau_B = (R_{C1} + R_1 \| R_2 \| R_i) C_{C2}$$

Si la frecuencia de 3 dB de cada etapa debe ser 20 Hz, entonces

$$\tau_A = \tau_B = \frac{1}{2\pi f_{3\text{-dB}}} = \frac{1}{2\pi(20)} = 7.958 \times 10^{-3}\,\text{s}$$

El capacitor de carga de la primera etapa debe ser

$$C_{C1} = \frac{\tau_A}{R_1 \| R_2 \| R_i} = \frac{7.958 \times 10^{-3}}{(55 \| 31 \| 206.2) \times 10^3} \Rightarrow 0.44\,\mu\text{F}$$

Bernardo Pérez 1092771-2111130123

y el capacitor de carga de la segunda etapa debe ser

$$C_{C2} = \frac{\tau_B}{R_{C1} + R_1 \| R_2 \| R_i} = \frac{7.958 \times 10^{-3}}{(2.5 + 55\|31\|206.2) \times 10^3} \Rightarrow 0.386\,\mu\text{F}$$

Comentario: Este diseño de circuito que usa dos capacitores de acoplamiento es un enfoque rudimentario de diseño de un amplificador de dos etapas, por lo que no debe aplicarse al diseñar un circuito integrado.

Como la frecuencia de 3 dB para cada capacitor es 20 Hz, este circuito se denomina filtro de paso alto de dos polos.

7.8 RESUMEN

- En este capítulo se analizó la respuesta de frecuencia de circuitos de transistores. Se determinaron los efectos debidos a los capacitores de circuitos, como capacitores de acoplamiento, de desvío y de carga. Además, se analizaron circuitos equivalentes ampliados de BJT y MOSFET para determinar la respuesta de frecuencia de los transistores.
- Se desarrolló una técnica de constante de tiempo de modo que sea posible elaborar una gráfica de Bode sin necesidad de obtener funciones de transferencia complicadas. Las frecuencias de esquina alta y baja o frecuencias de 3 dB, se determinan directamente a partir de las constantes de tiempo.
- Los capacitores de acoplamiento y de paso afectan las características de baja frecuencia de un circuito, mientras los capacitores de carga afectan las características de alta frecuencia de un circuito.
- Las capacitancias incluidas en los circuitos equivalentes de señal pequeña de los transistores tanto bipolares como MOS dan por resultado una menor ganancia de transistor en altas frecuencias. La frecuencia de corte es un dato importante para el transistor y se define como la frecuencia a la cual la ganancia de corriente es igual a la unidad.
- El efecto Miller es una multiplicación de la capacitancia de la base al colector o de la compuerta al drenaje debida a la realimentación entre la salida y la entrada del transistor. El ancho de banda del amplificador se reduce por este efecto.
- En general, el amplificador de emisor común (de fuente común) muestra la mayor reducción en ancho de banda debido al efecto Miller. El amplificador de base común (de compuerta común) tiene un ancho de banda más grande debido al menor factor de multiplicación. La configuración cascode, una combinación de emisor común y base común, combina las ventajas de alta ganancia y ancho de banda.
- Como aplicación, se diseñó un amplificador BJT de dos etapas para cumplir con las frecuencias de 3 dB especificadas.

EVALUACIÓN

Después de estudiar este capítulo, el lector será capaz de:

✓ Elaborar las gráficas de Bode de la magnitud de la ganancia y fase a partir de una función de transferencia escrita en términos de la frecuencia compleja s.

✓ Elaborar las gráficas de Bode de la magnitud de la ganancia y fase de circuitos amplificadores electrónicos, tomando en cuenta los circuitos de capacitores, mediante la técnica de la constante de tiempo.

✓ Determinar la ganancia de corriente de cortocircuito contra frecuencia de un BJT y determinar la capacitancia Miller de un circuito BJT con el circuito híbrido π equivalente.

✓ Determinar el ancho de banda de ganancia unitaria de un FET y determinar la capacitancia Miller de un circuito FET con el circuito equivalente de señal pequeña ampliado.

✓ Describir las respuestas de frecuencia relativa de las tres configuraciones de amplificador básico y el amplificador cascode.

Bernardo Pérez 1092771-2111130123
1092771-2111130123

PREGUNTAS DE REPASO

1. Describa la respuesta de frecuencia general de un amplificador y defina los rangos de bajas frecuencias, banda media y altas frecuencias.
2. Describa las características generales de los circuitos equivalentes válidas para los rangos de bajas frecuencias, banda media y altas frecuencias.
3. Describa qué significa la función de transferencia de un sistema en el dominio s.
4. ¿Cuál es el criterio que define una frecuencia de esquina o de 3 dB?
5. Describa qué se entiende por fase de la función de transferencia.
6. Describa la técnica de la constante de tiempo para determinar las frecuencias de esquina.
7. Describa la respuesta de frecuencia general de un capacitor de acoplamiento, un capacitor de desvío y un capacitor de carga.
8. Trace el modelo híbrido π ampliado del BJT.
9. Describa la ganancia de corriente de cortocircuito contra la respuesta de frecuencia de un BJT y defina la frecuencia de corte.
10. Describa el efecto Miller y la capacitancia Miller.
11. ¿Cuál es el efecto de la capacitancia Miller sobre el ancho de banda del amplificador?
12. Trace el circuito equivalente de señal pequeña ampliado de un MOSFET.
13. Defina la frecuencia de corte para un MOSFET.
14. ¿Cuál es la contribución más importante a la capacitancia Miller en un MOSFET?
15. ¿Por qué en un circuito de base común no hay efecto Miller?
16. Describa la configuración de un circuito cascode.
17. ¿Por qué el ancho de banda de un amplificador cascode es mayor, en general, que el de un simple amplificador de emisor común?
18. ¿Por qué el ancho de banda de un amplificador seguidor de emisor es el mayor de los tres amplificadores básicos BJT?

PROBLEMAS

Sección 7.2 Funciones de transferencia del sistema

7.1 *a*) Determine la función de transferencia de voltaje $T(s) = V_o(s)/V_i(s)$ para el circuito de la figura P7.1. *b*) Trace la gráfica de Bode de magnitud y determine la frecuencia de esquina. *c*) Determine la respuesta de tiempo del circuito para una función escalón de magnitud V_{I0}.

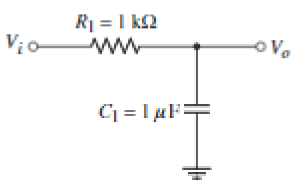


Figura P7.1

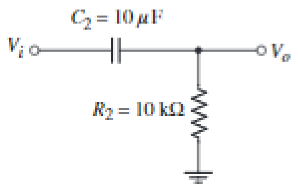


Figura P7.2

7.2 Repita el problema 7.1 con el circuito de la figura P7.2.

7.3 Considere el circuito de la figura P7.3. *a*) Obtenga la expresión para la función de transferencia de voltaje $T(s) = V_o(s)/V_i(s)$. *b*) ¿Cuál es la constante de tiempo asociada a este circuito? *c*) Encuentre la frecuencia de esquina. *d*) Trace la gráfica de Bode de magnitud de la función de transferencia de voltaje.

7.4 Considere el circuito de la figura P7.4 con una fuente de señal de corriente. Los parámetros del circuito son $R_i = 30\ k\Omega$, $R_P = 10\ k\Omega$, $C_S = 10\ \mu F$, y $C_P = 50\ pF$.

Bernardo Pérez 1092771-2111130123

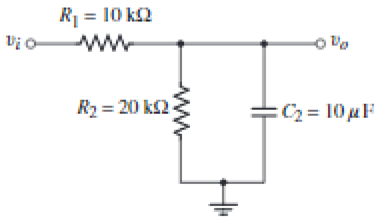


Figura P7.3

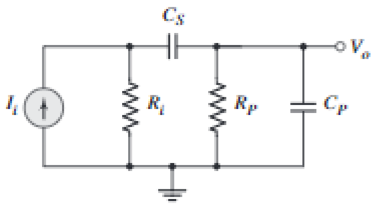


Figura P7.4

a) Determine la constante de tiempo de circuito abierto asociada a C_S y la constante de tiempo de cortocircuito asociada a C_P. *b*) Determine las frecuencias de esquina y la magnitud de la función de transferencia $T(s) = V_o(s)/I_i(s)$ en la banda media. *c*) Trace la gráfica de Bode de magnitud.

7.5 Considere el circuito de la figura P7.5. *a*) ¿Cuál es el valor de la función de transferencia de voltaje V_o/V_i en frecuencias muy bajas? *b*) Determine la función de transferencia de voltaje en frecuencias muy altas. *c*) Obtenga la expresión para la función de transferencia de voltaje $T(s) = V_o(s)/V_i(s)$. Escriba la expresión en la forma $T(s) = K(1 + s\tau_A)/(1 + s\tau_B)$. ¿Cuáles son los valores de K, τ_A y τ_B?

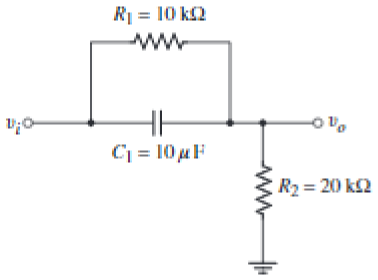


Figura P7.5

*7.6 *a*) Obtenga la función de transferencia de voltaje $T(s) = V_o(s)/V_i(s)$ para el circuito de la figura 7.10, tomando en cuenta ambos capacitores. *b*) Sean $R_S = R_P = 10\ k\Omega$, $C_S = 1\ \mu F$, y $C_P = 10\ pF$. Calcule la magnitud verdadera de la función de transferencia en $f_L = 1/[(2\pi)(R_S + R_P)C_S]$ y en $f_H = 1/[(2\pi)(R_S \| R_P)C_P]$. ¿Cómo se comparan estas magnitudes con la magnitud máxima de $R_P/(R_S + R_P)$? *c*) Repita el inciso *b*) con $R_S = R_P = 10\ k\Omega$ y $C_S = C_P = 0.1\ \mu F$.

7.7 Una función de transferencia de voltaje está dada por $T(f) = 1/(1 + j f/f_T)^3$. *a*) Demuestre que la respuesta verdadera en $f = f_T$ es más o menos 9 dB inferior al valor máximo. ¿Cuál es el ángulo de fase en esta frecuencia? *b*) ¿Cuál es la pendiente de la gráfica de magnitud para $f \gg f_T$? ¿Cuál es el ángulo de fase en este rango de frecuencias?

Bernardo Pérez 1092771-211130123

7.8 Trace las gráficas de Bode de magnitud de las siguientes funciones:

a) $T_1(s) = \dfrac{s}{s + 100}$

b) $T_2(s) = \dfrac{5}{s/2000 + 1}$

c) $T_3(s) = \dfrac{200(s + 10)}{(s + 1000)}$

7.9 *a*) *i*) Trace la gráfica de Bode de magnitud para la función

$$T(s) = \frac{10(s + 10)(s + 100)}{(s + 1)(s + 1000)}$$

ii) ¿Cuáles son las frecuencias de esquina? *iii*) Determine $|T(\omega)|$ para $\omega \to 0$. *iv*) Determine $|T(\omega)|$ para $\omega \to \infty$.
b) Repita *a*) con la función

$$T(s) = \frac{8s^2}{(0.2s + 1)^2}$$

7.10 *a*) Determine la función de transferencia correspondiente para la gráfica de Bode de la magnitud mostrada en la figura P7.10. *b*) ¿Cuál es la ganancia verdadera en *i*) $\omega = 50$ rad/s, *ii*) $\omega = 150$ rad/s y *iii*) $\omega = 100$ krad/s.

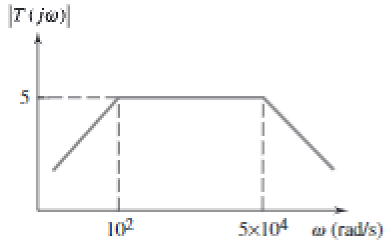


Figura P7.10

7.11 Considere el circuito de la figura 7.15 con parámetros $R_S = 0.5$ kΩ, $r_\pi = 5.2$ kΩ, $g_m = 29$ mA/V, y $R_L = 6$ kΩ. Las frecuencias de esquina son $f_L = 30$ Hz y $f_H = 480$ kHz. *a*) Calcule la ganancia de voltaje de banda media. *b*) ¿Cuáles son las constantes de tiempo de circuito abierto y de cortocircuito? *c*) Determine C_C y C_L.

*7.12 Para el circuito de la figura P7.12, los parámetros son $R_1 = 10$ kΩ, $R_2 = 10$ kΩ, $R_3 = 40$ kΩ, y $C = 10\ \mu$F. *a*) ¿Cuál es el valor de la función de la transferencia de voltaje V_o/V_i en frecuencias muy bajas? *b*) Determine el valor de la función de transferencia de voltaje en frecuencias muy altas. *c*) Obtenga la expresión para la función de transferencia de voltaje $T(s) = V_o(s)/V_i(s)$. Escriba la expresión en la forma $T(s) = K(1 + s\tau_A)/(1 + s\tau_B)$. ¿Cuáles son los valores de K, τ_A y τ_B?

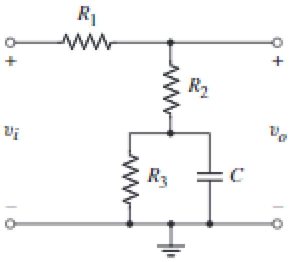


Figura P7.12

7.13 Los parámetros del circuito de la figura 7.10 son $R_S = 1$ kΩ, $R_P = 10$ kΩ, y $C_S = C_P = 0.01\ \mu$F. Con PSpice, grafique la magnitud y la fase de la función de transferencia de voltaje. Determine el valor máximo de la función de transferencia de voltaje. Determine las frecuencias en las que la magnitud es $1/\sqrt{2}$ del valor máximo.

Sección 7.3 Respuesta de frecuencia: circuitos de transistores

7.14 El transistor de la figura P7.14 tiene parámetros $V_{TN} = 0.4$ V, $K_n = 0.4$ mA/V^2, y $\lambda = 0$. El transistor está polarizado en $I_{DQ} = 0.8$ mA. *a*) ¿Cuál es la máxima ganancia de voltaje? *b*) ¿Cuál es el ancho de banda?

Bernardo Pérez 1092771-2111130123
1092771-2111130123

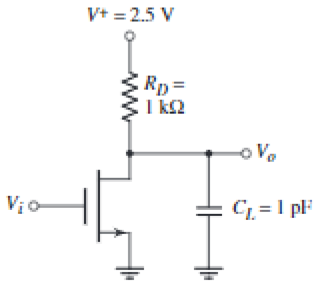


Figura P7.14

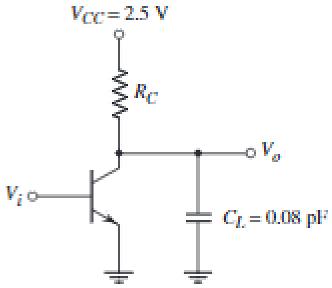


Figura P7.15

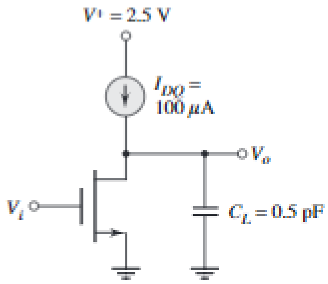


Figura P7.16

7.15 Considere el circuito de la figura P7.15. Los parámetros del transistor son $\beta = 120$ y $V_A = \infty$. El ancho de banda del circuito es 800 MHz y el voltaje colector-emisor en reposo es $V_{CEQ} = 1.25$ V. *a*) Determine R_C, *b*) encuentre I_{CQ} y *c*) determine la ganancia máxima.

7.16 El transistor en el circuito de la figura P7.16 tiene parámetros $V_{TN} = 0.4$V, $K_n = 50\mu$A/V^2, y $\lambda = 0.01$V^{-1}. *a*) Obtenga la expresión para la función de transferencia de voltaje $T(s) = V_o(s)/V_i(s)$. *b*) Determine la ganancia de voltaje máxima. *c*) ¿Cuál es el ancho de banda?

7.17 Para el circuito de emisor común de la figura P7.17, los parámetros del transistor son $\beta = 100$, V_{BE}(encendido) = 0.7 V y $V_A = \infty$. *a*) Calcule la frecuencia de esquina inferior. *b*) Determine la ganancia de voltaje de banda media. *c*) Trace la gráfica de Bode de la magnitud de la ganancia de voltaje.

Bernardo Pérez 1092771-2111130123
1092771-2111130123

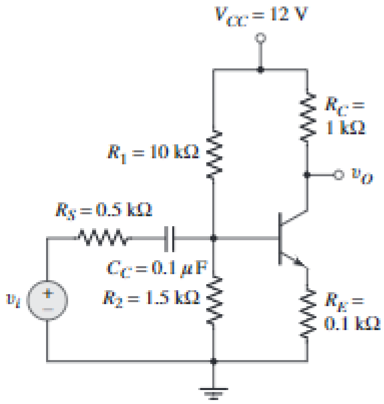


Figura P7.17

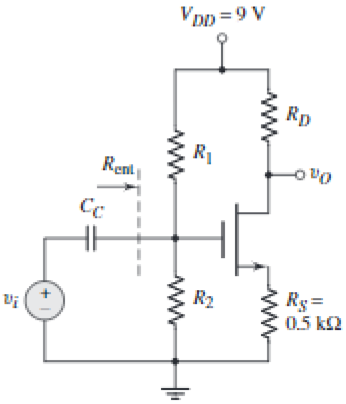


Figura P7.18

D7.18 *a*) Diseñe el circuito de la figura P7.18 de modo que $I_{DQ} = 0.8$ mA, $V_{DSQ} = 3.2$ V, $R_{ent} = 160$ kΩ y $f_L = 16$ Hz. Los parámetros del transistor son $K_n = 0.5$ mA/V^2, $V_{TN} = 1.2$ V, y $\lambda = 0$. *b*) ¿Cuál es la ganancia de voltaje de banda media? *c*) Determine la magnitud de la ganancia de voltaje en *i*) $f = 5$ Hz, *ii*) $f = 14$ Hz, e *iii*) $f = 25$ Hz. *d*) Trace la gráfica de Bode de la magnitud de la ganancia de voltaje y fase.

D7.19 El circuito de la figura P7.19 tiene parámetros $K_n = 0.5$ mA/V^2, $V_{TN} = 1$ V, y $\lambda = 0$. *a*) Diseñe el circuito de modo que $I_{DQ} = 1$ mA y $V_{DSQ} = 3$ V. *b*) Determine la expresión para la función de transferencia $T(s) = I_o(s)/V_i(s)$.

¿Cuál es la expresión para la constante de tiempo del circuito? *c*) Determine C_C de modo que la frecuencia inferior de 3 dB sea 10 Hz. *d*) Compruebe los resultados de los incisos *a*) y *c*) con una simulación por computadora.

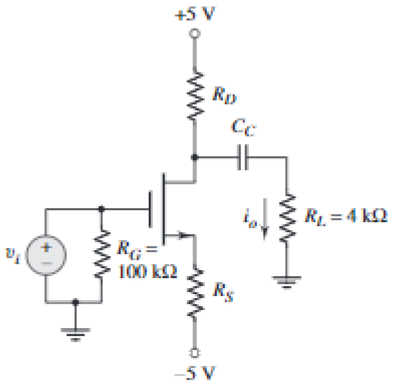


Figura P7.19

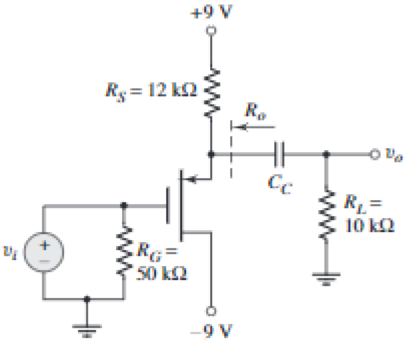


Figura P7.20

*D7.20 El transistor en el circuito de la figura P7.20 tiene parámetros $K_p = 0.5$ mA/V^2, $V_{TP} = -2$ V y $\lambda = 0$. *a*) Determine R_o. *b*) ¿Cuál es la expresión para la constante de tiempo del circuito? *c*) Determine C_C de modo que la frecuencia inferior de 3 dB sea 20 Hz.

7.21 Para el circuito en la figura P7.21, los parámetros del transistor son $\beta = 120$, V_{BE}(encendido) $= 0.7$ V, y $V_A = 50$ V. *a*) Diseñe un circuito estable en la polarización de modo que $I_{EQ} = 1.5$ mA. *b*) Con los resultados del inciso *a*) encuentre la ganancia de voltaje de señal pequeña de banda media. *c*) Determine la resistencia de salida R_o. *d*) ¿Cuál es la frecuencia de esquina inferior de 3 dB?

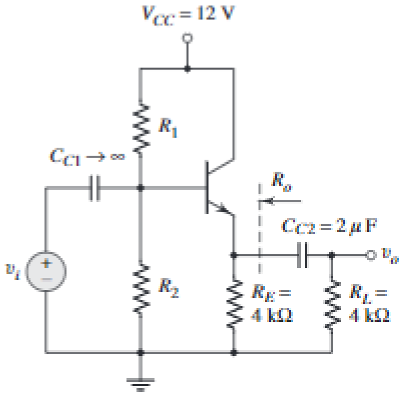


Figura P7.21

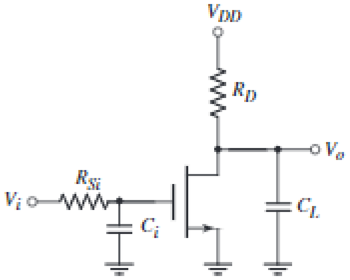


Figura P7.22

7.22 *a*) Para el circuito de la figura P7.22, escriba la función de transferencia de voltaje $T(s) = V_o(s)/V_i(s)$. Suponga $\lambda > 0$ para el transistor. *b*) ¿Cuál es la expresión para la constante de tiempo asociada a la porción de entrada del circuito? *c*) ¿Cuál es la expresión para la constante de tiempo asociada a la porción de salida del circuito?

Bernardo Pérez 1092771-2111130123

7.23 Considere el circuito de la figura P7.23. *a*) Escriba la función de transferencia $T(s) = V_o(s)/V_i(s)$. Suponga $\lambda = 0$ para el transistor. *b*) Determine la expresión para la constante de tiempo asociada a la porción de entrada del circuito. *c*) Determine la expresión para la constante de tiempo asociada a la porción de salida del circuito.

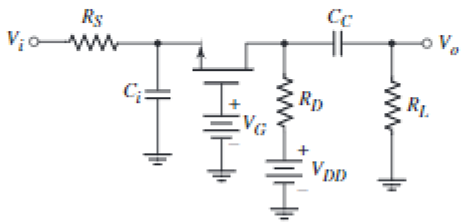


Figura P7.23

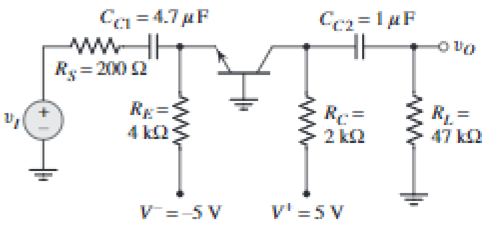


Figura P7.24

7.24 Los parámetros del transistor en el circuito de la figura 7.24 son V_{BE}(encendido) = 0.7 V, $\beta = 100$ y $V_A = \infty$. *a*) Determine los parámetros de señal pequeña y en reposo del transistor. *b*) Encuentre las constantes de tiempo asociadas a C_{C1} y C_{C2}. *c*) ¿Hay una frecuencia dominante de −3 dB? Estime la frecuencia de −3 dB.

7.25 Un capacitor se coloca en paralelo con R_L en el circuito de la figura P7.24. La capacitancia es $C_L = 10$ pF. Los parámetros del transistor son los mismos que los del problema 7.24. *a*) Determine la frecuencia superior de −3 dB. *b*) Encuentre el valor de alta frecuencia al que la magnitud de la ganancia de voltaje de señal pequeña es la décima parte del valor de banda media.

7.26 Los parámetros del transistor en el circuito de la figura P7.26 son $K_p = 1\ \text{mA/V}^2$, $V_{TP} = -1.5$ V, y $\lambda = 0$. *a*) Determine los parámetros de señal pequeña y en reposo del transistor. *b*) Encuentre las constantes de tiempo asociadas a C_{C1} y C_{C2}. *c*) ¿Hay una frecuencia de polo dominante? Estime la frecuencia de −3 dB.

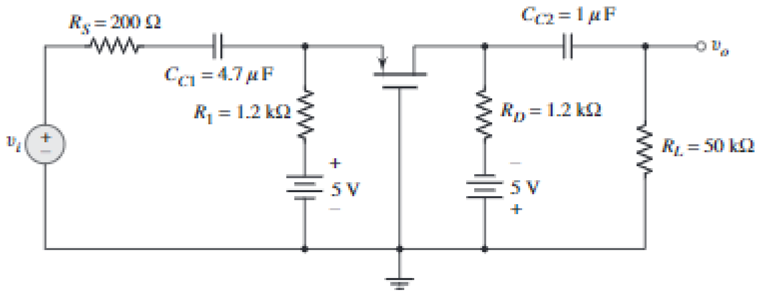


Figura P7.26

*D7.27 Se piensa diseñar un amplificador MOSFET con la configuración de la figura P7.27 para su uso en un circuito telefónico. La magnitud de la ganancia de voltaje debe ser 10 en el rango de banda media, y el rango de frecuencias de banda media debe abarcar desde 200 Hz hasta 3 kHz. [Nota: Un rango de frecuencia telefónica no corresponde al de un sistema de alta fidelidad.] Es necesario especificar todos los parámetros de resistencia, del capacitor y del MOSFET.

Bernardo Pérez 1092771-2111130123

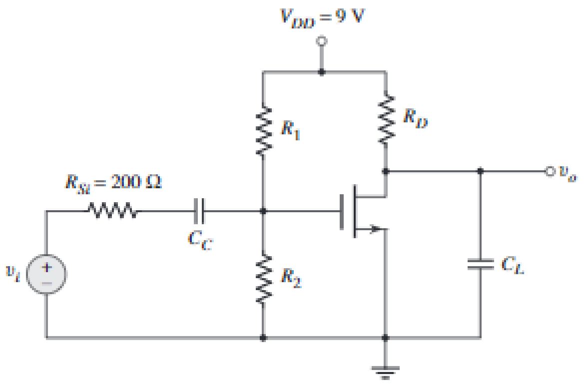


Figura P7.27

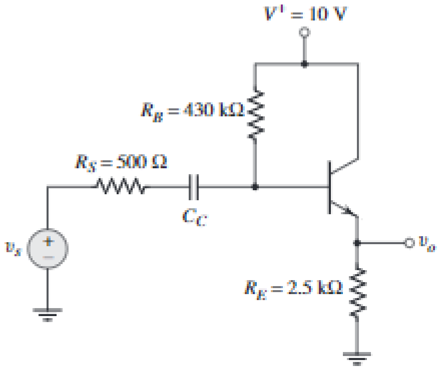


Figura P7.28

7.28 El circuito de la figura P7.28 es una etapa de salida simple de un amplificador de audio. Los parámetros del transistor son $\beta = 200$, V_{BE}(encendido) $= 0.7$ V y $V_A = \infty$. Determine C_C de modo que la frecuencia inferior de -3 dB sea 15 Hz.

7.29 Vuelva a considerar el circuito de la figura P7.28. Los parámetros del transistor son $\beta = 120$, V_{BE}(encendido) $= 0.7$ V y $V_A = \infty$. Los parámetros del circuito son $V^+ =$ 3.3V y $R_S = 100\Omega$. *a*) Encuentre R_B y R_E de modo que $I_{EQ} = 0.25$ mA y $V_{CEQ} = 1.8$ V. *b*) Con los resultados del inciso *a*) encuentre el valor de C_C de modo que $f_L = 20$ Hz. *c*) Determine la ganancia de voltaje de banda media.

D7.30 Los parámetros del transistor en el circuito de la figura P7.30 son $\beta = 100$, V_{BE}(encendido) $= 0.7$ V y $V_A = \infty$. La constante de tiempo asociada a C_{C1} es un factor de 100 más grande que la constante de tiempo asociada a C_{C2}. *a*) Determine C_{C2} de modo que la frecuencia de -3 dB asociada a este capacitor sea 25 Hz. *b*) Determine C_{C1}.

D7.31 Considere el circuito de la figura P7.30. La constante de tiempo asociada a C_{C2} es un factor de 100 más grande que la constante de tiempo asociada a C_{C1}. *a*) Determine C_{C1} de modo que la frecuencia de -3 dB asociada a este capacitor sea 20 Hz. *b*) Encuentre C_{C2}.

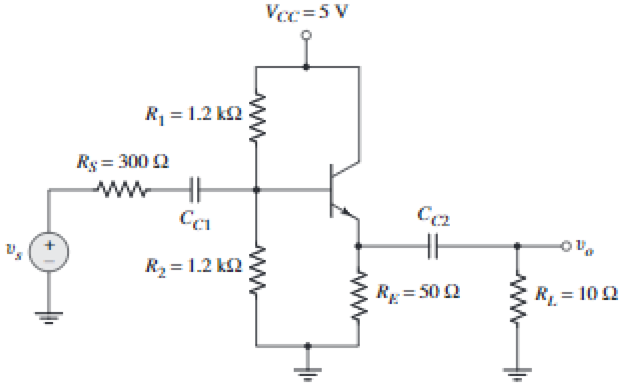


Figura P7.30

7.32 Considere el circuito de la figura P7.32. Los parámetros del transistor son $\beta = 120$, V_{BE}(encendido) $= 0.7$ V y $V_A = \infty$. *a*) Encuentre R_C de modo que $V_{CEQ} = 2.2$ V. *b*) Determine la ganancia de voltaje de banda media. *c*) Obtenga la expresión para las frecuencias de esquina asociadas a C_C y C_E. *d*) Determine C_C y C_E de modo que la frecuencia de esquina asociada a C_E sea $f_E = 10$ Hz y la frecuencia de esquina asociada a C_C sea $f_C = 50$ Hz.

Bernardo Pérez 1092771-2111130123

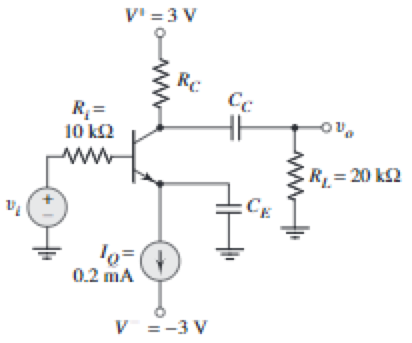


Figura P7.32

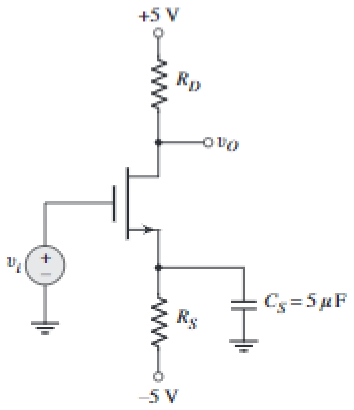


Figura P7.33

*D7.33 Para el transistor en el circuito de la figura P7.33, los parámetros son $K_n = 0.5$ mA/V^2, $V_{TN} = 0.8$ V, y $\lambda = 0$. *a*) Diseñe el circuito de modo que $I_{DQ} = 0.5$ mA y $V_{DSQ} =$ 4 V. *b*) Determine las frecuencias de 3 dB. *c*) Si la resistencia R_S se sustituye por una fuente de corriente constante que produce la misma corriente en reposo I_{DQ}, determine las frecuencias de esquina de 3 dB.

7.34 La figura P7.34 muestra el circuito equivalente CA de dos circuitos idénticos con fuente común en cascada. Los parámetros del transistor son $K_{n1} = K_{n2} = 0.8$ mA/V^2, $\lambda_1 = \lambda_2 = 0.02\ V^{-1}$, y $I_{DQ1} = I_{DQ2} = 0.5$ mA. Los parámetros del circuito son $R_D = 5$kΩ y $C_L = 12$ pF. *a*) Obtenga las expresiones para las funciones de transferencia de voltaje *i*) $T_1(s) = V_{o1}(s)/V_i(s)$, *ii*) $T_2(s) = V_o(s)/V_{o1}(s)$ y *iii*) $T(s) = V_o(s)/V_i(s)$. *b*) Determine las frecuencias de -3 dB para *i*) $T_1(s)$, *ii*) $T_2(s)$ y *iii*) $T(s)$. *c*) Trace la gráfica de Bode para la magnitud de la función de transferencia $T(s)$.

Bernardo Pérez 1092771-2111130123
1092771211130123

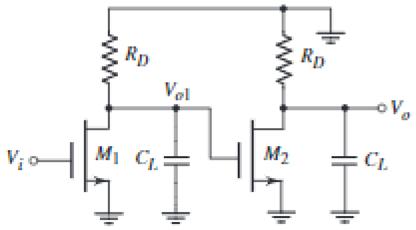


Figura P7.34

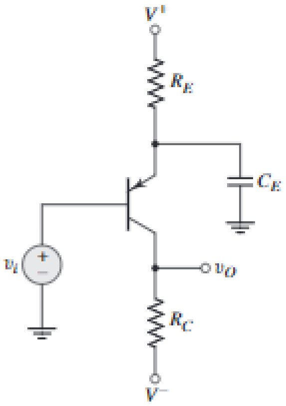


Figura P7.35

*7.35 El circuito de emisor común de la figura P7.35 tiene un emisor capacitor de desvío. *a*) Obtenga la expresión para la ganancia de voltaje de señal pequeña $A_v(s) = V_o(s)/V_i(s)$. Escriba la expresión en forma semejante a la de la ecuación (7.60). *b*) ¿Cuáles son las expresiones para las constantes de tiempo τ_A y τ_B?

Bernardo Pérez 1092771-2111130123

D7.36 Considere el circuito de la figura P7.35. Los voltajes de polarización son $V^+ = 3$ V y $V^- = -3$V. Los parámetros del transistor son $\beta = 90$, V_{BE}(encendido) $= 0.7$ V y $V_A = \infty$. *a*) Diseñe el circuito de modo que $I_{CQ} = 0.15$ mA y $V_{ECQ} = 2.2$ V. *b*) Determine la ganancia de voltaje de banda media. *c*) Para $C_E = 3\mu$F, determine las frecuencias de esquina.

7.37 Considere el circuito de base común en la figura 7.33 en el texto. Los parámetros del transistor son $\beta = 90$, V_{BE}(encendido) $= 0.7$ V y $V_A = \infty$. Una capacitancia de carga de $C_L = 3$ pF está conectada en paralelo con R_L. *a*) Determine la ganancia de voltaje de banda media. *b*) Determine la frecuencia superior de 3 dB.

D7.38 Considere el circuito de la figura 7.25*a*). Los voltajes de polarización cambiaron a $V^+ = 3$ V y $V^- = -3$ V. La resistencia de carga es $R_L = 20$ kΩ. Los parámetros del transistor son $K_p = 0.1$ mA/V^2, $V_{TP} = -0.6$ V y $\lambda = 0$. *a*) Diseñe el circuito de modo que $I_{DQ} = 0.2$ mA y $V_{SDQ} = 1.9$ V. *b*) Determine el valor de C_L que produce una frecuencia de esquina de $f_H = 4$ MHz.

7.39 Para el circuito de la figura P7.39, los parámetros del transistor son $K_n = 0.5$ mA/V^2, $V_{TN} = 2$ V y $\lambda = 0$. Determine el valor máximo de C_L de modo que el ancho de banda sea por lo menos $BW = 5$ MHz. Escriba cualquier aproximación o hipótesis que haga. ¿Cuál es la magnitud de la ganancia de voltaje de señal pequeña de banda media? Compruebe los resultados con una simulación por computadora.

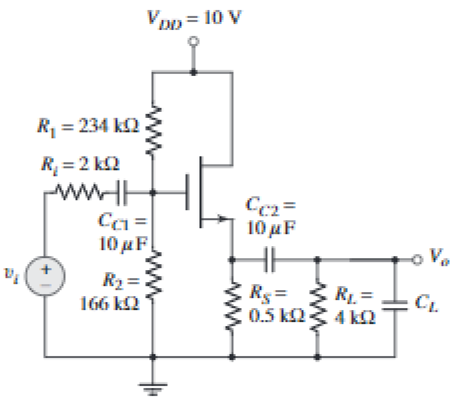


Figura P7.39

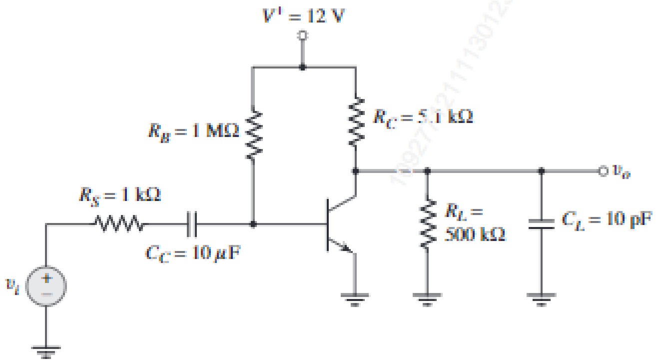


Figura P7.40

7.40 Los parámetros del transistor de la figura P7.40 son $\beta = 100$, V_{BE}(encendido) $= 0.7$ V y $V_A = \infty$. Ignore los efectos de capacitancia del transistor. *a*) Trace los tres circuitos equivalentes que representan al amplificador en el rango de frecuencias bajas, el rango de banda media y el rango de frecuencias altas. *b*) Dibuje la gráfica de Bode para la magnitud. *c*) Determine los valores de $|A_m|_{dB}$, f_L , y f_H.

7.41 En el amplificador de fuente común de la figura 7.25*a*) en el texto, se va a agregar un capacitor de desvío de la fuente entre la terminal de la fuente y el potencial de tierra. Los parámetros del circuito son $R_S = 3.2$kΩ, $R_D = 10$ kΩ, $R_L = 20$ kΩ, y $C_L = 10$ pF. Los parámetros del transistor son $V_{TP} = -2$ V, $K_P = 0.25$ mA/V^2, y $\lambda = 0$. *a*) Obtenga la expresión de la ganancia de voltaje de señal pequeña, como una función de *s*, que describe el comportamiento del circuito en el rango de frecuencias altas. *b*) ¿Cuál es la expresión para la constante de tiempo asociada a la frecuencia superior de 3 dB? *c*) Determine la constante de tiempo, la frecuencia superior de 3 dB y la ganancia de voltaje de señal pequeña de banda media.

*7.42 Considere el circuito de base común de la figura P7.42. Escoja parámetros de transistor idóneos. *a*) Con un análisis por computadora, genere la gráfica de Bode para la magnitud de la ganancia de voltaje desde una frecuencia muy baja hasta el rango de frecuencias de banda media. ¿En qué frecuencia la magnitud de la ganancia de voltaje está 3 dB por abajo del valor máximo? ¿Cuál es la pendiente de la curva en frecuencias muy bajas? *b*) Con un análisis PSpice, determine la magnitud de la ganancia de voltaje, la resistencia de entrada R_i y la resistencia de salida R_o a banda media.

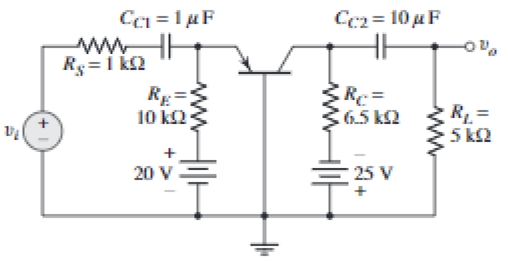


Figura P7.42

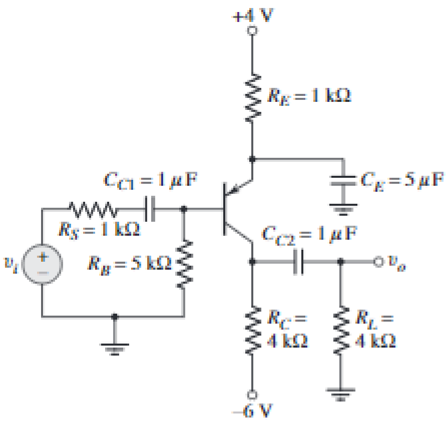


Figura P7.43

*7.43 Para el circuito de emisor común de la figura P7.43, escoja parámetros de transistor idóneos y efectúe un análisis por computadora. Genere la gráfica de Bode de la magnitud de la ganancia de voltaje desde una frecuencia muy baja hasta el rango de frecuencias de banda media. ¿En qué frecuencia la magnitud de la ganancia de voltaje está 3 dB por abajo del valor máximo? ¿Algún capacitor domina esta frecuencia de 3 dB? En caso afirmativo, ¿cuál?

*7.44 Para el amplificador de multitransistor de la figura P7.44, escoja parámetros de transistor idóneos. La frecuencia baja de 3 dB debe ser menor o igual que 20 Hz. Suponga que los tres capacitores de acoplamiento son iguales. Sea $C_B \rightarrow \infty$. Con un análisis por computadora, determine los valores máximos de los capacitores de acoplamiento. Determine la pendiente de la gráfica de Bode para la magnitud de la ganancia de voltaje en frecuencias muy bajas.

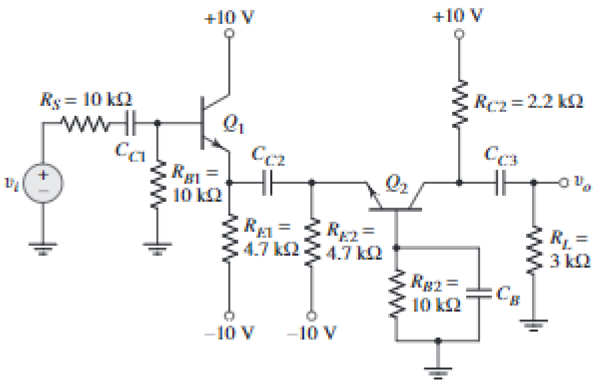


Figura P7.44

Bernardo Pérez 1092771-2111130123
1092771-2111130123

Sección 7.4 Respuesta de frecuencia: transistor bipolar

7.45 Un transistor bipolar tiene $f_T = 4$ GHz, $\beta_o = 120$, y $C_\mu = 0.08$ pF cuando opera a $I_{CQ} = 0.25$ mA. Determine g_m, f_β y C_π.

7.46 Un transistor bipolar de alta frecuencia está polarizado en $I_{CQ} = 0.4$ mA y tiene parámetros $C_\mu = 0.075$ pF, $f_T = 2$ GHz, y $\beta_o = 120$. *a*) Determine C_π y f_β. *b*) Determine $|h_{fe}|$ en *i*) $f = 10$ MHz, *ii*) $f = 20$ MHz e *iii*) $f = 50$ MHz.

7.47 *a*) Se encuentra que la frecuencia f_T de un transistor bipolar es 540 MHz cuando está polarizado en $I_{CQ} = 0.2$ mA. Los parámetros del transistor son $C_\mu = 0.4$ pF y $\beta_o = 120$. Determine f_β y C_π. *b*) Con los resultados del inciso *a*) determine f_T y f_β cuando el transistor esté polarizado en $I_{CQ} = 0.8$ mA.

7.48 El circuito de la figura P7.48 es un circuito equivalente híbrido π incluyendo la resistencia r_b. *a*) Obtenga la expresión para la función de transferencia de ganancia de voltaje $A_v(s) = V_o(s)/V_i(s)$. *b*) Si el transistor está polarizado en $I_{CQ} = 1$ mA, y si $R_L = 4$ kΩ y $\beta_o = 100$, determine la ganancia de voltaje de banda media para *i*) $r_b = 100$ Ω e *ii*) $r_b = 500$ Ω. *c*) Con $C_1 = 2.2$ pF, determine la frecuencia de −3 dB para *i*) $r_b = 100$ Ω e *ii*) $r_b = 500$ Ω.

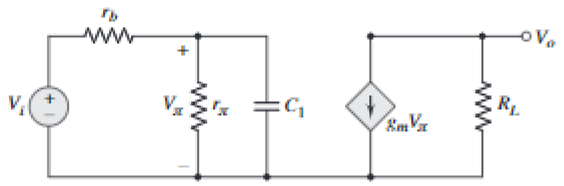


Figura P7.48

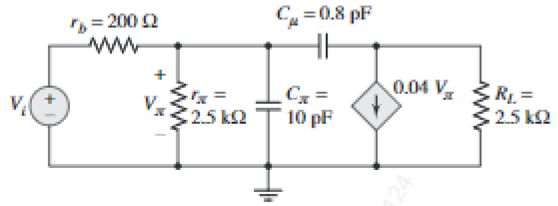


Figura P7.49

7.49 Considere el circuito de la figura P7.49. Calcule la impedancia vista por la fuente de señal V_i en *a*) $f = 1$ kHz, *b*) $f = 10$ kHz, *c*) $f = 100$ kHz y *d*) $f = 1$ MHz.

*7.50 En la figura P7.50 se muestra un circuito equivalente de emisor común. *a*) ¿Cuál es la expresión para la capacitancia Miller? *b*) Obtenga la expresión para la ganancia de voltaje $A_v(s) = V_o(s)/V_i(s)$ en términos de la capacitancia Miller y otros parámetros del circuito. *c*) ¿Cuál es la expresión para la frecuencia superior de 3 dB?

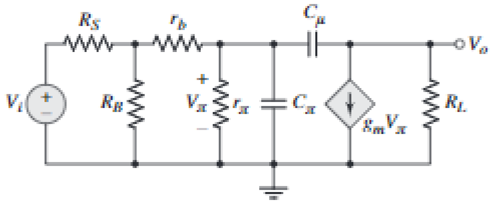


Figura P7.50

7.51 Para el circuito de emisor común en la figura 7.41*a*) en el texto, suponga que $r_s = \infty$, $R_1 \| R_2 = 5$ kΩ, y $R_C = R_L = 1$ kΩ. El transistor está polarizado en $I_{CQ} = 5$ mA y los parámetros son: $\beta_o = 200$, $V_A = \infty$, $C_\mu = 5$ pF, y $f_T = 250$ MHz. Determine la frecuencia superior de 3 dB para la ganancia de corriente de señal pequeña.

*7.52 Para el circuito equivalente de emisor común en la figura P7.52, suponga que el emisor capacitor de paso C_E es muy grande, y los parámetros del transistor son: $\beta_o = 100$ V_{BE}(encendido) $= 0.7$ V, $V_A = \infty$, $C_\mu = 2$ pF, y $f_T = 400$ MHz. Determine las frecuencias inferior y superior de 3 dB para la ganancia de señal pequeña de voltaje. Use el modelo híbrido π simplificado para el transistor.

Bernardo Pérez 1092771-2111130124

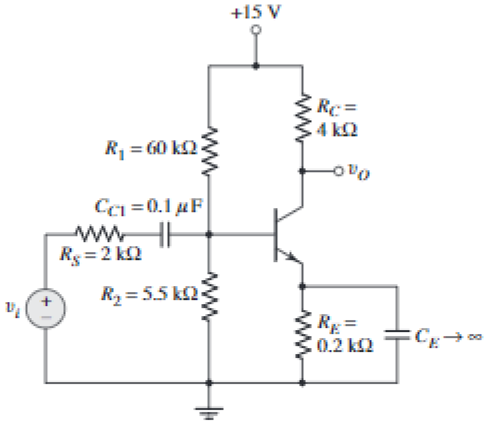


Figura P7.52

7.53 Considere el circuito de la figura P7.52. La resistencia R_s se cambia a 500 Ω y todos los valores de las demás resistencias aumentan por un factor de 10. Los parámetros del transistor son los mismos que en el problema 7.52. Determine las frecuencias inferior y superior de −3 dB para la magnitud de la ganancia de voltaje y encuentre la ganancia de banda media.

7.54 Los parámetros del circuito de la figura P7.52 cambian a $V^+ = 5$ V, $R_S = 0$, $R_1 = 33$ kΩ, $R_2 = 22$ kΩ, $R_C = 5$ kΩ, y $R_E = 4$kΩ. Los parámetros del transistor son $\beta_o = 150$, $C_\mu = 0.45$ pF, y $f_T = 800$ MHz. *a*) Determine I_{CQ} y V_{CEQ}. *b*) Determine C_π, f_β, y la capacitancia Miller C_M. *c*) Encuentre la frecuencia superior de 3 dB.

Bernardo Pérez 1092771-2111130124

Sección 7.5 Respuesta de frecuencia: el FET

7.55 Los parámetros de un MOSFET de canal N son $k'_n = 80\mu\text{A/V}^2$, W = 4μm, L = 0.8μm, $C_{gs} = 50\ f_F$, y $C_{gd} = 10$ fF. El transistor está polarizado en $I_{DQ} = 0.6$ mA. Determine f_F.

7.56 Encuentre f_F para un MOSFET polarizado en $I_{DQ} = 120\mu$A y $V_{GS} - V_{TN} = 0.20$ V. Los parámetros del transistor son $C_{gs} = 40$ fF y $C_{gd} = 10$ fF.

7.57 Complete la tabla siguiente con los valores de los parámetros para un MOSFET. Sea $K_n = 1.5\ \text{mA/V}^2$.

I_D (μA)	f_T (GHz)	C_{gs}(fF)	C_{gd} (fF)
50		60	10
300		60	10
	3	60	10
250	2.5		8

7.58 *a*) Un MOSFET de canal N tiene una movilidad de electrón de 450 cm²/V −s y una longitud de canal de 1.2 μm. Sea $V_{GS} - V_{TN} = 0.5$V. Determine la frecuencia de corte f_T. *b*) Repita el inciso *a*) si la longitud del canal se reduce a 0.18 μm.

7.59 Un circuito equivalente de fuente común se muestra en la figura P7.59. La transconductancia del transistor es $g_m = 3$ mA/V. *a*) Calcule la capacitancia Miller equivalente. *b*) Determine la frecuencia superior de 3 dB para la ganancia de voltaje de señal pequeña.

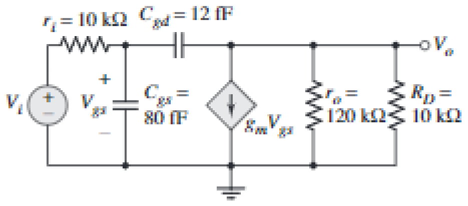


Figura P7.59

7.60 A partir de la definición de ganancia unitaria, según se proporciona en la ecuación (7.97), ignore la capacitancia de traslape, suponga $C_{gd} \cong 0$ y $C_{gs} \cong (\frac{2}{3})\ WLC_{óx}$, y demuestre que

$$f_T = \frac{3}{2\pi L} \cdot \sqrt{\frac{\mu_n I_D}{2C_{ox} W L}}$$

Como I_D es proporcional a W, esta relación indica que para incrementar f_T, la longitud del canal L debe ser pequeña.

7.61 Los parámetros de un MOSFET ideal de canal N son $W/L = 8$, μn = 400 cm2/V –s, $C_{óx} = 6.9 \times 10^{-7}$ F/cm^2, y $V_{TN} = 0.4$ V. *a*) Determine la resistencia máxima de la fuente de modo que la transconductancia g_m se reduzca en no más de 20 por ciento de su valor ideal cuando $V_{GS} = 3$ V. *b*) Con los resultados del inciso *a*) encuentre cuánto se reduce g_m de su valor ideal cuando $V_{GS} = 1$ V.

*7.62 La figura P7.62 muestra el circuito equivalente de alta frecuencia de un FET, inclusive una resistencia de fuente r_s. *a*) Obtenga una expresión para la ganancia de corriente de baja frecuencia $A_i = I_o/I_i$. *b*) Suponga que R_i es muy grande y obtenga una expresión para la función de transferencia de la ganancia de corriente $A_i(s) = I_o(s)/I_i(s)$ *c*). ¿Cómo se comporta la magnitud de la ganancia de corriente cuando aumenta r_s?

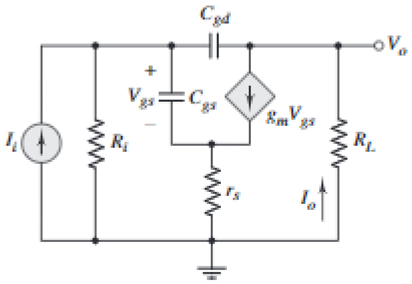


Figura P7.62

7.63 Para el circuito FET en la figura P7.63, los parámetros del transistor son $K_n = 1$ mA/V^2, $V_{TN} = 2$ V, $\lambda = 0$, $C_{gs} = 50$ fF, y $C_{gd} = 8$ fF. *a*) Trace el circuito equivalente simplificado de alta frecuencia. *b*) Calcule la capacitancia Miller equivalente. *c*) Determine la frecuencia superior de 3 dB para la ganancia de voltaje de señal pequeña y la ganancia de voltaje de banda media.

Bernardo Pérez 1092771-211113124

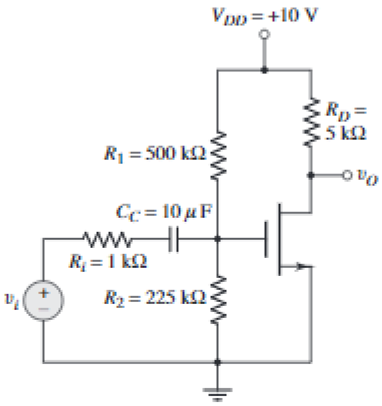


Figura P7.63

Sección 7.6 Respuesta de alta frecuencia de circuitos de transistores

7.64 La ganancia de voltaje de banda media de un amplificador MOSFET de fuente común es $A_v = -15$ V/V. Las capacitancias del transistor son $C_{gs} = 0.2$ pF y $C_{gd} = 0.04$ pF. *a*) Determine la capacitancia Miller de entrada. *b*) ¿Qué resistencia de entrada equivalente (resistencia a la polarización y resistencia de la fuente de señal) dan por resultado una frecuencia de esquina superior de 5 MHz?

7.65 En el circuito de la figura P7.65, los parámetros del transistor son: $\beta = 120$, V_{BE}(encendido) $= 0.7$ V, $V_A = 100$ V, $C_\mu = 1$ pF, y $f_T = 600$ MHz. *a*) Determine C_π y la capacitancia Miller equivalente C_M. Escriba cualquier aproximación o hipótesis que haga. *b*) Encuentre la frecuencia superior de 3 dB y la ganancia de voltaje de banda media.

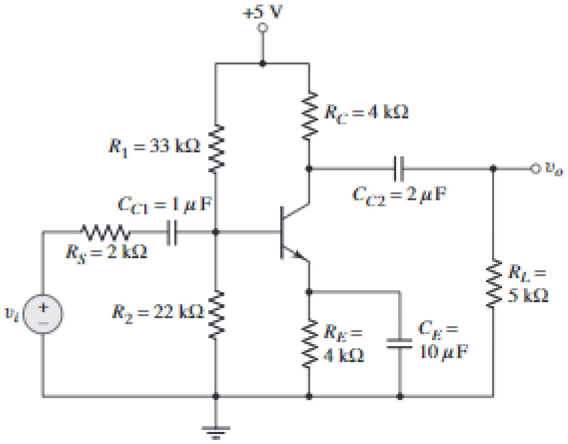


Figura P7.65

*7.66 En el circuito de la figura P7.66, los parámetros del transistor son: $\beta = 120$, V_{BE}(encendido) $= 0.7$ V, $V_A = \infty$ y $f_T = 250$ MHz. Suponga que el emisor capacitor de paso C_E y el capacitor de acoplamiento C_{C2} son muy grandes. *a*) Determine las frecuencias inferior y superior de 3 dB. Use el modelo híbrido π simplificado para el transistor. *b*) Trace la gráfica de Bode para la magnitud de la ganancia de voltaje.

Bernardo Pérez 1092771-2111130124
1092771211130124

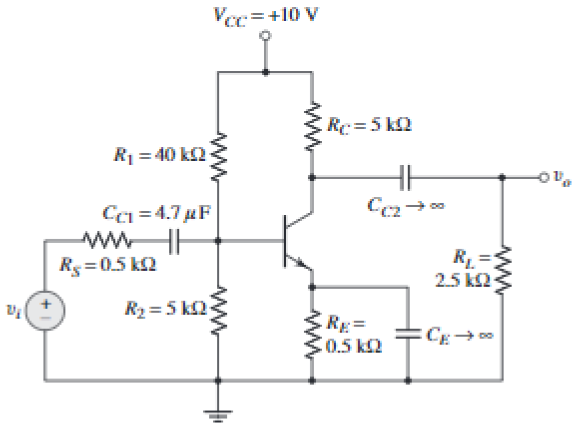


Figura P7.66

7.67 Los parámetros del transistor en el circuito de fuente común de la figura P7.67 son: $K_p = 2$ mA/V^2, $V_{TP} = -2$ V, $\lambda = 0.01$ V^{-1}, $C_{gs} = 10$ pF, y $C_{gd} = 1$ pF. *a*) Determine la capacitancia Miller equivalente C_M. *b*) Encuentre la frecuencia superior de 3 dB y la ganancia de voltaje de banda media.

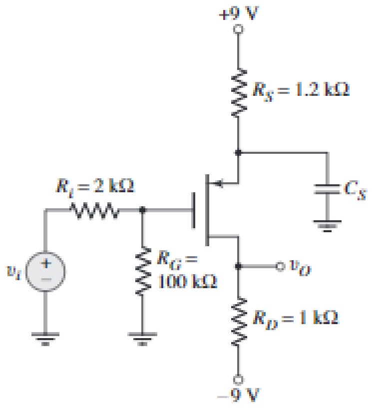


Figura P7.67

7.68 Los voltajes de polarización del circuito mostrado en la figura P7.67 cambian a $V^+ = 3$ V y $V^- = -3$ V. Las resistencias de entrada son $R_i = 4$kΩ y $R_G = 200$ kΩ. Los parámetros del transistor son $K_p = 0.5$ mA/V^2, $V_{TP} = -0.5$ V, $\lambda = 0$, $C_{gs} = 0.8$ pF, y $C_{gd} = 0.08$ pF. *a*) Diseñe el circuito de modo que $I_{DQ} = 0.5$ mA y $V_{SDQ} = 2$ V. *b*) Determine la ganancia de voltaje de banda media. *c*) Determine la capacitancia Miller equivalente. *d*) Encuentre la frecuencia superior de 3 dB.

7.69 Para el circuito PMOS de fuente común de la figura P7.69, los parámetros del transistor son: $V_{TP} = -2$ V, $K_p = 1$ mA/V^2, $\lambda = 0$, $C_{gs} = 15$ pF, y $C_{gd} = 3$ pF. *a*) Determine la frecuencia superior de 3 dB. *b*) ¿Cuál es la capacitancia Miller equivalente? Escriba cualquier hipótesis o aproximación que haga. *c*) Encuentre la ganancia de voltaje de banda media.

*7.70 En el circuito de base común de la figura P7.70, los parámetros del transistor son: $\beta = 100$ V_{BE}(encendido) $= 0.7$ V, $V_A = \infty$ y $C_\pi = 10$ pF, y $C_\mu = 1$ pF. *a*) Determine las frecuencias superiores de 3 dB correspondientes a las porciones de entrada y de salida del circuito equivalente. *b*) Calcule la ganancia de voltaje de señal pequeña de banda media. *c*) Si una capacitancia de carga $C_L = 15$ pF se conecta entre la salida y tierra, determine si la frecuencia superior de 3 dB estará dominada por el capacitor de carga C_L o por las características del transistor.

Bernardo Pérez 1092771-2111130124

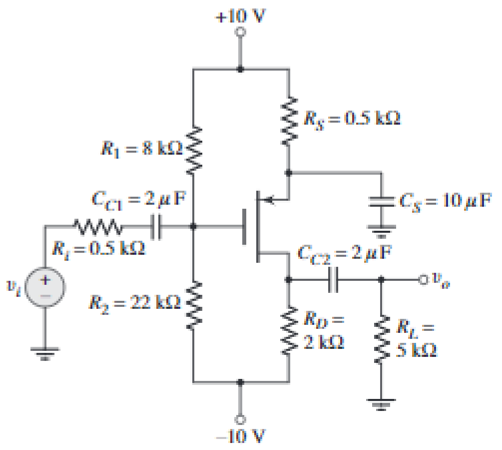


Figura P7.69

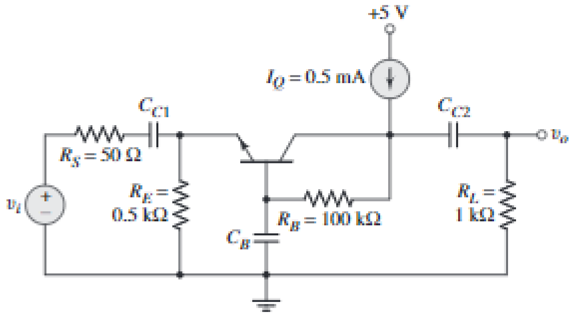


Figura P7.70

Bernardo Pérez 1092771-2111130124

*7.71 Repita el problema 7.70 con el circuito de base común de la figura P7.71. Suponga que V_{EB}(encendido) $= 0.7$ para el transistor PNP. Los demás parámetros del transistor son los mismos que en el problema 7.70.

*7.72 En el circuito de compuerta común de la figura P7.72, los parámetros del transistor son: $V_{TN} = 1$ V, $K_n = 3$ mA/V^2, $\lambda = 0$, $C_{gs} = 15$ pF, y $C_{gd} = 4$ pF. Determine la frecuencia superior de 3 dB y la ganancia de voltaje de banda media.

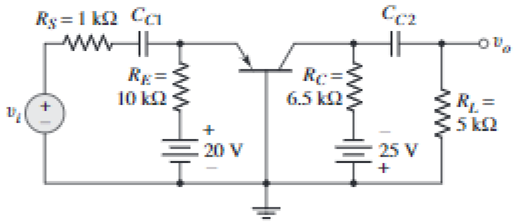


Figura P7.71

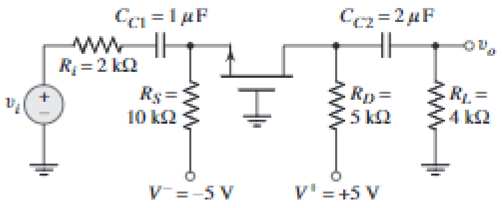


Figura P7.72

7.73 Considere el circuito de compuerta común de la figura P7.73 con parámetros $V^+ = 5$ V, $V^- = -5$ V, $R_S = 4$ kΩ, $R_D = 2$ kΩ, $R_L = 4$ kΩ, $R_G = 50$ kΩ, y $R_i = 0.5$ kΩ. Los parámetros del transistor son: $K_p = 1$ mA/V^2, $V_{TP} = -0.8$ V, $\lambda = 0$, $C_{gs} = 4$ pF, y $C_{gd} = 1$ pF. Determine la frecuencia superior de 3 dB y la ganancia de voltaje de banda media.

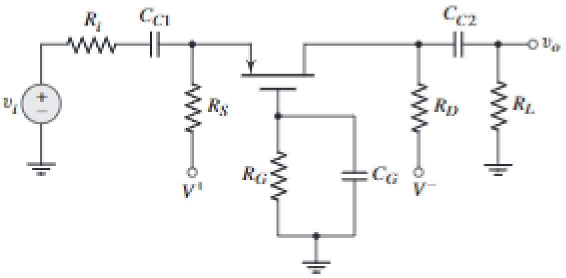


Figura P7.73

*7.74 Para el circuito cascode de la figura 7.65 en el texto, los parámetros del circuito son los mismos que en el ejemplo 7.15. Los parámetros del transistor son: $\beta = 120$, $V_A = \infty$, V_{BE}(encendido) $= 0.7$ V, $C_\pi = 12$ pF, y $C_\mu = 2$ pF. *a*) Si C_L es un circuito abierto, determine las frecuencias de 3 dB correspondientes a las porciones de entrada y de salida del circuito equivalente. *b*) Determine la ganancia de voltaje de banda media. *c*) Si una capacitancia de carga $C_L = 15$ pF se conecta a la salida, determine si la frecuencia superior de 3 dB está dominada por la capacitancia de carga o por las características del transistor.

PROBLEMAS DE SIMULACIÓN POR COMPUTADORA

7.75 En la figura P7.75 se muestra un amplificador seguidor de emisor. Con una simulación por computadora determine la frecuencia superior de 3 dB y la ganancia de voltaje de banda media para: *a*) $R_L = 0.2$ kΩ, *b*) $R_L = 2$ kΩ y *c*) $R_L = 20$ kΩ. Use un transistor normal. Explique cualquier diferencia entre los resultados de las tres partes.

7.76 El circuito de transistores de la figura P7.76 es una configuración del par de Darlington. Mediante una simulación por computadora determine la frecuencia superior de 3 dB y la ganancia de voltaje de banda media para *a*) $R_{E1} = 10$ kΩ, *b*) $R_{E1} = 40$ kΩ y *c*) $R_{E1} = \infty$. Use transistores normales. Explique cualquier diferencia entre los resultados de las tres partes.

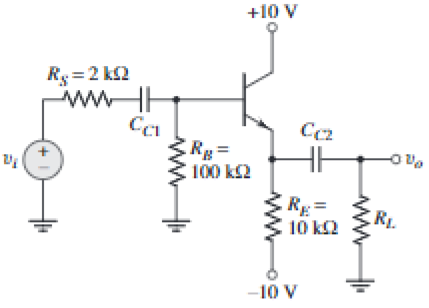


Figura P7.75

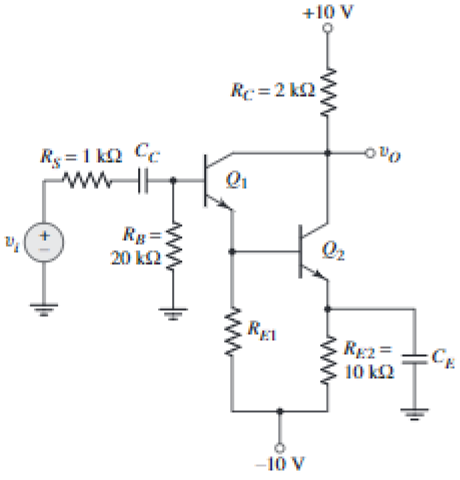


Figura P7.76

7.77 Considere el amplificador de fuente común de la figura P7.77*a*) y el amplificador cascode de la figura P7.77*b*). Con transistores normales, determine la frecuencia superior de 3 dB y la ganancia de voltaje de banda media para cada circuito mediante una simulación por computadora. Compare las frecuencias de 3 dB y las ganancias de voltaje de banda media.

Bernardo Pérez 1092771-2111133124

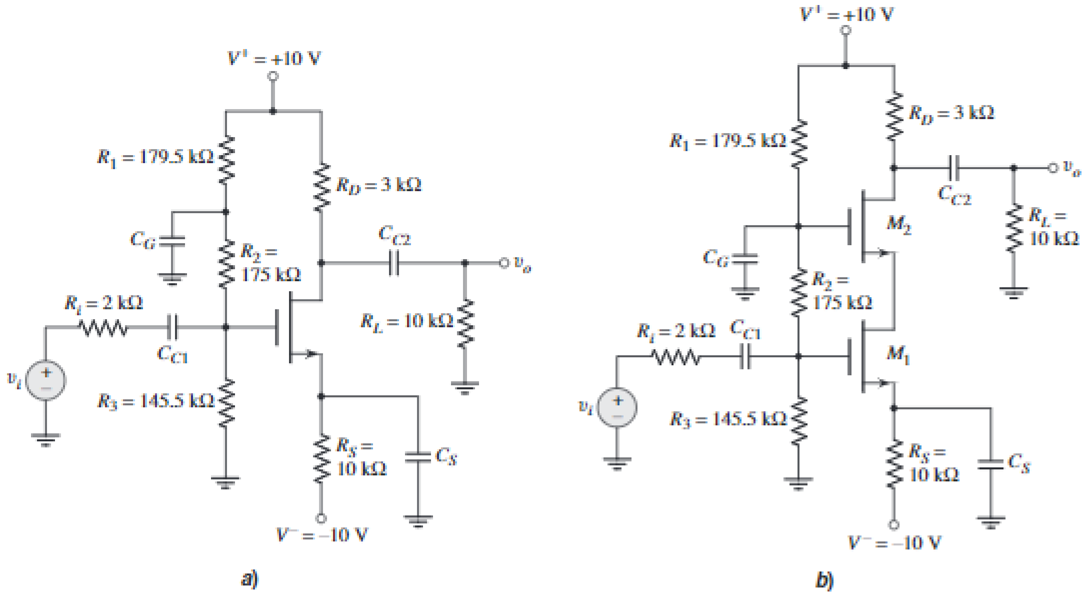


Figura P7.77

7.78 Considere transistores idénticos en el circuito de la figura P7.78. Suponga que los dos capacitores de acoplamiento son iguales a $C_C = 4.7\mu$F. Con una simulación por computadora determine las frecuencias inferior y superior de 3 dB, así como la ganancia de voltaje de banda media. ¿Qué valor de la capacitancia de carga modifica el ancho de banda por un factor de dos?

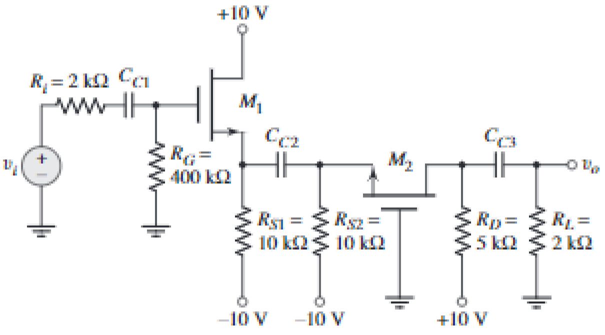


Figura P7.78

PROBLEMAS DE DISEÑO

[Nota: Cada diseño debe comprobarse con un análisis por computadora.]

*D7.79 *a*) Diseñe un amplificador de emisor común con un transistor 2N2222A polarizado en $I_{CQ} = 1$ mA y $V_{CEQ} = 10$ V. Las fuentes de alimentación disponibles son ± 15 V, la resistencia de carga es $R_L = 20$ kΩ, la resistencia de la fuente es $R_S = 0.5$ kΩ, la entrada y la salida son CA, están acopladas con el amplificador y la frecuencia inferior de 3 dB debe ser inferior a 10 Hz. Diseñe el circuito a fin de maximizar la ganancia de banda media. ¿Cuál es la frecuencia superior de 3 dB? *b*) Repita el diseño con $I_{CQ} = 50$ μA. Suponga que f_T es igual que cuando $I_{CQ} = 1$ mA. Compare la ganancia de banda media y el ancho de banda de ambos diseños.

Bernardo Pérez 1092771-2111130124
1092771-2111130124

Bernardo Pérez 1092771-2111130124

*D7.80 Diseñe un amplificador bipolar con una ganancia de banda media de $|A_v| = 50$ y una frecuencia inferior de 3 dB de 10 Hz. Los transistores disponibles son 2N2222A y las fuentes de alimentación disponibles son ±10 V. Todos los transistores del circuito deben estar polarizados a aproximadamente 0.5 mA. La resistencia de carga es $R_L = 5\ \text{k}\Omega$, la resistencia de la fuente es $R_S = 0.1\ \text{k}\Omega$ y la entrada y la salida son CA y están acopladas con el amplificador. Compare el ancho de banda de un diseño de una sola etapa con el diseño de un cascode.

*D7.81 Un amplificador de seguidor común se diseña para obtener una ganancia de banda media particular y un ancho de banda particular con el dispositivo A de la tabla P7.81. Suponga $I_{CQ} = 1$ mA. Investigue el efecto de una ganancia de banda media y ancho de banda si en el circuito se insertan los dispositivos B y C. ¿Cuál dispositivo proporciona el mayor ancho de banda? ¿Cuál es el producto ganancia-ancho de banda en cada caso?

Tabla P7.81 Especificaciones de dispositivos para el problema 7.81

Dispositivo	f_T (MHz)	C_μ (pF)	β	r_b (Ω)
A	350	2	100	15
B	400	5	100	10
C	500	2	50	5

*D7.82 En la figura P7.82 se muestra un circuito equivalente de alta frecuencia simplificado de un amplificador de emisor común. La señal de entrada está acoplada con el amplificador por medio de C_{C1}, la señal de salida está acoplada con la carga por medio de C_{C2}, y el amplificador proporciona una ganancia de banda media de $|A_m|$ y una frecuencia superior de 3 dB de f_H. Compare este diseño de un amplificador de una sola etapa con uno en el que se usen amplificadores de tres etapas entre la señal y la carga. En el amplificador de tres etapas suponga que todos los parámetros son los mismos, excepto que g_m para cada etapa es un tercio de g_m del amplificador de una sola etapa. Compare las ganancias de banda media y los anchos de banda.

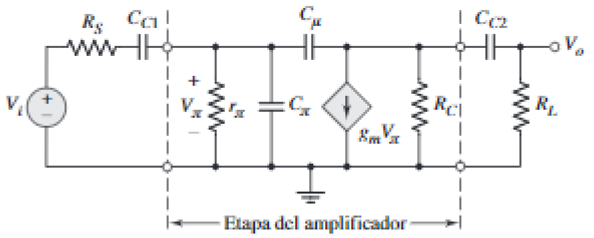


Figura P7.82

Capítulo 8

Etapas de salida y amplificadores de potencia

En capítulos previos abordamos sobre todo las señales pequeñas de ganancia de voltaje, ganancias de corriente y características de impedancia de amplificadores lineales. En este capítulo analizaremos y diseñaremos circuitos que deben entregar una potencia específica a una carga. Por tanto, nos ocuparemos de disipación de potencia en transistores, especialmente en la etapa de salida, pues la etapa de salida debe suministrar la potencia de la señal. Sin embargo, se mantiene como prioridad la linealidad en la señal de salida. Un dato importante para la característica de linealidad de la etapa de salida es la distorsión armónica total presente.

Se definen varias clases de amplificadores de potencia. Se determinan las eficiencias ideal y verdadera de estas clases de amplificadores.

VISTA PREVIA

En este capítulo:

- Describiremos el concepto de amplificador de potencia.
- Describiremos las características de los transistores de potencia BJT y MOSFET, y analizaremos las características de temperatura y flujo de calor de dispositivos que usan disipadores de calor.
- Definiremos las diversas clases de amplificadores de potencia y determinaremos la máxima eficiencia energética de cada clase de amplificador.
- Analizaremos varias configuraciones de circuitos de amplificadores de potencia de clase A.
- Estudiaremos las características de una etapa de salida ideal de clase B.
- Analizaremos y diseñaremos varias configuraciones de circuitos de etapas de salida de clase AB.
- Como aplicación, diseñaremos una etapa de salida con MOSFET como dispositivos de salida.

Bernardo Pérez 1092771-2111130124
1092771211130124

8.1 AMPLIFICADORES DE POTENCIA

Objetivo: • Describir el concepto de amplificador de potencia.

Puede ser necesario que un amplificador multietapa deba entregar una gran cantidad de potencia a una carga pasiva. Esta potencia puede ser en forma de una gran corriente suministrada a una resistencia de carga relativamente pequeña, como un altavoz de audio, o puede ser en forma de un gran voltaje entregado a una resistencia de carga relativamente pequeña, como una fuente de alimentación conmutada. La etapa de salida del amplificador de potencia debe diseñarse para cumplir los requerimientos de potencia. En este capítulo sólo nos interesan los amplificadores de potencia que usan BJT y MOSFET, de modo que no consideraremos ningún otro tipo de electrónica de potencia que emplee, por ejemplo, tiristores.

Dos funciones importantes de la etapa de salida son proporcionar una baja resistencia de salida de modo que entregue la potencia de la señal a la carga sin pérdida de ganancia y mantener la linealidad en la señal de salida. Una baja resistencia de salida implica configuraciones de circuitos seguidor de emisor y seguidor de fuente. Una medida de la linealidad de la señal de salida es la **distorsión armónica total (DAT)**. Este dato relevante es el valor rms de los componentes armónicos de la señal de salida excluyendo el fundamental, expresado como porcentaje del fundamental.

De particular interés en el diseño de la etapa de salida es entregar con eficacia la potencia de la señal requerida a la carga. Esta especificación implica que la potencia disipada en los transistores de la etapa de salida debe ser lo más pequeña posible. Los transistores de salida deben ser capaces de entregar la corriente requerida a la carga y de sostener el voltaje de salida requerido.

Para empezar, analizaremos los transistores de potencia y luego consideraremos varias etapas de salida de amplificadores de potencia.

Bernardo Pérez 1092771-211130147

8.2 TRANSISTORES DE POTENCIA

Objetivo: • Describir las características de transistores de potencia BJT y MOSFET, y analizar las características de temperatura y flujo de calor de dispositivos que usan disipadores de calor.

En nuestros análisis previos ignoramos todas las limitaciones físicas del transistor en términos de corriente, voltaje y potencia máximas. Supusimos implícitamente que los transistores eran capaces de manejar la corriente y el voltaje, y que podían manejar la potencia disipada dentro del transistor sin experimentar ningún daño.

Sin embargo, como ahora analizamos amplificadores de potencia, debemos considerar las limitaciones de los transistores. Las limitaciones implican una corriente nominal máxima (del orden de amperes), un voltaje nominal máximo (del orden de 100 V) y una potencia nominal máxima (del orden de watts o decenas de watts).[1] Consideraremos estos efectos en el BJT y luego en el MOSFET. La limitación de potencia máxima impuesta se relaciona con la temperatura máxima permitida del transistor, que a su vez es una función de la razón a que se elimina calor. Por tanto, consideraremos brevemente los disipadores de calor y el flujo de calor.

[1] Debemos observar que, en general, la corriente nominal máxima y el voltaje nominal máximo no pueden ocurrir al mismo tiempo.

Bernardo Pérez 1092771-2111130147

8.2.1 BJT de potencia

Los transistores de potencia son dispositivos de área grande. Debido a diferencias en geometría y concentraciones de dopaje, sus propiedades tienden a variar respecto de las de los dispositivos de señal pequeña. La tabla 8.1 compara los parámetros de un BJT de señal pequeña de propósito general con los de dos BJT de potencia. La ganancia de corriente suele ser más pequeña en transistores de potencia, por lo general en el rango de 20 a 100, y puede ser una función fuerte de la corriente y temperatura del colector. La figura 8.1 muestra las características habituales de ganancia de corriente contra corriente de colector para el BJT 2N3055 de potencia a varias temperaturas. En altos niveles de corriente, la ganancia de corriente tiende a caer de manera significativa, y las resistencias parásitas en las regiones de la base y el colector pueden cobrar importancia, lo que afecta las características de la terminal del transistor.

La **corriente nominal máxima de colector** $I_{C,\text{nominal}}$ puede relacionarse con la corriente máxima que pueden manejar los alambres que conectan el semiconductor con las terminales externas; con la corriente de colector a que cae la ganancia de corriente por debajo de un valor mínimo específico; o con la corriente que lleva a la máxima disipación de potencia cuando los transistores están en saturación.

Tabla 8.1 Comparación de las características y valores máximos de un BJT de señal pequeña y un BJT de potencia

Parámetro	BJT de señal pequeña (2N2222A)	BJT de potencia (2N3055)	BJT de potencia (2N6078)
V_{CE} (máx) (V)	40	60	250
I_C (máx) (A)	0.8	15	7
P_D(máx) (W) (en T = 25 °C)	1.2	115	45
β	35-100	5-20	12-70
f_T (MHz)	300	0.8	1

1092771-2111130147

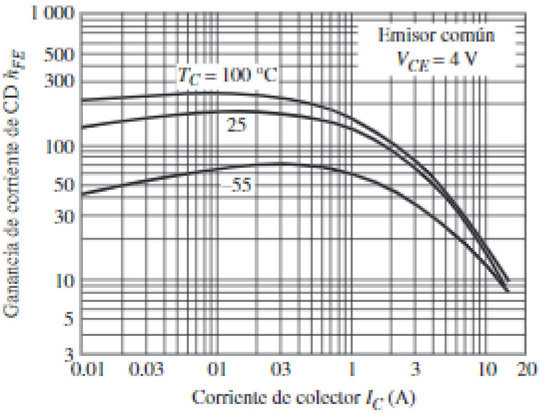


Figura 8.1 Características beta de CD habituales (h_{FE} contra I_C) para un 2N3055.

La limitación de voltaje máximo en un BJT suele estar asociada con una ruptura por avalancha en la unión base-colector con polarización inversa. En la configuración de emisor-común, el mecanismo de voltaje de ruptura también implica la ganancia del transistor, así como el fenómeno de ruptura sobre la unión PN. En la figura 8.2 se muestran características habituales de I_C contra V_{CE}. El voltaje de ruptura cuando la terminal de la base está en cortocircuito ($I_B = 0$) es V_{CEO}. A partir de los datos en la figura 8.2, este valor es aproximadamente 130 V.

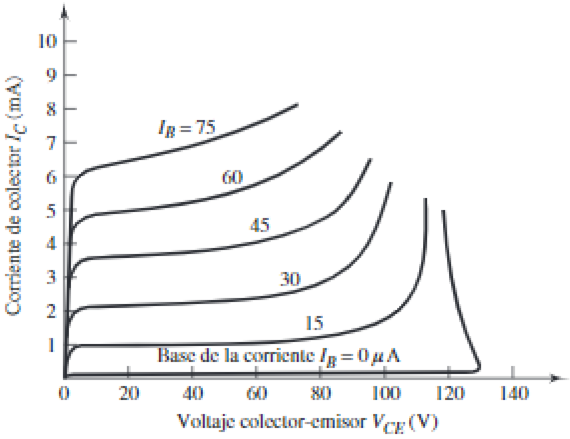


Figura 8.2 Características habituales de corriente de colector contra voltaje colector-emisor de un transistor bipolar, donde se muestran efectos de descargas disruptivas.

Cuando el transistor está polarizado en la región activa, la corriente del colector empieza a crecer significativamente antes de alcanzar el voltaje de ruptura V_{CEO}, y todas las curvas tienden a unirse en el mismo voltaje colector-emisor una vez ocurrida la ruptura. El voltaje al que se unen estas curvas se denomina $V_{CE(\text{man})}$, y es el valor mínimo del voltaje necesario para mantener en ruptura al transistor. A partir de los datos en la figura 8.2, el valor de $V_{CE(\text{man})}$ es aproximadamente 115 V.

Otro efecto de ruptura se denomina **segunda ruptura**, que ocurre en un BJT que opera con alto voltaje y corriente muy alta. Ligeras faltas de uniformidad en la densidad de la corriente ocasionan regiones locales de calentamiento mayor que disminuyen la resistencia del material semiconductor, lo que a su vez aumenta la corriente en tales regiones. Este efecto genera realimentación positiva y la corriente sigue en aumento, lo que produce un incremento adicional en la temperatura hasta que el material semiconductor puede realmente fundirse para crear un cortocircuito entre el colector y el emisor, lo que ocasiona una falla permanente.

La disipación instantánea de potencia en un BJT está dada por

$$p_Q = v_{CE}i_C + v_{BE}i_B \tag{8.1}$$

La corriente de base suele ser mucho menor que la corriente del colector; por tanto, hasta una buena aproximación, la disipación instantánea de potencia es

$$p_Q \cong v_{CE}i_C \tag{8.2}$$

La potencia media, que se encuentra al integrar la ecuación (8.2) sobre un ciclo de la señal, es

$$\bar{P}_Q = \frac{1}{T}\int_0^T v_{CE}i_C\,dt \tag{8.3}$$

La potencia media disipada en un BJT debe mantenerse por debajo de un valor máximo específico para asegurar que la temperatura del dispositivo permanezca por debajo de un valor máximo. Si suponemos que la corriente del colector y el voltaje colector-emisor son cantidades de cd, entonces a la **potencia nominal máxima** P_T para el transistor, escribimos

$$P_T = V_{CE}I_C \tag{8.4}$$

Las limitaciones de corriente, voltaje y potencia máximas se ilustran en las características de I_C contra V_{CE}, como se muestra en la figura 8.3. La limitación de potencia media es una hipérbola descrita por la ecuación (8.4). La región donde el transistor opera con seguridad se denomina **área de operación segura (AOS)**, y está acotada por $I_{C,\text{máx}}$, $V_{CE(\text{man})}$, P_T y la curva

Bernardo Pérez 1092771-2111130147

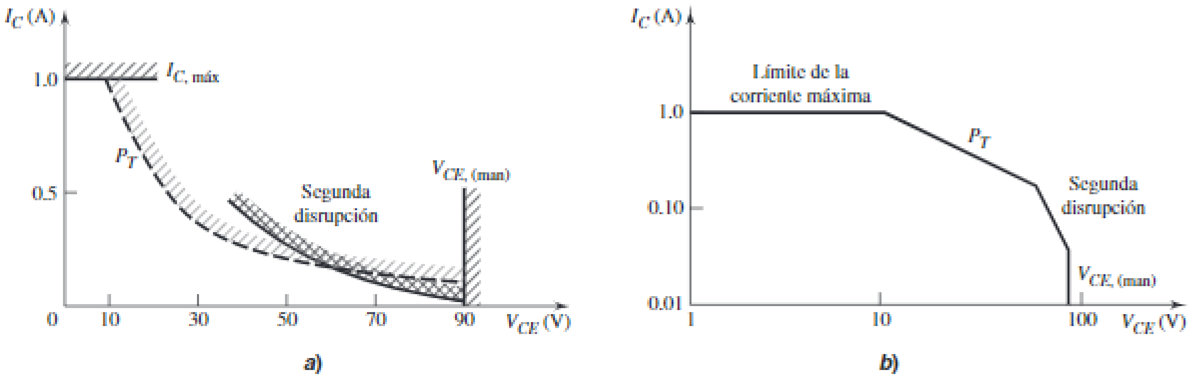


Figura 8.3 Área de operación segura de un transistor bipolar graficada en *a*) escalas lineales y *b*) escalas logarítmicas.

de las características de la segunda ruptura del transistor. La figura 8.3*a*) muestra el área de operación segura con escalas lineales de corriente y voltaje; la figura 8.3*b*) muestra las mismas características con escalas logarítmicas.

El punto de operación i_C-v_{CE} puede moverse momentáneamente fuera del área de operación segura sin dañar el transistor, aunque esto depende de cuán lejos se mueva el punto Q fuera del área y durante cuánto tiempo. Para nuestros fines, supondremos que el dispositivo debe permanecer todo el tiempo dentro del área de operación segura.

Bernardo Pérez 1092771-2111130147

1092771-2111130147

EJEMPLO 8.1

Objetivo: Determinar la corriente, el voltaje y la potencia nominales requeridos de un BJT de potencia.

Considere el circuito de emisor común en la figura 8.4. Los parámetros son $R_L = 8\ \Omega$ y $V_{CC} = 24$ V.

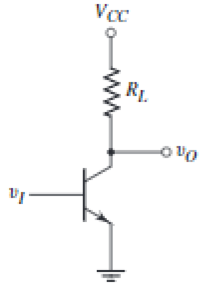


Figura 8.4 Figura para el ejemplo 8.1

Solución: Para $V_{CE} \cong 0$, la corriente máxima del colector es

$$I_C(\text{máx}) = \frac{V_{CC}}{R_L} = \frac{24}{8} = 3\text{ A}$$

Para $I_C = 0$, el voltaje máximo colector-emisor es

$$V_{CE}(\text{máx}) = V_{CC} = 24\text{ V}$$

La línea de carga está dada por

$$V_{CE} = V_{CC} - I_C R_L$$

y debe permanecer dentro del área de operación segura, como se muestra en la figura 8.5.

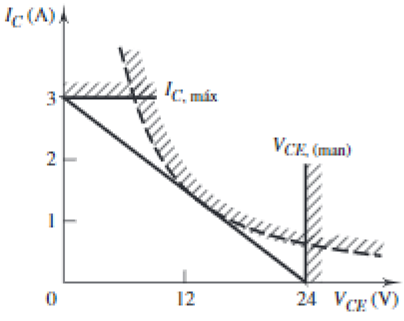


Figura 8.5 Línea de carga de CD dentro del área de operación segura.

Así, la disipación de potencia del transistor es

$$P_T = V_{CE}I_C = (V_{CC} - I_C R_L)I_C = V_{CC}I_C - I_C^2 R_L$$

La corriente en que ocurre la potencia máxima se encuentra al igualar a cero la derivada de esta ecuación como sigue:

$$\frac{dP_T}{dI_C} = 0 = V_{CC} - 2I_C R_L$$

con lo que se obtiene

$$I_C = \frac{V_{CC}}{2R_L} = \frac{24}{2(8)} = 1.5\text{ A}$$

El voltaje C-E en el punto de potencia máxima es

$$V_{CE} = V_{CC} - I_C R_L = 24 - (1.5)(8) = 12\text{ V}$$

La máxima disipación de potencia en el transistor ocurre en el centro de la línea de carga. Por tanto, la máxima disipación de potencia del transistor es

$$P_T = V_{CE}I_C = 12(1.5) = 18\text{ W}$$

Comentario: Con el fin de encontrar un transistor para una aplicación particular suelen usarse factores de seguridad. Para este ejemplo se requiere un transistor con ganancia de corriente mayor que 3 A, un voltaje nominal mayor que 24 V y una potencia nominal mayor que 18 W.

Bernardo Pérez 1092771-2111130147

PROBLEMA PARA EJERCITAR

Ejercicio 8.1: Considere el circuito de emisor común de la figura 8.4. Suponga que el transistor tiene factores limitantes de $I_{C,máx} = 5$ A, $V_{CE(man)} = 30$ V y $P_T = 25$ W. Ignore los efectos de la segunda ruptura y determine la R_L mínima de modo que el punto Q del transistor permanezca dentro del área de operación segura para *a)* $V_{CC} = 24$ V y *b)* $V_{CC} =$ 12 V. En cada caso, determine la corriente máxima de colector y la máxima disipación de potencia del transistor. (Respuestas: *a)* $R_L = 5.76\ \Omega$, $I_{C,máx} = 4.17$ A, $P_{Q,máx} = 25$ W; *b)* $R_L = 2.4\ \Omega$, $I_{C,máx} = 5$ A, $P_{Q,máx} = 15$ W.)

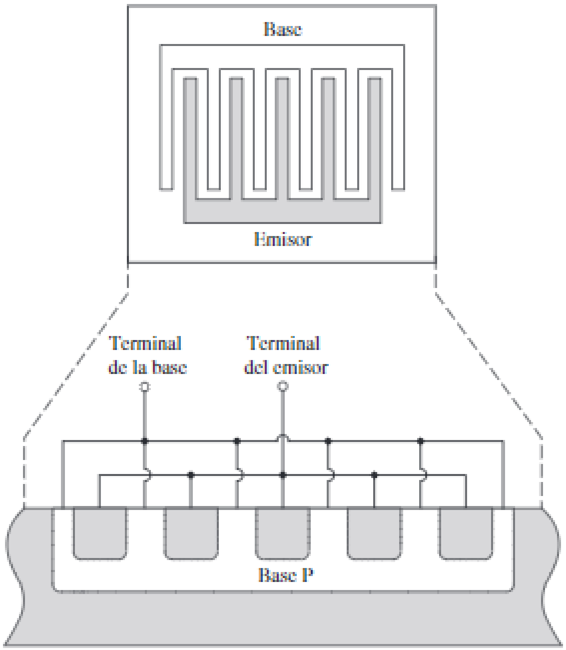


Figura 8.6 Estructura interdigitada de un transistor bipolar que muestra las vistas superior y transversal.

Los transistores de potencia, diseñados para manejar grandes corrientes, requieren grandes áreas del emisor para mantener densidades de corriente razonables. Estos transistores suelen diseñarse con anchos de emisor más estrechos a fin de reducir la resistencia parásita de la base, y pueden fabricarse como una **estructura interdigitada**, como se muestra en la figura 8.6. Asimismo, suelen incorporarse al diseño resistencias de lastre, que son pequeñas resistencias en cada terminal del emisor. Estas resistencias ayudan a mantener corrientes iguales en cada unión B-E.

8.2.2 MOSFET de potencia

La tabla 8.2 enumera los parámetros básicos de dos MOSFET de potencia de canal N. Las corrientes de fuga están en el rango de unos cuantos amperes y los voltajes de ruptura en el rango de cientos de volts. Estos transistores también deben operar dentro del área de operación segura, como se analizó para los BJT.

Tabla 8.2 Características de dos MOSFET de potencia

Parámetro	**2N6757**	**2N6792**
V_{DS}(máx) (V)	150	400
I_D(máx) (en T 25 °C)	8	2
P_D (W)	75	20

Bernardo Pérez 1092771-2111130147

1092771211130147

Los MOSFET de potencia difieren de los transistores bipolares de potencia tanto en los principios de operación como en el desempeño. Las características de desempeño superior de los MOSFET de potencia son tiempos de conmutación más rápidos, inexistencia de segunda ruptura, y tiempo de ganancia y respuesta estable sobre un amplio rango de temperatura. La figura 8.7*a*) muestra la transconductancia del 2N6757 contra la temperatura.

La variación con la temperatura de la transconductancia del MOSFET es menor que la variación en la ganancia de corriente BJT mostrada en la figura 8.1.

Los MOSFET de potencia suelen fabricarse mediante un proceso vertical o de doble difusión, denominado VMOS o DMOS, respectivamente. La sección transversal de un dispositivo VMOS se muestra en la figura 8.8*b*). Mediante el proceso DMOS se produce una gran

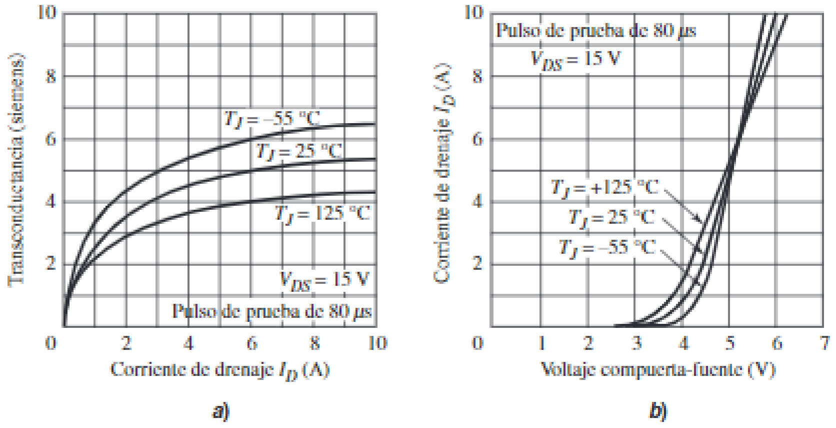


Figura 8.7 Características habituales de MOSFET de alta potencia: *a*) transconductancia contra corriente de drenaje; *b*) características de transferencia.

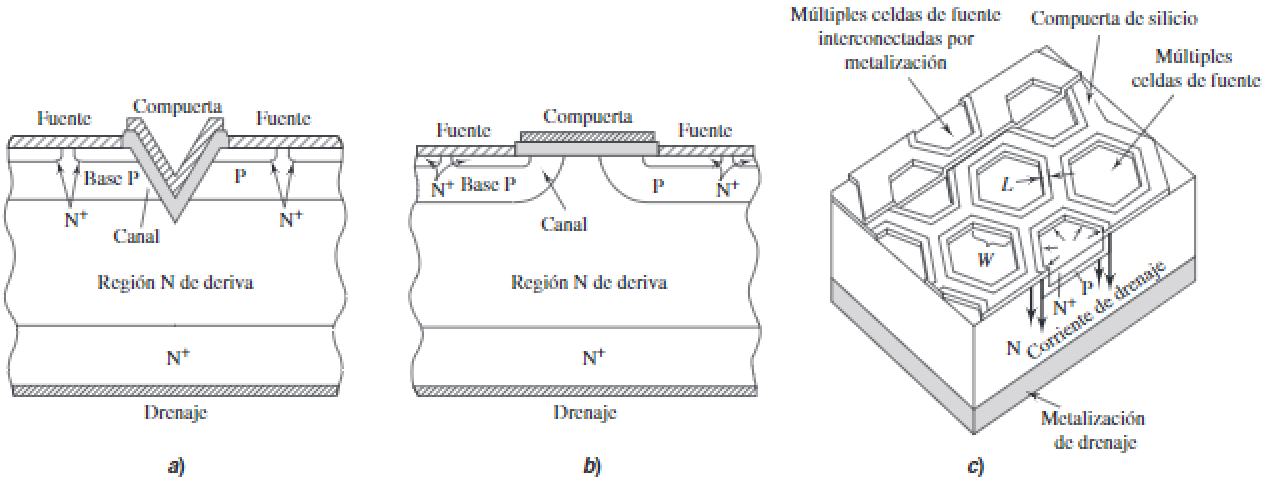


Figura 8.8 *a*) Sección transversal de un dispositivo VMOS; *b*) sección transversal de un dispositivo DMOS; *c*) estructura HEXFET.

cantidad de celdas hexagonales estrechamente empacadas en un solo chip de silicio, como se muestra en la figura 8.8*c*). Asimismo, estos MOSFET se ponen en paralelo a fin de obtener dispositivos de área grande sin necesidad de una resistencia de lastre de emisor para ecualizar la densidad de la corriente. Un solo chip de MOSFET de potencia puede contener hasta 25 000 celdas en paralelo.

Como la trayectoria entre el drenaje y la fuente es esencialmente resistiva, la **resistencia de encendido** r_{ds}(encendido) es un parámetro importante en la capacidad de potencia de un MOSFET. La figura 8.9 muestra una característica común de una r_{ds}(encendido) como una función de la corriente de fuga. Se han obtenido valores en el rango de decenas de miliohms.

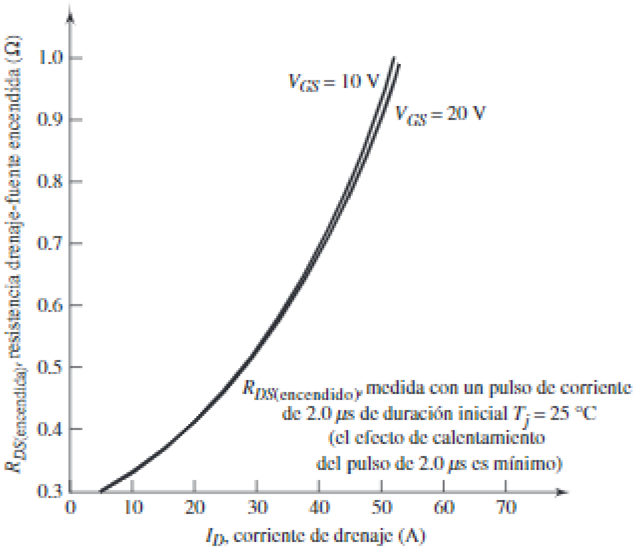


Figura 8.9 Características habituales de resistencia drenaje-fuente contra corriente de drenaje de un MOSFET.

Bernardo Pérez 1092771-2111130147

8.2.3 Comparación de los MOSFET y los BJT de potencia

Como un MOSFET es un dispositivo con impedancia de entrada alta con voltaje controlado, los circuitos de la unidad son más simples. La compuerta de un MOSFET de potencia de 10 A puede activarse por la salida de un circuito lógico normal. En cambio, si la ganancia de corriente de un BJT de 10 A es $\beta = 10$, entonces se requiere una corriente de base de 1 A para una corriente de colector de 10 A. Sin embargo, esta corriente de entrada requerida es mucho mayor que la capacidad de manejo en la salida de la mayor parte de los circuitos lógicos, lo cual significa que los circuitos de la unidad de los BJT de potencia son más complicados.

El MOSFET es un dispositivo portador mayoritario. La movilidad de un portador mayoritario disminuye con el aumento de temperatura, lo que hace más resistivo al semiconductor. Esto significa que los MOSFET son más inmunes a los efectos térmicos fuera de control y a los fenómenos de segunda ruptura experimentados en los bipolares. La figura 8.7*b*) muestra características habituales I_D contra V_{GS} en varias temperaturas, lo que demuestra con claridad que, en altos niveles de corriente, la corriente disminuye realmente con el aumento de temperatura, para un voltaje de compuerta a fuente dado.

8.2.4 Disipadores de calor

La potencia disipada en un transistor aumenta su temperatura interna por arriba de la temperatura ambiente. Si la temperatura del dispositivo o de la unión T_j se eleva demasiado, el transistor puede sufrir daño permanente. Es necesario adoptar precauciones especiales al empacar transistores de potencia y contar con disipadores de calor de modo que se conduzca el calor desde el transistor. Las figuras 8.10*a*) y *b*) muestran dos esquemas de empaque, y la figura 8.10*c*), un disipador de calor habitual.

Si se va a diseñar un disipador de calor para un transistor de potencia, primero debemos considerar el concepto de **resistencia térmica** θ, cuyas unidades son °C/W. La diferencia de temperatura, $T_2 - T_1$, a través de un elemento con resistencia térmica θ es

$$T_2 - T_1 = P\theta \tag{8.5}$$

donde P es la potencia térmica a través del elemento. La diferencia de temperatura es el análogo eléctrico del voltaje y la potencia o flujo de calor es el análogo eléctrico de la corriente.

Las hojas de datos de los fabricantes para dispositivos de potencia suelen proporcionar la temperatura máxima de operación de la unión o del dispositivo $T_{j,\text{máx}}$ y la resistencia térmica desde la unión hasta el encapsulado $\theta_{jc} = \theta_{\text{dis-encapsulado}}$.[2] Por definición, la resistencia térmica entre el encapsulado y el disipador de calor es $\theta_{\text{encapsulado-disipador}}$, y entre el disipador y el ambiente es $\theta_{\text{disipador-amb}}$.

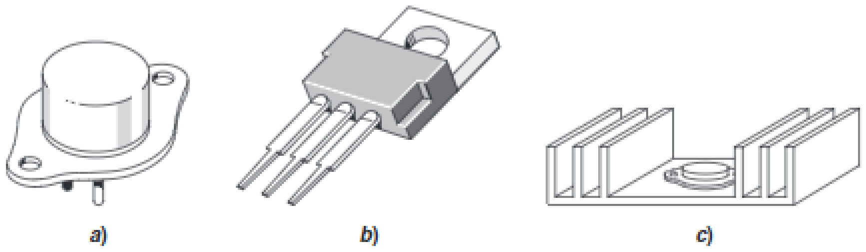


Figura 8.10 Dos esquemas de empaque: *a*) y *b*) para transistores de potencia, y *c*) disipador de calor común.

[2] En este breve análisis usamos una notación de subíndices más descriptiva para aclarar el estudio.

Bernardo Pérez 1092771-211130147
1092771211130147

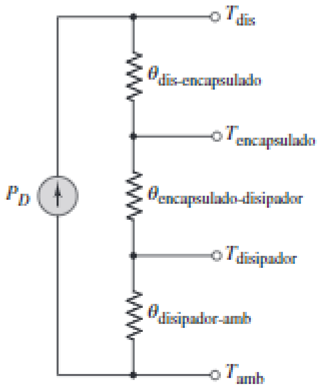


Figura 8.11 Circuito eléctrico equivalente para flujo de calor desde el dispositivo hacia el ambiente.

La diferencia de temperatura entre el dispositivo y el ambiente ahora se escribe como sigue, cuando se usa un disipador de calor:

$$T_{dis} - T_{amb} = P_D(\theta_{dis\text{-}encapsulado} + \theta_{encapsulado\text{-}disipador} + \theta_{disipador\text{-}amb}) \quad \textbf{(8.6)}$$

donde P_D es la potencia disipada en el dispositivo. La ecuación (8.6) también puede modelarse por sus elementos eléctricos equivalentes, como se muestra en la figura 8.11. La diferencia de temperatura a través de los elementos, como la caja y el disipador, es la potencia disipada P_D multiplicada por la resistencia térmica aplicable, que es $\theta_{encapsulado\text{-}disipador}$ para este ejemplo.

Si no se utiliza un disipador de calor, la diferencia de temperatura entre el dispositivo y el ambiente se escribe como

$$T_{dis} - T_{amb} = P_D(\theta_{dis\text{-}encapsulado} + \theta_{encapsulado\text{-}amb}) \quad \textbf{(8.7)}$$

donde $\theta_{encapsulado\text{-}amb}$ es la resistencia térmica entre el encapsulado y el ambiente.

EJEMPLO 8.2

Objetivo: Determinar la máxima disipación de energía en un transistor y determinar la temperatura del encapsulado del transistor y el disipador de calor.

Considere un MOSFET de potencia para el que los parámetros de la resistencia térmica sean:

$$\theta_{dis\text{-}encapsulado} = 1.75\ °C/W \quad \theta_{caja\text{-}encapsulado} = 1\ °C/W$$

$$\theta_{dis\text{-}amb} = 5\ °C/W \quad \theta_{caja\text{-}amb} = 50\ °C/W$$

La temperatura ambiente es $T_{amb} = 30\ °C$, y la temperatura máxima de la unión o del dispositivo es $T_{j,máx} = T_{dis} = 150\ °C$.

Solución (máxima potencia): Cuando no se utiliza un disipador de calor, la máxima disipación de potencia del dispositivo se encuentra a partir de la ecuación (8.7) como

$$P_{D,\,máx} = \frac{T_{j,\,máx} - T_{amb}}{\theta_{dis\text{-}encapsulado} + \theta_{encapsulado\text{-}amb}} = \frac{150 - 30}{1.75 + 50} = 2.32\ \text{W}$$

Cuando se usa un disipador de calor, la máxima disipación de potencia del dispositivo se encuentra a partir de la ecuación (8.6) como

$$P_{D,máx} = \frac{T_{j,máx} - T_{amb}}{\theta_{dis\text{-}encapsulado} + \theta_{encapsulado\text{-}disipador} + \theta_{disipador\text{-}amb}}$$

$$= \frac{150 - 30}{1.75 + 1 + 5} = 15.5\ \text{W}$$

Solución (temperatura): La temperatura del dispositivo es $T = 150\ °C$, y la temperatura ambiente, $T_{amb} = 30\ °C$. El flujo de calor es $P_D = 15.5$ W. La temperatura del disipador de calor (consulte la figura 8.11) se encuentra a partir de

$$T_{disipador} - T_{amb} = P_D \cdot \theta_{disipador\text{-}amb}$$

o

$$T_{disipador} = 30 + (15.5)(5) \Rightarrow T_{disipador} = 107.5\ °C$$

La temperatura del encapsulado se encuentra a partir de

$$T_{encapsulado} - T_{amb} = P_D \cdot (\theta_{encapsulado\text{-}disipador} + \theta_{disipador\text{-}encapsulado})$$

o

$$T_{encapsulado} = 30 + (15.5)(1 + 5) \Rightarrow T = 123\ °C$$

Bernardo Pérez 1092771-211113047

Comentario: Estos resultados ilustran que el uso de un disipador de calor permite la disipación de más potencia en el dispositivo, a la vez que se mantiene la temperatura del dispositivo igual o inferior a su límite máximo.

PROBLEMA PARA EJERCITAR

Ejercicio 8.2: Un BJT de potencia opera con una corriente de colector media $I_C = 2$ A y un voltaje medio colector-emisor $V_{CE} = 8$ V. Los parámetros del dispositivo son $\theta_{\text{dis-encapsulado}} = 3$ °C/W, $\theta_{\text{encapsulado-disipador}} = 1$ °C/W y $\theta_{\text{disipador-amb}} = 4$ °C/W. La temperatura ambiente es 25 °C. Determine las temperaturas de *a*) el dispositivo, *b*) la caja y *c*) el disipador de calor. (Respuestas: *a*) 153 °C, *b*) 105 °C, *c*) 89 °C.)

La máxima disipación de potencia segura en un dispositivo es una función de 1) la diferencia de temperatura entre la unión y el encapsulado, y 2) la resistencia térmica $\theta_{\text{dis-encapsulado}}$ entre el dispositivo y el encapsulado, o

$$P_{D,\text{máx}} = \frac{T_{j,\text{máx}} - T_{\text{encapsulado}}}{\theta_{\text{dis-encapsulado}}} \tag{8.8}$$

En la figura 8.12 se muestra una gráfica de $P_{D,\text{máx}}$ contra $T_{\text{encapsulado}}$, denominada **curva de reducción de potencia** del transistor. La temperatura a la que la curva de reducción de potencia corta el eje horizontal corresponde a $T_{j,\text{máx}}$. A esta temperatura no es posible tolerar ningún aumento adicional de temperatura en el dispositivo; por tanto, la disipación de potencia permitida debe ser cero, lo que implica una señal de entrada cero.

La potencia nominal de un dispositivo suele definirse como la potencia a la que el dispositivo alcanza su temperatura máxima, mientras la temperatura del encapsulado permanece a temperatura ambiente, es decir, $T_{\text{encapsulado}} = 25$ °C. Mantener el encapsulado a temperatura ambiente implica que la resistencia térmica entre la caja y el ambiente es cero, o que se utiliza un disipador de calor infinito. Sin embargo, un disipador de calor infinito no es posible. Con valores de $\theta_{\text{encapsulado-disipador}}$ y $\theta_{\text{disipador-amb}}$ diferentes de cero, la temperatura de la caja sube por arriba de la temperatura ambiente y no es posible alcanzar la potencia nominal máxima del dispositivo. Se observa este efecto al analizar el modelo de circuito equivalente en la figura 8.11. Si la temperatura del dispositivo está en su máximo valor permitido $T_{\text{dis}} = T_{j,\text{máx}}$, entonces cuando $T_{\text{encapsulado}}$ aumenta, la diferencia de temperatura a través de $\theta_{\text{dis-encapsulado}}$ decrece, lo cual significa que la potencia a través del elemento debe disminuir.

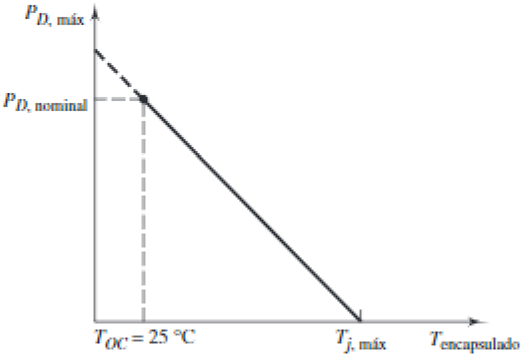


Figura 8.12 Curva de reducción de potencia.

Bernardo Pérez 1092771-2111130147
1092771-2111130147

EJEMPLO 8.3

Objetivo: Determinar la máxima disipación de potencia segura en un transistor.

Considere un BJT con una potencia nominal de 20 W y temperatura máxima de la unión $T_{j,\text{máx}} = 175$ °C. El transistor está montado sobre un disipador de calor con parámetros $T_{\text{encapsulado-disipador}} = 1$ °C/W y $\theta_{\text{disipador-amb}} = 5$ °C/W.

Solución: A partir de la ecuación (8.8), la resistencia térmica del dispositivo al encapsulado es

$$\theta_{\text{dis-encapsulado}} = \frac{T_{j,\text{máx}} - T_{OC}}{P_{D\text{nominal}}} = \frac{175 - 25}{20} = 7.5\ ^\circ\text{C/W}$$

A partir de la ecuación (8.6), la máxima disipación de potencia es

$$P_{D,\text{máx}} = \frac{T_{j,\text{máx}} - T_{\text{amb}}}{\theta_{\text{dis-encapsulado}} + \theta_{\text{encapsulado-disipador}} + \theta_{\text{disipador-amb}}}$$

$$= \frac{175 - 25}{7.5 + 1 + 5} = 11.1\ \text{W}$$

Comentario: La máxima disipación de potencia segura real en un dispositivo puede ser menor que el valor nominal. Esto ocurre cuando la temperatura del encapsulado no puede mantenerse a temperatura ambiente debido a los factores de resistencia térmica entre el encapsulado y el ambiente.

Bernardo Pérez 1092771-2111130147

PROBLEMA PARA EJERCITAR

Ejercicio 8.3: La potencia nominal de un BJT de potencia es $P_{D,\text{nominal}} = 50$ W, la temperatura máxima de la unión es $T_{j,\text{máx}} = 200$ °C y la temperatura ambiente es $T_{\text{amb}} = 25$ °C. La resistencia térmica entre el disipador de calor y el aire es $\theta_{\text{disipador-amb}} = 2$ °C/W, y entre el encapsulado y el disipador de calor es $T_{\text{encapsulado-disipador}} = 0.5$ °C/W. Encuentre la máxima disipación de potencia segura y la temperatura del encapsulado. (Respuestas: $P_{D,\text{máx}} = 29.2$ W, $T_{\text{caja}} = 98$ °C.)

Ponga a prueba su comprensión

PPC 8.1 Considere el circuito fuente-común de la figura 8.13. Los parámetros son $R_D = 20\ \Omega$ y $V_{DD} = 24$ V. Determine la corriente, el voltaje y la potencia nominales del MOSFET. (Respuestas: $I_D(\text{máx}) = 1.2$ A, $V_{DS}(\text{máx}) = 24$ V, $P_D(\text{máx}) = 7.2$ W.)

PPC 8.2 El circuito seguidor de emisor de la figura 8.14 está polarizado con $V_{CC} = 12$ V. La ganancia de corriente del transistor es $\beta = 80$ y los factores limitantes del transistor son $I_{C,\text{máx}} = 250$ mA y $V_{CE(\text{man})} = 30$ V. El punto Q del transistor debe permanecer todo el tiempo dentro del área de operación segura. *a*) Determine el valor mínimo de R_E. *b*) Determine la potencia nominal mínima requerida para el transistor. (Respuestas: *a*) $R_E = 96\ \Omega$, *b*) $P_Q = 1.5$ W.)

PPC 8.3 *a*) Suponga que el flujo de potencia a través de un material con parámetro de resistencia térmica $\theta = 1.8$ °C/W es $P = 6$ W. Determine la diferencia de temperatura resultante a través del material. *b*) La resistencia térmica de un material es $\theta = 2.5$ °C/W. Si la diferencia de temperatura a través del material es $\Delta T = 100$ °C, encuentre el flujo de potencia a través del material. (Respuestas: *a*) $\Delta T = 10.8$ °C, *b*) $P = 40$ W.)

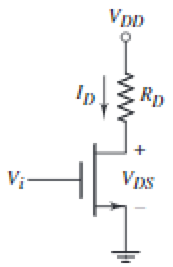


Figura 8.13 Figura para el ejercicio PPC 8.1 y ejemplo 8.4.

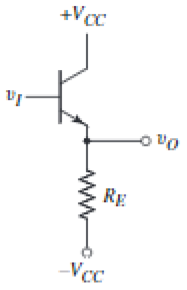


Figura 8.14 Figura para el ejercicio PPC 8.2.

8.3 CLASES DE AMPLIFICADORES

Objetivo: • Definir varias clases de amplificadores de potencia e investigar sus características, incluyendo la eficiencia de potencia de algunos de estos amplificadores.

Bernardo Pérez 1092771-211130148

1092771211130148

Ciertos amplificadores de potencia se clasifican según el porcentaje de tiempo que los transistores de salida conducen o están "encendidos". Cuatro de las clasificaciones más importantes son clase A, clase B, clase AB y clase C. Estas clasificaciones se ilustran en la figura 8.15 para una señal de entrada senoidal. En la **operación clase A**, la salida del transistor está polarizada a una corriente en reposo I_Q y conduce durante todo el ciclo de la señal de entrada. Para la **operación clase B**, una salida del transistor conduce sólo durante medio ciclo de cada onda de entrada senoidal. En la **operación clase AB**, la salida del transistor está polarizada a una pequeña corriente en reposo I_Q y conduce ligeramente por más de medio ciclo. En cambio, en la

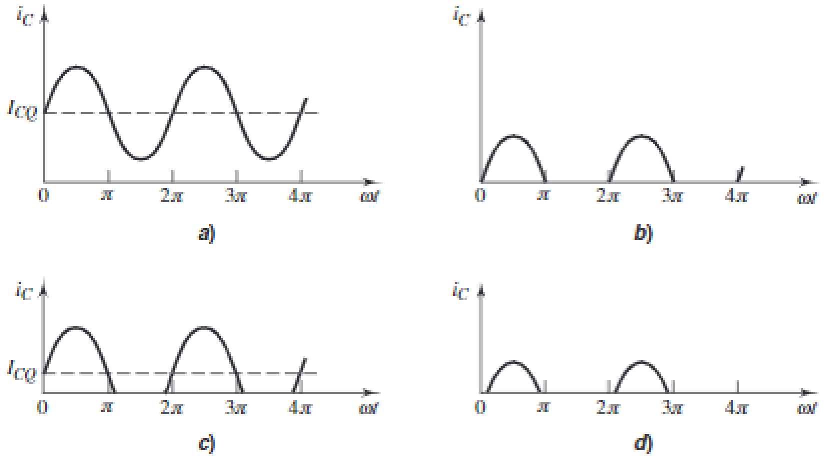


Figura 8.15 Corriente de colector contra características del tiempo: *a*) amplificador clase A, *b*) amplificador clase B, *c*) amplificador clase AB y *d*) amplificador clase C.

operación clase C, una salida del transistor conduce por menos de medio ciclo. Estos cuatro tipos de amplificadores de potencia usan los transistores de salida como fuente de corriente. Analizaremos la polarización, las líneas de carga y la eficiencia energética de cada una de estas clases de amplificadores de potencia.

Otra clasificación de los amplificadores de potencia, que incluye la clase D, la clase E y la clase F, usa los transistores de salida como interruptores. La salida del amplificador es, en general, un circuito *RLC* de alta resonancia *Q*. Cuando se cierra el interruptor, a la salida del circuito resonante de salida se suministran corriente y potencia. En el caso ideal, cuando el interruptor está cerrado, por el circuito no hay corriente. En ambos casos, la potencia ideal disipada en el interruptor es cero. Luego, la eficiencia energética de estos amplificadores puede tender a 100 por ciento.

El objetivo de este capítulo es proporcionar las características básicas de algunos de estos amplificadores de potencia. Como de costumbre, hay otros tipos de amplificadores de potencia y electrónica de potencia que rebasan el alcance de este texto, como el diseño de circuitos de alta frecuencia de radio frecuencia (RF).

8.3.1 Operación clase A

Todos los amplificadores de señal pequeña considerados en los capítulos 4 y 6 estaban polarizados para la operación clase A. En la figura 8.16*a*) se muestra una configuración básica de emisor común. Por razones de conveniencia omitimos los circuitos de polarización. Asimismo, en este **amplificador normal clase A** tampoco se usan inductores ni transformadores.

La línea de carga de cd se muestra en la figura 8.16*b*) Se supone que el punto *Q* está en el centro de la línea de carga, de modo que $V_{CEQ} = V_{CC}/2$. Si se aplica una señal de entrada senoidal, en la corriente del colector y en el voltaje colector-emisor se inducen variaciones senoidales. En la figura se muestran las variaciones absolutas posibles, aunque en realidad no es posible obtener valores de $v_{CE} = 0$ e $i_C = 2I_{CQ}$.

La disipación de potencia instantánea en el transistor, si se omite la corriente de base, es

$$p_Q = v_{CE} i_C \tag{8.9}$$

Para una señal de entrada senoidal, la corriente del colector y el voltaje seguidor de emisor se escriben

$$i_C = I_{CQ} + I_p \operatorname{sen} \omega t \tag{8.10a}$$

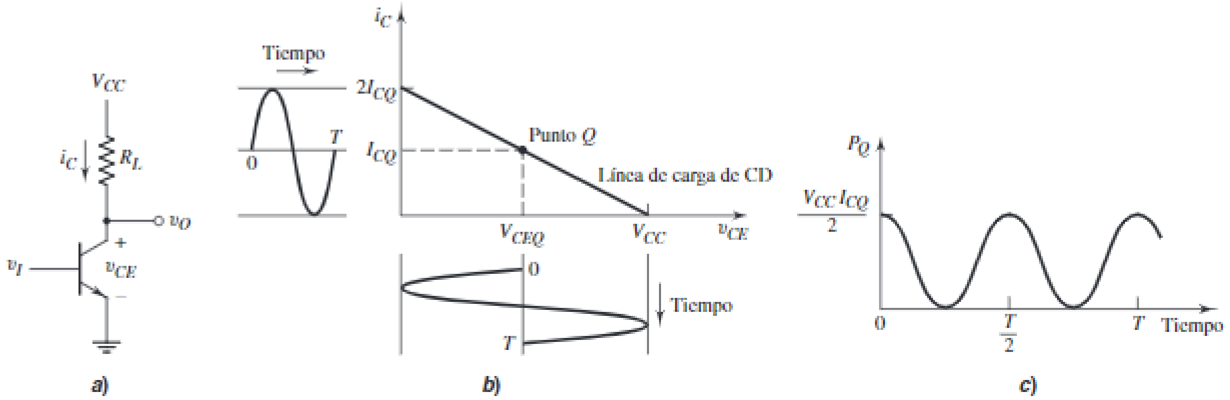


Figura 8.16 *a*) Amplificador de emisor común, *b*) línea de carga de CD y *c*) disipación de energía instantánea contra tiempo en el transistor.

Bernardo Pérez 1092771-2111130148

y

$$v_{CE} = \frac{V_{CC}}{2} - V_p \operatorname{sen}\omega t \tag{8.10b}$$

Si consideramos las variaciones absolutas posibles, entonces $I_p = I_{CQ}$ y $V_p = V_{CC}/2$. Por tanto, la disipación de potencia instantánea en el transistor, a partir de la ecuación (8.9), es

$$p_Q = \frac{V_{CC}I_{CQ}}{2}(1 - \operatorname{sen}^2 \omega t) \tag{8.11}$$

La figura 8.16*c*) es una gráfica de la disipación de potencia instantánea en el transistor. Como la máxima disipación de potencia corresponde al valor en reposo (consulte la figura 8.5), el transistor debe ser capaz de manejar una disipación de potencia continua de $V_{CC}I_{CQ}/2$ cuando la señal de entrada es cero.

La **eficiencia de conversión de energía** se define como

$$\eta = \frac{\text{potencia de la señal de carga } (\bar{P}_L)}{\text{fuente de alimentación } (\bar{P}_S)} \tag{8.12}$$

donde $\bar{P}_L$ es la potencia de ca media entregada a la carga y $\bar{P}_S$ es la potencia media suministrada por la(s) fuente(s) de alimentación V_{CC}. Para el amplificador normal clase A y señales de entrada senoidales, la potencia media de ca entregada a la carga es $\frac{1}{2} V_p I_p$.
Con las variaciones absolutas posibles, tenemos

$$\bar{P}_L(\text{máx}) = \left(\frac{1}{2}\right)\left(\frac{V_{CC}}{2}\right)(I_{CQ}) = \frac{V_{CC}I_{CQ}}{4} \tag{8.13}$$

La potencia media suministrada por la fuente V_{CC} es

$$\bar{P}_S = V_{CC}I_{CQ} \tag{8.14}$$

Por tanto, la máxima eficiencia de conversión de energía alcanzable es

$$\eta(\text{máx}) = \frac{\frac{1}{4}V_{CC}I_{CQ}}{V_{CC}I_{CQ}} \Rightarrow 25\% \tag{8.15}$$

Debemos tener en cuenta que la máxima eficiencia de conversión de energía alcanzable puede variar cuando se conecta una carga a la salida del amplificador. Esta eficiencia es relativamente baja; así, los amplificadores normales clase A no suelen usarse cuando se requieren potencias de señal mayores aproximadamente a 1 W.

También debemos resaltar que, en la práctica, no son posibles un voltaje máximo de señal de $V_{CC}/2$ y una corriente máxima de señal de I_{CQ}. El voltaje de la señal de salida debe limitarse a valores más pequeños para evitar la saturación y corte del transistor, así como la distorsión no lineal resultante. En el cálculo de la máxima eficiencia posible también se omite la disipación de potencia en los circuitos de polarización. Por tanto, la máxima conversión de energía realista en un amplificador normal clase A es del orden de 20 por ciento o menos.

Idea de diseño: En el análisis de circuitos, el teorema de transferencia de potencia máxima establece que la impedancia de carga debe ir acompañada de la impedancia de salida del amplificador, que proporciona 50 por ciento de conversión de energía. Sin embargo, en el diseño de amplificadores de potencia este teorema no es práctico. Por ejemplo, si a una antena deben entregarse 50 kW, entonces el circuito también disiparía 50 kW si la conversión de energía fuese sólo de 50 por ciento. En general, esta cantidad de potencia disipada en el amplificador sería inaceptable. En amplificadores de muy alta potencia es aconsejable contar con eficiencias de conversión de energía cercanas al 100 por ciento.

Bernardo Pérez 1092771-2111130148
10927712111130148

EJEMPLO 8.4

Objetivo: Calcular la eficiencia verdadera de una etapa de salida clase A.

Considere el circuito de fuente común en la figura 8.13. Los parámetros del circuito son $V_{DD} = 10$ V y $R_D = 5$ kΩ, y los parámetros del transistor son $K_n = 1$ mA/V2, $V_{TN} = 1$ V, y $\lambda = 0$. Suponga que la oscilación de voltaje de salida está limitada al rango entre el punto de transición y $v_{DS} = 9$ V, para reducir la distorsión no lineal.

Solución: La línea de carga está dada por

$$V_{DS} = V_{DD} - I_D R_D$$

En el punto de transición tenemos

$$V_{DS}(\text{sat}) = V_{GS} - V_{TN}$$

e

$$I_D = K_n(V_{GS} - V_{TN})^2$$

Al combinar estas expresiones, el punto de transición se determina a partir de

$$V_{DS}(\text{sat}) = V_{DD} - K_n R_D V_{DS}^2(\text{sat})$$

o

$$(1)(5)V_{DS}^2(\text{sat}) + V_{DS}(\text{sat}) - 10 = 0$$

con lo cual se obtiene

$$V_{DS}(\text{sat}) = 1.32\text{ V}$$

Para obtener la oscilación simétrica máxima en las condiciones especificadas, queremos que el punto Q esté a la mitad entre $V_{DS} = 1.32$ V y $V_{DS} = 9$ V, o

$$V_{DSQ} = 5.16\text{ V}$$

Entonces, la componente de CA máxima de voltaje a través de la resistencia de carga es

$$v_r = 3.84 \operatorname{sen} \omega t$$

y la potencia media entregada a la carga es

$$\bar{P}_L = \frac{1}{2} \cdot \frac{(3.84)^2}{5} = 1.47\text{ mW}$$

Se encuentra que la corriente de drenaje es

$$I_{DQ} = \frac{10 - 5.16}{5} = 0.968\text{ mA}$$

La potencia media entregada por la fuente V_{DD} es

$$\bar{P}_S = V_{DD} I_{DQ} = (10)(0.968) = 9.68\text{ mW}$$

y la eficiencia de conversión de energía, a partir de la ecuación (8.12), es

$$\eta = \frac{\bar{P}_L}{\bar{P}_S} = \frac{1.47}{9.68} \Rightarrow 15.2\%$$

Comentario: Al limitar la oscilación en el voltaje drenaje-fuente, para evitar la no saturación y corte, así como la distorsión no lineal resultante, reducimos considerablemente la eficiencia de conversión de energía en la etapa de salida, en comparación con el máximo valor teórico posible de 25 por ciento para el amplificador normal clase A.

Bernardo Pérez 1092771-2111130148
1092771-2111130148

PROBLEMA PARA EJERCITAR

***Ejercicio 8.4:** Para el circuito de fuente común de la figura 8.17, el punto Q es $V_{DSQ} = 4$ V. *a*) Encuentre I_{DQ}. *b*) El valor mínimo de la corriente de drenaje instantánea no debe ser menor que $\frac{1}{10}\ I_{DQ}$, y el valor mínimo del voltaje de drenaje instantáneo no debe ser menor que $v_{DS} = 1.5$ V.

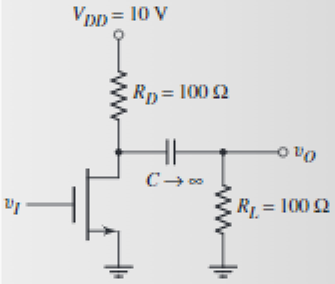


Figura 8.17 Figura para el ejercicio del ejemplo 8.4.

Determine la amplitud máxima de pico a pico de un voltaje de salida senoidal. *c*) Con las condiciones del inciso *b*), calcule la eficiencia de conversión de energía donde la potencia de la señal sea la potencia entregada a R_L. (Respuestas: *a*) $I_{DQ} = 60$ mA *b*) $V_{p\text{-}p} = 5.0$ V *c*) $\bar{P}_L = 31.25$mW, $\eta = 5.2\%$.)

Bernardo Pérez 1092771-2111130148
1092771-2111130148

La operación clase A también es válida para las configuraciones seguidor de emisor, de base común, seguidor de fuente y de compuerta común. Como ya se estableció, los circuitos considerados en las figuras 8.13 y 8.16*a*) son amplificadores normales clase A en el sentido de que no se usan inductores o transformadores. Después en este capítulo analizaremos amplificadores de potencia acoplados por inducción y acoplados con transformador que también operan en el modo clase A. Demostraremos que, para estos circuitos, la máxima eficiencia de conversión de energía es 50 por ciento.

8.3.2 Operación clase B

Operación clase B idealizada

La figura 8.18*a*) muestra una etapa de salida clase B idealizada que consta de un par de dispositivos electrónicos complementarios. Cuando $v_I = 0$, ambos dispositivos están apagados, las corrientes de polarización son cero y $v_O = 0$. Para $v_I > 0$, el dispositivo A está encendido y suministra corriente a la carga como se muestra en la figura 8.18*b*) Para $v_I < 0$, el dispositivo B está encendido y disipa corriente de la carga como se muestra en la figura 8.18*c*). La figura 8.18*d*) muestra las características de transferencia de voltaje. La ganancia de voltaje ideal es la unidad.

Circuito clase B aproximado

La figura 8.19 muestra una etapa de salida que consta de un par complementario de transistores bipolares. Cuando el voltaje de entrada es $v_I = 0$, ambos transistores están cortados y el voltaje de salida es $v_O = 0$. Si suponemos un corte de voltaje B-E de 0.6 V, entonces el voltaje de salida permanece en cero mientras el voltaje de entrada esté en el rango $-0.6 \leq v_I \leq +0.6$ V.

Si v_I se vuelve positivo y mayor que 0.6 V, entonces Q_n se enciende y opera como un seguidor de emisor. La corriente de carga i_L es positiva y es suministrada a través de Q_n, y la unión B-E de Q_p se polariza inversamente. Si v_I se vuelve negativo por más de 0.6 V, entonces

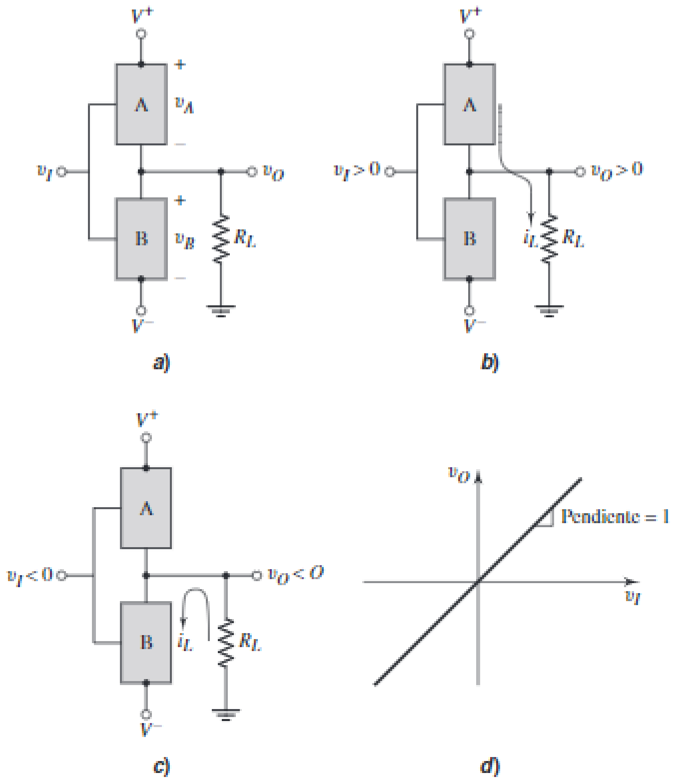


Figura 8.18 *a*) Etapa de salida idealizada clase B con par complementario, A y B, de dispositivos electrónicos; *b*) el dispositivo A se enciende para $v_I > 0$, suministrando corriente a la carga; *c*) el dispositivo B se enciende para $v_I < 0$, disipando corriente de la carga; *d*) características ideales de transferencia de voltaje.

Bernardo Pérez 1092771-211130148

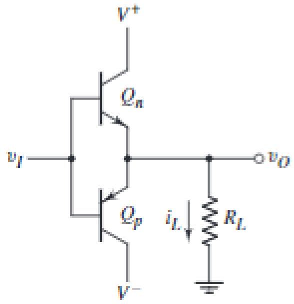


Figura 8.19 Etapa de salida equilibrada complementaria básica.

Q_p se enciende y opera como un seguidor de emisor. El transistor Q_p es un disipador para la corriente de carga, lo cual significa que i_L es negativa.

Este circuito se denomina etapa de salida **complementaria equilibrada**. El transistor Q_n conduce durante la mitad positiva del ciclo de entrada, y Q_p conduce durante el medio ciclo negativo. Los transistores no conducen al mismo tiempo.

La figura 8.20 muestra las características de transferencia de voltaje para el circuito. Cuando otro transistor conduce, la ganancia de voltaje, que es la pendiente de la curva, es esencialmente la unidad como resultado del seguidor de emisor. La figura 8.21 muestra el voltaje de salida para una señal de entrada senoidal. Cuando el voltaje de salida es positivo, el transistor NPN está conduciendo, y cuando el voltaje de salida es negativo, el transistor PNP está conduciendo. A partir de esta figura vemos que cada transistor conduce en realidad durante poco menos que la mitad del tiempo. Por tanto, el circuito equilibrado bipolar de la figura 8.19 no es exactamente un circuito clase B.

Veremos que una etapa de salida que usa transistores NMOS y PMOS produce las mismas características generales de transferencia de voltaje.

Distorsión de cruce

A partir de la figura 8.20 vemos que hay un rango de voltaje de entrada alrededor de cero volts en que ambos transistores están cortados y v_O es cero. Esta porción de la curva se denomina *banda muerta*. El voltaje de salida para un voltaje de entrada con salida senoidal se muestra en la figura 8.21. El voltaje de salida no es una señal perfectamente senoidal, lo cual significa que la *distorsión de cruce* es producida por la región de la banda muerta.

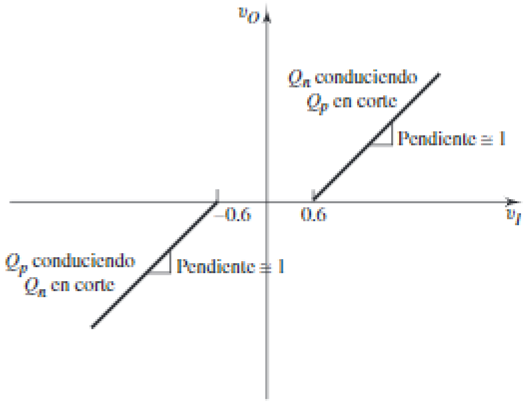


Figura 8.20 Características de transferencia de voltaje de la etapa de salida equilibrada complementaria básica.

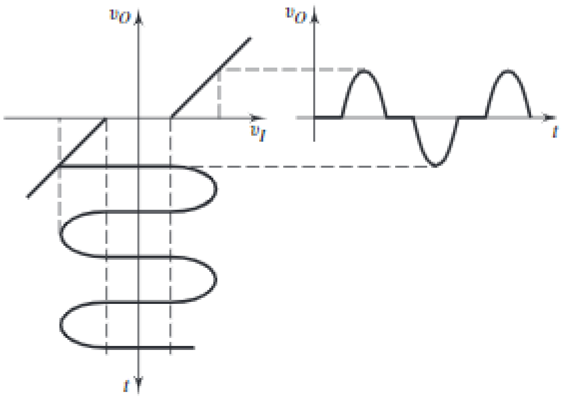


Figura 8.21 Distorsión de cruce de la etapa de salida equilibrada complementaria básica.

La distorsión de cruce se elimina virtualmente al polarizar Q_n y Q_p con una pequeña corriente de colector en reposo cuando v_I es cero. Esta técnica se analiza en la siguiente sección. El efecto de distorsión de cruce también se reduce con un amplificador operacional (op-amp) en una configuración de realimentación. Los op-amps se analizan en el capítulo 9, por lo que esta técnica no se estudia aquí.

Bernardo Pérez 1092771-2111130148

EJEMPLO 8.5

Objetivo: Determinar la distorsión armónica total (DAT) de la etapa de salida complementaria equilibrada clase B en la figura 8.19.

Se efectuó un análisis PSpice, que produjo el contenido armónico de la señal de salida.

1092771-2111130148

Solución: Se aplicó una señal senoidal de 1 kHz, con una amplitud de 2 V, a la entrada del circuito de la figura 8.19. El circuito estaba polarizado en ±10 V. Los transistores usados en el circuito eran dispositivos 2N3904 NPN y 2N3906 PNP. A la salida se conectó una carga de 1 kΩ.

El contenido armónico de las nueve primeras armónicas se muestra en la tabla 8.3. Vemos que la salida es rica en armónicas impares, donde la tercera armónica 3 kHz es 18 por ciento tan grande como la señal de entrada principal de 1 kHz. La distorsión armónica total es 19.7 por ciento, lo cual es grande.

Tabla 8.3 Contenido armónico para el ejemplo 8.5

Frecuencia (Hz)	Componente de Fourier	Componente normalizada	Fase (grados)
1.000E+03	1.151E+00	1.000E+00	-1.626E-01
2.000E+03	6.313E-03	5.485E-03	-9.322E+01
3.000E+03	2.103E-01	1.827E-01	-1.793E+02
4.000E+03	4.984E-03	4.331E-03	-9.728E+01
5.000E+03	8.064E-02	7.006E-02	-1.792E+02
6.000E+03	3.456E-03	3.003E-03	-9.702E+01
7.000E+03	2.835E-02	2.464E-02	1.770E+02
8.000E+03	2.019E-03	1.754E-03	-8.029E+01
9.000E+03	6.679E-03	5.803E-03	1.472E+02

TOTAL HARMONIC DISTORTION = 1.974899E+01 PERCENT

Comentario: Estos resultados muestran los efectos evidentes de la región de la banda muerta. Si la amplitud de la señal de entrada aumenta, la distorsión armónica total disminuye, pero si la amplitud decrece, entonces la distorsión armónica total aumenta por arriba del valor de 19 por ciento.

PROBLEMA PARA EJERCITAR

***Ejercicio 8.5:** Repita el ejemplo 8.5 para el caso en que un transistor NMOS sustituye al transistor NPN y un transistor PMOS sustituye al transistor PNP en la figura 8.19.

Eficiencia energética idealizada

Si consideramos una versión idealizada del circuito en la figura 8.19, donde los voltajes de encendido base-emisor son cero, entonces cada transistor conduciría durante exactamente medio ciclo de la señal de entrada senoidal. El circuito sería una etapa de salida ideal clase B, y el voltaje de salida y la corriente de carga serían réplicas de la señal de entrada. Los voltajes colector-emisor también mostrarían la misma variación senoidal.

La figura 8.22 ilustra la línea de carga de CD aplicable. El punto Q está en una corriente de colector cero, o en corte para ambos transistores. Así, la disipación de potencia en reposo en cada transistor es cero.

El voltaje de salida para este etapa de salida clase B idealizada se escribe

$$v_O = V_p \text{ sen } \omega t \qquad \textbf{(8.16)}$$

donde el máximo valor posible de V_P es V_{CC}.

La disipación de potencia instantánea en Q_n es

$$p_{Qn} = v_{CEn} i_{Cn} \qquad \textbf{(8.17)}$$

y la corriente de colector es

$$i_{Cn} = \frac{V_p}{R_L} \text{ sen } \omega t \qquad \textbf{(8.18a)}$$

para $0 \le \omega t \le \pi$, e

$$i_{Cn} = 0 \qquad \textbf{(8.18b)}$$

para $\pi \le \omega t \le 2\pi$, donde V_p es el voltaje de salida máximo.

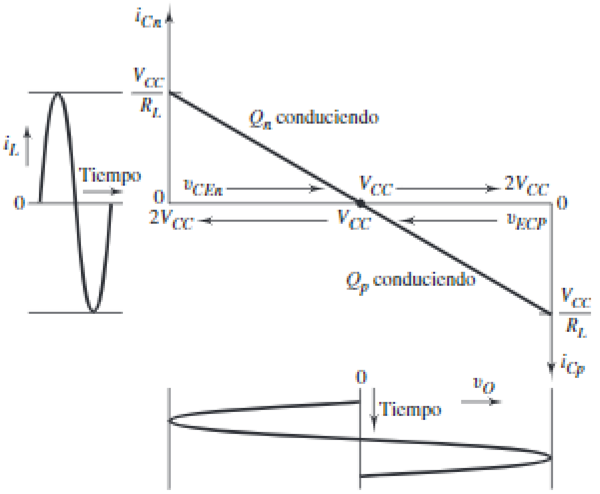


Figura 8.22 Línea de carga efectiva de la etapa de salida ideal clase B.

Bernardo Pérez 1092771-2111130148
1092771-2111130148

A partir de la figura 8.22 vemos que el voltaje colector-emisor se escribe como

$$v_{CEn} = V_{CC} - V_p \operatorname{sen} \omega t \tag{8.19}$$

Por tanto, la disipación de potencia instantánea en Q_n es

$$p_{Qn} = (V_{CC} - V_p \operatorname{sen} \omega t)\left(\frac{V_p}{R_L} \operatorname{sen} \omega t\right) \tag{8.20}$$

para $0 \le \omega t \le \pi$, y

$$p_{Qn} = 0$$

para $\pi \le \omega t \le 2\pi$. Así, la disipación de potencia media es

$$\bar{P}_{Qn} = \frac{V_{CC}V_p}{\pi R_L} - \frac{V_p^2}{4R_L} \tag{8.21}$$

La disipación de potencia media en el transistor Q_p es exactamente la misma que para Q_n, debido a la simetría.

En la figura 8.23 se muestra una gráfica de la disipación de potencia media en cada transistor, como una función de V_p. La disipación de potencia primero aumenta con un voltaje de salida creciente, alcanza un máximo y al final disminuye con V_p creciente. La disipación de potencia media máxima se determina al igualar a cero la derivada respecto de V_P de $\bar{P}_{Qn}$ para obtener

$$\bar{P}_{Qn}(\text{máx}) = \frac{V_{CC}^2}{\pi^2 R_L} \tag{8.22}$$

lo que ocurre cuando

$$V_p\Big|_{\bar{P}_{Qn}(\text{máx})} = \frac{2V_{CC}}{\pi} \tag{8.23}$$

La potencia media entregada a la carga es

$$\bar{P}_L = \frac{1}{2} \cdot \frac{V_p^2}{R_L} \tag{8.24}$$

Como la corriente suministrada por cada fuente de alimentación es la mitad de una onda seno, la corriente media es $V_p/(\pi R_L)$. Por tanto, la potencia media entregada por cada fuente es

$$\bar{P}_{S+} = \bar{P}_{S-} = V_{CC}\left(\frac{V_p}{\pi R_L}\right) \tag{8.25}$$

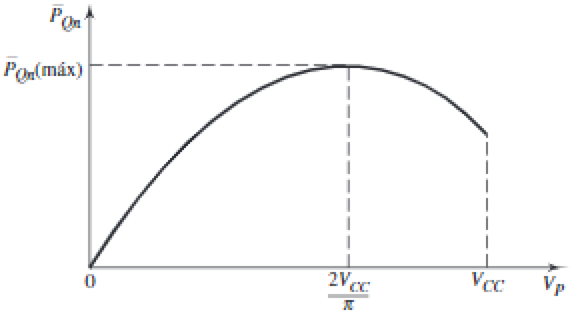


Figura 8.23 Disipación de energía media en cada transistor contra voltaje de salida máximo para la etapa de salida clase B.

Bernardo Pérez 1092771-2111130148

y la potencia media total entregada por las dos fuentes es

$$\bar{P}_S = 2V_{CC}\left(\frac{V_p}{\pi R_L}\right) \tag{8.26}$$

A partir de la ecuación (8.12), la conversión de eficiencia es

$$\eta = \frac{\frac{1}{2}\cdot\frac{V_p^2}{R_L}}{2V_{CC}\left(\frac{V_p}{\pi R_L}\right)} = \frac{\pi}{4}\cdot\frac{V_p}{V_{CC}} \tag{8.27}$$

La eficiencia máxima posible, que ocurre cuando $V_p = V_{CC}$, es

$$\eta(\text{máx}) = \frac{\pi}{4} \Rightarrow 78.5\% \tag{8.28}$$

El valor de la eficiencia máxima es sustancialmente mayor que para el amplificador normal clase A.

A partir de la ecuación (8.24) encontramos la potencia media máxima posible que puede entregarse a la carga, como sigue:

$$\bar{P}_L(\text{máx}) = \frac{1}{2}\cdot\frac{V_{CC}^2}{R_L} \tag{8.29}$$

La eficiencia de conversión de energía obtenida en la práctica es menor que el valor máximo debido a las pérdidas en otros circuitos y a que el voltaje de salida máximo debe permanecer inferior a V_{CC} para evitar la saturación del transistor. A medida que aumenta la amplitud del voltaje de salida, también lo hace la distorsión en la señal de salida. Para limitar esta distorsión a un nivel aceptable, el voltaje de salida máximo suele limitarse a varios volts por debajo de V_{CC}. A partir de la figura 8.23 y la ecuación (8.23) vemos que la disipación de potencia máxima del transistor ocurre cuando $V_p = 2V_{CC}/\pi$. En este voltaje de salida máximo, la eficiencia de conversión del amplificador clase A es, a partir de la ecuación (8.27),

$$\eta = \frac{\pi}{4V_{CC}}\cdot V_p = \left(\frac{\pi}{4V_{CC}}\right)\cdot\left(\frac{2V_{CC}}{\pi}\right) = \frac{1}{2} \Rightarrow 50\% \tag{8.30}$$

8.3.3 Operación clase A-B

La distorsión de cruce virtualmente se elimina al aplicar una pequeña polarización en reposo a cada salida del transistor, para una señal de entrada cero. Lo anterior se denomina etapa de salida A-B y se muestra de manera esquemática en el circuito de la figura 8.24. Si Q_n y Q_p coinciden, entonces para $v_I = 0$, $V_{BB}/2$ se aplica a la unión B-E de Q_n, $V_{BB}/2$ se aplica a la unión E-B de Q_p, y $v_O = 0$. Las corrientes del colector en reposo en cada transistor están dadas por

$$i_{Cn} = i_{Cp} = I_S e^{V_{BB}/2V_T} \tag{8.31}$$

Conforme v_I aumenta, el voltaje en la base de Q_n crece y v_O crece. El transistor Q_n opera como seguidor de emisor, proporcionando la corriente de carga a R_L. EL voltaje de salida está dado por

$$v_O = v_I + \frac{V_{BB}}{2} - v_{BEn} \tag{8.32}$$

y la corriente de colector Q_n (omitiendo la corriente de base) es

$$i_{Cn} = i_L - i_{CP} \tag{8.33}$$

Bernardo Pérez 1092771-2111130148

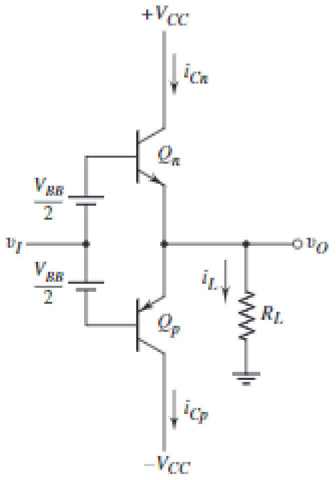


Figura 8.24 Etapa de salida bipolar clase AB.

Como i_{Cn} debe aumentar para suministrar la corriente de carga, v_{BEn} aumenta. Si suponemos que V_{BB} permanece constante, conforme v_{BEn} crece, v_{EBp} disminuye, lo que genera un decremento en i_{Cp}.

Cuando v_I se vuelve negativo, el voltaje en la base de Q_p disminuye y v_O también. El transistor Q_p opera como seguidor de emisor, disipando corriente desde la carga. Conforme i_{Cp} aumenta, v_{EBp} también aumenta, lo que ocasiona una disminución en v_{BEn} y en i_{Cn}.

La figura 8.25*a*) muestra las características de transferencia de voltaje para esta etapa de salida clase A-B. Si v_{BEn} y v_{EBp} no cambian significativamente, entonces la ganancia de voltaje, o la pendiente de la curva de transferencia, es en esencia la unidad. En las figuras 8.25*b*), *c*) y *d*) se muestran las señales senoidales de un voltaje de entrada y las corrientes resultantes de colector y carga de corriente. Cada transistor conduce durante más de medio ciclo, lo cual es la definición de operación clase A-B.

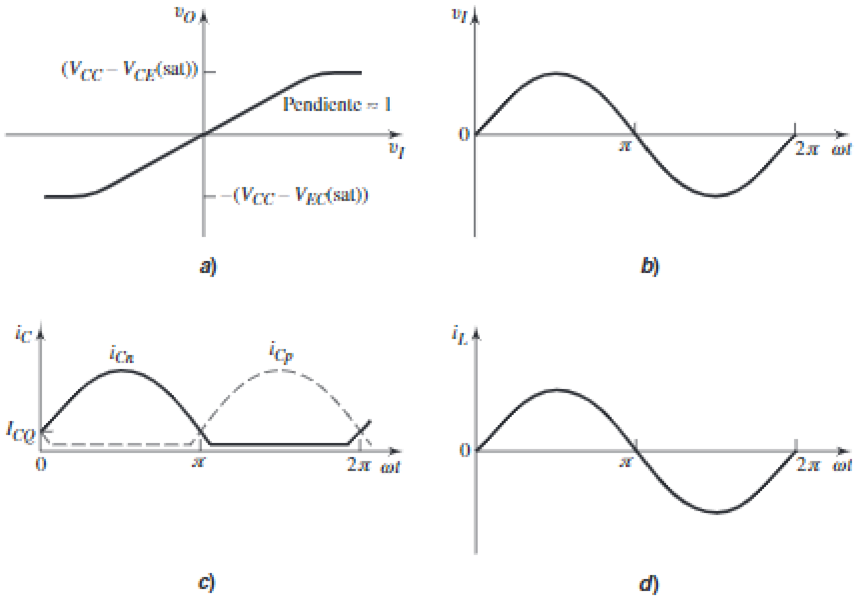


Figura 8.25 Características de una etapa de salida clase AB: *a*) curva de transferencia de voltaje, *b*) señal de entrada senoidal, *c*) corrientes de colector y *d*) corriente de salida.

Bernardo Pérez 1092771-2111130148
1092771-2111130148

Hay una relación entre i_{Cn} e i_{Cp}. Sabemos que

$$v_{BEn} + v_{EBp} = V_{BB} \tag{8.34a}$$

lo cual se escribe

$$V_T \ln\left(\frac{i_{Cn}}{I_S}\right) + V_T \ln\left(\frac{i_{Cp}}{I_S}\right) = 2V_T \ln\left(\frac{I_{CQ}}{I_S}\right) \tag{8.34b}$$

Al combinar los términos en la ecuación (8.34*b*)) encontramos

$$i_{Cn} i_{Cp} = I_{CQ}^2 \tag{8.35}$$

El producto de i_{Cn} e i_{Cp} es una constante; por tanto, si i_{Cn} crece, i_{Cp} decrece, aunque no llega a cero.

Como para una señal de entrada cero en los transistores de salida existen corrientes de colector en reposo, la potencia media suministrada por cada fuente y la potencia media disipada en cada transistor son mayores que para una configuración clase B. Esto significa que la eficiencia de la conversión energética para la etapa de salida clase A-B es menor que para un circuito idealizado clase B. Además, la capacidad de manejo de potencia requerida de los transistores en un circuito clase AB debe ser un poco mayor que en un circuito clase B. Sin embargo, como las corrientes de colector en reposo i_{CQ} suelen ser pequeñas en comparación con la corriente máxima, este incremento en la disipación de potencia no es grande. La ventaja de eliminar la distorsión de cruce en la etapa de salida clase A-B es claramente superior a la pequeña desventaja de reducción de eficiencia de conversión y aumento de disipación de potencia.

Bernardo Pérez 1092771-2111130148

EJEMPLO **8.6**

Objetivo: Determinar la distorsión armónica total (DAT) de la etapa de salida complementaria equilibrada clase A-B de la figura 8.24.

Se efectuó un análisis PSpice, que produjo el contenido armónico de la señal de entrada.

Solución: Se aplicó una señal senoidal de 1 kHz de amplitud 2 V a la entrada del circuito. Se modificaron los voltajes de polarización $V_{BB}/2$. El circuito estaba polarizado a ± 10 V y a la salida estaba conectada una carga de 1 kΩ. En la tabla 8.4 se muestran los voltajes de polarización $V_{BB}/2$ aplicados, las corrientes de transistor en reposo y la distorsión armónica total (DAT)

Tabla 8.4 Corrientes de colector en reposo y distorsión armónica total de un circuito clase AB

$V_{BB}/2$ (V)	I_{CQ} (mA)	THD (%)
0.60	0.048	1.22
0.65	0.33	0.244
0.70	2.20	0.0068
0.75	13.3	0.0028

Análisis: Con un voltaje de entrada máximo de 2 V y una carga de 1 kΩ, la corriente de carga máxima es del orden de 2 mA. A partir de los resultados de la tabla 8.4, la DAT disminuye cuando crece el cociente de la corriente de transistor en reposo entre la corriente de carga máxima. En otras palabras, para un voltaje de entrada dado, mientras menor sea la variación en la corriente de colector al aplicar la señal en comparación con la corriente de colector en reposo, menor es la distorsión. Sin embargo, hay una compensación. Cuando aumenta la co-

rriente de colector en reposo, se reduce la eficiencia energética. El circuito debe diseñarse de modo que la corriente de transistor en reposo alcance su menor valor a la vez que cumpla la especificación de distorsión armónica total máxima.

Comentario: Vemos que la etapa de salida clase A-B resulta en un valor DAT mucho menor que el circuito B, aunque como ocurre con la mayor parte de los circuitos, no hay voltajes de polarización especificados de manera única.

En la figura 8.26 se muestra una etapa de salida clase A-B que usa MOSFET de modo mejorado. Si M_n y M_p coinciden, y si $v_I = 0$, entonces $V_{BB}/2$ se aplica a través de las terminales compuerta-fuente de M_n y las terminales fuente-compuerta de M_p. Las corrientes de drenaje en reposo establecidas en cada transistor están dadas por

$$i_{Dn} = i_{Dp} = I_{DQ} = K\left(\frac{V_{BB}}{2} - |V_T|\right)^2 \tag{8.36}$$

Cuando v_I se incrementa, el voltaje en la compuerta de M_n crece y v_O crece también. El transistor M_n opera como seguidor de fuente, suministrando la corriente de carga de R_L. Como i_{Dn} debe crecer para proporcionar la corriente de carga, v_{GSn} también debe aumentar. Si suponemos que V_{BB} permanece constante, un aumento en v_{GSn} implica una disminución en v_{GSp} y un decremento resultante en i_{Dp}. Cuando v_I se vuelve negativo, el voltaje en la base de M_p disminuye y v_o decrece. Luego, el transistor M_p opera como seguidor de fuente, disipando corriente de la carga.

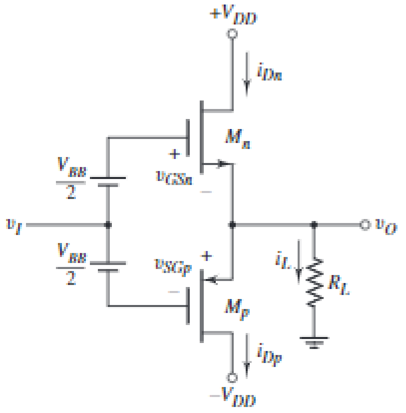


Figura 8.26 Etapa de salida MOSFET clase AB.

EJEMPLO 8.7

Objetivo: Determinar la polarización requerida en una etapa de salida de un MOSFET clase A-B.

El circuito se muestra en la figura 8.28. Los parámetros son $V_{DD} = 10$ V y $R_L = 20\ \Omega$. Los transistores se hacen coincidir, y los parámetros son $K = 0.20$ A/V^2 y $|V_T| = 1$ V. La corriente de drenaje en reposo debe ser 20 por ciento de la corriente de carga cuando $v_O = 5$ V.

Solución: Para $v_O = 5$ V,

$$i_L = 5/20 = 0.25 \text{ A}$$

Luego, para $I_Q = 0.05$ A cuando $v_O = 0$, tenemos

$$I_{DQ} = 0.05 = K\left(\frac{V_{BB}}{2} - |V_T|\right)^2 = (0.20)\left(\frac{V_{BB}}{2} - 1\right)^2$$

Bernardo Pérez 1092771-2111130148
1092771-2111130148

con lo cual se obtiene

$$V_{BB}/2 = 1.50\text{ V}$$

El voltaje de entrada para v_O positivo es

$$v_I = v_O + v_{GSn} - \frac{V_{BB}}{2}$$

Para $v_O = 5$ V e $i_{Dn} \cong i_L = 0.25$A, tenemos

$$v_{GSn} = \sqrt{\frac{i_{Dn}}{K}} + |V_T| = \sqrt{\frac{0.25}{0.20}} + 1 = 2.12\text{ V}$$

El voltaje fuente-compuerta de M_p es

$$v_{SGp} = V_{BB} - V_{GSn} = 3 - 2.12 = 0.88\text{ V}$$

lo que significa que M_p está en corte e $i_{Dn} = i_L$. Por último, el voltaje de entrada es

$$v_I = 5 + 2.12 - 1.5 = 5.62\text{ V}$$

Comentario: Como $v_I > v_O$, la ganancia de voltaje de esta etapa de salida es menor que la unidad, como se esperaba.

Bernardo Pérez 1092771-211130148

PROBLEMA PARA EJERCITAR

Ejercicio 8.7: Considere la etapa de salida del MOSFET clase A-B de la figura 8.26. Los parámetros del circuito son $V_{DD} = 15$ V y $R_L = 25\ \Omega$. Los transistores coinciden con los parámetros $K = 0.25$ A/V^2 y $|V_T| = 1.2$ V. Las corrientes de drenaje en reposo deben ser 20 por ciento de la corriente de carga cuando $v_O = 8$ V. *a*) Determine V_{BB} y *b*) encuentre la señal pequeña de ganancia de voltaje $A_v = dv_O/dv_I$ en *i*) $v_O = 0$ y *ii*) $v_O = 8$ V. (Respuestas: *a*) $V_{BB} = 3.412$ V; *b*) *i*) $A_v = 0.927$, *ii*) $A_v = 0.934$.)

1092771-211130148

El voltaje V_{BB} se establece en un circuito MOSFET clase A-B al usar un MOSFET de modo mejorado y una corriente constante $I_{Polarización}$. Esto se verá en un problema al final del capítulo.

8.3.4 Operación clase C

La línea de carga CA del circuito de transistores, incluso una extensión más allá del corte, se muestra en la figura 8.27. Para la operación clase C, el transistor tiene un voltaje B-E con polarización inversa en el punto *Q*. Este efecto se ilustra en la figura 8.27. Observe que la corriente del colector no es negativa, aunque es cero en el punto de reposo. El transistor conduce sólo cuando la señal de entrada se vuelve lo bastante positiva durante su medio ciclo positivo. Por tanto, el transistor conduce durante menos de medio ciclo, lo cual define la operación clase C.

Los amplificadores clase C son capaces de proporcionar grandes cantidades de potencia, con eficiencias de conversión mayores que 78.5 por ciento. Estos amplificadores suelen usarse para circuitos de radiofrecuencia (RF), con cargas *RLC* sintonizadas que en general se utilizan en transmisores de radio y televisión. Los circuitos *RLC* convierten pulsos de corrientes de conducción en señales senoidales. Como es un área especializada, aquí no analizaremos estos circuitos.

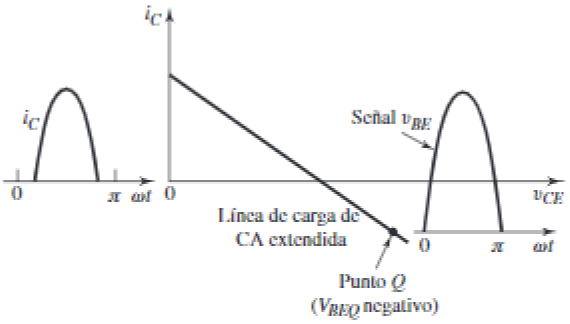


Figura 8.27 Línea de carga de CA efectiva de un amplificador clase C.

Ponga a prueba su comprensión

PPC 8.4 Para la etapa de salida de emisor común de la figura 8.16*a*), sean $V_{CC} = 12$ V y $R_L = 1$ kΩ. Suponga que el punto Q del transistor está en el centro de la línea de carga. *a*) Determine la potencia disipada en reposo en el transistor. *b*) Suponga que el voltaje de salida senoidal está limitado a un valor de 9 V de pico a pico. Determine *i*) la potencia media de la señal entregada a la carga, *ii*) la eficiencia de conversión de energía y *iii*) la potencia media disipada en el transistor. (Respuestas: *a*) $P_Q = 36$ mW; *b*) *i*) $\bar{P}_L = 10.1$ mW, *ii*) $\eta = 14.1\%$, *iii*) $\bar{P}_Q = 25.9$ mW.)

PPC 8.5 Diseñe una etapa de salida clase B idealizada, como se muestra en la figura 8.18, para entregar un promedio de 25 W a un altavoz de 8 Ω. El voltaje de salida máximo no debe ser mayor que 80 por ciento de los voltajes de alimentación V_{CC}. Determine: *a*) el valor requerido de V_{CC}, *b*) la corriente máxima en cada transistor, *c*) la potencia media disipada en cada transistor y *d*) la eficiencia de conversión de energía. (Respuestas: *a*) $V_{CC} = 25$ V, *b*) $Ip = 2.5$ A, *c*) $\bar{P}_Q = 7.4$ W, *d*) $\eta = 62.8\%$.)

PPC 8.6 Para la etapa de salida clase B idealizada de la figura 8.18, los parámetros son $V_{CC} = 5$ V y $R_L = 100$ Ω. La señal de salida medida es $v_o = 4$ senωt V. Determine: *a*) la potencia media de la señal de carga, *b*) la corriente máxima en cada transistor, *c*) la potencia media disipada en cada transistor y *d*) la eficiencia de conversión de energía. (Respuestas: *a*) $\bar{P}_L = 80$ mW, *b*) $I_p = 40$ mA, *c*) $\bar{P}_Q = 23.7$ mW, *d*) $\eta = 62.8\%$.)

8.4 AMPLIFICADORES DE POTENCIA CLASE A

Objetivo: • Analizar varias configuraciones de circuitos de amplificadores de potencia clase A.

Ya se analizó el amplificador normal clase A y se encontró que la máxima conversión de energía posible era 25 por ciento. Esta eficiencia de conversión aumenta con inductores y transformadores.

8.4.1 Amplificador acoplado por inducción

Entregar una gran potencia a una carga suele requerir tanto un gran voltaje como una corriente elevada. En un circuito de emisor común, este requerimiento se cumple al sustituir la resisten-

Bernardo Pérez 1092771-211130149
1092771211130149

Bernardo Pérez 1092771-211130149

cia de colector con un inductor, como se muestra en la figura 8.28*a*). El inductor es un cortocircuito con una corriente de CD, aunque actúa como un circuito abierto a una señal de CA que opera a frecuencia lo bastante alta. Por tanto, toda la corriente de CA está acoplada con la carga. Suponemos que $\omega L \gg R_L$ a la frecuencia más baja de la señal.

Las líneas de carga de CD y CA se muestran en la figura 8.28*b*). Suponemos que la resistencia del inductor es insignificante y que el valor de la resistencia del emisor es pequeña. Así, el voltaje colector-emisor en reposo es aproximadamente $V_{CEQ} \cong V_{CC}$. La corriente de CA de colector es

$$i_c = \frac{-v_{ce}}{R_L} \tag{8.37}$$

Para obtener la oscilación simétrica máxima de la señal de salida, que a su vez produce la potencia máxima, queremos

$$I_{CQ} \cong \frac{V_{CC}}{R_L} \tag{8.38}$$

Para esta condición, la línea de carga de CA corta el eje v_{CE} en $2V_{CC}$.

El uso de un inductor o dispositivo de almacenamiento resulta en una oscilación de voltaje de CA de salida mayor que V_{CC}. La polaridad del voltaje inducido a través del inductor puede ser tal que el voltaje se sume a V_{CC}, lo que produce un voltaje de salida superior a V_{CC}.

La máxima amplitud absoluta de la señal de corriente en la carga es I_{CQ}; por tanto, la potencia media máxima posible de la señal entregada a la carga es

$$\bar{P}_L(\text{máx}) = \frac{1}{2} I_{CQ}^2 R_L = \frac{1}{2} \cdot \frac{V_{CC}^2}{R_L} \tag{8.39}$$

Si se omite la disipación de energía en las resistencias de polarización R_1 y R_2, la potencia máxima suministrada por la fuente V_{CC} es

$$\bar{P}_S = V_{CC} I_{CQ} = \frac{V_{CC}^2}{R_L} \tag{8.40}$$

Así, la máxima eficiencia de conversión de energía posible es

$$\eta(\text{máx}) = \frac{\bar{P}_L(\text{máx})}{\bar{P}_S} = \frac{\frac{1}{2} \cdot \frac{V_{CC}^2}{R_L}}{\frac{V_{CC}^2}{R_L}} = \frac{1}{2} \Rightarrow 50\% \tag{8.41}$$

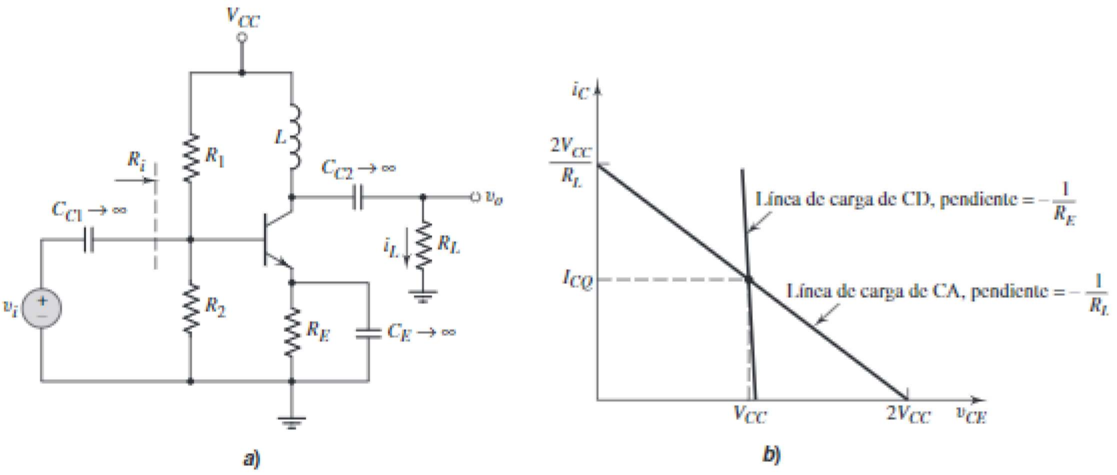


Figura 8.28 *a*) Amplificador clase A acoplado por inducción, y *b*) líneas de carga de CD y CA.

Esto demuestra que, en un amplificador normal clase A, la sustitución de la resistencia del colector por un inductor duplica la máxima eficiencia de conversión de energía posible.

8.4.2 Amplificador de emisor común acoplado por transformador

El diseño de un amplificador acoplado por inducción a fin de alcanzar una eficiencia de conversión de energía elevada puede resultar complicado, al depender de la relación entre el voltaje de alimentación V_{CC} y la resistencia de carga R_L. La resistencia de carga efectiva se optimiza mediante un transformador con la relación de vueltas idónea.

La figura 8.29*a*) muestra un amplificador de emisor común con una carga acoplada por transformador en el circuito colector.

Las líneas de carga de CD y CA se muestran en la figura 8.29*b*). Si se omiten todas las resistencias en el transformador y se supone que R_E es pequeña, el voltaje colector-emisor en reposo es

$$V_{CEQ} \cong V_{CC}$$

Si suponemos un transformador ideal, las corrientes y voltajes de la figura 8.29*a*) están relacionadas por $i_L = ai_C$ y $v_2 = v_1/a$, donde a es la relación de vueltas del primario al secundario, o tan sólo la relación de vueltas. Al dividir los voltajes entre las corrientes encontramos

$$\frac{v_2}{i_L} = \frac{v_1/a}{ai_C} = \frac{v_1}{i_C} \cdot \frac{1}{a^2} \tag{8.42}$$

La resistencia de carga es $R_L = v_2/i_L$. Podemos definir una resistencia de carga transformada como

$$R'_L = \frac{v_1}{i_C} = a^2 \cdot \frac{v^2}{i_L} = a^2 R_L \tag{8.43}$$

La relación de vueltas se diseña para obtener la oscilación simétrica máxima en la corriente y voltaje de salida; por tanto,

$$R'_L = \frac{2V_{CC}}{2I_{CQ}} = \frac{V_{CC}}{I_{CQ}} = a^2 R_L \tag{8.44}$$

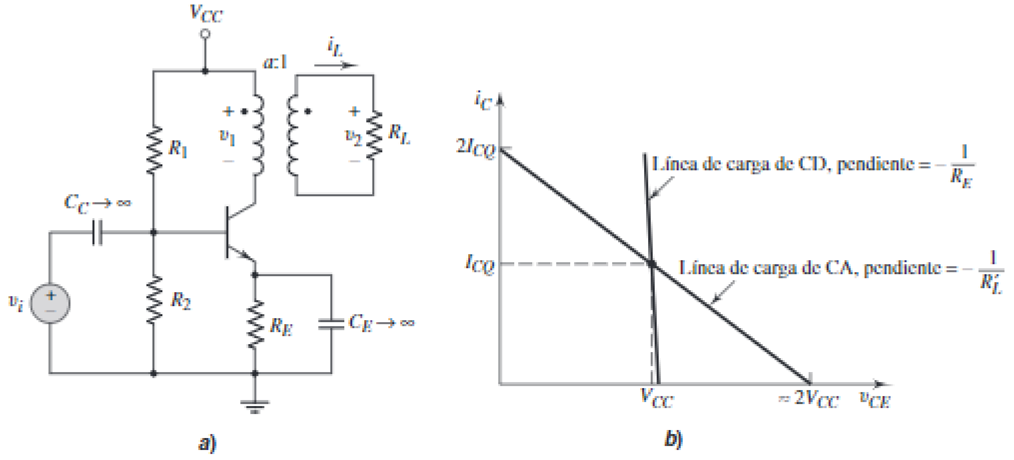


Figura 8.29 *a*) Amplificador de emisor común acoplado por transformador y *b*) líneas de carga de CD y CA.

Bernardo Pérez 1092771-2111130149
10927712111130149

Bernardo Pérez 1092771-2111130149

La potencia máxima entregada a la carga es igual a la potencia máxima entregada al primario del transformador ideal, como sigue:

$$\bar{P}_L(\text{máx}) = \tfrac{1}{2} V_{CC} I_{CQ} \tag{8.45}$$

donde V_{CC} e I_{CQ} son las amplitudes máximas posibles de las señales senoidales. Si ignoramos la disipación de energía en las resistencias de polarización R_1 y R_2, la potencia media suministrada por la fuente V_{CC} es

$$\bar{P}_S = V_{CC} I_{CQ}$$

y la máxima eficiencia de conversión de energía posible es de nuevo

$$\eta(\text{máx}) = 50\%$$

8.4.3 Amplificador seguidor de emisor acoplado por transformador

Como el seguidor de emisor tiene baja impedancia de salida, suele usarse como etapa de salida de un amplificador. En la figura 8.30*a*) se muestra un seguidor de emisor acoplado por transformador. Las líneas de carga de CD y CA se muestran en la figura 8.30*b*). Como antes, se supone que la resistencia del transformador puede omitirse.

La resistencia de carga transformada es de nuevo $R_L' = a^2 R_L$. Al diseñar correctamente la relación de vueltas se alcanza la oscilación simétrica máxima en el voltaje y la corriente de salida.

La potencia media entregada a la carga es

$$\bar{P}_L = \frac{1}{2} \cdot \frac{V_p^2}{R_L} \tag{8.46}$$

donde V_p es la amplitud máxima del voltaje de salida senoidal. La amplitud pico máxima del emisor de voltaje es V_{CC}, de modo que la amplitud pico máxima de la señal de salida es

$$V_p(\text{máx}) = V_{CC}/a$$

Así, la potencia media máxima de la señal de salida es

$$\bar{P}_L(\text{máx}) = \frac{1}{2} \cdot \frac{[V_p(\text{máx})]^2}{R_L} = \frac{V_{CC}^2}{2a^2 R_L} \tag{8.47}$$

La máxima eficiencia de conversión de energía para este circuito también es 50 por ciento.

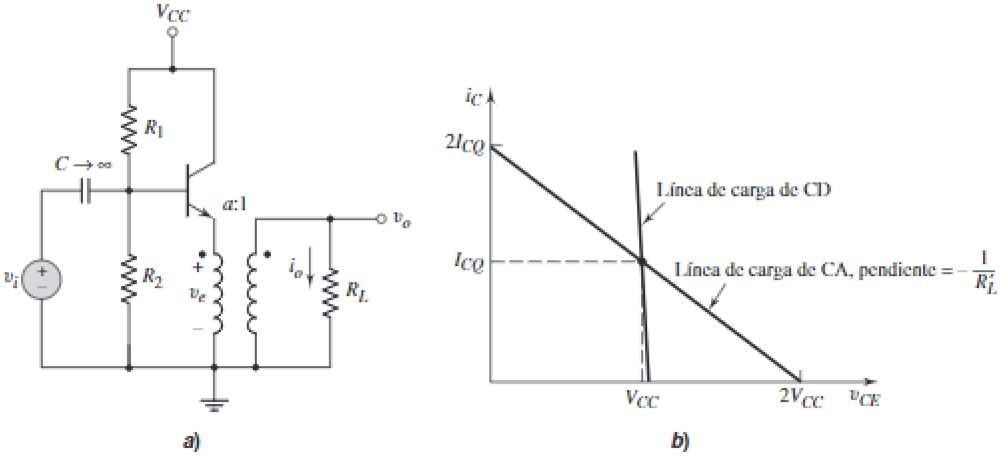


Figura 8.30 *a*) Amplificador de emisor común acoplado por transformador, y *b*) líneas de carga de CD y CA.

EJEMPLO DE DISEÑO 8.8

Objetivo: Diseñar un amplificador seguidor de emisor acoplado por transformador que entregue una potencia de señal específica.

Considere el circuito de la figura 8.30*a*), con parámetros $V_{CC} = 24$ V y $R_L = 8\ \Omega$. La potencia media entregada a la carga debe ser 5 W, la amplitud pico de la corriente del emisor de la señal no debe exceder a $0.9I_{CQ}$ y la del voltaje del emisor de la señal no debe ser superior a $0.9V_{CC}$. Sea $\beta = 100$.

Solución: La potencia media entregada a la carga está dada por la ecuación (8.46). Por tanto, el voltaje de salida máximo debe ser

$$V_p = \sqrt{2R_L\bar{P}_L} = \sqrt{2(8)(5)} = 8.94 \text{ V}$$

y la corriente de salida máxima es

$$I_p = \frac{V_p}{R_L} = \frac{8.94}{8} = 1.12 \text{ A}$$

Puesto que

$$V_e = 0.9\,V_{CC} = aV_p$$

entonces

$$a = \frac{0.9\,V_{CC}}{V_p} = \frac{(0.9)(24)}{8.94} = 2.42$$

Asimismo, puesto que

$$I_e = 0.9I_{CQ} = I_p/a$$

entonces

$$I_{CQ} = \frac{1}{0.9}\cdot\frac{I_p}{a} = \frac{1.12}{(0.9)(2.42)} = 0.514 \text{ A}$$

La potencia máxima disipada en el transistor, para esta operación clase A, es

$$P_Q = V_{CC}I_{CQ} = (24)(0.514) = 12.3 \text{ W}$$

de modo que el transistor debe ser capaz de manejar esta potencia.

Las resistencias de polarización R_1 y R_2 se encuentran a partir de un análisis de CD. El voltaje Thévenin equivalente es

$$V_{TH} = I_{BQ}R_{TH} + V_{BE}(\text{encendido})$$

donde

$$R_{TH} = R_1\|R_2 \quad \text{y} \quad V_{TH} = [R_2/(R_1+R_2)]\cdot V_{CC}$$

También tenemos

$$I_{BQ} = \frac{I_{CQ}}{\beta} = \frac{0.514}{100} \Rightarrow 5.14 \text{ mA}$$

Como $V_{TH} < V_{CC}$ e $I_{BQ} \cong 5$ mA, entonces R_{TH} no puede ser excesivamente grande. Sin embargo, si R_{TH} es pequeño, entonces la disipación de energía en R_1 y R_2 se eleva de manera inaceptable. Escogemos $R_{TH} = 2.5$ kΩ, de modo que

$$V_{TH} = \frac{1}{R_1}(R_{TH})V_{CC} = \frac{1}{R_1}(2.5)(24) = (5.14)(2.5) + 0.7$$

Por tanto, $R_1 = 4.43$ kΩ y $R_2 = 5.74$ kΩ.

Bernardo Pérez 1092771-2111130149

1092771-2111130149

Comentario: La potencia media entregada por V_{CC} (si se ignoran los efectos de la resistencia de polarización) es $\bar{P}_S = V_{CC} I_{CQ} = 12.3$ W, lo que significa que la eficiencia de conversión de energía es $\eta = 5/12.3 \Rightarrow 40.7\%$. La eficiencia siempre será menor que 50% del valor máximo, si han de reducirse la saturación y la distorsión del transistor.

PROBLEMA PARA EJERCITAR

***Ejercicio 8.8:** En la figura 8.30*a*) se muestra un amplificador seguidor de emisor acoplado por transformador. Los parámetros son: $V_{CC} = 18$ V, V_{BE}(encendido) $= 0.7$ V, $\beta = 100$, $a = 10$, y $R_L = 8\ \Omega$. *a*) Diseñe R_1 y R_2 para entregar la potencia máxima a la carga. La resistencia de entrada vista por la fuente v_i debe ser 1.5 kΩ. *b*) Si la amplitud máxima del voltaje del emisor v_E está limitada a $0.9V_{CC}$ y la amplitud máxima de la corriente del emisor i_E está limitada a $0.9I_{CQ}$, determine la amplitud máxima del voltaje de la señal de salida y la potencia media entregada a la carga. (Respuestas: *a*) $R_1 = 26.4$ kΩ, $R_2 = 1.62$ kΩ *b*) $V_p = 1.62$ V, $I_p = 203$ mA, $\bar{P}_L = 0.164$ W.)

Ponga a prueba su comprensión

***PPC 8.7** Para el amplificador acoplado por inducción de la figura 8.28*a*), los parámetros son: $V_{CC} = 12$ V, V_{BE}(encendido) $= 0.7$ V, $R_E = 0.1$ kΩ, $R_L = 1.5$ kΩ y $\beta = 75$. *a*) Diseñe R_1 y R_2 para oscilación simétrica máxima en la corriente y voltaje de salida. (Sea $R_{TH} = (1 + \beta) R_E$.) *b*) Si la amplitud del voltaje máximo está limitada a $0.99V_{CC}$ y la amplitud de la corriente máxima está limitada a $0.9I_{CQ}$, determine la potencia media entregada a la carga, la potencia media disipada en el transistor y la eficiencia de conversión de energía. (Respuestas: *a*) $R_1 = 39.1$ kΩ, $R_2 = 9.43$ kΩ, *b*) $\bar{P}_L = 38.9$ mW, $\bar{P}_Q = 57.1$ mW, $\eta = 40.5\%$.)

Bernardo Pérez 1092771-211113149

8.5 ETAPAS DE SALIDA COMPLEMENTARIAS EQUILIBRADAS CLASE AB

Objetivo: • Analizar varias configuraciones de circuitos amplificadores de potencia de clase AB.

Una etapa de salida clase AB elimina la distorsión de cruce que ocurre en un circuito clase B. En esta sección analizaremos varios circuitos que proporcionan una pequeña polarización en reposo a los transistores de salida. Estos circuitos se usan como etapa de salida de amplificadores, así como etapa de salida de amplificadores operacionales.

8.5.1 Etapa de salida clase AB con diodo de polarización

En un circuito clase AB, el voltaje V_{BB} que proporciona la polarización en reposo para los transistores de salida se establece por medio de caídas de voltaje a través de los diodos, como se muestra en la figura 8.31. Para establecer el voltaje requerido a través del par de diodos o de los transistores conectados por los diodos, D_1 y D_2, se usa una corriente constante $I_{\text{Polarización}}$. Como D_1 y D_2 no necesariamente coinciden con Q_n y Q_p, las corrientes en reposo del transistor pueden no ser iguales a $I_{\text{Polarización}}$.

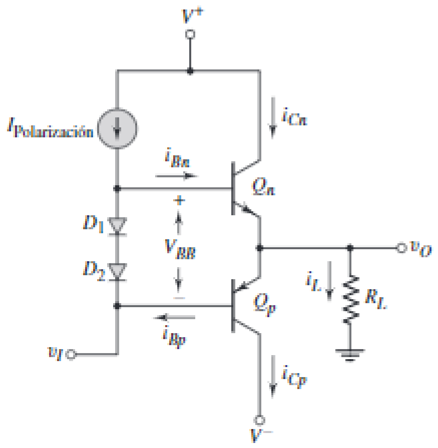


Figura 8.31 Etapa de salida clase AB con polarización en reposo establecida por los diodos.

A medida que crece el voltaje de entrada, el voltaje de salida aumenta, lo que ocasiona un incremento en i_{Cn}. Esto a su vez produce un incremento en la corriente de base i_{Bn}. Como el incremento en la corriente de base proviene de $I_{\text{Polarización}}$, la corriente a través de D_1 y D_2, y por ende el voltaje V_{BB}, disminuyen un poco. Ya que el voltaje V_{BB} no permanece constante en este circuito, la relación entre i_{Cn} e i_{Cp}, según la ecuación (8.35), no es precisamente válida para esta situación. Así, el análisis en la sección previa debe modificarse ligeramente, aunque la operación básica de este circuito clase AB es la misma.

Bernardo Pérez 1092771-211130149

1092771211130149

EJEMPLO DE DISEÑO **8.9**

Objetivo: Diseñar la etapa de salida clase AB de la figura 8.31 para cumplir criterios de diseño específicos.

Suponga que $I_{SD} = 3 \times 10^{-14}$ A para D_1 y D_2, $I_{SQ} = 10^{-13}$ A para Q_n y Q_p, y $\beta_n = \beta_p = 75$. Sea $R_L = 8\ \Omega$. La potencia media entregada a la carga debe ser 5 W. El voltaje de salida máximo no debe exceder 80 por ciento de V_{CC}, y el valor mínimo de la corriente del diodo I_D no debe ser inferior a 5 mA.

Solución: A partir de la ecuación (8.24), la potencia media entregada a la carga es

$$\bar{P}_L = \frac{1}{2} \cdot \frac{V_p^2}{R_L}$$

Por tanto,

$$V_p = \sqrt{2R_L\bar{P}_L} = \sqrt{2(8)(5)} = 8.94 \text{ V}$$

Entonces, los voltajes de alimentación deben ser

$$V_{CC} = \frac{V_p}{0.8} = \frac{8.94}{0.8} = 11.2 \text{ V}$$

Con este voltaje de salida pico, la corriente del emisor de Q_n es aproximadamente igual a la corriente de carga, o

$$i_{En} \cong i_L(\text{máx}) = \frac{V_p(\text{máx})}{R_L} = \frac{8.94}{8} = 1.12 \text{ A}$$

Bernardo Pérez 1092771-2111130149

y la corriente de base es

$$i_{Bn} = \frac{i_{En}}{1+\beta_n} = \frac{1.12}{76} \Rightarrow 14.7 \text{ mA}$$

Para una $I_D = 5$ mA mínima, escogemos $I_{\text{Polarización}} = 20$ mA. Para una señal de entrada cero, omitiendo las corrientes de base, encontramos que

$$V_{BB} = 2V_T \ln\left(\frac{I_D}{I_{SD}}\right) = 2(0.026)\ln\left(\frac{20\times 10^{-3}}{3\times 10^{-14}}\right) = 1.416 \text{ V}$$

De este modo, las corrientes de colector en reposo son

$$I_{CQ} = I_{SQ}e^{(V_{BB}/2)V_T} = 10^{-13}e^{1.416/2(0.026)} \Rightarrow 67.0 \text{ mA}$$

Para $v_O = 8.94$ V e $i_L = 1.12$ A, la corriente de base es $i_{Bn} = 14.7$ mA, e

$$I_D = I_{\text{Polarización}} - i_{Bn} = 5.3 \text{ mA}$$

Así, el nuevo valor de V_{BB} es

$$V'_{BB} = 2V_T \ln\left(\frac{I_D}{I_{SD}}\right) = 2(0.026)\ln\left(\frac{5.3\times 10^{-3}}{3\times 10^{-14}}\right) = 1.347 \text{ V}$$

El voltaje B-E de Q_n es

$$v_{BEn} = V_T \ln\left(\frac{i_{Cn}}{I_{SQ}}\right) = (0.026)\ln\left(\frac{1.12}{10^{-13}}\right) = 0.781 \text{ V}$$

Por tanto, el voltaje E-B de Q_n es

$$v_{EBp} = V'_{BB} - v_{BEn} = 1.347 - 0.781 = 0.566 \text{ V}$$

e

$$i_{Cp} = I_{SQ}e^{v_{EBp}/V_T} = (10^{-13})e^{0.566/0.026} \Rightarrow 0.285 \text{ mA}$$

Comentario: Cuando la salida tiende a ser positiva, la corriente en Q_p disminuye de manera significativa, como es de esperar, aunque no llega a cero. Hay un factor de aproximadamente 10^3 de diferencia en las corrientes entre Q_n y Q_p.

Idea de diseño: Si las corrientes de la señal de salida son grandes, las corrientes de base en los transistores de salida adquieren importancia en comparación con la corriente de polarización a través de los diodos D_1 y D_2. Debe reducirse el cambio en la corriente de polarización del diodo para mantener próxima a la unidad la señal pequeña de ganancia de voltaje de la etapa de salida.

1092771211130149

PROBLEMA PARA EJERCITAR

Ejercicio 8.9: La etapa de salida del BJT clase AB que se muestra en la figura 8.31 está polarizada en $V^+ = 5$ V y $V^- = -5$ V. La resistencia de carga es $R_L = 1$ kΩ. Los parámetros del dispositivo son $I_{SD} = 1.2\times 10^{-14}$ A para los diodos e $I_{SQ} = 1.2\times 10^{-14}$ A para los transistores. *a*) Omita las corrientes de base y determine los valores de $I_{\text{Polarización}}$ que inducen corrientes de colector en reposo de $I_{CQ} = 1$ mA. *b*) Suponga $\beta_n = \beta_p = 100$ y determine i_{Cn}, i_{Cp}, v_{BEn}, v_{EBp} e I_D para $v_O = 1.2$ V. *c*) Repita el inciso *b*) con $v_O = 3$ V. (Respuestas: *a*) $I_{\text{Polarización}} = 0.6$ mA; *b*) $i_{Cn} = 1.73$ mA, $i_{Cp} = 0.547$ mA, $v_{BEn} = 0.6547$ V, $v_{EBp} = 0.6248$ V, $I_D = 0.5827$ mA; c) $i_{Cn} = 3.24$ mA, $i_{Cp} = 0.276$ mA, $v_{BEn} = 0.671$ V, $v_{EBp} = 0.607$ V, $I_D = 0.5676$ mA.)

8.5.2 Polarización clase AB con el multiplicador V_{BE}

En la figura 8.32 se muestra otro esquema de polarización, que proporciona más flexibilidad en el diseño de la etapa de salida. El circuito de polarización que da el voltaje V_{BB} consta del transistor Q_1 y las resistencias R_1 y R_2, polarizadas por una fuente de corriente constante de polarización $I_{\text{Polarización}}$.

Si omitimos la corriente de base en Q_1, entonces

$$I_R = \frac{V_{BE1}}{R_2} \tag{8.48}$$

y el voltaje V_{BB} es

$$V_{BB} = I_R(R_1 + R_2) = V_{BE1}\left(1 + \frac{R_1}{R_2}\right) \tag{8.49}$$

Como el voltaje V_{BB} es una multiplicación del voltaje de unión V_{BE1}, el circuito se denomina **multiplicador V_{BE}**. El factor de multiplicación se diseña para producir el valor requerido de V_{BB}.

Una fracción de la corriente constante $I_{\text{Polarización}}$ fluye a través de Q_1, de modo que

$$V_{BE1} = V_T \ln\left(\frac{I_{C1}}{I_{S1}}\right) \tag{8.50}$$

Asimismo, las corrientes de polarización en reposo i_{Cn} e i_{Cp} suelen ser pequeñas; por tanto, podemos omitir i_{Bn} e i_{Bp}. La corriente $I_{\text{Polarización}}$ se divide entre I_R e I_{C1}, lo que satisface las ecuaciones (8.48) y (8.50).

Cuando v_I crece v_O se vuelve positivo, e i_{Cn} e i_{Bn} aumentan, lo cual reduce la corriente de colector en Q_1. Sin embargo, la dependencia logarítmica de I_{C1}, mostrada en la ecuación (8.50), significa que V_{BE1} y a su vez V_{BB} permanecen esencialmente constantes a medida que cambia el voltaje de salida.

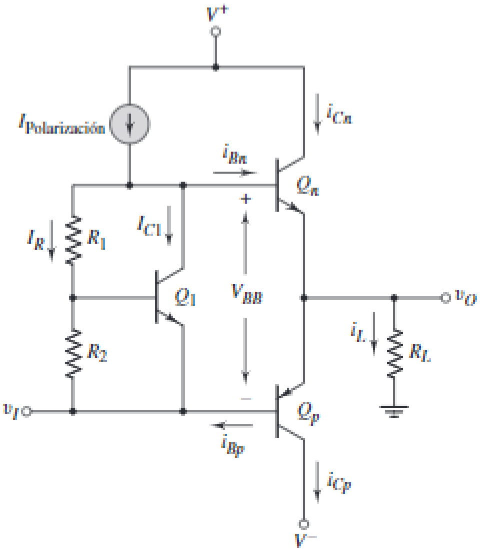


Figura 8.32 Etapa de salida clase AB con circuito multiplicador V_{BE}.

EJEMPLO DE DISEÑO 8.10

Objetivo: Diseñar una etapa de salida clase AB con el circuito multiplicador V_{BE} para cumplir una distorsión armónica total específica.

Bernardo Pérez 1092771-211130149
1092771211130149

Suponga que el circuito en la figura 8.32, polarizado a $V^+ = 15$ V y $V^- = -15$ V, es la etapa de salida de un amplificador de audio que debe activar otro amplificador de potencia cuya resistencia de salida es 1 kΩ. El voltaje de salida senoidal máximo debe ser 10 V, y la distorsión armónica total, inferior a 0.1 por ciento.

Solución: Deben usarse transistores normales 2N3904 y 2N3906. A partir de los resultados del ejemplo 8.6, la DAT es una función de las corrientes de salida en reposo del transistor. Para el circuito básico de la figura 8.24, se encuentra que la DAT es 0.097 por ciento para $V_{BB} = 1.346$ V, corrientes de colector en reposo de 0.88 mA y un voltaje de salida senoidal máximo de 10 V.

La figura 8.33 es el esquema PSpice del circuito. Para un voltaje de salida máximo de 10 V, la corriente de carga máxima es 10 mA. Si suponemos $\beta \cong 100$, la corriente de base máxima es 0.1 mA.

Se escoge una corriente de polarización de 1 mA para polarizar al multiplicador V_{BE}. Así, la corriente de base máxima de 0.1 mA no perturba demasiado la corriente a través del circuito multiplicador.

Podemos escoger $I_R = 0.2$ mA (corriente a través de R_1 y R_2) e $I_{C3} = 0.8$ mA. Entonces tenemos

$$R_1 + R_2 = \frac{V_{BB}}{I_R} = \frac{1.346}{0.2} = 6.73 \text{ k}\Omega$$

Para el 2N3904, encontramos que $V_{BE} \cong 0.65$ V para una corriente de colector en reposo aproximada de 0.8 mA. Por tanto,

$$R_2 = \frac{V_{BE3}}{I_R} = \frac{0.65}{0.2} = 3.25 \text{ k}\Omega$$

de modo que $R_1 = 3.48$ kΩ.

A partir de los resultados PSpice encontramos que el voltaje en la base de Q_1 es 0.6895 V y el voltaje en la base de Q_2 es -0.6961 V, lo que significa que $V_{BB} = 1.3856$ V. Este voltaje es un poco superior al valor de diseño de $V_{BB} = 1.346$ V. A continuación se enumeran los parámetros del transistor en reposo. Las corrientes de colector en reposo de los transistores de

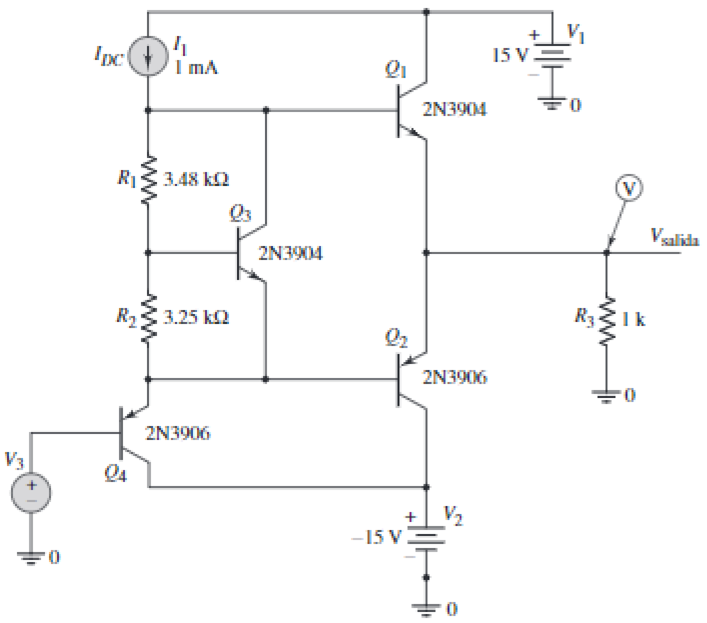


Figura 8.33 Esquema PSpice de circuito para el ejemplo 8.10.

Bernardo Pérez 1092771-2111130149

salida son 1.88 mA, más o menos dos veces el valor de diseño de 0.88 mA. La distorsión armónica total es 0.0356 por ciento, que cumple con la especificación de diseño.

NAME	Q_Q1	Q_Q2	Q_Q3	Q_Q4
MODEL	Q2N3904	Q2N3906	Q2N3904	Q2N3906
IB	1.12E-05	-5.96E-06	6.01E-06	-3.20E-06
IC	1.88E-03	-1.88E-03	7.80E-04	-9.92E-04
VBE	6.78E-01	-7.08E-01	6.59E-01	-6.92E-01
VBC	-1.43E+01	1.43E+01	-7.27E-01	1.36E+01
VCE	1.50E+01	-1.50E+01	1.39E+00	-1.43E+01
BETADC	1.67E+02	3.15E+02	1.30E+02	3.10E+02
GM	7.11E-02	7.15E-02	2.98E-02	3.80E-02
RPI	2.66E+03	4.34E+03	5.01E+03	8.09E+03

Comentario: Como el voltaje V_{BB} resultante es un poco superior al valor de diseño, las corrientes del transistor de salida en reposo más o menos duplican el valor de diseño. Aunque se cumple con la especificación de DAT, las mayores corrientes de colector significan mayor disipación de energía en reposo. Por esta razón, quizá sea necesario rediseñar ligeramente el circuito para reducir las corrientes en reposo.

Bernardo Pérez 1092771-2111130149

8.5.3 Etapa de salida clase AB con transistores de buffer de entrada

1092771211130149

La etapa de salida en la figura 8.34 es una configuración clase AB compuesta del par de transistores complementarios Q_3 y Q_4. Las resistencias R_1 y R_2, y los transistores del seguidor de emisor Q_1 y Q_2, establecen la polarización en reposo requerida en esta configuración. Las resistencias R_3 y R_4, en conjunción con dispositivos de protección de cortocircuito que no se

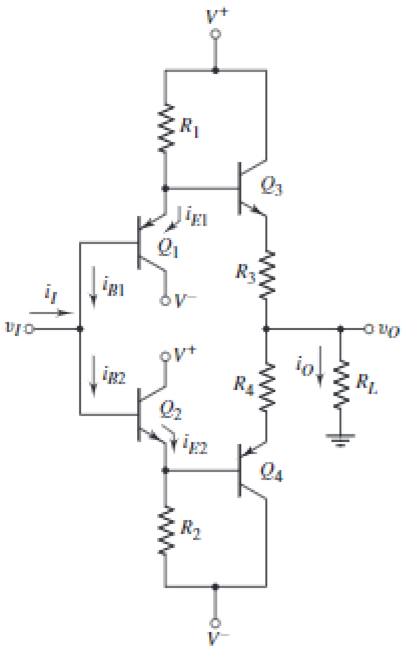


Figura 8.34 Etapa de salida clase AB con transistores de buffer de entrada.

muestran en la figura, también proporcionan equilibrio térmico para los transistores de salida. La señal de entrada v_I puede ser la salida de un amplificador de baja potencia. Asimismo, como se trata de un seguidor de emisor, el voltaje de salida es aproximadamente igual al voltaje de entrada.

Cuando el voltaje de entrada v_I crece a partir de cero, el voltaje de base de Q_3 aumenta y el voltaje de salida v_O crece. La corriente de carga i_O es positiva y la corriente de emisor en Q_3 aumenta para suministrar la corriente de carga, lo que ocasiona un incremento en la corriente de base hacia Q_3. Como el voltaje de base de Q_3 crece, la caída de voltaje a través de R_3 disminuye, lo que genera una menor corriente en R_1. Esto significa que i_{E1} e i_{B1} también disminuyen. Conforme v_I aumenta, el voltaje a través de R_2 crece, e i_{E2} e i_{B2} aumentan. Luego se produce una corriente de entrada neta i_I, para explicar la reducción en i_{B1} y el incremento en i_{B2}.

La corriente de entrada neta es

$$i_I = i_{B2} - i_{B1} \tag{8.51}$$

Omitimos la caída de voltaje a través de R_3 y R_4, y las corrientes de base en Q_3 y Q_4, y tenemos

$$i_{B2} = \frac{(v_I - V_{BE}) - V^-}{(1+\beta_n)R_2} \tag{8.52a}$$

e

$$i_{B1} = \frac{V^+ - (v_I + V_{EB})}{(1+\beta_p)R_1} \tag{8.52b}$$

donde β_n y β_p son las ganancias de corriente de los transistores NPN y PNP, respectivamente. Si $V^+ = -V^-$, $V_{BE} = V_{EB}$, $R_1 = R_2 \equiv R$, y $\beta_n = \beta_p \equiv \beta$, entonces la combinación de las ecuaciones (8.52*a*)), (8.52*b*)) y (8.51) produce

$$i_I = \frac{(v_I - V_{BE} - V^-)}{(1+\beta)R} - \frac{(V^+ - v_I - V_{EB})}{(1+\beta)R} = \frac{2v_I}{(1+\beta)R} \tag{8.53}$$

Como la ganancia de voltaje de esta etapa de salida se aproxima a la unidad, la corriente de salida es

$$i_O = \frac{v_O}{R_L} \cong \frac{v_I}{R_L} \tag{8.54}$$

Con las ecuaciones (8.53) y (8.54) encontramos que la ganancia de corriente de esta etapa de salida es

$$A_i = \frac{i_O}{i_I} = \frac{(1+\beta)R}{2R_L} \tag{8.55}$$

Con β en el numerador, esta ganancia de corriente debe ser sustancial. Es aconsejable una gran ganancia de corriente, pues la etapa de salida de los amplificadores de potencia debe suministrar la corriente necesaria para cumplir los requisitos de potencia.

EJEMPLO 8.11

Objetivo: Determinar las corrientes y la ganancia de corriente para la etapa de salida con transistores de buffer de entrada.

Para el circuito de la figura 8.34, los parámetros son: $R_1 = R_2 = 2$ kΩ, $R_L = 100$ Ω, $R_3 = R_4 = 0$, y $V^+ = -V^- = 15$V. Suponga que todos los transistores se hacen coincidir con $\beta = 60$ y V_{BE}(NPN) $= V_{EB}$(PNP) $= 0.6$ V.

Bernardo Pérez 1092771-2111130149

Solución: Para $v_I = 0$,

$$i_{R1} = i_{R2} \cong i_{E1} = i_{E2} = \frac{15 - 0.6}{2} = 7.2\,\text{mA}$$

Si suponemos que todos los transistores coinciden, las corrientes de polarización Q_3 y Q_4 también son aproximadamente 7.2 mA, pues los voltajes base-emisor de Q_1 y Q_3 son iguales y los de Q_2 y Q_4 son iguales.

Solución: Para $v_I = 10$ V, la corriente de salida es aproximadamente

$$i_O = \frac{v_O}{R_L} \cong \frac{10}{0.1} = 100\,\text{mA}$$

La corriente de emisor en Q_3 es esencialmente igual a la corriente de carga, lo que significa que la corriente de base en Q_3 es más o menos

$$i_{B3} = 100/61 = 1.64\,\text{mA}$$

La corriente en R_1 es

$$i_{R1} = \frac{15 - (10 + 0.6)}{2} = 2.2\,\text{mA}$$

lo que significa que

$$i_{E1} = i_{R1} - i_{B3} = 0.56\,\text{mA}$$

e

$$i_{B1} = i_{E1}/(1 + \beta) = 0.56/61 \Rightarrow 9.18\,\mu\text{A}$$

Como Q_4 tiende a apagarse cuando v_O crece, tenemos

$$i_{E2} \cong i_{R2} = \frac{10 - 0.6 - (-15)}{2} = 12.2\,\text{mA}$$

e

$$i_{B2} = i_{E2}/(1 + \beta) = 12.2/61 \Rightarrow 200\,\mu\text{A}$$

Así, la corriente de entrada es

$$i_I = i_{B2} - i_{B1} = 200 - 9.18 \cong 191\,\mu\text{A}$$

De modo que la ganancia de corriente es

$$A_i = \frac{i_O}{i_I} = \frac{100}{0.191} = 524$$

A partir de la ecuación (8.55), la ganancia de corriente pronosticada es

$$A_i = \frac{i_O}{i_I} = \frac{(1 + \beta)R}{2R_L} = \frac{(61)(2)}{2(0.1)} = 610$$

Comentario: Como la ganancia de corriente determinada a partir de la ecuación (8.55) omite las corrientes de base en Q_3 y Q_4, la verdadera ganancia de corriente es menor que el valor pronosticado, como era de esperar. La corriente de entrada de 191 μA se suministra fácilmente por medio de un amplificador de baja potencia.

Bernardo Pérez 1092771-2111130149

10927712111130149

PROBLEMA PARA EJERCITAR

Ejercicio 8.11: Considere la etapa de salida clase AB en la figura 8.34. Los parámetros son: $V^+ = -V^- = 12$V, $R_1 = R_2 = 250\ \Omega$, $R_L = 8\ \Omega$ y $R_3 = R_4 = 0$. Suponga que todos los transistores coinciden con $\beta = 40$ y V_{BE}(NPN) $= V_{EB}$(PNP) $= 0.7$ V. *a*) Para $v_I = 0$, determine i_{E1}, i_{E2}, i_{B1} e i_{B2}. *b*) Para $v_I = 5$ V, encuentre i_O, i_{E1}, i_{E2}, i_{B1}, i_{B2} e i_I. *c*) Con los resultados del inciso *b*) determine la ganancia de corriente de la etapa de salida. Compare este valor con el encontrado al usar la ecuación (8.55) (Respuestas: *a*) $i_{E1} = i_{E2} = 44.1$ mA, $i_{B1} = i_{B2} = 1.08$ mA, *b*) $i_O = 0.625$ A, $i_{E1} = 10.0$ mA, $i_{B1} = 0.244$ mA, $i_{E2} = 65.2$ mA, $i_{B2} = 1.59$ mA, $i_I = 1.35$ mA, *c*) $A_i = 463$ a partir de la ecuación (8.55) $A_i = 641$.)

8.5.4 Etapa de salida clase AB con la configuración de Darlington

La etapa de salida complementaria equilibrada usa transistores bipolares PNP y NPN. Por lo general, en diseños de circuitos integrados los transistores PNP se fabrican como dispositivos laterales con bajos valores de β que suelen ubicarse en el rango de 5 a 10, y los transistores NPN se fabrican como dispositivos verticales con valores de β del orden de 200. Esto significa que los transistores NPN y PNP no coinciden bien, como hemos supuesto en nuestros análisis.

Considere la configuración de dos transistores de la figura 8.35*a*). Suponga que las ganancias de corriente de los transistores son β_n y β_p para los transistores NPN y PNP, respectivamente. Escribimos

$$i_{Cp} = i_{Bn} = \beta_p i_{Bp} \tag{8.56}$$

e

$$i_2 = (1 + \beta_n)i_{Bn} = (1 + \beta_n)\beta_p i_{Bp} \cong \beta_n \beta_p i_{Bp} \tag{8.57}$$

La terminal 1 actúa como la base del dispositivo compuesto de tres terminales, la terminal 2 actúa como el colector y la terminal 3 es el emisor. Así, la ganancia de corriente del dispositivo es más o menos $\beta_n\beta_p$. El circuito equivalente se muestra en la figura 8.35*b*). Podemos usar la configuración de dos transistores en la figura 8.35*a*) como transistor equivalente PNP único con una ganancia de corriente en el mismo orden de magnitud que la de un dispositivo NPN.

En la figura 8.36, la etapa de salida usa pares Darlington para proporcionar la ganancia de corriente necesaria. Los transistores Q_1 y Q_2 constituyen el par Darlington NPN seguidor

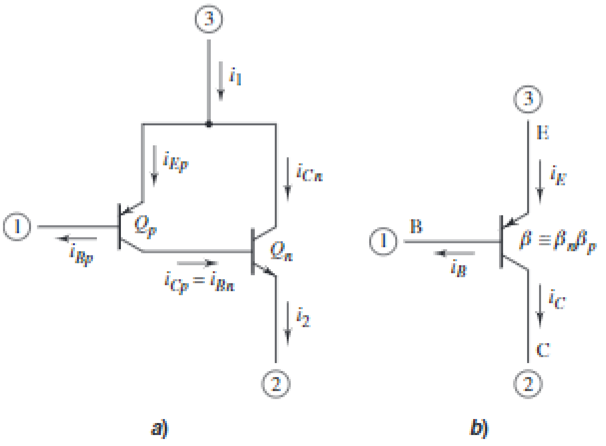


Figura 8.35 *a*) Configuración de dos transistores de un transistor PNP equivalente; *b*) transistor PNP equivalente.

Bernardo Pérez 1092771-211130149

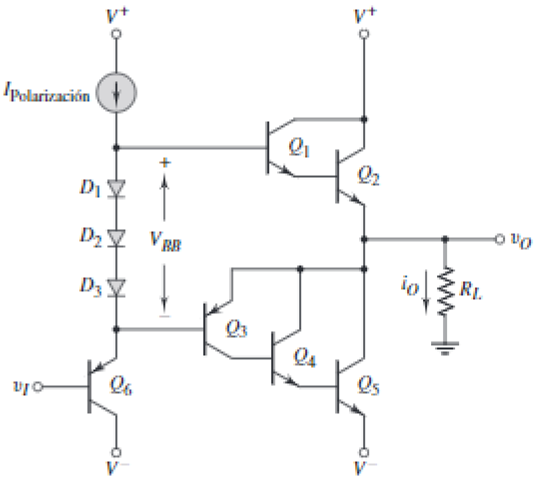


Figura 8.36 Etapa de salida clase AB con pares Darlington.

de emisor que suministra corriente a la carga. Los transistores Q_3, Q_4 y Q_5 constituyen una configuración de Darlington pnp compuesta seguidor de emisor que disipa corriente de la carga. Los tres diodos D_1, D_2 y D_3 establecen la polarización en reposo para los transistores de salida.

La ganancia de corriente efectiva de la configuración de tres transistores Q_3-Q_4-Q_5 es esencialmente el producto de las tres ganancias individuales. Con la baja ganancia de corriente del dispositivo Q_3, la ganancia de corriente global de la configuración Q_3-Q_4-Q_5 es semejante a la del par Q_1-Q_2.

Bernardo Pérez 1092771-2111130150
1092771-2111130150

Ponga a prueba su comprensión

PPC 8.8 Considere la etapa de salida clase AB de la figura 8.37. Los parámetros del transistor son: $\beta_n = 100$ e $I_{Sn} = 5 \times 10^{-16}$ para el dispositivo NPN, y $\beta_p = 100$ e $I_{Sp} = 8 \times 10^{-16}$ para el dispositivo PNP. *a)* ¿Qué valor de V_{BB} establecerá corrientes de colector en reposo de $I_{CQ} =$ 1 mA con $v_O = 0$? *b)* ¿Cuáles son los valores de v_{BEn} y v_{EBp}? *c)* ¿Cuál debe ser el valor de v_I de modo que $v_O = 0$? (Respuestas: *a)* $V_{BB} = 1.4606$ V; *b)* $v_{BEn} = 0.7364$ V, $v_{EBp} = 0.7242$ V; *c)* $v_I = 6.1$ mV.)

PPC 8.9 A partir de la figura 8.36, demuestre que la ganancia de corriente global de la configuración de tres transistores compuesta de Q_3, Q_4 y Q_5 es aproximadamente $\beta = \beta_3\beta_4\beta_5$.

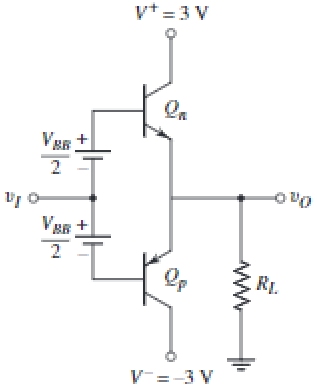


Figura 8.37 Figura para el ejercicio PPC 8.8.

8.6 APLICACIÓN DE DISEÑO: UNA ETAPA DE SALIDA CON MOSFET

Objetivo: • Diseñar una etapa de salida con MOSFET de potencia como dispositivos de salida.

Especificaciones: La configuración de la etapa de salida por diseñar se muestra en la figura 8.38. La corriente $I_{\text{Polarización}}$ es 5 mA y la corriente cero de salida en reposo en M_n y M_p debe ser 0.5 mA.

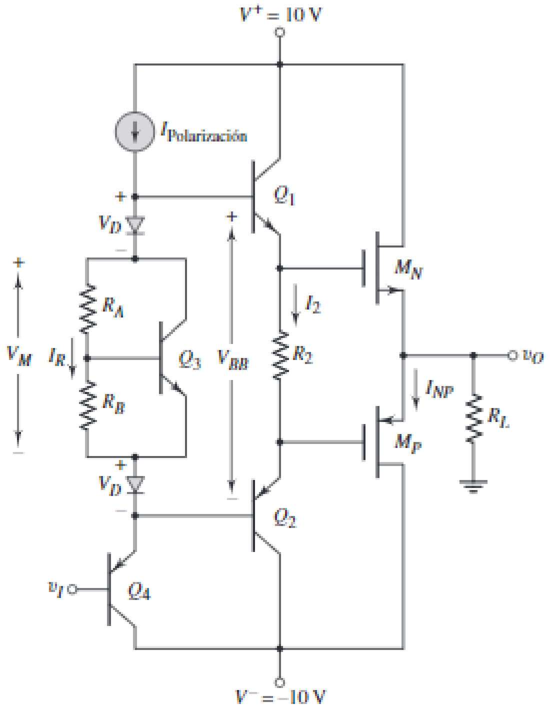


Figura 8.38 Etapa de salida para una aplicación de diseño.

Bernardo Pérez 1092771-211113O150

Idea de diseño: Los dispositivos de salida van a ser MOSFET debido a sus características de potencia superiores. La baja resistencia de salida de los transistores seguidores de emisor Q_1 y Q_2 tiende a aumentar la velocidad de conmutación de los transistores de salida. La caída de voltaje a través de la resistencia R_2 proporciona la polarización a M_n y M_p de modo que se reduce la distorsión de cruce.

Opciones: Se cuenta con MOSFET con parámetros $V_{TN} = 0.8$ V, $V_{TP} = -0.8$ V, $K_n = K_p = 5$ mA/V^2 y $\lambda = 0$. Se dispone de BJT con parámetros $I_{S1} = I_{S2} = 10^{-12}$ A, $I_{S3} = I_{S4} = 2 \times 10^{-13}$ A y $\beta = 150$. También se cuenta con diodos con parámetros $I_{SD} = 5 \times 10^{-13}$.

Solución: Para $I_{NP} = 0.5$ mA, los voltajes compuerta-fuente se encuentran a partir de

$$I_{NP} = K_n(V_{GSn} - V_{TN})^2$$

o

$$0.5 = 5(V_{GSn} - 0.8)^2$$

Como los dos transistores de salida coinciden, tenemos

$$V_{GSn} = V_{SGp} = 1.116\text{ V}$$

Si diseñamos para $I_2 = 2$ mA, entonces el valor de la resistencia R_2 es

$$R_2 = \frac{2(1.116)}{2} = 1.116\text{ k}\Omega$$

Al considerar los BJT, encontramos

$$V_{BE1} = V_{EB2} = V_T \ln\left(\frac{I_2}{I_{S1}}\right) = (0.026)\ln\left(\frac{2 \times 10^{-3}}{10^{-12}}\right) = 0.5568\text{ V}$$

Entonces tenemos

$$V_{BB} = 2(0.5568) + 2(1.116) = 3.3456\ \text{V}$$

Al omitir las corrientes de base, los voltajes a través de los diodos son

$$V_D = V_T \ln\left(\frac{I_D}{I_{SD}}\right) = (0.026)\ln\left(\frac{5 \times 10^{-3}}{5 \times 10^{-13}}\right) = 0.5987\ \text{V}$$

Se encuentra que el voltaje a través del circuito multiplicador V_{BE} es

$$V_M = V_{BB} - 2V_D = 3.3456 - 2(0.5987) = 2.1482\ \text{V}$$

Diseñaremos el circuito multiplicador V_{BE} de modo que $I_{C3} = (0.9)I_{\text{Polarización}}$ e $I_R = (0.1)I_{\text{Polarización}}$. Así,

$$V_{BE3} = V_T \ln\left(\frac{I_{C3}}{I_{S3}}\right) = (0.026)\ln\left[\frac{(0.9)(5 \times 10^{-3})}{2 \times 10^{-13}}\right]$$

o

$$V_{BE3} = 0.6198\ \text{V}$$

También tenemos

$$R_B = \frac{V_{BE3}}{I_R} = \frac{0.6198}{(0.1)(5 \times 10^{-3})} = 1.24\ \text{k}\Omega$$

A partir de la ecuación (8.48) tenemos

$$V_M = V_{BE3}\left(1 + \frac{R_A}{R_B}\right)$$

o

$$2.1482 = (0.6198)\left(1 + \frac{R_A}{R_B}\right)$$

con lo que se obtiene $R_A/R_B = 2.466$, de modo que $R_A = 2.466\ R_B = 3.06\ \text{k}\Omega$.

Vemos que

$$V_{EB4} = V_T \ln\left(\frac{I_{\text{Polarización}}}{I_{C4}}\right) = (0.026)\ln\left(\frac{5 \times 10^{-3}}{2 \times 10^{-13}}\right) = 0.6225\ \text{V}$$

Entonces, para $v_O = 0$, el voltaje de entrada v_I debe ser

$$v_I = -V_{SGP} - V_{EB2} - V_{EB4} = -1.116 - 0.5568 - 0.6225$$

o

$$v_I = -2.295\ \text{V}$$

Comentario: El voltaje de entrada requerido v_I para producir $v_O = 0$ se diseñaría a partir de la etapa previa del amplificador. Podemos observar que, excepto por $I_{\text{Polarización}}$, todos los parámetros de diseño son independientes de los voltajes de polarización V^+ y V^-.

8.7 RESUMEN

- En este capítulo analizamos y diseñamos amplificadores y etapas de salida capaces de entregar una cantidad considerable de potencia a la carga.
- Consideramos la corriente, el voltaje y la potencia nominales de los BJT y MOSFET, y el área de operación segura para los transistores se definió en términos de estos parámetros

Bernardo Pérez 1092771-2111130150
1092771211130150

Bernardo Pérez 1092771-2111130150

limitantes. La potencia máxima de un transistor se relaciona con la temperatura máxima permitida del dispositivo con que opera el dispositivo sin experimentar daño.

- Se definieron varias clases de amplificadores de potencia.
- En un amplificador clase A, la salida del transistor conduce 100 por ciento del tiempo. La eficiencia de energía máxima teórica para un amplificador normal clase A es 25 por ciento. Esta eficiencia se incrementa en teoría hasta 50 por ciento al incorporar al circuito inductores y transformadores.
- Las etapas de salida clase B están compuestas por pares complementarios de transistores que operan de manera equilibrada. En una operación ideal clase B, cada salida del transistor conduce 50 por ciento del tiempo. Para una etapa de salida clase B idealizada, la eficiencia de conversión de energía máxima teórica es 78.5 por ciento. Sin embargo, las etapas de salida clase B prácticas tienden a experimentar efectos de distorsión de cruce cuando la salida se acerca a cero volts.
- La etapa de salida clase A-B es semejante al circuito clase B excepto que en cada salida de transistor se suministra una pequeña polarización en reposo y conduce un poco más que 50 por ciento del tiempo. La eficiencia de conversión de energía de este circuito es menor que la de un circuito clase B, pero sustancialmente mayor que la de un circuito clase A. Además, la distorsión de cruce se reduce en gran medida.
- Como aplicación, se diseñó una etapa de salida clase AB con MOSFET.

EVALUACIÓN

Después de estudiar este capítulo, el lector debe ser capaz de:

✓ Describir los factores relacionados con la corriente de transistor máxima y el voltaje de transistor máximo.
✓ Definir el área de operación segura de un transistor y la curva de reducción de potencia.
✓ Definir la eficiencia de conversión de energía de una etapa de salida.
✓ Describir la operación de una etapa de salida clase A.
✓ Describir la operación de una etapa de salida ideal clase B y analizar el concepto de distorsión de cruce.
✓ Describir y diseñar una etapa de salida clase AB y analizar por qué la distorsión de cruce en esencia se elimina.

PREGUNTAS DE REPASO

1. Analice los factores limitantes para la corriente nominal máxima y el voltaje nominal máximo en un BJT y en un MOSFET.
2. Describa el área de operación segura para un transistor.
3. ¿Por qué en el diseño de un BJT de alta potencia suele usarse una estructura interdigitada?
4. Analice el papel de la resistencia térmica entre varias uniones en una estructura de transistores de alta potencia.
5. Defina y describa la curva de reducción de potencia para un transistor.
6. Defina la eficiencia de conversión de energía para una etapa de salida.
7. Describa la operación de una etapa de salida clase A.
8. Describa la operación de una etapa de salida ideal clase B.
9. Analice la distorsión de cruce.
10. ¿Qué se entiende por distorsión armónica?
11. Describa la operación de una etapa de salida clase AB y por qué es importante esta etapa de salida.

12. Describa la operación de un amplificador de emisor común clase A acoplado por transformador.
13. Trace una etapa de salida equilibrada complementaria BJT clase AB mediante un circuito multiplicador V_{BE}.
14. Trace una etapa de salida equilibrada complementaria MOSFET clase AB con todos los MOSFET.
15. ¿Cuáles son las ventajas de una configuración de un par Darlington?
16. Trace una configuración de dos transistores con BJT NPN y PNP que sean equivalentes a un BJT PNP único.

PROBLEMAS

Sección 8.2 Transistores de potencia

8.1 La corriente, el voltaje y la potencia nominales máximos de un MOSFET de potencia son 4 A, 40 V y 30 W, respectivamente. *a*) Trace e identifique el área de operación segura para este transistor, con escalas lineales de corriente y voltaje. *b*) Para el circuito de fuente común de la figura P8.1, determine R_D y trace la línea de carga que produce potencia máxima en el transistor para *i*) $V_{DD} = 24$ V y *ii*) $V_{DD} = 40$ V. *c*) Con los resultados del inciso *b*) determine la máxima corriente de drenaje posible para *i*) $V_{DD} = 24$ V y *ii*) $V_{DD} = 40$ V.

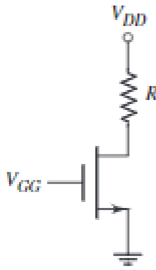


Figura P8.1

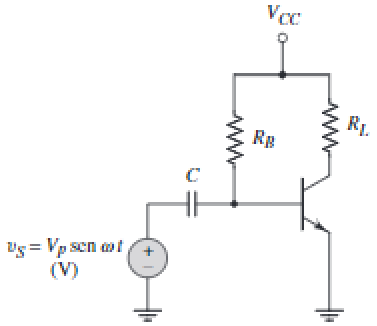


Figura P8.2

8.2 El circuito de emisor común de la figura P8.2 está polarizado en $V_{CC} = 24$ V. La máxima potencia del transistor se calcula en $P_{Q,\text{máx}} = 25$ W. Los otros parámetros del transistor son $\beta = 60$ y V_{BE}(encendido) $= 0.7$ V. *a*) Determine R_L y R_B de modo que el transistor esté polarizado en el punto de potencia máxima. *b*) Para $V_p = 12$ mV, determine la potencia media disipada en el transistor.

8.3 Para el transistor en el circuito de emisor común de la figura P8.2, los parámetros son: $\beta = 80$, $P_{D,\text{máx}} = 10$ W, $V_{CE(\text{man})} = 30$ V e $I_{C,\text{máx}} = 1.2$ A. *a*) Diseñe los valores de R_L y R_B para $V_{CC} = 30$ V. ¿Cuál es la potencia máxima disipada en el transistor? *b*) Con el valor de R_L del inciso *a*) encuentre $I_{C,\text{máx}}$ y V_{CC} si $P_{D,\text{máx}} = 5$ W. *c*) Calcule la máxima potencia de CA sin distorsión que es posible entregar a R_L en los incisos *a*) y *b*) para la hipótesis de que $i_C \geq 0$ y $0 \leq v_{CE} \leq V_{CC}$.

8.4 Trace la región de operación segura para un MOSFET. Identifique tres puntos arbitrarios en la hipérbola máxima. Suponga que cada uno de los puntos identificados es un punto Q y trace una línea de carga tangente por cada punto. Analice las ventajas o desventajas de cada punto respecto de la máxima amplitud posible de la señal.

Bernardo Pérez 1092771-2111130150
1092771-2111130150

8.5 Un MOSFET de potencia está conectado en una configuración de fuente común como se muestra en la figura P8.1. Los parámetros son: $I_{D,\text{máx}} = 4$ A, $V_{DS,\text{máx}} = 50$ V, $P_{D,\text{máx}} = 35$ W, $V_{TN} = 4$ V y $K_n = 0.25$ A/V^2. Los parámetros del circuito son $V_{DD} = 40$ V y $R_L = 10\ \Omega$. *a*) Trace e identifique el área de operación segura para este transistor con escalas lineales de corriente y voltaje. También dibuje la línea de carga en la misma gráfica. *b*) Calcule la potencia disipada en el transistor para $V_{GG} = 5, 6, 7, 8$ y 9 V. *c*) ¿Hay posibilidad de dañar el transistor? Explique.

D8.6 Considere el circuito de fuente común de la figura P8.6. Los parámetros del transistor son $V_{TN} = 4$ V y $K_n = 0.2$ A/V^2. *a*) Diseñe el circuito de polarización de modo que el punto Q esté en el centro de la línea de carga. *b*) ¿Cuál es la potencia disipada en el transistor en el punto Q? *c*) Determine los valores nominales máximos $I_{D,\text{máx}}$, $V_{DS,\text{máx}}$ y $P_{D,\text{máx}}$. *d*) Si $v_i = 0.5$ senωt V, calcule la potencia de CA entregada a R_L y determine la potencia media disipada en el transistor.

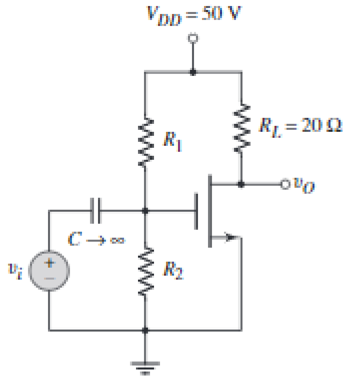


Figura P8.6

8.7 Un transistor particular está clasificado para una máxima disipación de potencia de 60 W si la temperatura del encapsulado está a 25 °C. Arriba de 25 °C, la disipación de energía permitida se reduce a 0.5 W/°C. *a*) Trace la curva de reducción de potencia. *b*) ¿Cuál es la máxima temperatura de unión permitida? *c*) ¿Cuál es el valor de $\theta_{\text{dis-encapsulado}}$?

8.8 La potencia nominal de un MOSFET es 50 W y la máxima temperatura de unión especificada está limitada a 150 °C. La temperatura ambiente es $T_{\text{amb}} = 25$ °C. Encuentre la relación entre la potencia de operación verdadera y $\theta_{\text{encapsualdo-amb}}$.

8.9 Para un MOSFET de potencia, $\theta_{\text{dis-encapsulado}} = 1.5$ °C/W, $\theta_{\text{disipador-amb}} = 2.8$ °C/W y $\theta_{\text{encapsulado-disipador}} = 0.6$ °C/W. La temperatura ambiente es 25 °C. *a*) Si la temperatura máxima de unión está limitada a $T_{j,\text{máx}} = 120$ °C, determine la máxima disipación de energía permitida. *b*) Con los resultados del inciso *a*) determine la temperatura del encapsulado y el disipador de calor.

8.10 Un BJT de potencia debe disipar 30 W de potencia. La máxima temperatura de unión permitida es $T_{j,\text{máx}} = 150$ °C, la temperatura ambiente es 25 °C y la resistencia térmica dispositivo-encapsulado es $\theta_{\text{dis-encapsulado}} = 2.8$ °C/W. *a*) Encuentre la máxima resistencia térmica permisible entre el encapsulado y el ambiente. *b*) Con los resultados del inciso *a*) determine la temperatura de unión si la potencia disipada en el transistor es 20 W.

8.11 La corriente de colector en reposo en un BJT es $I_{CQ} = 3$ A. La máxima temperatura de unión permitida es $T_{j,\text{máx}} = 150$ °C y la temperatura ambiente es 25 °C. Otros parámetros son $\theta_{\text{disipador-amb}} = 3.8$ °C/W, $\theta_{\text{encapsulado-disipador}} = 1.5$ °C/W y $\theta_{\text{dis-encapsulado}} = 4$ °C/W. *a*) Determine la potencia que puede disiparse con seguridad en el transistor. *b*) Con los resultados del inciso *a*) determine el máximo voltaje colector-emisor que puede aplicarse.

Bernardo Pérez 1092771-2111130150

Sección 8.3 Clases de amplificadores

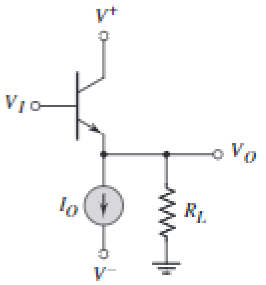


Figura P8.13

8.12 Para el amplificador clase A de la figura 8.16*a*), muestre que la máxima eficiencia de conversión teórica para una señal de entrada de onda cuadrada simétrica es 50 por ciento.

8.13 Considere el amplificador seguidor de emisor de la figura P8.13. *a*) En el supuesto de que $\beta \gg 1$, demuestre que la señal pequeña de ganancia de voltaje se escribe en la forma

$$A_v = \frac{I_C R_L}{I_C R_L + V_T} = \frac{R_L}{R_L + \dfrac{1}{g_m}}$$

b) Si $R_L = 8\ \Omega$, determine la mínima corriente de colector que produce una señal pequeña de ganancia de voltaje de *i*) $A_v = 0.9$, *ii*) $A_v = 0.95$ y *iii*) $A_v = 0.9970$.

8.14 Considere el amplificador seguidor de emisor de la figura P8.13. Debe entregarse una potencia media de 0.5 W a una carga de $R_L = 8\ \Omega$. *a*) ¿Cuáles son los valores máximos del voltaje de salida de ca y la corriente de carga de CA? *b*) La mínima corriente de colector ocurre cuando V_O alcanza el máximo valor negativo. Si la mínima corriente de colector debe ser 10 por ciento de I_O, determine I_O. (Use los resultados del inciso *a*).)

8.15 Considere el amplificador seguidor de emisor de la figura P8.13. Como el voltaje base-emisor es una función de la corriente de colector, la ganancia de voltaje cambia cuando lo hace la corriente de colector. Este efecto resulta en la distorsión de la señal de salida. Suponga que $R_L = 8\ \Omega$ e $I_O = 0.25$ A. Al definir la ganancia de voltaje como (problema 8.13)

$$A_v = \frac{R_L}{R_L + \dfrac{1}{g_m}}$$

encuentre la ganancia de voltaje para *a*) $V_O = +1.6$ V, *b*) $V_O = 0$ y *c*) $V_O = -1.6$ V.

8.16 Considere el amplificador seguidor de emisor clase A de la figura P8.16. Suponga que todos los transistores coinciden con V_{BE}(encendido) = 0.7 V, V_{CE}(sat) = 0.2 V, y $V_A = \infty$. Omita las corrientes de base. Determine los valores máximo y mínimo del voltaje de salida y los voltajes de entrada correspondientes para que el circuito opere en la región lineal.

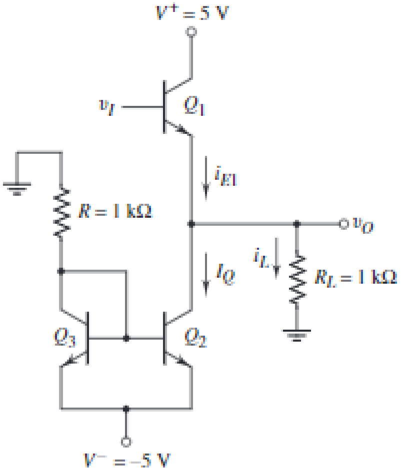


Figura P8.16

Bernardo Pérez 1092771-211130150
1092771211130150

8.17 Considere el circuito seguidor de fuente clase A de la figura P8.17. Los transistores coinciden con parámetros $V_{TN} = 0.5$ V, $K_n = 12$ mA/V^2, y $\lambda = 0$. Determine los valores máximo y mínimo del voltaje de salida y los voltajes de entrada correspondientes para que el circuito opere en la región lineal.

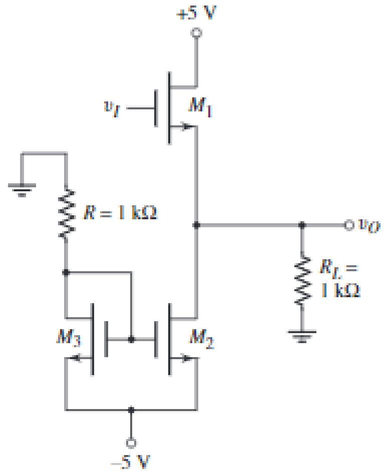


Figura P8.17

8.18 En la figura P8.16 se muestra un seguidor de emisor clase A polarizado con una corriente de fuente constante. Suponga parámetros del circuito de $V^+ = 12$ V, $V^- = -12$ V, y $R_L = 20$ Ω. Los parámetros del transistor son $\beta = 40$ y V_{BE}(encendido) $= 0.7$ V. La corriente mínima en Q_1 debe ser $i_{E1} = 50$ mA y el voltaje mínimo colector-emisor debe ser v_{CE}(mín) $= 0.7$ V. *a*) Determine el valor de R que produce la máxima oscilación posible de voltaje de salida. ¿Cuál es el valor de I_Q? ¿Cuáles son los valores máximo y mínimo de i_{E1}? *b*) Con los resultados del inciso *a*) calcule la eficiencia de conversión.

8.19 Los parámetros del circuito para el seguidor de emisor clase A de la figura P8.16 son $V^+ = 24$ V, $V^- = -24$ V y $R_L = 200$ Ω. Los parámetros del transistor son $\beta = 50$, V_{BE}(encendido) $= 0.7$ V y V_{CE}(sat) $= 0.2$ V. El voltaje de salida debe variar entre $+20$ V y -20 V. La corriente mínima en Q_1 debe ser $i_{E1} = 20$ mA. *a*) Encuentre el I_Q mínimo requerido y el valor mínimo de R. *b*) Para $v_O = 0$, encuentre la potencia disipada en el transistor Q_1 y la potencia disipada en la corriente de fuente (Q_2, Q_3 y R). *c*) Determine la eficiencia de conversión para un voltaje de salida de una onda senoidal simétrica de la señal de entrada con un valor máximo de 20 V.

8.20 Considere el circuito seguidor BiCMOS de la figura P8.20. Los parámetros del transistor BJT son V_{BE}(encendido) $= 0.7$ V, y V_{CE}(sat) $= 0.2$ V, $V_A = \infty$, y los parámetros del MOSFET son $V_{TN} = -1.8$ V, $K_n = 12$ mA/V2, $\lambda = 0$. Determine los valores máximo y mínimo del voltaje de salida y los voltajes de entrada correspondientes para que el circuito opere en la región lineal con *a*) $R_L = \infty$ y *b*) $R_L = 500$ Ω. *c*) ¿Cuál es el menor valor de R_L posible si en la salida se produce una onda senoidal pico de 2 V? ¿Cuál es el factor de eficiencia de conversión correspondiente?

8.21 Para la etapa de salida idealizada clase B en la figura 8.18 en el texto, demuestre que la máxima eficiencia de conversión teórica para una onda cuadrada simétrica de la señal de entrada es 100 por ciento.

8.22 Considere una etapa de salida idealizada clase B mostrada en la figura P8.22. (Los voltajes efectivos de encendido de los dispositivos A y B son cero, y los voltajes de "saturación" de v_A y v_B son cero.) Suponga $V^+ = 5$ V y $V^- = -5$ V. Suponga que en la salida se produce una onda senoidal simétrica. *a*) ¿Cuál es el voltaje de salida

Bernardo Pérez 1092771-2111130150

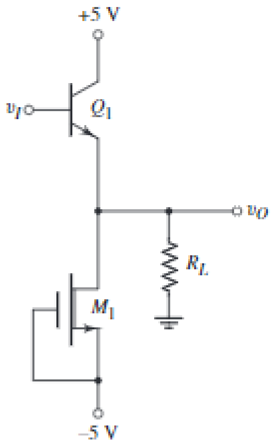


Figura P8.20

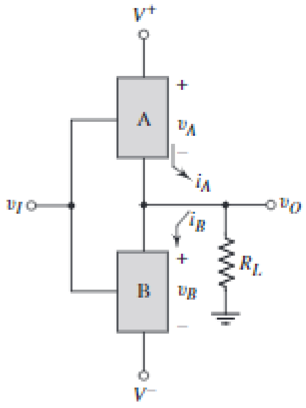


Figura P8.22

máximo con una eficiencia de conversión de energía máxima? *b*) ¿Cuál es el voltaje de salida máximo cuando cada dispositivo disipa la potencia máxima? *c*) Si la máxima disipación de energía permitida en cada dispositivo es 2 W y el voltaje de salida está en su valor máximo, ¿cuál es el menor valor permitido de la resistencia de carga de salida?

8.23 Considere una etapa de salida idealizada clase B mostrada en la figura P8.22. (Consulte en el problema 8.22 las definiciones de "ideal".) La etapa de salida debe entregar 50 W de potencia media a una carga de 24 Ω para una onda senoidal simétrica de la señal de entrada. Suponga que los voltajes de alimentación son $\pm n$ volts, donde n es un entero. *a*) Los voltajes de alimentación de potencia deben ser al menos 3 V mayores que el máximo voltaje de salida. ¿Cuáles deben ser los voltajes de alimentación? *b*) ¿Cuál es la corriente máxima en cada dispositivo? *c*) ¿Cuál es la eficiencia de conversión de energía?

8.24 Considere la etapa de salida clase B con MOSFET complementarios de la figura P8.24. Los parámetros del transistor son $V_{TN} = V_{TP} = 0$ y $K_n = K_p = 0.4$ mA/V^2. Sea $R_L = 5$ kΩ. *a*) Encuentre el máximo voltaje de salida de modo que M_n permanezca polarizado en la región de saturación. ¿Cuáles son los valores correspondientes de i_L y v_I para esta condición? *b*) Determine la eficiencia de conversión para una onda senoidal simétrica de la señal de salida con el valor máximo encontrado en el inciso *a*).

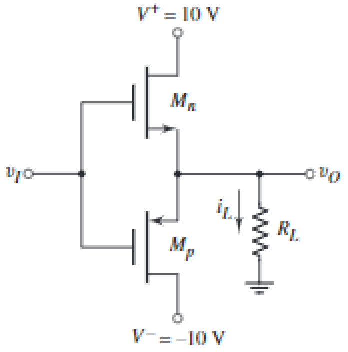


Figura P8.24

8.25 Para la etapa de salida clase B de la figura P8.24, los voltajes de polarización son $V^+ = 12$ V y $V^- = -12$ V. La resistencia de carga es $R_L = 50$ Ω y los parámetros

Bernardo Pérez 1092771-2111130150
10927712111130150

del transistor son $V_{TN} = V_{TP} = 0$ y $K_n = K_p = 4$ mA/V^2. *a*) Grafique v_O contra v_I para $-10 \leq v_I \leq +10$ V. *b*) ¿Cuál es la ganancia de voltaje, $A_v = dv_O/dv_I$, en *i*) $v_I = 0$, *ii*) $v_I = 1$ V y *iii*) $v_I = 10$ V?

8.26 En la figura P8.24 se muestra una etapa de salida simplificada clase AB con BJT. Los parámetros del circuito son $V_{CC} = 5$ V y $R_L = 1$ kΩ. Para cada transistor, $I_S = 2 \times 10^{-15}$ A. *a*) Determine el valor de V_{BB} que produce $i_{Cn} = i_{Cp} = 1$ mA cuando $v_I = 0$. ¿Cuál es la potencia disipada en cada transistor? *b*) Para $v_O = -3.5$ V, determine i_L, i_{Cn}, i_{Cp} y v_I. ¿Cuál es la potencia disipada en Q_n, Q_p y R_L?

8.27 En la figura 8.26 se muestra una etapa de salida simplificada clase AB con MOSFET de modo mejorado. Los parámetros del circuito son $V_{DD} = 12$ V y $R_L = 1$ kΩ. Los parámetros del transistor son $V_{TN} = -V_{TP} = 1.5$ V y $K_n = K_p = 4$ mA/V^2. *a*) *i*) Determine el valor de V_{BB} de modo que $i_{Dn} = i_{Dp} = 1$ mA cuando $v_I = 0$. *ii*) ¿Cuál es la potencia disipada en cada transistor? *b*) *i*) Determine el máximo voltaje de salida tal que M_n permanezca polarizado en la región de saturación. *ii*) ¿Cuáles son los valores de i_{Dn}, i_{Dp}, i_L y v_I para este caso? *iii*) Calcule la potencia disipada en M_n, M_p y R_L para este caso.

8.28 Considere la etapa de salida clase AB en la figura P8.28. Los diodos y los transistores coinciden, con parámetros $I_S = 6 \times 10^{-12}$ A, y $\beta = 40$. *a*) Determine R_1 tal que la corriente mínima en los diodos sea 25 mA cuando $v_O = 24$ V. Encuentre i_N e i_P para esta condición. *b*) Con los resultados del inciso *a*) determine las corrientes en los diodos y en el transistor cuando $v_O = 0$.

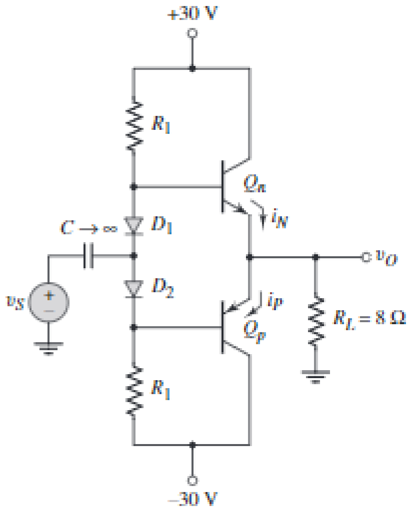


Figura P8.28

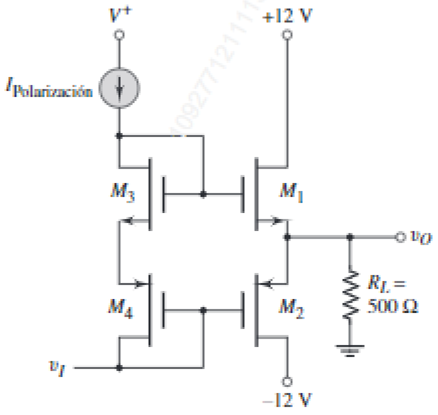


Figura P8.29

*8.29 En la figura P8.29 se muestra una etapa de salida clase AB con MOSFET de modo mejorado. El voltaje de umbral de cada transistor es $V_{TN} = -V_{TP} = 1$ V y los parámetros de conducción de los transistores de salida son $K_{n1} = K_{p2} = 5$ mA/V^2. Sea $I_{Polarización} = 200$ μA. *a*) Determine $K_{n3} = K_{p4}$ tal que las corrientes de drenaje en reposo en M_1 y M_2 sean 5 mA. *b*) Con los resultados del inciso *a*) encuentre la señal pequeña de ganancia de voltaje $A_v = dv_O/dv_I$ evaluada en *i*) $v_O = 0$ y *ii*) $v_O = 5$ V.

D8.30 Considere la etapa de salida clase AB con MOSFET de modo mejorado de la figura 8.26. Los parámetros son $V_{DD} = 10$ V y $R_L = 100$ Ω. Para los transistores M_n y M_p, $V_{TN} = -V_{TP} = 1$ V. La amplitud máxima del voltaje de salida está limitada a 5 V. Diseñe el circuito de modo que la señal pequeña de ganancia de voltaje sea $A_v = dv_O/dv_I = 0.95$ cuando $v_O = 0$.

Bernardo Pérez 1092771-2111130150

8.31 Los parámetros del amplificador de la figura 8.28*a*) son $V_{CC} = 12$ V, $R_E = 20\ \Omega$, $R_1 = 14$ kΩ, y $R_2 = 10$ kΩ. Los parámetros del transistor son $\beta = 90$ y V_{BE}(encendido) = 0.7 V. *a*) Determine el valor en reposo I_{CQ}. *b*) Encuentre el valor R_L tal que la potencia máxima sea entregada a la carga. *c*) ¿Cuál es la potencia máxima que puede entregarse a la carga si el voltaje de salida debe permanecer en el rango $1 \le v_O \le 23$ V? *d*) Con los resultados del inciso *c*) y omitiendo las corrientes en las resistencias de polarización, ¿cuál es la eficiencia de conversión?

D8.32 Para el amplificador acoplado por inducción de la figura 8.28*a*), los parámetros son $V_{CC} = 15$ V, $R_E = 0.1$ kΩ, y $R_L = 1$ kΩ. Los parámetros del transistor son $\beta = 100$ y $V_{BE} = 0.7$ V. Diseñe R_1 y R_2 para entregar la máxima potencia a la carga. ¿Cuál es la potencia máxima que puede entregarse a la carga?

8.33 Considere el circuito de emisor común acoplado por transformador de la figura P8.33 con parámetros $V_{CC} = 12$ V, $R_E = 20\ \Omega$, $R_L = 8\ \Omega$, $R_1 = 2.3$ kΩ, y $R_2 = 1.75$ kΩ. Los parámetros del transistor son $\beta = 40$ y V_{BE}(encendido) = 0.7 V. *a*) Determine el valor en reposo I_{CQ}. *b*) Determine la relación de vueltas *a* tal que la máxima potencia se entregue a la carga. *c*) Determine la potencia máxima que puede entregarse a la carga si el voltaje v_1 debe permanecer en el rango $2 \le v_1 \le 20$ V. *d*) Con los resultados del inciso *c*) y sin las corrientes en las resistencias de polarización encuentre la eficiencia de conversión.

8.34 Los parámetros para el circuito de emisor común acoplado por transformador en la figura P8.33 son$V_{CC} = 36$ V y $n_1 : n_2 = 4 : 1$. La potencia de la señal entregada a la carga es 2 W. Determine: *a*) el voltaje rms a través de la carga; *b*) el voltaje rms a través del primario del transformador; y *c*) las corrientes en el primario y en el secundario. *d*) Si $I_{CQ} = 150$ mA, ¿cuál es la eficiencia de conversión?

8.35 Un BJT seguidor de emisor está acoplado a una carga con un trasformador ideal, como se muestra en la figura P8.35. No se muestra el circuito de polarización. La ganancia de corriente del transistor es $\beta = 49$, y el transistor está polarizado de modo que $I_{CQ} = 100$ mA. *a*) Obtenga las expresiones para las funciones de transferencia de voltaje v_e/v_i y v_o/v_i. *b*) Encuentre $n_1 : n_2$ para máxima transferencia de potencia de CA a R_L. *c*) Determine la señal pequeña de resistencia de salida que ve de vuelta hacia el emisor.

Bernardo Pérez 1092771-2111130150
1092771211130150

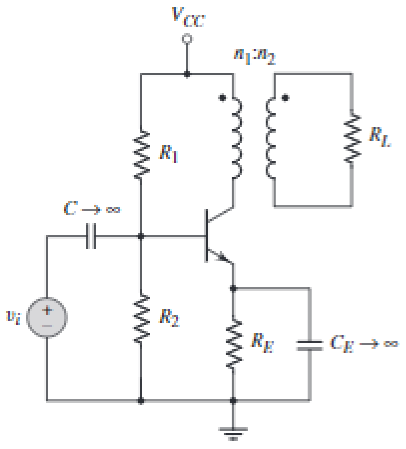


Figura P8.33

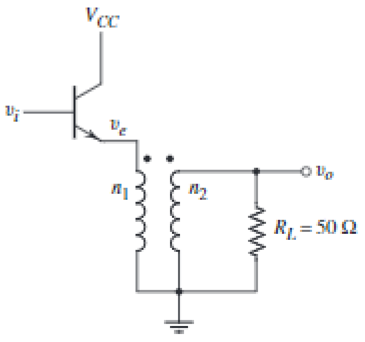


Figura P8.35

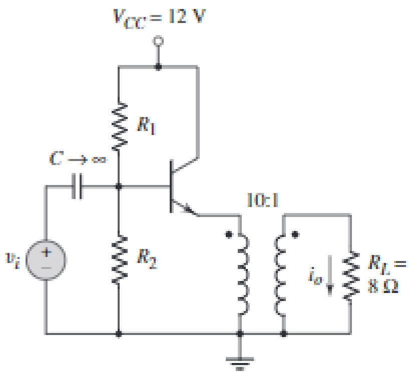


Figura P8.36

D8.36 Considere el seguidor de emisor acoplado por transformador de la figura P8.36. Suponga un transformador ideal. Los parámetros del transistor son $\beta = 100$ y $V_{BE} = 0.7$ V. *a*) Diseñe el circuito para que proporcione una ganancia de corriente

en $A_i = i_o/i_i = 80$. *b*) Si la magnitud de la corriente del emisor de la señal está limitada a 0.9 I_{CQ} para evitar distorsión, determine la potencia entregada a la carga, así como la eficiencia de conversión.

D8.37 Un seguidor de emisor clase A acoplado por transformador debe entregar 2 W a un altavoz de 8 Ω. Sean $V_{CC} = 18$ V, $\beta = 100$, y $V_{BE} = 0.7$ V. *a*) Determine la relación de transformación requerida $n_1 : n_2$. *b*) Determine la potencia mínima del transistor.

D8.38 Repita el problema 8.36 si el lado primario del transformador tiene una resistencia de 100 Ω.

Sección 8.5 Etapas de salida complementarias equilibradas clase AB

8.39 Considere el circuito de la figura 8.31. Los parámetros del circuito son $I_{\text{Polarización}} = 1$ mA, $R_L = 100\ \Omega$, $V^+ = 10$ V, y $V^- = -10$ V. Los parámetros del diodo y el transistor son $I_{SD} = 5 \times 10^{-16}$ A e $I_{SQ} = 7 \times 10^{-15}$ A, respectivamente. Omita las corrientes de base y encuentre *a*) V_{BB} y *b*) las corrientes de colector en reposo (para $v_O = 0$).

D8.40 El circuito de la figura 8.31 debe diseñarse de modo que las corrientes de colector en reposo sean 4 mA ($v_O = 0$). Suponga $I_{SQ} = 2 \times 10^{-15}$ A e $I_{SD} = 4 \times 10^{-16}$ A. Omita las corrientes de base para determinar *a*) el valor requerido de $I_{\text{Polarización}}$, *b*) el valor resultante de V_{BB} y *c*) el valor requerido de v_I.

8.41 El valor de $I_{\text{Polarización}}$ en el circuito de la figura 8.31 es 0.5 mA. Suponga que los parámetros del diodo y del transistor son $I_{SD1} = 10^{-16}$ A, $I_{SD2} = 4 \times 10^{-16}$ A, $I_{SQn} = 8 \times 10^{-16}$ A, e $I_{SQp} = 1.6 \times 10^{-15}$ A. Para $v_O = 0$ y omitiendo las corrientes de base, determine *a*) V_{BB}, *b*) v_{BEn} y v_{EBp}, *c*) las corrientes de colector en reposo y *d*) el valor requerido de v_I.

8.42 Todos los transistores en la etapa de salida en la figura 8.34 se han hecho coincidir. Sus parámetros son $\beta = 60$ e $I_S = 5 \times 10^{-13}$ A. Las resistencias R_1 y R_2 se sustituyen por fuentes de corriente ideal de 3 mA, y $R_3 = R_4 = 0$. Sean $V^+ = 10$ V y $V^- = -10$ V. *a*) Determine las corrientes de colector en reposo en los cuatro transistores para $v_I = v_O = 0$. *b*) Para una resistencia de carga de $R_L = 200\ \Omega$ y un voltaje de salida máximo de 6 V, determine la ganancia de corriente y la ganancia de voltaje del circuito.

*8.43 Considere el circuito de la figura 8.34. Los voltajes de alimentación son $V^+ = 10$ V y $V^- = -10$ V, y los valores de las resistencias R_3 y R_4 son cero. Los parámetros del transistor son $\beta_1 = \beta_2 = 120$, $\beta_3 = \beta_4 = 50$, $I_{S1} = I_{S2} = 2 \times 10^{-13}$ A, e $I_{S3} = I_{S4} = 2 \times 10^{-12}$ A. *a*) El rango en la corriente de salida es $-1 \le i_O \le +1$ A. Determine los valores de R_1 y R_2 tales que las corrientes en Q_1 y Q_2 no varíen más de 2 : 1. *b*) Con los resultados del inciso *a*) determine las corrientes de colector en reposo en los cuatro transistores para $v_I = v_O = 0$. *c*) Calcule la resistencia de salida, excluyendo R_L, para un voltaje de salida en reposo cero. Suponga que la resistencia de la fuente de v_I es cero.

8.44 Con los parámetros del ejemplo 8.11 para el circuito en la figura 8.34 calcule la resistencia de entrada cuando el voltaje de salida en reposo es cero.

8.45 *a*) Diseñe de nuevo la etapa de salida clase AB en la figura 8.34 con MOSFET de modo mejorado. Sea $R_3 = R_4 = 0$. Dibuje el circuito. *b*) Suponga voltajes de polarización de $V^+ = 10$ V y $V^- = -10$ V. Suponga que los voltajes de umbral de los dispositivos de canal N son $V_{TN} = 1$ V y que los voltajes de umbral de los dispositivos de canal P son $V_{TP} = -1$ V. También suponga que los parámetros de conducción son $K_{p1} = K_{n2} = 2\ \text{mA/V}^2$ y $K_{n3} = K_{p4} = 5\ \text{mA/V}^2$. Determine R_1 y R_2 de modo que las corrientes de drenaje en reposo en los transistores de salida sean 5 mA (para $v_I = v_O = 0$.) *c*) Con los resultados del inciso *b*) encuentre las corrientes en M_1 y M_2. *d*) Si $R_L = 150\ \Omega$, determine la corriente en cada transistor, el voltaje de entrada v_I y la potencia entregada a la carga si $v_O = 3.5$ V.

Bernardo Pérez 1092771-2111130150

8.46 Considere la etapa de salida MOSFET clase AB de la figura P8.46. Los parámetros del circuito son $I_{\text{Polarización}} = 0.2$ mA y $R_L = 1$ kΩ. Los parámetros del transistor son $k'_n = 100\ \mu\text{A/V}^2$, $k'_p = 40\ \mu\text{A/V}^2$, $V_{TN} = 0.8$ V, y $V_{TP} = -0.8$ V. Para la condición en reposo, suponga $v_{SG3} = v_{SG4}$ y $v_{SG1} = v_{SG2}$. Cuando $v_I = -1.5$ V, $v_O = 0$ e $i_{D1} = i_{D2} = 0.5$ mA. Determine la relación entre ancho y longitud de cada transistor.

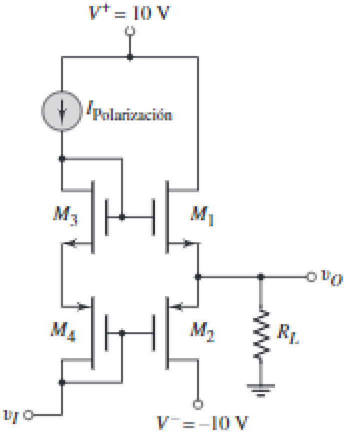


Figura P8.46

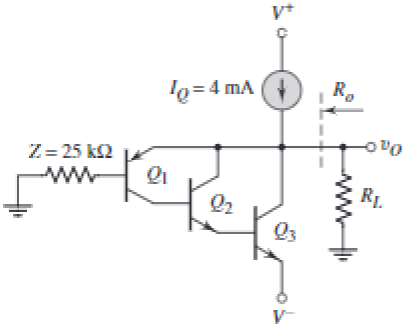


Figura P8.47

8.47 La figura P8.47 muestra una configuración Darlington PNP seguidor de emisor compuesta que disipa corriente desde una carga. El parámetro I_Q es la corriente de polarización equivalente y Z es la impedancia equivalente en la base de Q_1. Suponga que los parámetros del transistor son β(PNP) = 10, β(NPN) = 50, $V_{AP} = 50$ V, y $V_{AN} = 100$ V, donde V_{AP} y V_{AN} son los voltajes Early de los dispositivos PNP y NPN, respectivamente. Calcule la resistencia de salida R_o.

*8.48 Considere la etapa de salida clase AB de la figura P8.48. Los parámetros son $V^+ = 12$ V, $V^- = -12$V, $R_L = 100\ \Omega$, e $I_{\text{Polarización}} = 5$ mA. Los parámetros del transistor y del diodo son $I_S = 10^{-13}$ A. Las ganancias de corriente del transistor son $\beta_n = 100$ y $\beta_p = 20$ para los dispositivos NPN y PNP, respectivamente. *a*) Para $v_O = 0$, determine V_{BB}, y la corriente de colector en reposo y el voltaje base-emisor para cada transistor. *b*) Repita el inciso *a*) con $v_O = 10$ V. ¿Cuál es la potencia entregada a la carga y cuál es la potencia disipada en cada transistor?

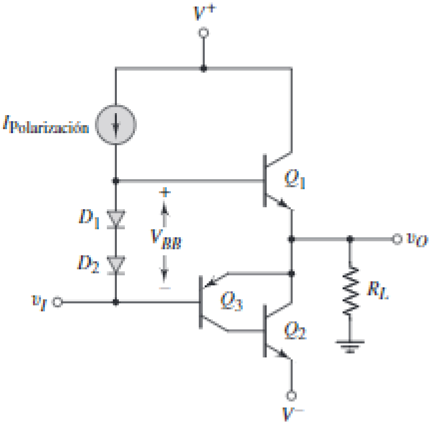


Figura P8.48

Bernardo Pérez 1092771-211130150
109277121113O150

*8.49 Para la etapa de salida clase AB en la figura 8.36, los parámetros son $V^+ = 24$ V, $V^- = -24$V, $R_L = 20\ \Omega$ e $I_{\text{Polarización}} = 10$ mA. Los parámetros del diodo y del transistor son $I_S = 2 \times 10^{-12}$ A. Las ganancias de corriente del transistor son $\beta n = 20$ y $\beta p = 5$ para los dispositivos NPN y PNP, respectivamente. *a*) Para $v_O = 0$, determine V_{BB}, y la corriente de colector en reposo y el voltaje base-emisor para cada transistor. *b*) Una potencia media de 10 watts debe entregarse a la carga. Determine la corriente de colector en reposo en cada transistor y la potencia instantánea disipada en Q_2, Q_5 y R_L cuando el voltaje de salida está en su amplitud negativa máxima.

PROBLEMAS DE SIMULACIÓN POR COMPUTADORA

8.50 *a*) Con una simulación por computadora grafique las características de transferencia de voltaje de la etapa de salida equilibrada mostrada en la figura 8.19 para demostrar la distorsión de cruce. *b*) Repita el inciso *a*) con la etapa de salida clase AB de la figura 8.24. Use varios valores de V_{BB}.

8.51 Con una simulación por computadora grafique las características de transferencia de voltaje de la etapa de salida clase AB con un circuito de polarización multiplicador V_{BE}. Use los parámetros descritos en el ejemplo 8.10.

8.52 Con una simulación por computadora compruebe los resultados del ejemplo 8.11.

8.53 Con una simulación por computadora grafique las características de transferencia de voltaje de la etapa de salida clase AB con los pares Darlington mostrados en la figura 8.36.

PROBLEMAS DE DISEÑO

[Nota: Cada diseño debe relacionarse con un análisis por computadora.]

*D8.54 Diseñe un amplificador de audio que entregue una potencia media de 10 W a un altavoz de 8 Ω. El ancho de banda debe cubrir el rango de 20 Hz a 18 kHz. Especifique las ganancias de corriente mínimas, así como la corriente, voltaje y potencia nominal de todos los transistores.

*D8.55 Diseñe un amplificador seguidor de emisor acoplado por transformador de clase A que entregue 10 W a un altavoz de 8 Ω. La temperatura ambiente es 25 °C y la temperatura máxima de unión es $T_{j,\text{máx}} = 150$ °C. Suponga que los valores de las resistencias térmicas son $\theta_{\text{disp-encapsulado}} = 3.2$ °C/W, $\theta_{\text{encapsulado-disipador}} = 0.8$ °C/W y $\theta_{\text{disipador-amb}} = 4$ °C/W. Especifique el voltaje de alimentación, la relación de vueltas del transformador, los valores de las resistencias de polarización, y las especificaciones de la corriente, el voltaje y la potencia del transistor.

*D8.56 Diseñe la etapa de salida clase AB con el multiplicador V_{BE} en la figura 8.32 para entregar un promedio de 1 W a una carga de 8 Ω. El voltaje de salida máximo no debe ser mayor que 80 por ciento de V^+. Sea $V^- = -V^+$. Especifique los parámetros del circuito y del transistor.

*D8.57 Diseñe el circuito de la figura P8.46 para entregar 2 W a una carga de 20 ohm. El máximo voltaje de salida debe ser una onda senoidal simétrica de 8 V.

Bernardo Pérez 1092771-2111130150

Prólogo II

Bernardo Pérez 1092771-2111130151

10927712111130151

Bernardo Juárez 1094254-2201070033

Prólogo al diseño electrónico

VISTA PREVIA

En la parte 1 estudiamos, en su mayor parte, circuitos electrónicos discretos; es decir, circuitos con resistencias, capacitores y transistores discretos. El análisis de estos circuitos fundamentales proporcionó una comprensión básica de la operación y las características de los circuitos. También se presentaron algunos análisis de diseño para introducir el concepto de diseño de circuitos electrónicos. Como parte del análisis de diseño se consideraron varios ajustes.

En la parte 2 desarrollaremos, analizaremos y diseñaremos circuitos electrónicos analógicos más complicados. Combinaremos y ampliaremos los circuitos básicos considerados en la parte 1 para formar estos circuitos más complicados. No obstante, casi siempre continuaremos analizando y diseñando circuitos discretos; estos circuitos suelen fabricarse como circuitos integrados. En este breve prólogo analizamos algunos aspectos fundamentales del proceso de diseño electrónico.

Bernardo Juárez 1094254-2201070033

1094254220107003

ENFOQUE DE DISEÑO

El proceso de diseño puede considerarse desde dos puntos de vista, como se indica en la figura PR2.1. El proceso de diseño de arriba hacia abajo o descendente empieza con un concepto global del sistema propuesto. Todo el sistema se divide en subsistemas, uno de los cuales puede incluir la electrónica asociada con el proyecto. Luego, la electrónica se divide en su propio conjunto de subsistemas.

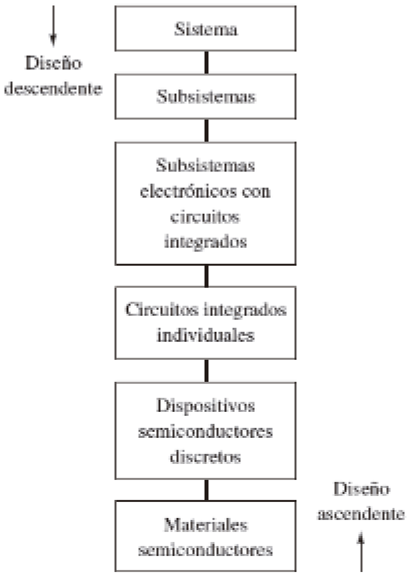


Figura PR2.1 Enfoques descendente y ascendente del diseño electrónico.

Bernardo Juárez 1094254-2201070033

El diseño de abajo hacia arriba o ascendente suele depender de tecnologías y dispositivos existentes, lo cual significa que los subsistemas electrónicos suelen diseñarse con circuitos integrados existentes. Es posible diseñar y fabricar nuevos circuitos integrados o según sea necesario para una aplicación especializada, aunque esto puede incrementar el costo del sistema.

El ingeniero de diseño debe ser capaz de evaluar estrategias y tecnologías de diseño para determinar si cumplen los objetivos o el funcionamiento del diseño. Para el diseño de circuitos es esencial comprender la operación y las características de circuitos básicos, así como para elegir de manera idónea en un proceso de diseño de arriba hacia abajo.

El proceso de diseño de abajo hacia arriba o ascendente suele empezar en un laboratorio de investigación con el desarrollo de materiales semiconductores nuevos y únicos. Dispositivos y circuitos basados en silicio siguen dominando la tecnología electrónica, aunque los semiconductores compuestos adquieren importancia en aplicaciones especializadas. Estos materiales semiconductores compuestos se utilizan en el desarrollo y diseño de nuevos dispositivos discretos, como los JFET de alto rendimiento y los dispositivos optoelectrónicos mejorados. Estos nuevos dispositivos pueden incorporarse en circuitos integrados, lo que a la larga puede permitir el desarrollo de nuevos sistemas basados en las características y propiedades de los nuevos dispositivos.

DISEÑO DEL SISTEMA

Considere un enfoque descendente en que el diseño de un circuito o sistema electrónico empieza con un diseño propuesto para un gran sistema, como un nuevo avión. Diseñar y construir un sistema así puede implicar cientos e inclusive miles de ingenieros desde el concepto inicial hasta el sistema final en operación. El concepto empieza con un conjunto de especificaciones u objetivos de desempeño. El gran sistema total del avión se descompone en subsistemas, como los de la figura PR2.2.

Las especificaciones del subsistema electrónico suelen determinarse por las especificaciones globales del sistema, que pueden incluir cuestiones como tamaño, peso y consumo de energía. El diseño es un proceso iterativo, y las compensaciones son parte integral del proceso, desde el sistema global hasta cada circuito individual. A medida que avanza el trabajo, las especificaciones del sistema global o del subsistema pueden refinarse o modificarse. Durante el diseño pueden surgir cuestiones imprevistas, de modo que quizá se necesiten ajustes. Por ejemplo, puede haber sacrificios entre el desempeño y el costo del avión. Un alto desempeño puede requerir electrónica muy costosa y costos más altos que los esperados en el desarrollo

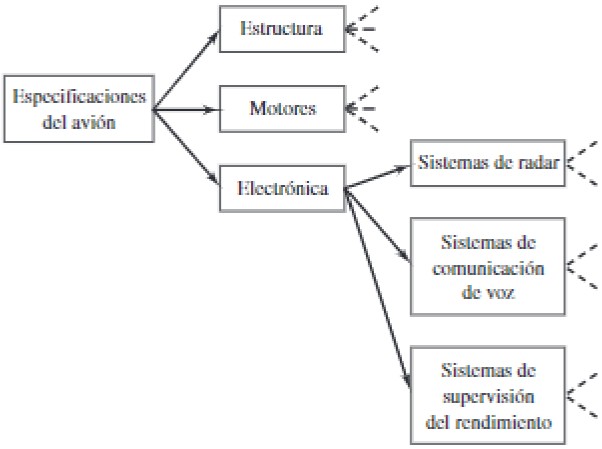


Figura PR2.2 Diagramas de bloque de sistema y subsistema para un aeroplano.

de motores de alto rendimiento. Una vez finalizados los requerimientos del sistema o del subsistema, los ingenieros de diseño evalúan varios enfoques para satisfacer las especificaciones de diseño. Para un diseño es raro que haya una solución única, por lo que la creatividad ingenieril forma parte integral de esta fase.

Una vez que se escogen enfoques idóneos para un subsistema global, como el subsistema de electrónica, éste se descompone en subsistemas más pequeños. Por ejemplo, la descomposición inicial de la electrónica puede incluir sistemas de radar, comunicaciones de voz y sistemas de supervisión del rendimiento de aeronaves, como se muestra en la figura PR2.2. Las especificaciones de cada subsistema se elaboran a partir del conjunto global de especificaciones.

DISEÑO ELECTRÓNICO

En la figura PR2.3 se muestra un diagrama de flujo del proceso de diseño electrónico general. Este diagrama se aplica a todo un sistema o a un circuito individual. Para cada sistema electrónico se elabora un conjunto de especificaciones y luego cada sistema se divide en muchos circuitos más sencillos. Por ejemplo, un sistema electrónico relativamente simple puede ser un indicador de peligro de alta temperatura. Si la temperatura de un motor o de una parte particular de un motor asciende más que algún valor preestablecido, se encendería una luz de advertencia en la cabina del piloto.

Se han considerado enfoques de diseño inicial y se propone una configuración de circuito con base en la experiencia y creatividad del ingeniero de diseño del circuito. Es aquí donde adquiere importancia la experiencia en el análisis de muchos tipos diferentes de circuitos electrónicos. El conocimiento de características particulares, como impedancia de entrada, impedancia de salida, características de ganancia y ancho de banda para muchos tipos de circuitos, se utiliza para escoger la configuración de un circuito particular.

La figura PR2.4 muestra un diagrama de bloques para la configuración de un circuito particular que puede servir como punto de partida para el diseño del indicador de temperatura. El bloque que muestra el amplificador puede dividirse aún más a fin de mostrar una configuración deseada para el circuito. Luego se escogen los valores de los componentes.

Bernardo Juárez 1094254-2201070033
1094254-2201070033

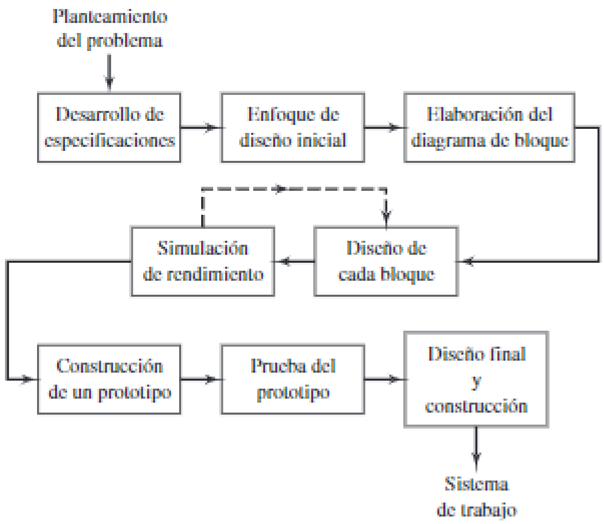


Figura PR2.3 Diagrama de flujo del proceso de diseño.

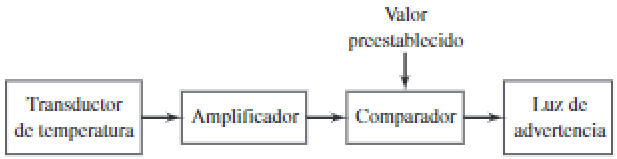


Figura PR2.4 Diagrama de bloque del circuito de luz de advertencia de temperatura.

La elección de un transductor de temperatura se basa en parte en el rango de temperatura deseado. El diseño del amplificador empieza con la señal de salida anticipada del transductor de temperatura, lo que a su vez implica un nivel requerido de impedancia de entrada y de ganancia de señal para el amplificador. La estabilidad necesaria de la ganancia del amplificador puede determinar si es posible usar un diseño de un amplificador simple o puede ser necesario un amplificador más complicado con realimentación. Además, la ubicación del amplificador en la aeronave puede determinar el rango de temperatura sobre el que debe funcionar el amplificador. El comparador compara la salida del amplificador, que corresponde a una temperatura particular, con un valor preestablecido. Si la salida del amplificador es mayor que el valor preestablecido, entonces la salida del comparador debe ser capaz de activar la luz de advertencia. Los niveles de voltaje y corriente requeridos para activar la luz de advertencia se determinan e incorporan al diseño del comparador.

Al proponer la configuración inicial de un circuito y los valores de sus componentes, el ingeniero de diseño debe aplicar un método intuitivo basado en gran medida en su experiencia. Sin embargo, una vez completado este diseño inicial, el diseño debe comprobarse con un análisis matemático o con una simulación por computadora. El proceso de diseño inicial puede incluir cálculos en que se usen modelos simples para los transistores y los circuitos. Normalmente, se requiere un análisis más detallado para tomar en cuenta cuestiones como variaciones de temperatura, tolerancias en los valores de los componentes y otras variaciones de parámetros con base en una aplicación particular.

La estimación o simulación del rendimiento del circuito suele ser una fase muy importante en el proceso de diseño. Para validar el diseño final es necesario simular, con la mayor precisión posible, el rendimiento de los dispositivos discretos y circuitos integrados en el diseño. Se requieren modelos de simulación para cada componente del circuito para pronosticar la operación y características de los circuitos diseñados. Con base en estos modelos de simulación es posible evaluar ajustes entre tecnologías y dispositivos para obtener el rendimiento óptimo. Con modelos de simulación mejorados, la etapa de desarrollo de placa puede eliminarse y el proceso de diseño puede proceder directamente a la construcción de un circuito prototipo. Como el circuito prototipo puede implicar la fabricación de circuitos integrados especializados o por medida, esta fase del proceso de diseño puede ser costosa; por tanto, es necesario evitar errores costosos en el diseño. Una buena simulación del circuito puede identificar problemas potenciales para corregirlos antes de fabricar el circuito prototipo.

Luego, el circuito prototipo se pone a prueba y evalúa. En este punto, un rediseño menor puede implicar sólo la selección de valores de componentes un poco distintos. Un rediseño más amplio puede requerir la selección de una configuración de circuito completamente diferente a fin de cumplir los requerimientos del sistema. Por último, todo el sistema se construye a partir de subsistemas operativos.

CONCLUSIÓN

El diseño implica creatividad, y es difícil y gratificante. El diseño se basa en la experiencia. El proceso de diseño en la parte 2 del texto se basa en la experiencia adquirida en la parte 1. Nuestra experiencia de diseño debe continuar creciendo a medida que avancemos en el resto de este libro.

Bernardo Juárez 1094254-2201070033

Amplificadores operacionales ideales y circuitos AMP-OP[1]

Capítulo 9

Un amplificador operacional (AMP-OP) es un circuito integrado que amplifica la diferencia entre dos voltajes de entrada y produce una sola salida. El AMP-OP es frecuente en electrónica analógica y puede interpretarse como otro dispositivo electrónico en forma muy semejante al transistor bipolar o de efecto de campo.

El término amplificador operacional proviene de las aplicaciones originales del dispositivo a principios de la década de 1960. Los AMP-OP, junto con resistores y capacitores, se usaron en computadoras analógicas para realizar operaciones matemáticas con el objeto de resolver ecuaciones diferenciales e integrales. Las aplicaciones de los AMP-OP se ampliaron significativamente desde esos primeros días.

La razón principal para posponer el estudio de los AMP-OP hasta ahora es que podemos usar un circuito de transistores relativamente simple para desarrollar las características ideales de los AMP-OP, en vez de sólo plantear los parámetros ideales como postulados. Una vez elaboradas las propiedades ideales, el lector puede sentirse más cómodo al aplicar estas características ideales en el diseño de circuitos AMP-OP.

En su mayor parte, este capítulo trata sobre AMP-OP ideales.

Bernardo Juárez 1094254-2201070033

10942542201070033

VISTA PREVIA

En este capítulo:

- Analizaremos y desarrollaremos los parámetros y características del amplificador operacional ideal, y determinaremos el método de análisis de circuitos AMP-OP ideales.
- Analizaremos y comprenderemos las características de un amplificador operacional inversor.
- Analizaremos y comprenderemos las características de un amplificador operacional sumador.
- Analizaremos y comprenderemos las características de un amplificador operacional no inversor, como el seguidor de voltaje o buffer.
- Analizaremos varios circuitos AMP-OP ideales, como el amplificador diferencial y el amplificador de instrumentación.
- Estudiaremos el amplificador operacional de transconductancia.
- Diseñaremos varios circuitos AMP-OP ideales con especificaciones de diseño dadas.
- Como aplicación, diseñaremos un termómetro electrónico junto con un amplificador de instrumentación que proporcione la amplificación necesaria.

---

[1] Quienes deseen abordar primero los circuitos AMP-OP pueden estudiar fácilmente este capítulo, hasta la sección 9.5.5, como el primer capítulo en electrónica.

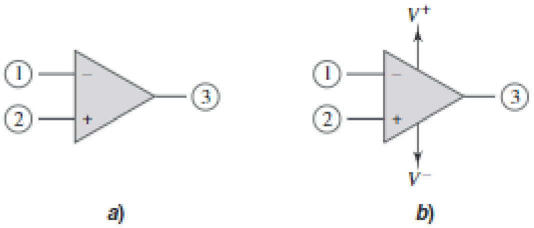
9.1 EL AMPLIFICADOR OPERACIONAL

Objetivo: • Analizar y desarrollar los parámetros y características del amplificador operacional ideal, y determinar el método de análisis de circuitos AMP-OP ideales.

El circuito integrado del amplificador operacional evolucionó pronto luego del desarrollo del primer circuito integrado bipolar. Fairchild Semiconductor presentó el μA-709 en 1965, y fue uno de los primeros AMP-OP de uso general que se utilizaron ampliamente. El hoy clásico μA-741, también de Fairchild, se introdujo a fines de la década de 1960. Desde entonces se ha diseñado una amplia gama de arreglos de AMP-OP con características mejoradas, con tecnologías bipolar y de MOS. La mayor parte de los AMP-OP cuestan muy poco (menos de un dólar estadunidense) y muchos proveedores los tienen a disposición.

Desde el punto de vista de la señal, el AMP-OP tiene dos terminales de entrada y una terminal de salida, como se muestra con el símbolo de circuito de señal pequeña en la figura 9.1*a*). El AMP-OP también requiere energía de CD, como todos los circuitos de transistores, de modo que los transistores están polarizados en la región activa. Asimismo, en su mayoría, los AMP-OP están polarizados con una fuente de alimentación positiva y negativa, como se indica en la figura 9.1*b*). Como antes, el voltaje positivo se indica por V^+, y el voltaje negativo por V^-.

Bernardo Juárez 1094254-2201070033



10942542201070033

Figura 9.1 *a*) Símbolo del circuito de señal pequeña del AMP-OP; *b*) AMP-OP con voltajes de alimentación positivo y negativo.

Por lo general, entre 20 y 30 transistores integran un circuito AMP-OP. El circuito integrado AMP-OP habitual tiene parámetros que tienden a las características ideales. Por ello, entonces, podemos tratar el AMP-OP como un dispositivo electrónico "simple", lo cual significa que es muy fácil diseñar una amplia gama de circuitos con el circuito integrado AMP-OP.

En este capítulo desarrollamos el conjunto de parámetros ideales del AMP-OP, lo que será de utilidad para comprender el proceso de diseño de circuitos electrónicos. En general supondremos, en este capítulo, que el AMP-OP es ideal. Una vez estudiado el circuito AMP-OP verdadero será posible comprender la fuente de características no ideales.

9.1.1 Parámetros ideales

El AMP-OP ideal detecta la diferencia entre dos señales de entrada y amplifica esta diferencia para producir una señal de salida. El voltaje de la terminal es el voltaje medido en una terminal con respecto a tierra. El AMP-OP ideal se muestra en la figura 9.2.

Idealmente, la resistencia de entrada R_i entre las terminales 1 y 2 es infinita, lo que significa que la corriente de entrada en cada terminal es cero. La terminal de salida del AMP-OP ideal actúa como la salida de una fuente de voltaje ideal, lo cual significa que la señal pequeña de salida de la resistencia R_o es cero.

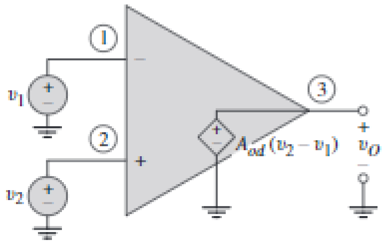


Figura 9.2 Circuito equivalente AMP-OP ideal.

El parámetro A_{od} mostrado en el circuito equivalente es la **ganancia diferencial de voltaje** de lazo abierto del AMP-OP. La salida está fuera de fase respecto de v_1 y en fase respecto de v_2. Así, la terminal (1) es la **terminal de entrada inversora**, designada con la notación "$-$", y la terminal (2) es la **terminal de entrada no inversora,** designada con la notación "$+$". En el AMP-OP ideal, la ganancia de lazo abierto A_{od} es muy grande y tiende a infinito.

Como el AMP-OP ideal responde sólo a la diferencia entre las dos señales de entrada v_1 y v_2, el AMP-OP ideal mantiene una señal de salida cero para $v_1 = v_2$. Cuando $v_1 = v_2 \neq 0$, hay lo que se denomina **señal de entrada en modo común**. Para el AMP-OP ideal, la señal de salida en modo común es cero. Esta característica se denomina **rechazo en modo común**.

Debido a que el dispositivo está polarizado con fuentes de alimentación tanto positivas como negativas, casi todos los AMP-OP son dispositivos de acoplamiento directo (es decir, en la salida no se usan capacitores de acoplamiento). Por tanto, los voltajes de entrada v_1 y v_2 de la figura 9.2 pueden ser voltajes de CD, lo cual produce un voltaje v_O de salida de CD.

Otra característica del AMP-OP que es necesario considerar en cualquier diseño es el ancho de banda de la respuesta en frecuencia. En el AMP-OP ideal se omite este parámetro.

El AMP-OP ideal se considera en este capítulo con la intención de adquirir una apreciación de las propiedades y características de los circuitos AMP-OP.

Bernardo Juárez 1094254-2201070033

9.1.2 Desarrollo de los parámetros ideales

Para desarrollar los parámetros AMP-OP ideales, empezamos con el circuito básico equivalente de la figura 9.2.[2] Podemos observar que este circuito equivalente es muy semejante al circuito equivalente MOSFET de señal pequeña. La figura 9.3*a*) muestra un MOSFET de modo mejorado de canal N, y la figura 9.3*b*) muestra el circuito equivalente simplificado de señal pequeña de baja frecuencia. En nuestro análisis suponemos que la resistencia r_o de salida de señal pequeña del transistor es infinita.

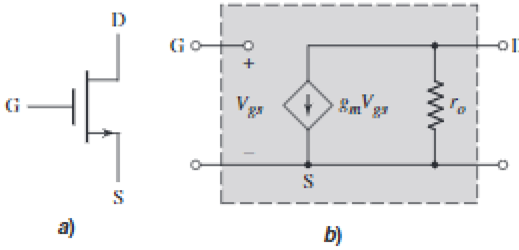


Figura 9.3 *a*) MOSFET de modo mejorado de canal N y *b*) circuito equivalente de señal pequeña.

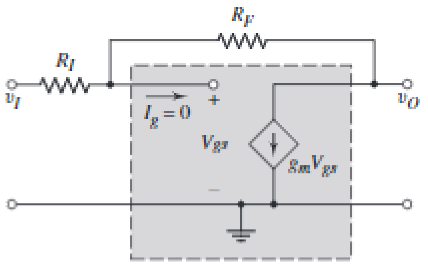


Figura 9.4 Circuito equivalente de señal pequeña simplificado de un MOSFET con resistencias de entrada y realimentación.

[2] Quienes estudien este capítulo como primer tema en electrónica deben concentrarse en el análisis con el circuito equivalente e ignorar cualquier referencia al MOSFET.

La figura 9.4 muestra el circuito equivalente con dos resistencias externas del circuito, R_I y R_F. El voltaje en la terminal no inversora se iguala a cero, de modo que la terminal no inversora está al potencial de tierra. Se aplica un voltaje v_I. La resistencia R_F es una resistencia de realimentación que conecta la salida con la entrada del amplificador. Por tanto, el circuito se denomina circuito de realimentación. En este ejemplo usamos un solo dispositivo (transistor) como amplificador básico del circuito AMP-OP.

Al escribir una ecuación KCL en la terminal de compuerta, o de inversión, obtenemos

$$\frac{v_I - V_{gs}}{R_I} = \frac{V_{gs} - v_O}{R_F} \tag{9.1a}$$

que se reagrupa como

$$\frac{v_I}{R_I} + \frac{v_O}{R_F} = V_{gs}\left(\frac{1}{R_I} + \frac{1}{R_F}\right) \tag{9.1b}$$

Como la impedancia de entrada del transistor es infinita, la corriente hacia el dispositivo es cero.

Una ecuación KCL en el nodo de salida produce

$$\frac{V_{gs} - v_O}{R_F} = g_m V_{gs} \tag{9.2a}$$

de la que V_{gs} se despeja como sigue:

$$V_{gs} = \frac{v_O}{R_F} \cdot \frac{1}{\left(\dfrac{1}{R_F} - g_m\right)} \tag{9.2b}$$

Al sustituir la ecuación (9.2*b*) en (9.1*b*) se obtiene la ganancia de voltaje global del circuito

$$\frac{v_O}{v_I} = -\frac{R_F}{R_I} \cdot \frac{\left(1 - \dfrac{1}{g_m R_F}\right)}{\left(1 + \dfrac{1}{g_m R_F}\right)} \tag{9.3}$$

Si dejamos que la ganancia g_m del amplificador básico (es decir, el transistor) tienda a infinito, entonces la ganancia de voltaje global del circuito se vuelve

$$\frac{v_O}{v_I} = -\frac{R_F}{R_I} \tag{9.4}$$

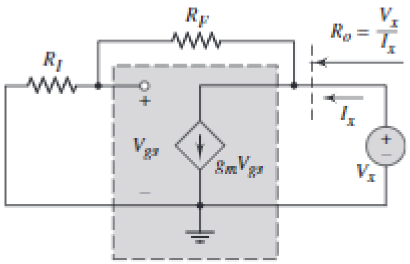


Figura 9.5 Circuito equivalente para determinar la resistencia de salida.

La ecuación (9.4) muestra que la ganancia de voltaje global es el cociente de dos resistencias externas del circuito, lo que es un resultado de usar un AMP-OP ideal. El signo negativo indica un corrimiento de fase de 180 grados entre la entrada y la salida, lo que significa que la entrada

Bernardo Juárez 1094254-2201070034

al transistor corresponde a la terminal de inversión de un AMP-OP. La ganancia de voltaje dada por las ecuaciones (9.3) y (9.4) se denomina **ganancia de voltaje de lazo cerrado**, pues al circuito se incorpora realimentación. Al contrario, la ganancia de voltaje A_{od} es una **ganancia de lazo abierto**.

El voltaje V_{gs} en la entrada del amplificador básico (transistor) está dado por la ecuación (9.2*b*). De nuevo, si dejamos que la ganancia g_m tienda a infinito, entonces $V_{gs} \cong 0$; es decir, el voltaje en la terminal de entrada hacia el amplificador básico está casi al potencial de tierra. Se dice que esta terminal está a **tierra virtual**, que es otra característica que se observa en circuitos AMP-OP ideales. El concepto de tierra virtual se analizará con más detalle en secciones posteriores.

La resistencia de salida de este circuito se determina a partir del circuito equivalente de la figura 9.5. La fuente de la señal de entrada se iguala a cero. Una ecuación KCL en el nodo de salida, escrita en notación fasorial, es

$$I_x = g_m V_{gs} + \frac{V_x}{R_I + R_F} \tag{9.5}$$

El voltaje V_{gs} se escribe en términos del voltaje de prueba V_x, como

$$V_{gs} = V_x \left(\frac{R_I}{R_I + R_F} \right) \tag{9.6}$$

Al sustituir la ecuación (9.6) en (9.5) encontramos que

$$\frac{I_x}{V_x} = \frac{1}{R_o} = \frac{1 + g_m R_I}{R_I + R_F} \tag{9.7a}$$

o

$$R_o = \frac{R_I + R_F}{1 + g_m R_I} \tag{9.7b}$$

Si la ganancia g_m tiende a infinito, entonces $R_o \to 0$. La resistencia de salida del circuito con realimentación negativa incluida tiende a cero. Ésta también es una propiedad de un circuito AMP-OP ideal.

Por tanto, un modelo MOSFET simplificado con una gran ganancia cumple con las propiedades de un AMP-OP ideal.

9.1.3 Método de análisis

Por lo general, un AMP-OP no se usa en la configuración de lazo abierto mostrada en la figura 9.2*a*). En cambio, se agrega realimentación para cerrar el lazo entre la salida y la entrada. En este capítulo limitaremos nuestro análisis a la **realimentación negativa**, donde la conexión desde la salida va hacia la terminal inversora, o terminal (1). Como veremos después, esta configuración produce circuitos estables; para producir osciladores puede usarse realimentación positiva, donde la salida está conectada a la terminal no inversora.

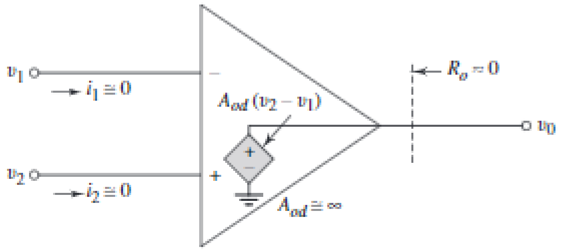


Figura 9.6 Parámetros del AMP-OP ideal.

Bernardo Juárez 1094254-2201070036
1094254-2201070036

Las características del AMP-OP ideal resultantes de nuestro análisis de realimentación negativa se muestran en la figura 9.6 y se resumen a continuación.

1. Se considera que la ganancia diferencial interna A_{od} es infinita.
2. Se supone que el voltaje diferencial de entrada $(v_2 - v_1)$ es cero. Si A_{od} es muy grande y el voltaje de salida v_O es infinito, entonces los dos voltajes de entrada deben ser casi iguales.
3. Se supone que la resistencia efectiva de entrada al AMP-OP es infinita, de modo que las dos corrientes de entrada, i_1 e i_2, son esencialmente cero.
4. Se supone que la resistencia de salida R_o es cero en el caso ideal, de modo que el voltaje de salida está conectado directamente a la fuente de voltaje dependiente, y el voltaje de salida es independiente de cualquier carga conectada a la salida.

Usamos estas características ideales en el análisis y diseño de circuitos AMP-OP.

9.1.4 Especificaciones prácticas

En el análisis previo consideramos las propiedades de un AMP-OP ideal. Los AMP-OP prácticos no son ideales, aunque sus características se aproximan a las de un AMP-OP ideal. La figura 9.7*a*) es un circuito equivalente más preciso de un AMP-OP. También se incluye una resistencia de carga conectada a la terminal de salida. Esta resistencia de carga puede en realidad representar otro circuito AMP-OP conectado a la terminal de salida.

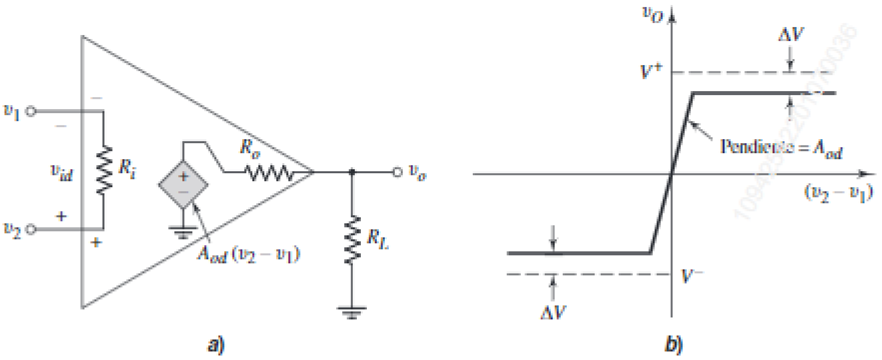


Figura 9.7 *a*) Circuito equivalente del AMP-OP y *b*) característica de transferencia de voltaje simplificada.

Oscilación del voltaje de salida

Como el AMP-OP está compuesto de transistores polarizados en la región activa por los voltajes de entrada V^+ y V^-, el voltaje de salida está limitado. Cuando v_O tiende a V^+, se satura, o está limitado a un valor casi igual a V^+, pues no puede superar el voltaje de polarización positiva. De igual forma, cuando el voltaje de salida tiende a V^-, se satura a un valor casi igual a V^-. El voltaje de salida está limitado a $V^- + \Delta V < v_O < V^+ - \Delta V$, como se muestra en la figura 9.7*b*). La figura 9.7*b*) es una característica de transferencia de voltaje simplificada para el AMP-OP, que muestra el efecto de saturación. En diseños anteriores de AMP-OP, como el 741, el valor de ΔV está entre 1 y 2 V. Sin embargo, en diseños más recientes de AMP-OP CMOS, el valor de ΔV puede ser tan bajo como 10 mV.

Corrientes de salida

Como vemos en la figura 9.7*a*), si el voltaje de salida v_O se vuelve positivo o negativo, se induce una corriente en la resistencia de carga. Si el voltaje de salida es positivo, la corriente de carga es suministrada por la salida del AMP-OP. Si el voltaje de salida es negativo, entonces la salida del AMP-OP disipa la corriente de carga. Una limitación de un AMP-OP práctico es

Bernardo Juárez 1094254-2201070036

la corriente máxima que un AMP-OP puede suministrar o disipar. Un valor común de la corriente máxima es del orden de ± 20 mA para un AMP-OP de propósito general.

9.1.5 Modelado en PSpice

En la biblioteca de PSpice se incluyen tres AMP-OP de propósito general. La simulación del circuito PSpice usa un macromodelo, que es una versión simplificada del AMP-OP, para modelar las características del AMP-OP. Por ejemplo, los parámetros del AMP-OP μA-741 son $R_i = 2$ MΩ, $R_o = 75$ Ω , $A_{od} = 2 \times 10^5$, y tiene un ancho de banda de ganancia unitaria $f_{BW} =$ 1 MHz. Este dispositivo también es capaz de producir voltajes de salida de ± 14 V con voltajes de alimentación de CD de ± 15 V. Veremos en varios ejemplos si estos parámetros no ideales afectan las propiedades del circuito.

9.2 AMPLIFICADOR INVERSOR

Objetivo: • Analizar y comprender las características del amplificador operacional inversor.

Uno de los circuitos AMP-OP de mayor uso es el **amplificador inversor**. La figura 9.8 muestra la configuración de lazo cerrado de este circuito. Debemos tomar en cuenta que el AMP-OP está polarizado con voltajes de CD, aunque estas conexiones rara vez se muestran de manera explícita.

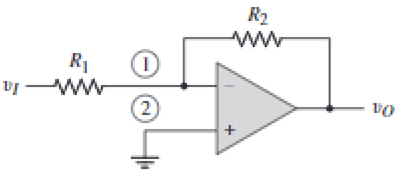


Figura 9.8 Circuito AMP-OP inversor.

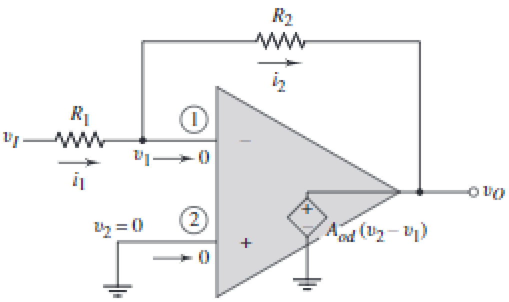


Figura 9.9 Circuito equivalente AMP-OP inversor.

9.2.1 Amplificador básico

Analizaremos el circuito de la figura 9.8 al considerar el circuito equivalente de la figura 9.9. La **ganancia de voltaje de lazo cerrado**, o simplemente la ganancia de voltaje, se define como

Bernardo Juárez 1094254-2201070036
10942542201070036

$$A_v = \frac{v_O}{v_I} \tag{9.8}$$

Afirmamos que si la ganancia de lazo abierto A_{od} es muy grande, entonces las dos entradas v_1 y v_2 deben ser casi iguales. Como v_2 está al potencial de tierra, el voltaje v_1 también debe ser aproximadamente cero volts. Sin embargo, debemos observar que al hacer que v_1 esté esencialmente al potencial de tierra no implica que la terminal (1) esté a tierra. En cambio, se dice que la terminal (1) está a **tierra virtual**; es decir, esencialmente es cero volts, pero no constituye un circuito de corriente a tierra. El concepto de tierra virtual se empleará en el análisis de circuitos AMP-OP ideales. Para repetir este importante concepto, con la terminal 1 a tierra virtual significa que la terminal 1 está en esencia a cero volts, pero no está conectada al potencial de tierra.

A partir de la figura 9.9 escribimos

$$i_1 = \frac{v_I - v_1}{R_1} = \frac{v_I}{R_1} \tag{9.9}$$

Como se supone que la corriente hacia el AMP-OP es cero, la corriente i_1 debe circular a través de la resistencia R_2 hacia la terminal de salida, lo que significa que $i_1 = i_2$.

El voltaje de salida está dado por

$$v_O = v_1 - i_2 R_2 = 0 - \left(\frac{v_I}{R_1}\right) R_2 \tag{9.10}$$

Por tanto, la ganancia de voltaje de lazo cerrado es

$$A_v = \frac{v_O}{v_I} = -\frac{R_2}{R_1} \tag{9.11}$$

Para el AMP-OP ideal, la ganancia de voltaje de lazo cerrado es una función del cociente de dos resistencias; no es una función de los parámetros del transistor dentro del circuito AMP-OP. De nuevo, el signo menos implica una inversión de fase. Si el voltaje de entrada v_I es positivo, entonces, debido a que v_1 está esencialmente al potencial de tierra, el voltaje de salida v_O debe ser negativo, o inferior al potencial de tierra. Observe también que si la terminal de salida es un circuito abierto, la corriente i_2 debe circular de regreso hacia el AMP-OP. Sin embargo, como la impedancia de salida para el caso ideal es cero, el voltaje de salida no es una función de esta corriente que fluye de regreso hacia el AMP-OP y no depende de la carga.

También podemos determinar la resistencia de entrada vista por la fuente de alimentación v_I. Debido a la tierra virtual, por la ecuación (9.9) tenemos

$$i_1 = v_I / R_1$$

Así, la **resistencia de entrada** se define como

$$R_i = \frac{v_I}{i_1} = R_1 \tag{9.12}$$

Esto demuestra que la resistencia de entrada vista por la fuente es una función sólo de R_1, y que es un resultado del concepto de "tierra virtual". La figura 9.10 resume nuestro análisis del circuito amplificador inversor.

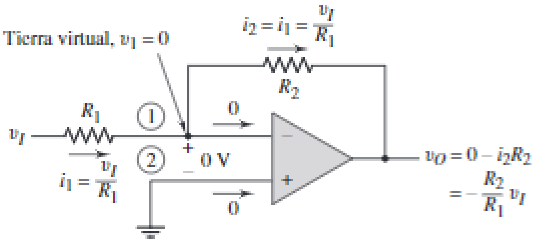


Figura 9.10 Corrientes y voltajes en el AMP-OP inversor.

Bernardo Juárez 1094254-2201070036

Como en el circuito de AMP-OP no hay capacitores de acoplamiento, los voltajes de entrada y de salida, así como las corrientes en las resistencias, pueden ser señales de CD. Así, el AMP-OP inversor amplifica voltajes de CD.

EJEMPLO DE DISEÑO 9.1

Objetivo: Diseñar un amplificador inversor con una ganancia de voltaje específica.

Especificaciones: La configuración del circuito que se diseñará se muestra en la figura 9.10. Se debe diseñar el circuito de modo que la ganancia de voltaje sea $A_v = -5$. Suponga que el AMP-OP es manejado por una fuente senoidal ideal $v_s = 0.1$ sen ωt (V), que suministra una corriente máxima de 5 μA. Suponga que la frecuencia ω es baja, de modo que es posible ignorar cualquier efecto de la frecuencia.

Idea de diseño: Si la fuente de señal de entrada senoidal tiene una resistencia de salida diferente de cero, el AMP-OP debe rediseñarse para obtener la ganancia de voltaje especificada.

Solución inicial: La corriente de entrada está dada por

$$i_1 = \frac{v_I}{R_1} = \frac{v_s}{R_1}$$

Si $i_1(\text{máx}) = 5\ \mu$A, entonces escribimos

$$R_1 = \frac{v_s(\text{máx})}{i_1(\text{máx})} = \frac{0.1}{5 \times 10^{-6}} \Rightarrow 20\,\text{k}\Omega$$

La ganancia de lazo cerrado está dada por

$$A_v = \frac{-R_2}{R_1} = -5$$

Así, tenemos

$$R_2 = 5R_1 = 5(20) = 100\ \text{k}\Omega$$

Compensaciones: Si la fuente de la señal tiene una resistencia de salida finita y el voltaje de salida deseado es $v_0 = 0.5$ sen ωt, es necesario rediseñar el circuito. Suponga que la resistencia de salida de la fuente es $R_S = 1$ kΩ.

Solución de rediseño: La resistencia de salida de la fuente de señal ahora forma parte de la resistencia de entrada al AMP-OP. Ahora escribimos

$$R_1 + R_S = \frac{v_s(\text{máx})}{i_1(\text{máx})} = \frac{0.1}{5 \times 10^{-6}} \Rightarrow 20\,\text{k}\Omega$$

Como $R_S = 1$ kΩ, entonces tenemos $R_1 = 19$ kΩ. Así, la resistencia de realimentación es $R_2 = 5(R_1 + R_S) = 5(19 + 1) = 100$ kΩ.

Comentario: La resistencia de salida de la fuente de señal debe incluirse en el diseño del AMP-OP para obtener una ganancia de voltaje específica.

Comprobación por computadora: La figura 9.11*a*) muestra el esquema del circuito en PSpice con la resistencia de fuente de 1 kΩ y una resistencia de entrada de 19 kΩ. La figura 9.11*b*) muestra la señal de entrada senoidal de 100 mV.

La figura 9.11*c*) es la señal de salida que muestra que se alcanzó la ganancia de 5 (magnitud), y también que la señal de salida está 180 grados fuera de fase respecto de la señal de entrada. Por último, la corriente de entrada se muestra en la figura 9.11*d*) con un valor máximo de 5 μA. En las características del circuito verdadero no influyen en mayor medida los parámetros no ideales del AMP-OP μA-741 usado en la simulación del circuito.

Bernardo Juárez 1094254-2201070036
1094254-2201070036

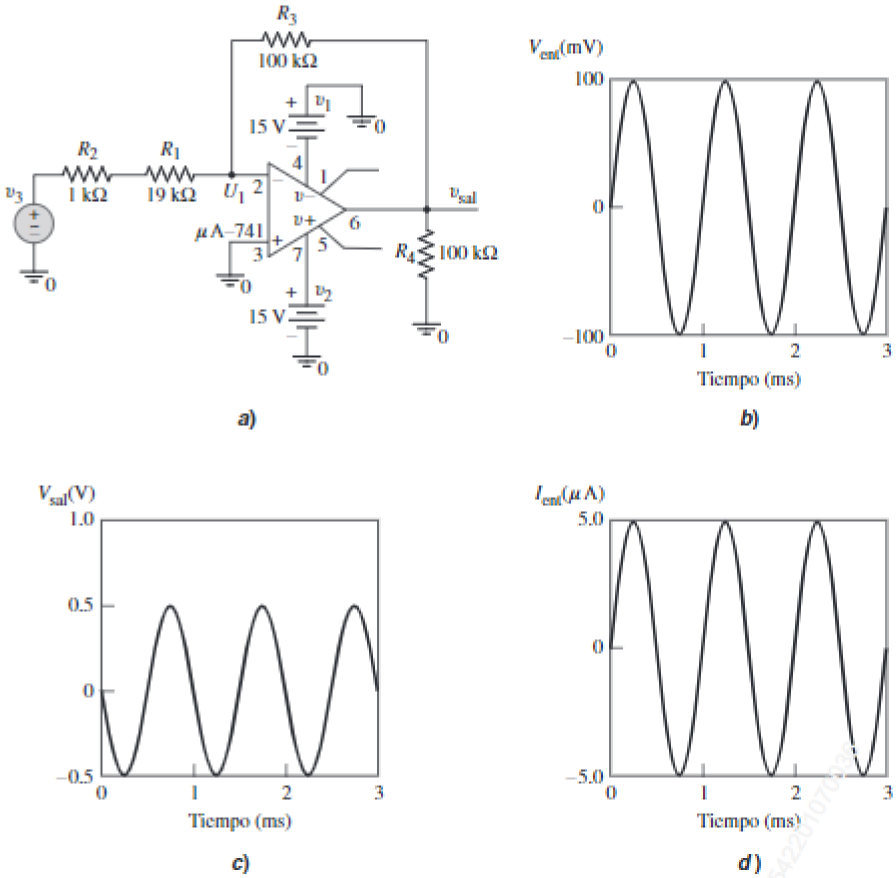


Figura 9.11 *a*) Circuito esquemático de PSpice, *b*) Señal de entrada, *c*) Señal de salida, y *d*) señal de corriente de entrada para el ejemplo 9.1.

PROBLEMA PARA EJERCITAR

Ejercicio 9.1: Diseñar un circuito AMP-OP inversor ideal tal que la ganancia de voltaje sea $A_v = -25$. La corriente máxima en cualquier resistencia se va a limitar a 10 μA con el voltaje de entrada en el rango $-25 \leq v_I \leq +25$ mV. *a*) ¿Cuáles son los valores de R_1 y R_2? *b*) ¿Cuál es el rango del voltaje de salida v_O? (Resp. *a*) $R_1 = 2.5$ kΩ, $R_2 = 62.5$ kΩ; *b*) $-0.625 \leq v_O \leq 0.625$ V).

Técnica para resolución de problemas: circuitos AMP-OP ideales

1. Si la terminal no inversora del AMP-OP debe estar al potencial de tierra, entonces la terminal inversora está a tierra virtual. Sume las corrientes en este nodo, en el supuesto de que al AMP-OP en sí entra corriente cero.
2. Si la terminal no inversora del AMP-OP no está al potencial de tierra, entonces el voltaje de la terminal inversora es igual al de la terminal no inversora. Sume las corrientes en el nodo terminal inversor, en el supuesto de que al AMP-OP en sí entra corriente cero.
3. Para el AMP-OP ideal, el voltaje de salida se determina a partir del paso 1 o el paso 2 anteriores, y es independiente de cualquier carga conectada a la terminal de salida.

Bernardo Juárez 1094254-2201070038

9.2.2 Amplificador con una red T

Suponga que debe diseñarse un amplificador inversor que tenga una ganancia de voltaje de lazo cerrado $A_v = -100$ y una resistencia de entrada $R_i = R_1 = 50$ kΩ. Así, la resistencia de realimentación R_2 debe ser de 5 MΩ. Sin embargo, este valor de resistencia es demasiado grande para la mayor parte de los circuitos prácticos.

Considere el circuito AMP-OP de la figura 9.12 con una red T en el lazo de realimentación. El análisis de este circuito es semejante al del circuito AMP-OP inversor de la figura 9.10. En la entrada tenemos

$$i_1 = \frac{v_I}{R_1} = i_2 \tag{9.13}$$

También escribimos que

$$v_X = 0 - i_2 R_2 = -v_I\left(\frac{R_2}{R_1}\right) \tag{9.14}$$

Si sumamos las corrientes en el nodo v_X, tenemos

$$i_2 + i_4 = i_3$$

que se escribe

$$-\frac{v_X}{R_2} - \frac{v_X}{R_4} = \frac{v_X - v_O}{R_3} \tag{9.15}$$

o

$$v_X\left(\frac{1}{R_2} + \frac{1}{R_4} + \frac{1}{R_3}\right) = \frac{v_O}{R_3} \tag{9.16}$$

Al sustituir la expresión para v_X de la ecuación (9.14) obtenemos

$$-v_I\left(\frac{R_2}{R_1}\right)\left(\frac{1}{R_2} + \frac{1}{R_4} + \frac{1}{R_3}\right) = \frac{v_O}{R_3} \tag{9.17}$$

Por tanto, la ganancia de voltaje de lazo cerrado es

$$A_v = \frac{v_O}{v_I} = -\frac{R_2}{R_1}\left(1 + \frac{R_3}{R_4} + \frac{R_3}{R_2}\right) \tag{9.18}$$

La ventaja de usar una red T se demuestra en el siguiente ejemplo.

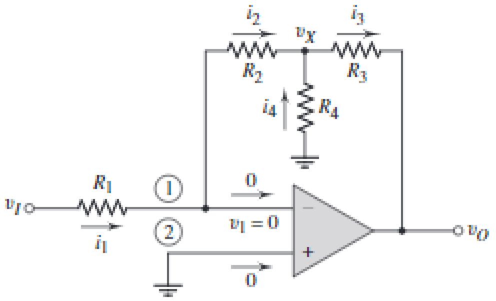


Figura 9.12 AMP-OP inversor con red T.

Bernardo Juárez 1094254-2201070036
1094254-2201070036

EJEMPLO DE DISEÑO 9.2

Objetivo: Es necesario diseñar un AMP-OP con red T como micrófono preamplificador.

Especificaciones: La configuración del circuito por diseñar se muestra en la figura 9.12. El voltaje de salida máximo del micrófono es 12 mV (rms) y su resistencia de salida es 1 kΩ. El circuito AMP-OP debe diseñarse de modo que el voltaje de salida máximo sea 1.2 V (rms). La resistencia de entrada del amplificador debe ser lo bastante grande, pero todos los valores de la resistencia deben ser menores de 500 kΩ.

Opciones: El diseño final debe usar valores de resistencia típicas. Además, es necesario considerar resistencias típicas con tolerancias de ±2 por ciento.

Solución: Se requiere una ganancia de voltaje de

$$|A_v| = \frac{1.2}{0.012} = 100$$

La ecuación (9.18) puede escribirse en la forma

$$A_v = -\frac{R_2}{R_1}\left(1 + \frac{R_3}{R_4}\right) - \frac{R_3}{R_1}$$

Si, por ejemplo, de manera arbitraria escogemos $\frac{R_2}{R_1} = \frac{R_3}{R_1} = 8$, entonces

$$-100 = -8\left(1 + \frac{R_3}{R_4}\right) - 8$$

que produce

$$\frac{R_3}{R_4} = 10.5$$

La R_1 efectiva debe incluir la resistencia R_S del micrófono. Si fijamos $R_1 = 49$ kΩ de modo que $R_{1,\text{ef}} = 50$ kΩ, entonces

$$R_2 = R_3 = 400\,\text{k}\Omega$$

y

$$R_4 = 38.1\,\text{k}\Omega$$

Idea de diseño: Si necesitamos usar valores de resistencia típicos en nuestro diseño, entonces, con el apéndice C, escogemos $R_1 = 51$ kΩ de modo que $R_{1,\text{ef}} = 52$ kΩ, y escogemos $R_2 = R_3 = 390$ kΩ. Luego, con la ecuación (9.18), tenemos

$$A_v = -100 = \frac{-R_2}{R_{1,\text{ef}}}\left(1 + \frac{R_3}{R_4}\right) - \frac{R_3}{R_{1,\text{ef}}} = \frac{-390}{52}\left(1 + \frac{390}{R_4}\right) - \frac{390}{52}$$

que produce $R_4 = 34.4$ kΩ. Podemos usar una resistencia típica de $R_4 = 33$ kΩ. Así, este valor de resistencia produce una ganancia de voltaje de $A_v = -103.6$.

Compensaciones: Si consideramos tolerancias de ±2 por ciento en los valores de resistencia típicos, la ganancia de voltaje se escribe como

$$A_v = \frac{-R_2(1 \pm 0.02)}{1\,\text{k}\Omega + R_1(1 \pm 0.02)}\left[1 + \frac{R_3(1 \pm 0.02)}{R_4(1 \pm 0.02)}\right] - \frac{R_3(1 \pm 0.02)}{1\,\text{k}\Omega + R_1(1 \pm 0.02)}$$

o

$$A_v = \frac{-390(1 \pm 0.02)}{1 + 51(1 \pm 0.02)}\left[1 + \frac{390(1 \pm 0.02)}{33(1 \pm 0.02)}\right] - \frac{390(1 \pm 0.02)}{1 + 51(1 \pm 0.02)}$$

Bernardo Juárez 1094254-2201070036
1094254-2201070036

Al analizar esta ecuación encontramos la magnitud máxima como $|A_v|_{máx} = 111.6$, o $+7.72$ por ciento, y la magnitud mínima como $|A_v|_{mín} = 96.3$, o -7.05 por ciento.

Comentario: Como se requería, todos los valores de las resistencias son menores de 500 kΩ. Asimismo, los cocientes de las resistencias en la expresión de ganancia de voltaje son más o menos iguales. Como ocurre con la mayor parte de los problemas de diseño, no hay una solución única. Debemos tomar en cuenta que, debido a las tolerancias en los valores de la resistencia, la verdadera ganancia del amplificador tiene un rango de valores.

PROBLEMA PARA EJERCITAR

Ejercicio 9.2: Diseñe un circuito AMP-OP inversor ideal con una red T de modo que tenga una ganancia de voltaje de lazo cerrado $A_v = -75$ y una resistencia de entrada $R = 20$ kΩ. El máximo valor de la resistencia debe estar limitado a 200 kΩ. (Respuesta: $R_1 = 20$ kΩ y $R_2 = R_3 = 160$ kΩ. Entonces $R_4 = 21.7$kΩ.)

El amplificador con una red T nos permite obtener una gran ganancia con resistencias de tamaño razonable.

9.2.3 Efecto de la ganancia finita

Bernardo Juárez 1094254-2201070036

Una **ganancia finita de lazo abierto** A_{od}, también denominada ganancia finita en modo diferencial, afecta la ganancia de lazo cerrado de un amplificador inversor. Determinaremos la magnitud de A_{od} requerida para aproximar el caso ideal.

10942542201070036

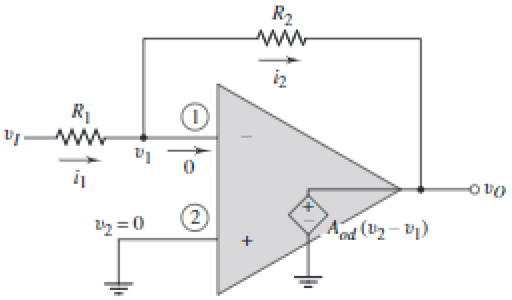


Figura 9.13 Circuito equivalente del AMP-OP inversor con ganancia de modo diferencial finita.

Considere la configuración inversora de AMP-OP de la figura 9.13. Como antes, suponemos una resistencia de entrada infinita en las terminales (1) y (2), lo que significa que las corrientes de entrada del AMP-OP son cero.

La corriente a través de R_1 se escribe como

$$i_1 = \frac{v_I - v_1}{R_1} \tag{9.19}$$

y la corriente a través de R_2 es

$$i_2 = \frac{v_1 - v_O}{R_2} \tag{9.20}$$

Ahora el voltaje de salida está dado por

$$v_O = -A_{od} v_1$$

de modo que el voltaje en la terminal (1) se escribe como

$$v_1 = -\frac{v_O}{A_{od}} \tag{9.21}$$

Al combinar las ecuaciones (9.21), (9.19) y (9.20), y al establecer que $i_1 = i_2$, obtenemos

$$i_1 = \frac{v_I + \dfrac{v_O}{A_{od}}}{R_1} = i_2 = \frac{-\dfrac{v_O}{A_{od}} - v_O}{R_2} \tag{9.22}$$

Al despejar la ganancia de voltaje de lazo cerrado encontramos que

$$A_v = \frac{v_O}{v_I} = -\frac{R_2}{R_1} \frac{1}{\left[1 + \dfrac{1}{A_{od}}\left(1 + \dfrac{R_2}{R_1}\right)\right]} \tag{9.23}$$

La ecuación (9.23) muestra que si $A_{od} \to \infty$, entonces la ganancia de voltaje de lazo cerrado ideal se reduce a la proporcionada por la ecuación (9.11).

EJEMPLO 9.3

Objetivo: Determinar la desviación respecto del ideal debido a una ganancia diferencial finita.

Considere un AMP-OP inversor con $R_1 = 10\ \text{k}\Omega$ y $R_2 = 100\ \text{k}\Omega$. Determine la ganancia de lazo cerrado para $A_{od} = 10^2$, 10^3, 10^4, 10^5, y 10^6. Calcule la desviación porcentual respecto de la ganancia ideal.

Solución: La ganancia ideal de lazo cerrado es

$$A_v = -\frac{R_2}{R_1} = -\frac{100}{10} = -10$$

Si $A_{od} = 10^2$, tenemos, por la ecuación (9.23),

$$A_v = -\frac{100}{10} \cdot \frac{1}{\left[1 + \dfrac{1}{10^2}\left(1 + \dfrac{100}{10}\right)\right]} = \frac{-10}{(1 + 0.11)} = -9.01$$

que es una desviación de 9.9 por ciento respecto del ideal. Para los demás valores de la ganancia diferencial tenemos los siguientes resultados:

A_{od}	A_v	Deviación (%)
10^2	–9.01	9.9
10^3	–9.89	1.1
10^4	–9.989	0.11
10^5	–9.999	0.01
10^6	–9.9999	0.001

Comentario: En este caso, la ganancia de lazo abierto debe ser del orden de al menos 10^3 para que el orden esté a menos de 1 por ciento de la ganancia ideal. Si la ganancia de lazo cerrado ideal cambia, es necesario determinar un nuevo valor de la ganancia de lazo abierto a fin de cumplir los requerimientos especificados. A frecuencias bajas, la mayor parte de los circuitos con AMP-OP tienen ganancias del orden de 10^5, de modo que no es difícil alcanzar la exactitud requerida.

Bernardo Juárez 1094254-2201070037
10942542201070037

PROBLEMA PARA EJERCITAR

Ejercicio 9.3: *a*) Se va a diseñar un circuito AMP-OP inversor con un AMP-OP de ganancia diferencial de voltaje $A_{od} = 10^4$. La ganancia de voltaje de lazo cerrado debe ser $A_v = -15.0$ y la resistencia de entrada $R = 25$ kΩ. *a*) ¿Cuál es el valor requerido de R_2? *b*) Con los resultados del inciso *a*) indique la ganancia de voltaje de lazo cerrado si *i*) $A_{od} = 10^5$ e *ii*) $A_{od} = 10^3$. (Respuestas: *a*) $R_1 = 25$ kΩ, $R_2 = 375.6$ kΩ; *b*) *i*) $A_v = -15.0216$, *ii*) $A_v = -14.787$)

Ponga a prueba su comprensión

PPC 9.1 *a*) Diseñe un circuito inversor con AMP-OP ideal tal que $A_v = -12$. Sea $R_2 = 240$ kΩ. *b*) Con los resultados del inciso *a*) encuentre i_1 cuando *i*) $v_I = -0.15$ V e *ii*) $v_I = +0.25$ V. (Respuestas: *a*) $R_1 = 20$ kΩ; *b*) *i*) $i_1 = -7.5\ \mu$A, *ii*) $i_1 = 12.5\ \mu$A.)

PPC 9.2 Considere el ejemplo 9.1. Suponga que la resistencia de la fuente no es constante, sino que varía en el rango 0.7 kΩ ≤ RS ≤ 1.3 kΩ. Con los resultados del ejemplo 9.1, ¿cuál es el rango en *a*) la ganancia de voltaje A_v y *b*) la corriente de entrada i_1? *c*) ¿Se mantiene la corriente de entrada máxima especificada? (Respuestas: *a*) $4.926 \le A_v \le 5.076$, *b*) $4.926 \le i_1 \le 5.076\ \mu$A.)

PPC 9.3 Considere un circuito AMP-OP inversor como se muestra en la figura 9.13 con $R_1 = 20$ kΩ y $R_2 = 200$ kΩ. El AMP-OP es ideal excepto que la ganancia de lazo abierto es $A_{od} = 10^4$. Determine *a*) v_1 y v_O cuando $v_I = 50$ mV, *b*) v_1 y v_I cuando $v_O = 5$ V, y *c*) v_I y v_O cuando $v_1 = 0.20$ mV. (Respuestas: *a*) $v_O = -0.49945$ V, $v_1 = +49.945\ \mu$V; *b*) $v_I = -0.50055$ V, $v_1 = -0.5$ mV; *c*) $v_O = -2.0$ V, $v_I = 0.20022$ V.)

Bernardo Juárez 1094254-2201070037

9.3 AMPLIFICADOR SUMADOR

Objetivo: • Analizar y comprender las características del amplificador operacional sumador.

Para analizar el circuito AMP-OP de la figura 9.14*a*) usaremos el teorema de superposición y el concepto de tierra virtual. Con el teorema de superposición determinaremos el voltaje de salida debido a cada entrada actuando sola. Luego sumaremos algebraicamente estos términos para determinar la salida total.

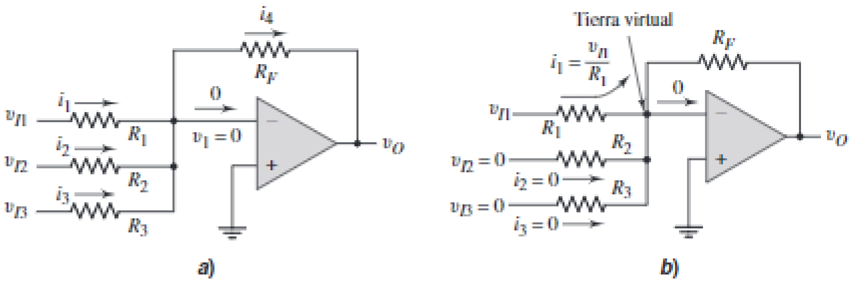


Figura 9.14 *a*) Circuito AMP-OP amplificador sumador y *b*) corrientes y voltajes en el amplificador sumador.

Si establecemos $v_{I2} = v_{I3} = 0$, la corriente i_1 es

$$i_1 = \frac{v_{I1}}{R_1} \tag{9.24}$$

Como $v_{I2} = v_{I3} = 0$ y la terminal inversora está a tierra virtual, las corrientes i_2 e i_3 deben ser cero. La corriente i_1 no circula a través de R_2 o R_3, sino que toda la corriente debe fluir a través de la resistencia de realimentación R_F, como se indica en la figura 9.14*b*). El voltaje de salida debido a v_{I1} actuando solo es

$$v_O(v_{I1}) = -i_1 R_F = -\left(\frac{R_F}{R_1}\right) v_{I1} \tag{9.25}$$

De igual manera, los voltajes de salida debidos a v_{I2} y v_{I3} actuando individualmente son

$$v_O(v_{I2}) = -i_2 R_F = -\left(\frac{R_F}{R_2}\right) v_{I2} \tag{9.26}$$

y

$$v_O(v_{I3}) = -i_3 R_F = -\left(\frac{R_F}{R_3}\right) v_{I3} \tag{9.27}$$

El voltaje de salida total es la suma algebraica de los voltajes de salida individuales, o

$$v_O = v_O(v_{I1}) + v_O(v_{I2}) + v_O(v_{I3}) \tag{9.28}$$

que se convierte en

$$v_O = -\left(\frac{R_F}{R_1} v_{I1} + \frac{R_F}{R_2} v_{I2} + \frac{R_F}{R_3} v_{I3}\right) \tag{9.29}$$

El voltaje de salida es la suma de los tres voltajes de entrada, con diferentes pesos de ponderación. Por tanto, este circuito se denomina amplificador sumador inversor. El número de terminales de entrada y resistencias de entrada se modifica a fin de añadir más o menos voltajes.

Un caso especial ocurre cuando las tres resistencias de entrada son iguales. Cuando $R_1 = R_2 = R_3 \equiv \mathrm{R}$, entonces

$$v_O = -\frac{R_F}{R_1}(v_{I1} + v_{I2} + v_{I3}) \tag{9.30}$$

Esto significa que el voltaje de salida es la suma de los voltajes de entrada, con un simple factor de amplificación.

Análisis: Hasta el momento, hemos visto que los AMP-OP sirven para multiplicar una señal por una constante y sumar varias señales con pesos prescritos. Éstas son operaciones matemáticas. Después en este capítulo veremos que los AMP-OP también se usan para integrar y diferenciar. Estos circuitos constituyen los bloques necesarios para efectuar cálculos analógicos; de ahí el nombre de amplificador operacional. Sin embargo, los AMP-OP son versátiles y pueden hacer mucho más que sólo realizar operaciones matemáticas, como continuaremos observando a lo largo del resto del capítulo.

EJEMPLO DE DISEÑO 9.4

Objetivo: Diseñar un amplificador sumador que produzca una señal específica.

Especificaciones: La señal de salida generada por un circuito amplificador ideal es $v_{O1} = 1.2\ -0.5$ sen ωt (V). Se debe diseñar un amplificador sumador para conectarse al circuito amplificador de modo que la señal de salida sea $v_O = 2$ sen ωt (V).

Bernardo Juárez 1094254-2201070037

Opciones: En el diseño final deben usarse resistencias de precisión comunes con tolerancias de ±1 por ciento. Suponga que se dispone de un AMP-OP ideal.

Solución: En este caso necesitamos sólo dos entradas al amplificador sumador, como se muestra en la figura 9.14. Una entrada al amplificador sumador es la salida del circuito amplificador ideal y la segunda entrada debe ser un voltaje de CD para cancelar la señal de +1.2 V del circuito amplificador. Si las ganancias de voltaje de cada entrada al amplificador sumador son iguales, entonces una entrada de −1.2 V en la segunda entrada cancelará el +1.2 V del circuito amplificador.

Para una señal de entrada senoidal de −0.5 V y una señal de salida senoidal deseada de 2 V, la ganancia del amplificador sumador debe ser

$$A_v = \frac{-R_F}{R_1} = \frac{2}{-0.5} = -4$$

Si escogemos que las resistencias de entrada sean $R_1 = R_2 = 30\ \text{k}\Omega$, entonces la resistencia de realimentación debe ser $R_F = 120\ \text{k}\Omega$.

Compensaciones: Por el apéndice C, podemos escoger valores de resistencias de precisión de $R_F = 124\ \text{k}\Omega$ y $R_1 = R_2 = 30.9\ \text{k}\Omega$. El cociente de las resistencias ideales es 4.013. Al considerar los valores de tolerancia de ±1 por ciento, la salida del amplificador sumador es

$$v_O = \frac{-R_F(1 \pm 0.01)}{R_1(1 \pm 0.01)} \cdot (1.2 - 0.5\,\text{sen}\,\omega t) - \frac{R_F(1 \pm 0.01)}{R_2(1 \pm 0.01)} \cdot (-1.2)$$

El voltaje de salida de CD está en el rango $-0.1926 \leq v_O\ (\text{CD}) \leq 0.1926$ V y el voltaje de salida de CA máximo está en el rango $1.967 \leq v_O\ (\text{CA}) \leq 2.047$ V.

Comentario: En este ejemplo usamos un amplificador sumador para amplificar una señal que varía con el tiempo y eliminar un voltaje de CD (idealmente).

Bernardo Juárez 1094254-2201070037
1094254-2201070037

PROBLEMA PARA EJERCITAR

Ejercicio 9.4: *a*) Se va a diseñar un amplificador sumador inversor que produzca un voltaje de salida de $v_O = -3(v_{I1} + 2v_{I2} + 0.3v_{I3} + 4v_{I4})$. La resistencia máxima debe estar limitada a 400 kΩ. *b*) Con los resultados del inciso *a*) determine v_O para *i*) $v_{I1} = 0.1$ V, $v_{I2} = -0.2$ V, $v_{I3} = -1$ V, $v_{I4} = 0.05$ V; y para *ii*) $v_{I1} = -0.2$ V, $v_{I2} = 0.3$ V, $v_{I3} = 1.5$ V, $v_{I4} = -0.1$ V. (Respuestas: *a*) Sean $R_3 = 400\ \text{k}\Omega$, $R_F = 360\ \text{k}\Omega$, $R_1 = 120\ \text{k}\Omega$, $R_2 = 60\ \text{k}\Omega$, $R_4 = 30\ \text{k}\Omega$; *b*) *i*) $v_O = +1.2$ V, *ii*) $v_O = -1.35$ V.)

Ponga a prueba su comprensión

PPC 9.4 Considere un amplificador sumador ideal como se muestra en la figura 9.14*a*) con $R_1 = 20\ \text{k}\Omega$, $R_2 = 40\ \text{k}\Omega$, $R_3 = 50\ \text{k}\Omega$, y $R_F = 200\ \text{k}\Omega$. Determine el voltaje de salida v_O para *a*) $v_{I1} = -0.25$ mV, $v_{I2} = +0.30$ mV, $v_{I3} = -0.50$ mV; y *b*) $v_{I1} = +10$ mV, $v_{I2} = -40$ mV, $v_{I3} = +25$ mV. (Respuestas: *a*) $v_O = 3$ mV, *b*) $v_O = 0$.)

PPC 9.5 Diseñe el amplificador sumador en la figura 9.14 para producir el promedio (magnitud) de los tres voltajes de entrada, es decir, $v_O = (v_{I1} + v_{I2} + v_{I3})/3$. El amplificador debe diseñarse de modo que cada señal de entrada vea la resistencia de entrada máxima posible con la condición de que la resistencia máxima permitida en el circuito sea 1 M. (Respuesta: $R_1 = R_2 = R_3 = 1\ \text{M}\Omega$, $R_F = 333\ \text{k}\Omega$.)

9.4 AMPLIFICADOR NO INVERSOR

Objetivo: • Analizar y comprender las características del amplificador operacional no inversor, como el seguidor de emisor o buffer.

En nuestros análisis previos, el elemento de realimentación estaba conectado entre las terminales de salida e inversora. Sin embargo, una señal puede aplicarse a la terminal no inversora a la vez que se mantiene la realimentación negativa.

9.4.1 Amplificador básico

La figura 9.15 muestra el **amplificador no inversor** básico. La señal de entrada v_I se aplica directamente a la terminal no inversora, mientras un lado de la resistencia R_1 se conecta a la terminal inversora y el otro lado está a tierra.

Antes, cuando v_2 estaba al potencial de tierra, argumentamos que v_1 también estaba esencialmente al potencial de tierra, y afirmamos que la terminal (1) estaba a tierra virtual. Los mismos principios son válidos para el circuito de la figura 9.15, con terminología un poco diferente. La conexión de realimentación negativa obliga a que los voltajes v_1 y v_2 sean esencialmente iguales. Esta condición se denomina **corto virtual**. Esta condición existe porque un cambio en v_2 hace que el voltaje de salida v_O cambie de modo que v_1 es obligado a seguir a v_2. El corto virtual significa que la diferencia de voltaje v_1 y v_2 es, para todos los efectos prácticos, cero.

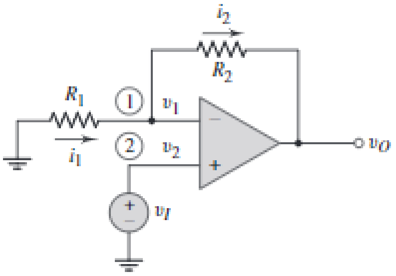


Figura 9.15 Circuito AMP-OP no inversor.

Sin embargo, a diferencia de un verdadero cortocircuito, no hay corriente que circule directamente de una terminal a la otra. Usamos el concepto de corto virtual, es decir, $v_1 = v_2$, como una característica de un AMP-OP ideal y usamos esta propiedad en nuestro análisis del circuito.

El análisis del amplificador no inversor es esencialmente el mismo que para el amplificador inversor. Suponemos que ninguna corriente entra en las terminales de entrada. Como $v_1 = v_2$, entonces $v_1 = v_I$, y la corriente i_1 está dada por

$$i_1 = -\frac{v_1}{R_1} = -\frac{v_I}{R_1} \tag{9.31}$$

La corriente i_2 está dada por

$$i_2 = \frac{v_1 - v_O}{R_2} = \frac{v_I - v_O}{R_2} \tag{9.32}$$

Como antes, $i_1 = i_2$, de modo que

$$-\frac{v_I}{R_1} = \frac{v_I - v_O}{R_2} \tag{9.33}$$

Bernardo Juárez 1094254-2201070037

Al despejar la ganancia de voltaje de lazo cerrado encontramos

$$A_v = \frac{v_O}{v_I} = 1 + \frac{R_2}{R_1} \tag{9.34}$$

A partir de esta ecuación vemos que la salida está en fase con la entrada, como era de esperar. Observe también que la ganancia siempre es mayor que la unidad.

La señal de entrada v_I está conectada directamente a la terminal no inversora; por tanto, como la corriente de entrada es esencialmente cero, la impedancia de entrada vista por la fuente es muy grande, idealmente infinita. El circuito equivalente ideal del AMP-OP no inversor se muestra en la figura 9.16.

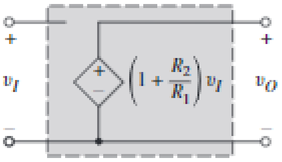


Figura 9.16 Circuito equivalente del AMP-OP no inversor ideal.

9.4.2 Seguidor de voltaje

Una propiedad interesante del AMP-OP no inversor ocurre cuando $R_1 = \infty$, un circuito abierto. Entonces, la ganancia de lazo cerrado se convierte en

$$A_v = \frac{v_O}{v_I} = 1 \tag{9.35}$$

Como el voltaje de salida sigue la entrada, este circuito AMP-OP se denomina **seguidor de voltaje**. La ganancia de lazo cerrado es independiente de la resistencia R_2 (excepto cuando $R_2 = \infty$), de modo que podemos fijar $R_2 = 0$ para crear un cortocircuito.

El circuito AMP-OP seguidor de voltaje se muestra en la figura 9.17. A primera vista, puede parecer que este circuito, con ganancia de voltaje cero, sería de poco valor. Sin embargo, otros términos para el seguidor de voltaje son **transformador de impedancia** o buffer. La impedancia de entrada es esencialmente infinita y la impedancia de salida es esencialmente cero. Si, por ejemplo, la impedancia de salida de una señal de la fuente es grande, un seguidor de voltaje insertado entre la fuente y una carga previene efectos de carga; es decir, actúa como un buffer entre la fuente y la carga.

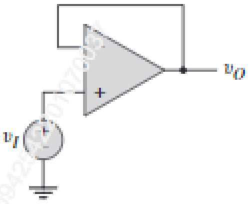


Figura 9.17 AMP-OP seguidor de voltaje.

Considere el caso de una fuente de voltaje con una impedancia de salida de 100 kΩ que activa una impedancia de carga de 1 kΩ, como se muestra en la figura 9.18*a*). Esta situación puede ocurrir si la fuente es un transductor. (Veremos un ejemplo de esto después en este capítulo, cuando consideremos una resistencia sensible a la temperatura, o termistor, en un circuito puente.) La relación entre el voltaje de salida y el voltaje de entrada es

$$\frac{v_O}{v_I} = \frac{R_L}{R_L + R_S} = \frac{1}{1 + 100} \cong 0.01$$

Esta ecuación indica que, para este caso, hay un fuerte efecto de carga, o **atenuación**, en la señal de voltaje.

La figura 9.18*b*) muestra un seguidor de voltaje insertado entre la fuente y la carga. Como la impedancia de entrada a la terminal no inversora suele ser mucho mayor que 100 kΩ, entonces $v_O \cong v_I$ y el efecto de carga se elimina.

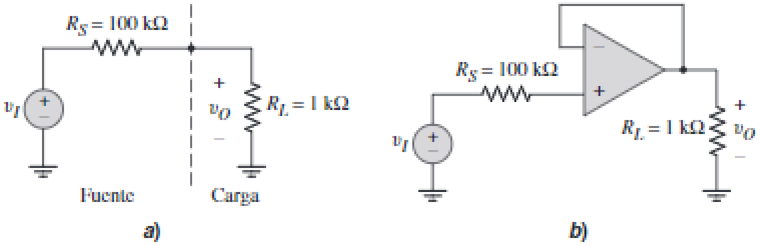


Figura 9.18 *a*) Fuente con una resistencia de salida de 100 kΩ que acciona una carga de 1 kΩ y *b*) fuente con una resistencia de salida de 100 kΩ, seguidor de voltaje y carga de 1 kΩ.

Bernardo Juárez 1094254-2201070037

Ponga a prueba su comprensión

PPC 9.6 *a*) Diseñe un amplificador no inversor tal que la ganancia de lazo cerrado sea $A_v = 10$. La resistencia máxima debe ser 180 kΩ y el voltaje de salida debe estar en el rango $-9 \leq v_O \leq +9$ V. *b*) Repita el inciso *a*) con una ganancia de lazo cerrado de $A_v = 5$. La corriente máxima en cualquier resistencia debe estar limitada a 100 μA cuando el voltaje de salida esté en el rango $-5 \leq v_O \leq +5$V. (Respuestas: *a*) $R_2 = 180$ kΩ, $R_1 = 20$ kΩ; *b*) $R_2 = 40$ kΩ, $R_1 = 10$ kΩ.)

PPC 9.7 El AMP-OP no inversor en la figura 9.15 tiene una ganancia diferencial finita A_{od}. Demuestre que la ganancia de lazo cerrado es

$$A_v = \frac{v_O}{v_I} = \frac{\left(1 + \dfrac{R_2}{R_1}\right)}{\left[1 + \dfrac{1}{A_{od}}\left(1 + \dfrac{R_2}{R_1}\right)\right]}$$

PPC 9.8 Use superposición para determinar el voltaje de salida v_O en el circuito AMP-OP ideal en la figura 9.19 (Respuesta: $v_O = 10v_{I1} + 5v_{I2}$.)

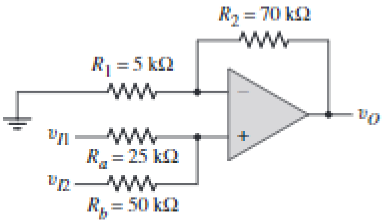


Figura 9.19 Figura para el ejercicio PPC 9.8.

Bernardo Juárez 1094254-2201070037
1094254-2201070037

9.5 APLICACIONES DEL AMP-OP

Objetivo: • Analizar varios circuitos AMP-OP ideales, como el amplificador diferencial y el amplificador de instrumentación.

El amplificador sumador es un ejemplo de capacidades funcionales especiales que proporciona un AMP-OP. En esta sección consideraremos otros ejemplos de la versatilidad del AMP-OP.

9.5.1 Convertidor de corriente a voltaje

En algunas situaciones, la salida de un dispositivo o circuito es una corriente. Un ejemplo es la salida de un fotodiodo o fotodetector. Puede ser necesario convertir esta corriente de salida en un voltaje de salida.

Considere el circuito de la figura 9.20. La resistencia de entrada R_i en el nodo de tierra virtual es

$$R_i = \frac{v_1}{i_1} \cong 0 \tag{9.36}$$

En la mayor parte de los casos podemos suponer que $R_S \gg R_i$; por tanto, la corriente i_1 es esencialmente igual a la señal de corriente i_S. Así,

$$i_2 = i_1 = i_S \tag{9.37}$$

y

$$v_O = -i_2 R_F = -i_S R_F \tag{9.38}$$

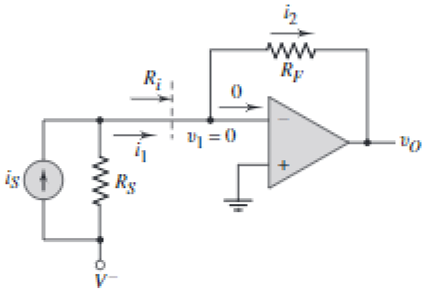


Figura 9.20 Convertidor de corriente a voltaje.

El voltaje de salida es directamente proporcional a la señal de corriente, y la resistencia de realimentación R_F es la magnitud del cociente del voltaje de salida entre la señal de corriente.

Bernardo Juárez 1094254-2201070037

9.5.2 Convertidor de voltaje a corriente

El complemento del convertidor de corriente a voltaje es el convertidor de voltaje a corriente. Por ejemplo, quizá deseemos activar una bobina en un circuito magnético con una corriente dada, mediante una fuente de voltaje. Emplearíamos el AMP-OP inversor de la figura 9.21. Para este circuito,

$$i_2 = i_1 = \frac{v_I}{R_1} \tag{9.39}$$

que significa que la corriente i_2 es directamente proporcional al voltaje de entrada v_I e independiente de la impedancia de carga o de la resistencia R_2. Sin embargo, puede ser necesario que un lado del dispositivo de carga deba estar al potencial de tierra, de modo que el circuito en la figura 9.21 no sería práctico en tales aplicaciones.

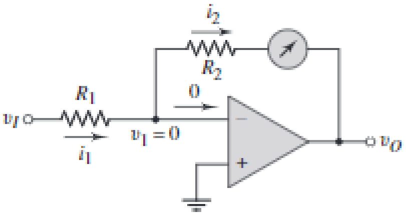


Figura 9.21 Convertidor simple de voltaje a corriente.

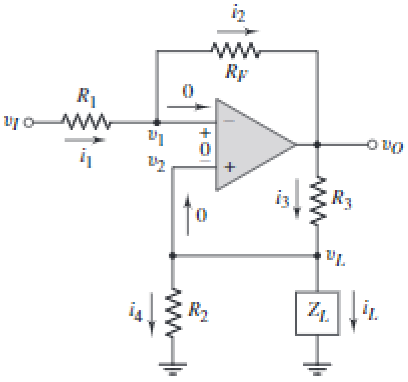


Figura 9.22 Convertidor de voltaje a corriente.

Considere el circuito de la figura 9.22. En este caso, una terminal del dispositivo de carga, con una impedancia de Z_L, está al potencial de tierra. La terminal inversora (1) no está a tierra virtual. Con base en el concepto de corto virtual, $v_1 = v_2$. También observamos que $v_1 = v_2 = v_L = i_L ZL$. Al igualar las corrientes i_1 e i_2, tenemos

$$\frac{v_I - i_L Z_L}{R_1} = \frac{i_L Z_L - v_O}{R_F} \quad \textbf{(9.40)}$$

Al sumar las corrientes en la terminal no inversora se obtiene

$$\frac{v_O - i_L Z_L}{R_3} = i_L + \frac{i_L Z_L}{R_2} \quad \textbf{(9.41)}$$

Al despejar $(v_O - i_L ZL)$ de la ecuación (9.40) y sustituir en la ecuación (9.41) se obtiene

$$\frac{R_F}{R_1} \cdot \frac{(i_L Z_L - v_I)}{R_3} = i_L + \frac{i_L Z_L}{R_2} \quad \textbf{(9.42)}$$

Combinamos los términos en i_L y obtenemos

$$i_L \left(\frac{R_F Z_L}{R_1 R_3} - 1 - \frac{Z_L}{R_2} \right) = v_I \left(\frac{R_F}{R_1 R_3} \right) \quad \textbf{(9.43)}$$

Para que i_L sea independiente de Z_L, diseñamos el circuito de modo que el coeficiente de Z_L sea cero, o

$$\frac{R_F}{R_1 R_3} = \frac{1}{R_2} \quad \textbf{(9.44)}$$

Así, la ecuación (9.43) se reduce a

$$i_L = -v_I \left(\frac{R_F}{R_1 R_3} \right) = \frac{-v_I}{R_2} \quad \textbf{(9.45)}$$

lo que significa que la corriente de carga es proporcional al voltaje de entrada y es independiente de la impedancia de carga Z_L, en tanto el voltaje de salida permanezca entre límites permitidos.

Podemos observar que la resistencia de entrada vista por la fuente v_I es finita, y que en realidad es una función de la impedancia de carga Z_L. Para una i_L constante, un cambio en Z_L produce un cambio en $v_L = v_2 = v_1$, que ocasiona un cambio en i_1. Puede insertarse un seguidor de voltaje entre la fuente de voltaje v_I y la resistencia R_1 para eliminar todos los efectos de carga debidos a una resistencia de entrada variable.

EJEMPLO 9.5

Objetivo: Determinar una corriente de carga en un convertidor de voltaje a corriente.

Considere el circuito de la figura 9.22. Sean $Z_L = 100\ \Omega$, $R_1 = 10\ \text{k}\Omega$, $R_2 = 1\ \text{k}\Omega$, $R_3 = 1\ \text{k}\Omega$, y $R_F = 10\ \text{k}\Omega$. Si $v_I = -5$ V, determine la corriente de carga i_L y el voltaje de salida v_O.

Solución: Primero observamos que se cumpla la condición expresada por la ecuación (9.44); es decir,

$$\frac{1}{R_2} = \frac{R_F}{R_1 R_3} = \frac{10}{(10)(1)} \rightarrow \frac{1}{1}$$

La corriente de carga es

$$i_L = \frac{-v_I}{R_2} = \frac{-(-5)}{1\ \text{k}\Omega} = 5\ \text{mA}$$

Bernardo Juárez 1094254-2201070037
1094254-2201070037

y el voltaje a través de la carga es

$$v_L = i_L Z_L = (5 \times 10^{-3})(100) = 0.5\,\text{V}$$

Las corrientes i_4 e i_3 son

$$i_4 = \frac{v_L}{R_2} = \frac{0.5}{1} = 0.5\,\text{mA}$$

e

$$i_3 = i_4 + i_L = 0.5 + 5 = 5.5\,\text{mA}$$

Entonces, el voltaje de salida es

$$v_O = i_3 R_3 + v_L = (5.5 \times 10^{-3})(10^3) + 0.5 = 6\,\text{V}$$

También podemos calcular i_1 e i_2 como

$$i_1 = i_2 = -0.55\,\text{mA}$$

Comentario: En este ejemplo suponemos de manera implícita que el AMP-OP no está en saturación, lo que significa que el voltaje de polarización de CD aplicado debe ser mayor que 6 V. Además, como las corrientes i_2 (que es negativa) e i_3 deben ser suministradas por el AMP-OP, estamos asumiendo que el AMP-OP es capaz de suministrar 6.05 mA.

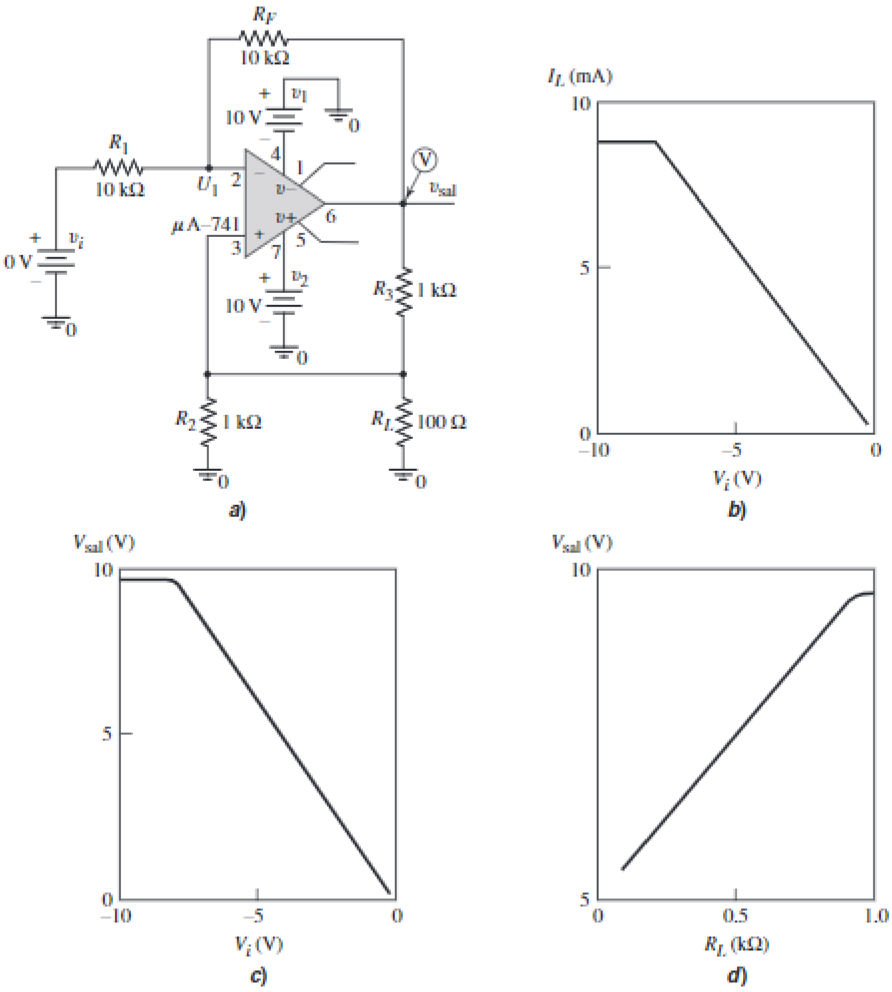


Figura 9.23 *a*) Esquema PSpice del circuito, *b*) corriente de carga y *c*) voltaje de salida del AMP-OP contra voltaje de entrada; *d*) voltaje de salida del AMP-OP contra resistencia de carga para $v_1 = -5$ V.

Bernardo Juárez 1084254-2201070037

Comprobación por computadora: El esquema PSpice del circuito del convertidor de voltaje a corriente se muestra en la figura 9.23*a*). El voltaje de entrada se hizo variar entre 0 y -10 V. La figura 9.23*b*) muestra la corriente a través de la carga de 100 Ω, y la figura 9.23*c*) muestra el voltaje de salida del AMP-OP como función del voltaje de entrada. Aproximadamente en $v_I = -7.5$ V, el AMP-OP se satura, de modo que la corriente de carga y el voltaje de salida no crecen más con el voltaje de entrada. Este resultado demuestra que la conversión ideal de voltaje a corriente es válida sólo si el AMP-OP opera en su región lineal. La figura 9.23*d*) muestra el voltaje de salida como función de la resistencia de carga para un voltaje de entrada $v_I = -5$ V. Con una resistencia de carga superior a aproximadamente 900 Ω, el AMP-OP se satura. El rango sobre el cual el AMP-OP permanece lineal puede incrementarse al aumentar la polarización a ±15 V, por ejemplo.

PROBLEMA PARA EJERCITAR

Ejercicio 9.5: Considere el convertidor de voltaje a corriente de la figura 9.22. La impedancia de carga es $Z_L = 200\ \Omega$ y el voltaje de entrada es $v_I = -3$ V. Determine i_L y v_O si $R_1 = 10\ \text{k}\Omega$, $R_2 = 1.5\ \text{k}\Omega$, $R_3 = 3\ \text{k}\Omega$, y $R_F = 20\ \text{k}\Omega$. (Respuesta:. $i_L = 2$ mA, $v_O = 7.2$ V.)

9.5.3 Amplificador diferencial

Un amplificador diferencial ideal amplifica sólo la diferencia entre dos señales; rechaza todas las señales comunes a las dos terminales de entrada. Por ejemplo, un sistema de micrófono amplifica una señal de audio aplicada a una terminal de un amplificador diferencial, y rechaza cualquier señal de ruido o "zumbido" de 60 Hz existente en ambas terminales. El AMP-OP básico también amplifica la diferencia entre dos señales de entrada. Sin embargo, deseamos hacer un amplificador diferencial donde la salida sea una función del cociente de las resistencias, como hicimos para los amplificadores inversor y no inversor.

Considere el circuito de la figura 9.24*a*), con entradas v_{I1} y v_{I2}. Para analizar el circuito, usaremos superposición y el concepto de corto virtual. La figura 9.24*b*) muestra el circuito con

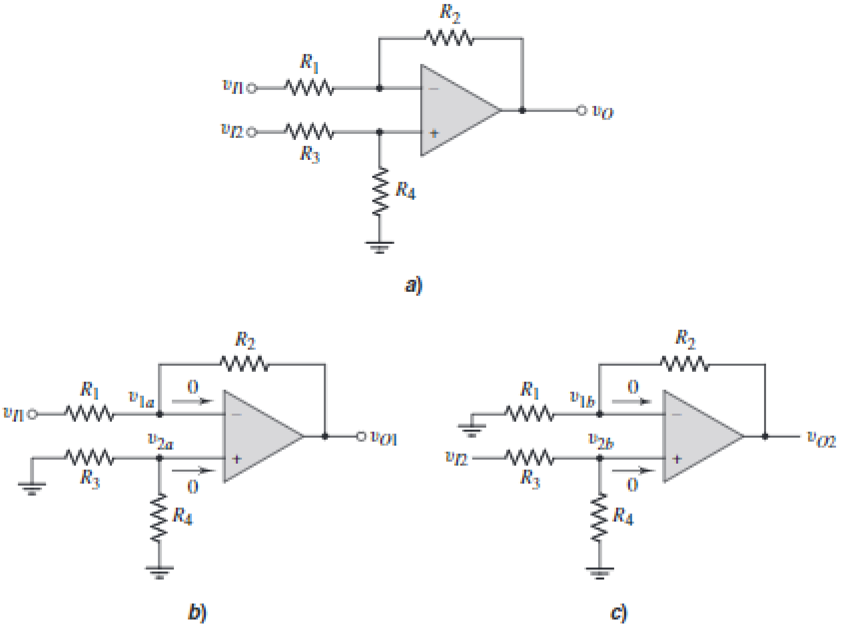


Figura 9.24 *a*) Amplificador AMP-OP diferencial, *b*) amplificador diferencial con $v_{I2} = 0$ y *c*) amplificador diferencial con $v_{I1} = 0$.

Bernardo Juárez 1094254-2201070037

entrada $v_{I2} = 0$. En R_3 y R_4 no hay corrientes; por tanto, $v_{2a} = 0$. El circuito resultante es el amplificador inversor que ya se consideró, para el cual

$$v_{O1} = -\frac{R_2}{R_1} v_{I1} \tag{9.46}$$

La figura 9.24*c*) muestra el circuito con $v_{I1} = 0$. Como la corriente hacia el AMP-OP es cero, R_3 y R_4 forman un divisor de voltaje. Por tanto,

$$v_{2b} = \frac{R_4}{R_3 + R_4} v_{I2} \tag{9.47}$$

A partir del concepto de corto virtual, $v_{1b} = v_{2b}$ y el circuito se vuelve un amplificador no inversor, para el que

$$v_{O2} = \left(1 + \frac{R_2}{R_1}\right) v_{1b} = \left(1 + \frac{R_2}{R_1}\right) v_{2b} \tag{9.48}$$

Al sustituir la ecuación (9.47) en (9.48) obtenemos

$$v_{O2} = \left(1 + \frac{R_2}{R_1}\right)\left(\frac{R_4}{R_3 + R_4}\right) v_{I2} \tag{9.49a}$$

que se reagrupa como sigue:

$$v_{O2} = (1 + R_2/R_1)\left(\frac{R_4/R_3}{1 + R_4/R_3}\right) v_{I2} \tag{9.49b}$$

Como el voltaje de salida neto es la suma de los términos individuales, tenemos

$$v_O = v_{O1} + v_{O2} \tag{9.50a}$$

o

$$v_O = \left(1 + \frac{R_2}{R_1}\right)\left(\frac{\dfrac{R_4}{R_3}}{1 + \dfrac{R_4}{R_3}}\right) v_{I2} - \left(\frac{R_2}{R_1}\right) v_{I1} \tag{9.50b}$$

Una propiedad del amplificador diferencial ideal es que el voltaje de salida es cero cuando $v_{I1} = v_{I2}$. Al examinar la ecuación (9.50*b*) se observa que esta condición se cumple si

$$\frac{R_4}{R_3} = \frac{R_2}{R_1} \tag{9.51}$$

Así, el voltaje de salida es

$$v_O = \frac{R_2}{R_1}(v_{I2} - v_{I1}) \tag{9.52}$$

lo cual indica que este amplificador tiene una ganancia diferencial de $A_d = R_2/R_1$. Este factor es una ganancia diferencial de lazo cerrado en vez de una ganancia diferencial de lazo abierto A_{od} del AMP-OP en sí.

Como ya establecimos, otra característica importante de los circuitos electrónicos es la resistencia de entrada. La resistencia de entrada diferencial del amplificador diferencial se

Bernardo Juárez 1084254-2201070037
1084254-2201070037

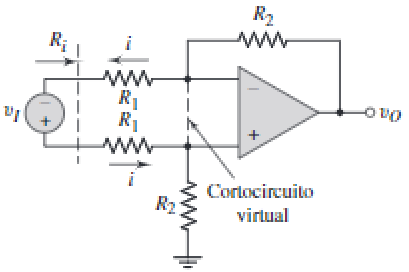


Figura 9.25 Circuito para medir la resistencia de entrada diferencial de un amplificador AMP-OP diferencial.

determina con el circuito de la figura 9.25. En la figura impusimos la condición dada en la ecuación (9.51) y fijamos $R_1 = R_3$ y $R_2 = R_4$. Así, la resistencia de entrada se define como

$$R_i = \frac{v_I}{i} \tag{9.53}$$

Al tomar en cuenta el concepto de corto virtual escribimos una ecuación de lazo, como sigue:

$$v_I = iR_1 + iR_1 = i(2R_1) \tag{9.54}$$

Por tanto, la resistencia de entrada es

$$R_i = 2R_1 \tag{9.55}$$

EJEMPLO DE DISEÑO **9.6**

Objetivo: Diseñar un amplificador diferencial con una ganancia específica.

Especificaciones: Diseñar el amplificador diferencial con la configuración de la figura 9.24 de modo que la ganancia diferencial sea 30. Se van a usar valores de resistencias normales y el máximo valor de resistencia va a ser 500 kΩ.

Opciones: Se dispone de un AMP-OP ideal.

Solución: La ganancia diferencial está dada por

$$\frac{R_2}{R_1} = \frac{R_4}{R_3} = 30$$

Por el apéndice C, usamos resistencias típicas de

$$R_2 = R_4 = 390\,\text{k}\Omega \quad \text{y} \quad R_1 = R_3 = 13\,\text{k}\Omega$$

Resulta evidente que estas resistencias son menores que 500 kΩ y proporcionan una resistencia de entrada de $R_i = 2R_1 = 2(13) = 26$ kΩ.

Compensaciones: Así como en otros diseños, debemos considerar tolerancias de las resistencias. Este efecto se considera en el problema 9.62, al final del capítulo. Las tolerancias de las resistencias también afectan la relación de rechazo de modo común, como se analizará en el siguiente ejemplo.

Comentario: Este ejemplo ilustró una desventaja de este amplificador diferencial. No puede alcanzar alta ganancia y alta impedancia de entrada sin usar valores de resistencia extremadamente grandes.

Bernardo Juárez 1094254-2201070037

PROBLEMA PARA EJERCITAR

Ejercicio 9.4: Considere el amplificador diferencial de la figura 9.24*a*). *a*) Diseñe el circuito con $R_2 = R_4$, $R_1 = R_3$, y de modo que la ganancia de voltaje diferencial sea $A_d = 50$. Para voltajes de entrada en el rango de -50 mV a $+50$ mV, la corriente máxima en R_2 se va a limitar a 50 μA. *b*) Con los resultados del inciso *a*), ¿cuál es la corriente máxima en R_3? (Respuestas: *a*) Fije $R_2 = R_4 = 100$ kΩ, luego $R_1 = R_2 = 2$ kΩ; *b*) 0.49 μA.)

En el amplificador diferencial ideal, la salida v_O es cero cuando $v_{I1} = v_{I2}$. Sin embargo, una inspección de la ecuación (9.50*b*) muestra que esta condición no se cumple si $R_4/R_3 \neq R_2/R_1$. Cuando $v_{I1} = v_{I2}$, la entrada se denomina **señal de entrada de modo común**. El voltaje de entrada de modo común se define como

$$v_{cm} = (v_{I1} + v_{I2})/2 \qquad \textbf{(9.56)}$$

Así, la ganancia de modo común se define como

$$A_{cm} = \frac{v_O}{v_{cm}} \qquad \textbf{(9.57)}$$

Idealmente, cuando se aplica una señal de modo común, $v_O = 0$ y $A_{cm} = 0$.

Se puede generar una ganancia de modo común diferente de cero en circuitos AMP-OP verdaderos.

Un dato relevante para un amplificador diferencial es la **relación de rechazo de modo común** (**RRMC**), que se define como la amplitud de la razón entre ganancia diferencial y ganancia de modo común, o

$$\text{RRMC} = \left|\frac{A_d}{A_{cm}}\right| \qquad \textbf{(9.58)}$$

Por lo general, la RRMC se expresa en decibeles, como sigue:

$$\text{RRMC(dB)} = 20\log_{10}\left|\frac{A_d}{A_{cm}}\right| \qquad \textbf{(9.59)}$$

Idealmente, la relación de rechazo de modo común es infinita. En un amplificador diferencial real, es aconsejable que la relación de rechazo de modo común sea lo más grande posible.

EJEMPLO 9.7

Objetivo: Calcular la relación de rechazo de modo común de un amplificador diferencial.

Considere el amplificador diferencial de la figura 9.24*a*). Sean $R_2/R_1 = 10$ y $R_4/R_3 = 11$. Determine RRMC(dB).

Solución: Por la ecuación (9.50*b*), tenemos

$$v_O = (1 + 10)\left(\frac{11}{1+11}\right)v_{I2} - (10)v_{I1}$$

o

$$v_O = 10.0833v_{I2} - 10v_{I1} \qquad \textbf{(9.60)}$$

El voltaje de entrada de modo diferencial se define como

$$v_d = v_{I2} - v_{I1}$$

Bernardo Juárez 1094254-2201070037
10942542201070037

Bernardo Juárez 1094254-2201070038

y el voltaje de entrada de modo común se define como

$$v_{cm} = (v_{I1} + v_{I2})/2$$

Al combinar estas dos ecuaciones se obtiene

$$v_{I1} = v_{cm} - \frac{v_d}{2} \tag{9.61a}$$

y

$$v_{I2} = v_{cm} - \frac{v_d}{2} \tag{9.61b}$$

Si sustituimos las ecuaciones (9.61*a*) y (9.61*b*) en la ecuación (9.60) obtenemos

$$v_O = (10.0833)\left(v_{cm} + \frac{v_d}{2}\right) - (10)\left(v_{cm} - \frac{v_d}{2}\right)$$

o

$$v_O = 10.042v_d + 0.0833v_{cm} \tag{9.62}$$

El voltaje de salida también es

$$v_O = A_d v_d + A_{cm} v_{cm} \tag{9.63}$$

Si comparamos las ecuaciones (9.62) y (9.63), vemos que

$$A_d = 10.042 \quad \text{y} \quad A_{cm} = 0.0833$$

Por tanto, a partir de la ecuación (9.59), la relación de rechazo de modo común es

$$\text{RRMC(dB)} = 20\log_{10}\left(\frac{10.042}{0.0833}\right) = 41.6\ \text{dB}$$

Comentario: Para buenos amplificadores diferenciales, los valores habituales de la relación de rechazo de modo común están en el rango de 80 a 100 dB. Este ejemplo muestra cuán próximas deben estar las relaciones R_2/R_1 y R_4/R_3 a fin de alcanzar un valor RRMC en ese rango.

Comprobación por computadora: En este ejemplo se aplicó un análisis PSpice al amplificador diferencial con un AMP-OP μA-741. Para voltajes de entrada de $v_{I1} = -50$ mV y $v_{I2} = +50$ mV, el voltaje de salida es $v_O = 1.0043$ V, que entrega una ganancia de voltaje diferencial de 10.043. Para voltajes de entrada de $v_{I1} = v_{I2} = 5$ V, el voltaje de salida es $v_O = 0.4153$ V, con lo que se obtiene una ganancia de voltaje de modo común de $A_{cm} = 0.4153/5 = 0.0831$. Así, la relación de rechazo de modo común es RRMC $= 10.043/0.0831 = 120.9 \Rightarrow 41.6$ dB, lo que coincide con el análisis manual. Este resultado demuestra que en este momento, las características no ideales del AMP-OP μA-741 no afectan estos resultados.

PROBLEMA PARA EJERCITAR

***Ejercicio 9.7:** En el amplificador diferencial de la figura 9.24*a*), $R_1 = R_3 = 10\ \text{k}\Omega$, $R_2 = 20\ \text{k}\Omega$, y $R_4 = 21\ \text{k}\Omega$. Determine v_O cuando: *a*) $v_{I1} = +1$ V, $v_{I2} = -1$ V; y *b*) $v_{I1} = v_{I2} = +1$ V. *c*) Determine la ganancia de modo común. *d*) Determine la RRMC(dB). (Respuestas: $v_O = -4.032$ V, *b*) $v_O = 0.0323$ V, *c*) $A_{cm} = 0.0323$, *d*) RRMC(db) $= 35.9$ dB.)

9.5.4 Amplificador de instrumentación

En la última sección vimos que es difícil obtener una alta impedancia de entrada en un amplificador diferencial con valores de resistencia razonables. Una solución consiste en insertar un seguidor de voltaje entre cada fuente y la entrada correspondiente. Sin embargo, una desventaja de este diseño es que la ganancia del amplificador no se modifica con facilidad. Necesitaríamos cambiar dos valores de resistencia y mantener relaciones iguales entre R_2/R_1 y R_4/R_3. De manera óptima, sería aconsejable tener la capacidad de modificar la ganancia al cambiar sólo un valor de resistencia. El circuito de la figura 9.26, denominado amplificador de instrumentación, permite esta flexibilidad. Observe que dos amplificadores no inversores, A_1 y A_2, se usan como la etapa de entrada, y un amplificador diferencial A_3 es la segunda etapa, o de amplificación.

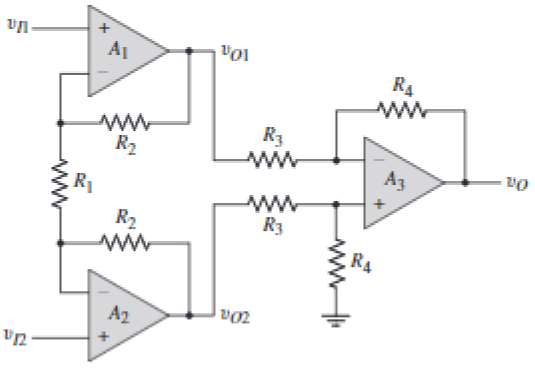


Figura 9.26 Amplificador de instrumentación.

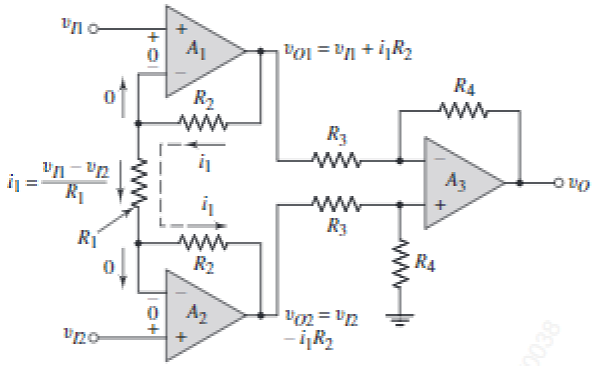


Figura 9.27 Voltajes y corrientes en un amplificador de instrumentación.

Iniciamos el análisis con la aplicación del concepto de corto virtual. Los voltajes en las terminales inversoras de los seguidores de voltaje son iguales a los voltajes de entrada. Las corrientes y los voltajes en el amplificador se muestran en la figura 9.27. Así, la corriente en la resistencia R_1 es

$$i_1 = \frac{v_{I1} - v_{I2}}{R_1} \tag{9.64}$$

La corriente en las resistencias R_2 también es i_1, como se muestra en la figura, y los voltajes de salida de los AMP-OP A_1 y A_2 son, respectivamente,

$$v_{O1} = v_{I1} + i_1 R_2 = \left(1 + \frac{R_2}{R_1}\right) v_{I1} - \frac{R_2}{R_1} v_{I2} \tag{9.65a}$$

y

$$v_{O2} = v_{I2} - i_1 R_2 = \left(1 + \frac{R_2}{R_1}\right) v_{I2} - \frac{R_2}{R_1} v_{I1} \tag{9.65b}$$

A partir de resultados previos, la salida del amplificador diferencial está dada como

$$v_O = \frac{R_4}{R_3}(v_{O2} - v_{O1}) \tag{9.66}$$

Al sustituir las ecuaciones (9.65*a*) y (9.65*b*) en la ecuación (9.66) encontramos el voltaje de salida como sigue:

$$v_O = \frac{R_4}{R_3}\left(1 + \frac{2R_2}{R_1}\right)(v_{I2} - v_{I1}) \tag{9.67}$$

Bernardo Juárez 1094254-2201070038
1094254-2201070038

Como los voltajes de la señal de entrada se aplican directamente a las terminales no inversoras de A_1 y A_2, la impedancia de entrada es muy grande, idealmente infinita, lo que es una característica aconsejable del amplificador de instrumentación. Asimismo, la ganancia diferencial es una función de la resistencia R_1, que se modifica fácilmente mediante un potenciómetro, lo que proporciona una ganancia de amplificador variable con el ajuste de una sola resistencia.)

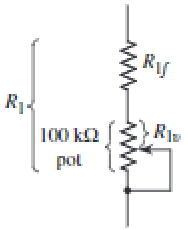


Figura 9.28 Resistencia equivalente R_1 en un amplificador de instrumentación.

EJEMPLO 9.8

Objetivo: Determinar el rango requerido por la resistencia R_1 para obtener una ganancia diferencial ajustable de 5 a 500.

El circuito amplificador de instrumentación se muestra en la figura 9.26. Suponga que $R_4 = 2R_3$, de modo que la ganancia del amplificador diferencial es 2.

Solución: Suponga que la resistencia R_1 es una combinación de una resistencia fija R_{1f} y una resistencia variable R_{1v}, como se muestra en la figura 9.28. La resistencia fija asegura que la ganancia esté limitada a un valor máximo, aunque la resistencia variable se iguale a cero. Suponga que la resistencia variable es un potenciómetro de 100 kΩ.

Por la ecuación (9.67), la máxima ganancia diferencial es

$$500 = 2\left(1 + \frac{2R_2}{R_{1f}}\right)$$

y la mínima ganancia diferencial es

$$5 = 2\left(1 + \frac{2R_2}{R_{1f} + 100}\right)$$

De la expresión de la ganancia máxima encontramos que

$$2R_2 = 249R_{1f}$$

Al sustituir este valor R_2 en la expresión de la ganancia mínima tenemos

$$1.5 = \frac{2R_2}{R_{1f} + 100} = \frac{249R_{1f}}{R_{1f} + 100}$$

El valor resultante de R_{1f} es $R_{1f} = 0.606$ kΩ, con lo que se obtiene $R_2 = 75.5$ kΩ.

Comentario: Seleccionamos valores típicos de resistencia cercanos a los valores calculados y el rango de la ganancia se ubicará más o menos en el rango deseado.

Idea de diseño: Un amplificador con un amplio rango de ganancia y diseñado con un potenciómetro normalmente no se utilizaría con circuitos integrados normales en sistemas electrónicos. Sin embargo, un circuito así sería muy útil en equipo de prueba especializado.

PROBLEMA PARA EJERCITAR

Ejercicio 9.8: Para el amplificador de instrumentación de la figura 9.26, los parámetros son $R_4 = 90$ kΩ, $R_3 = 30$ kΩ, y $R_2 = 50$ kΩ. La resistencia R_1 es una combinación en serie de una resistencia fija de 2 kΩ y un potenciómetro de 100 kΩ. *a*) Determine el rango de la ganancia de voltaje diferencial. *b*) Determine la corriente máxima en R_1 para voltajes de entrada en el rango de −25 mV a +25 mV. (Respuestas: *a*) $5.94 \le A_d \le 153$, *b*) 25 μA.)

Bernardo Juárez 1094254-2201070038
10942542201070038

9.5.5 Integrador y diferenciador

En los circuitos AMP-OP ya analizados, los elementos externos al AMP-OP han sido resistencias. Pueden usarse otros elementos, con diferentes resultados. La figura 9.29 muestra un amplificador inversor general para el que la función de transferencia tiene la misma forma general que antes, es decir,

$$\frac{v_O}{v_I} = -\frac{Z_2}{Z_1} \tag{9.68}$$

donde Z_1 y Z_2 son impedancias generalizadas. A partir de este amplificador inversor generalizado es posible desarrollar dos circuitos especiales.

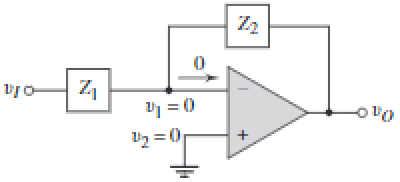


Figura 9.29 Amplificador inversor generalizado.

Bernardo Juárez 1094254-2201070038
1094254-2201070038

En el primero, Z_1 corresponde a una resistencia, y Z_2, a un capacitor. Así, las impedancias son $Z_1 = R_1$ y $Z_2 = 1/sC_2$, donde s es de nuevo la frecuencia compleja. El voltaje de salida es

$$v_O = -\frac{Z_2}{Z_1}v_I = \frac{-1}{sR_1C_2}v_I \tag{9.69}$$

La ecuación (9.69) representa integración en el dominio del tiempo. Si V_C es el voltaje a través del capacitor en $t = 0$, el voltaje de salida es

$$v_O = V_C - \frac{1}{R_1C_2}\int_0^t v_I(t')\,dt' \tag{9.70}$$

donde t' es la variable de integración. Estos resultados se resumen en la figura 9.30.

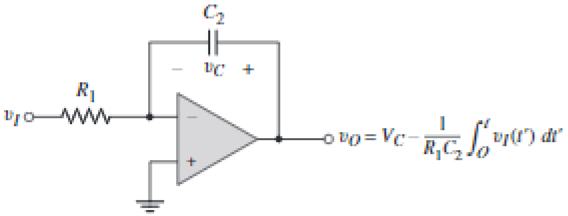


Figura 9.30 AMP-OP integrador.

La ecuación (9.70) es la respuesta de salida del circuito integrador, mostrado en la figura 9.30, para cualquier voltaje de entrada v_I. Observe que si $v_I(t)$ es una función escalón finita, la salida v_O es una función lineal del tiempo. La salida v_O es una función rampa que termina por saturarse a un voltaje cercano al voltaje de alimentación positivo o negativo. Usaremos el integrador en circuitos de filtro.

Las corrientes de polarización diferentes de cero hacia el AMP-OP afectan en gran medida las características de este circuito. Una corriente de CD a través del capacitor ocasiona que el voltaje de salida cambie linealmente con el tiempo hasta alcanzar el voltaje de alimentación positivo o negativo.

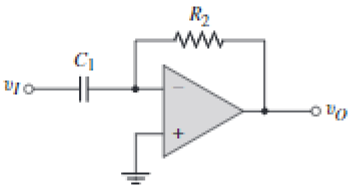


Figura 9.31 AMP-OP diferenciador.

En muchas aplicaciones es necesario añadir un transistor de conmutación en paralelo con el capacitor para establecer en cero el voltaje del capacitor.

El segundo AMP-OP amplificador inversor generalizado usa un capacitor para Z_1 y una resistencia para Z_2, como se muestra en la figura 9.31. Las impedancias son $Z_1 = 1/sC_1$ y $Z_2 = R_2$, y la función de transferencia del voltaje es

$$\frac{v_O}{v_I} = -\frac{Z_2}{Z_1} = -sR_2C_1 \tag{9.71a}$$

El voltaje de salida es

$$v_O = -sR_2C_1v_I \tag{9.71b}$$

La ecuación (9.71*b*) representa diferenciación en el dominio del tiempo, como sigue:

$$v_O(t) = -R_2C_1\frac{dv_I(t)}{dt} \tag{9.72}$$

Por tanto, el circuito de la figura 9.31 es un diferenciador.

Los circuitos diferenciadores son más sensibles al ruido que los circuitos integradores. Las derivadas de las fluctuaciones de ruido de entrada de amplitudes pequeñas pueden ser muy grandes. Cuando se diferencian, estas fluctuaciones de ruido pueden generar grandes señales de ruido en la salida, para crear una relación señal de salida-ruido deficiente. Este problema puede aligerarse al colocar una resistencia en serie con el capacitor de entrada. Luego, este circuito modificado diferencia las señales de baja frecuencia, aunque tiene una ganancia constante de alta frecuencia.

EJEMPLO 9.9

Objetivo: Determinar la constante de tiempo requerida en un integrador.

Considere el integrador de la figura 9.30. Suponga que el voltaje V_C a través del capacitor es cero en $t = 0$. Un voltaje de entrada escalón $v_I = -1$ V se aplica en $t = 0$. Determine la constante de tiempo requerida de modo que la salida alcance +10 V en $t = 1$ ms.

Solución: Por la ecuación (9.70), tenemos

$$v_o = \frac{-1}{R_1C_2}\int_0^t (-1)\,dt' = \frac{1}{R_1C_2}t'\bigg|_0^t = \frac{t}{R_1C_2}$$

En $t = 1$ ms, queremos $v_O = 10$ V. Por tanto,

$$10 = \frac{10^{-3}}{R_1C_2}$$

lo que significa que la constante de tiempo es $R_1C_2 = 0.1$ ms.

Comentario: Como ejemplo, para una constante de tiempo de 0.1 ms tendríamos $R_1 = 10\ \text{k}\Omega$ y $C_2 = 0.01\ \mu$F, que son valores razonables de resistencia y capacitancia.

Bernardo Juárez 1094254-2201070038

PROBLEMA PARA EJERCITAR

Ejercicio 9.9: Un integrador con voltajes de entrada y de salida que son cero en $t = 0$ se acciona por la señal de entrada de la figura 9.32. *a*) Para parámetros de circuito $R_1 = 10$ kΩ y $C_2 = 0.1$ μF, determine el voltaje de salida en $t =$ *i*) 1 ms, *ii*) 2 ms, *iii*) 3 ms y *iv*) 4 ms. *b*) Repita el inciso *a*) con parámetros de circuito $R_1 = 10$ kΩ y $C_2 = 1$ μF. (Respuestas: *a*) *i*) -1V, *ii*) 0, *iii*) -1V, *iv*) 0; *b*) *i*) -0.1 V, *ii*) 0, *iii*) -0.1 V, *iv*) 0.)

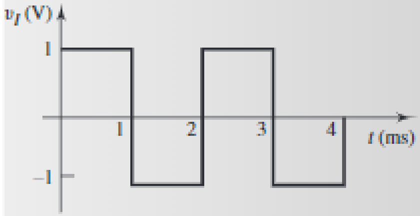


Figura 9.32 Figura para el problema para ejercitar 9.9.

9.5.6 Aplicaciones de circuitos no lineales

Hasta ahora en el capítulo hemos usado elementos lineales pasivos junto con el AMP-OP. Se fabrican muchos circuitos útiles si se emplean elementos no lineales, como diodos o transistores, en circuitos AMP-OP. Consideraremos tres ejemplos sencillos para ilustrar los tipos de características no lineales que pueden generarse y para ilustrar la técnica de análisis general.

Bernardo Juárez 1094254-2201070038

1094254-2201070038

Rectificador de media onda de precisión

Se combinan un AMP-OP y un diodo, como se muestra en la figura 9.33, para formar un rectificador de media onda de precisión. Para $v_I > 0$, el circuito se comporta como un seguidor de voltaje. El voltaje de salida es $v_O = v_I$, la corriente de carga i_L es positiva y se induce una corriente positiva de diodo de modo que $i_D = i_L$. El lazo de realimentación está cerrado a través del diodo polarizado en directa. El voltaje de salida del AMP-OP, v_{O1}, se autoajusta para absorber exactamente la caída de voltaje límite del diodo.

Para $v_I < 0$, el voltaje de salida tiende a hacerse negativo, lo que tiende a producir una carga y corrientes negativas en el diodo. Sin embargo, una corriente negativa de diodo no puede existir, de modo que el diodo se abre, el lazo de realimentación se rompe y $v_O = 0$.

Las características de transferencia de voltaje se muestran en la figura 9.34. La rectificación es precisa en el sentido de que, incluso para pequeños voltajes positivos de entrada, $v_O = v_I$ y no se observa un corte de voltaje en el diodo.

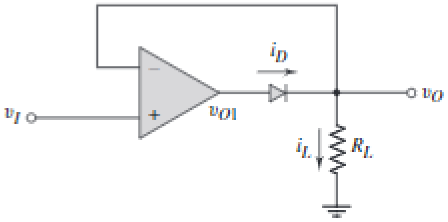


Figura 9.33 Circuito rectificador de media onda de precisión.

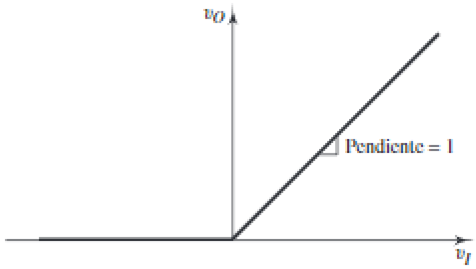


Figura 9.34 Características de transferencia de voltaje del rectificador de media onda de precisión.

En este circuito existe un problema potencial para $v_I < 0$. El lazo de realimentación se rompe de modo que el voltaje de salida v_{O1} del AMP-OP se satura cerca del voltaje negativo de alimentación. Cuando v_I cambia a positivo, se requiere algún tiempo para la recuperación del circuito interno, de modo que el tiempo de respuesta del voltaje de salida puede ser relativamente lento. Además, para $v_I < 0$ y $v_O = 0$, ahora hay una diferencia de voltaje aplicada a través de las terminales de entrada del AMP-OP. La mayoría de los AMP-OP proporcionan protección al voltaje de entrada, de modo que el AMP-OP no resulta dañado en este caso. Sin embargo, si el AMP-OP no cuenta con protección de entrada, puede resultar dañado si el voltaje de entrada es mayor que 5 o 6 V.

Amplificador de logaritmo

Considere el circuito de la figura 9.35. El diodo va a estar polarizado en directa, de modo que el voltaje de la señal de entrada esté limitado a valores positivos. La corriente del diodo es

$$i_D = I_S(e^{v_D/V_T} - 1) \tag{9.73a}$$

Si el diodo está lo bastante polarizado en directa, el término (−1) puede omitirse e

$$i_D \cong I_S e^{v_D/V_T} \tag{9.73b}$$

La corriente de entrada se escribe como

$$i_1 = \frac{v_I}{R_1} \tag{9.74}$$

y el voltaje de salida, como v_1 está a tierra virtual, está dado por

$$v_O = -v_D \tag{9.75}$$

Al observar que $i_1 = i_D$, escribimos

$$i_1 = \frac{v_I}{R_1} = i_D = I_S e^{-v_O/V_T} \tag{9.76}$$

Si tomamos el logaritmo natural de ambos miembros de esta ecuación, obtenemos

$$\ln\left(\frac{v_I}{I_S R_1}\right) = -\frac{v_O}{V_T} \tag{9.77a}$$

o

$$v_O = -V_T \ln\left(\frac{v_I}{I_S R_1}\right) \tag{9.77b}$$

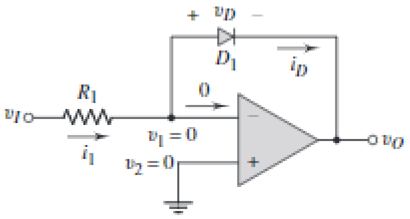


Figura 9.35 Amplificador de logaritmo simple.

La ecuación (9.77*b*) indica que, para este circuito, el voltaje de salida es proporcional al logaritmo del voltaje de entrada. Una desventaja de este circuito es que la corriente de saturación inversa I_S es una fuerte función de temperatura, y varía en gran medida de un diodo a otro. Un circuito más complicado emplea transistores bipolares para eliminar el parámetro I_S en el término del logaritmo. No consideraremos aquí este circuito.

Bernardo Juárez 1094254-2201070038
1094254-2201070038

Amplificador de antilogaritmo o exponencial

El complemento, o función inversa, del amplificador de logaritmo es el amplificador de antilogaritmo, o exponencial. Un ejemplo simple con un diodo se muestra en la figura 9.36. Como v_1 está a tierra virtual, escribimos para $v_I > 0$.

$$i_D \cong I_S e^{v_I/V_T} \tag{9.78}$$

y

$$v_O = -i_2 R = -i_D R \tag{9.79a}$$

o

$$v_O = -I_S R \cdot e^{v_I/V_T} \tag{9.79b}$$

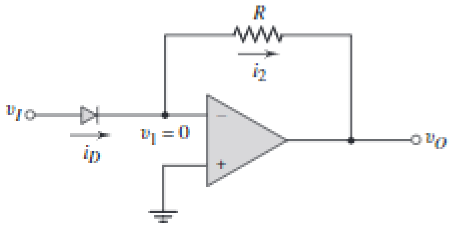


Figura 9.36 Amplificador de antilogaritmo simple, o exponencial.

El voltaje de salida es una función exponencial del voltaje de entrada. De nuevo, aquí hay circuitos más complicados que realizan esta función, pero no los abordaremos aquí.

Ponga a prueba su comprensión

PPC 9.9 Una fuente de corriente tiene una impedancia de salida de $R_S = 100$ kΩ. Diseñe un convertidor de corriente a voltaje con un voltaje de salida de $v_O = -10$ V cuando la señal de corriente sea $i_S = 100\ \mu$A. (Respuesta: Figura 9.20 con $R_F = 100$ kΩ.)

PPC 9.10 Diseñe el convertidor de voltaje a corriente de la figura 9.22 de modo que la corriente de carga en una carga de 500 Ω varíe entre 0 y 1 mA con un voltaje de entrada entre 0 y −5 V. Suponga que el AMP-OP está polarizado a ±10 V. (Respuesta: $R_2 = 5$ kΩ; por ejemplo, sea $R_3 = 7$ kΩ, $R_1 = 10$ kΩ, $R_F = 14$ kΩ.)

PPC 9.11 Todos los parámetros asociados con el amplificador de instrumentación en la figura 9.26 son como se proporcionan en el ejercicio 9.8, excepto que la resistencia R_2 asociada con el AMP-OP A_1 es $R_2 = 50$ kΩ ± 5%. *a*) Determine los valores máximo y mínimo posibles de la ganancia de modo común. *b*) Determine los valores máximo y mínimo posibles de la ganancia de modo diferencial. *c*) Determine la RRMC(dB) mínima. (Respuestas: *a*) $A_{cm} = 0$; *b*) A_d(mín) = 5.87, A_d (máx) = 156.75; *c*) RRMC = ∞.)

PPC 9.12 Diseñe el amplificador de instrumentación de la figura 9.26 de modo que la ganancia de voltaje diferencial esté en el rango de 5 a 500. El rango de los voltajes de entrada está entre −2 mV y +2 mV, y la corriente máxima en R_1 se va a limitar a 2 μA. Establezca la ganancia del amplificador diferencial en 2.5. (Respuesta: R_1(fijo) = 2 kΩ, R_2 = 199 kΩ, R_1(var) = 396 kΩ.)

PPC 9.13 Un integrador se acciona por la serie de pulsos de la figura 9.37. Al final del décimo pulso, el voltaje de salida debe ser $v_O = -5$ V. Suponga $V_C = 0$ en $t = 0$.

Bernardo Juárez 1094254-2201070038
10942542201070038

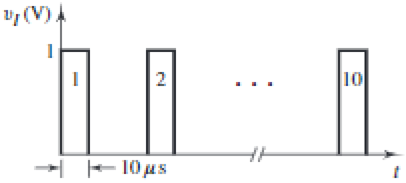


Figura 9.37 Figura para el ejercicio PPC 9.13.

Determine la constante de tiempo y los valores de R_1 y C_2 que cumplan estas especificaciones. (Respuesta: $\tau = 20\ \mu$s; por ejemplo, sea $C_2 = 0.01\ \mu$F, $R_1 = 2$ kΩ).

9.6 AMPLIFICADORES OPERACIONALES DE TRANSCONDUCTANCIA

Objetivo: • Analizar el amplificador operacional de transconductancia.

Los amplificadores operacionales considerados hasta el momento han sido amplificadores de voltaje. La señal de entrada es un voltaje y la señal de salida es un voltaje.

Otro tipo de AMP-OP es el amplificador operacional de transconductancia (AOT). Este AMP-OP es un amplificador con voltaje de entrada y corriente de salida. El símbolo del circuito se muestra en la figura 9.38*a*), y el modelo de circuito equivalente se proporciona en la figura 9.38*b*). Para el AOT ideal, tanto la impedancia de entrada como la impedancia de salida son infinitas. (La impedancia de salida de una fuente de corriente ideal es infinita.) La corriente de salida para el circuito ideal se escribe como

$$i_O = g_m v_d \tag{9.80}$$

donde g_m se denomina *transconductancia de descarga*, con unidades de amperes por volt. La transconductancia se modifica al cambiar la corriente de control en el circuito AMP-OP. Luego, el AOT sirve para programar funciones electrónicamente.

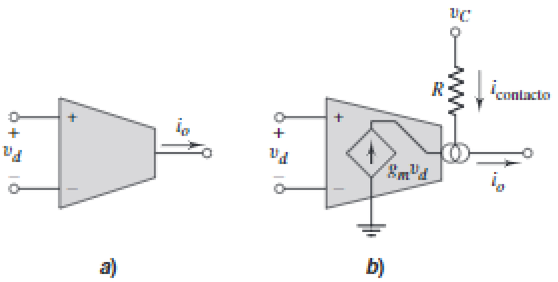


Figura 9.38 *a*) Símbolo de circuito del AOT. *b*) Modelo del circuito equivalente del AOT.

En la figura 9.39 se muestra un ejemplo de una aplicación AOT. Este circuito es un amplificador simple controlado por voltaje. La salida del AMP-OP está configurada como un convertidor de corriente a voltaje. Vemos que

$$v_O = -i_O R_F = -i_O(25\ \text{k}\Omega) \tag{9.81}$$

Bernardo Juárez 1094254-2201070039

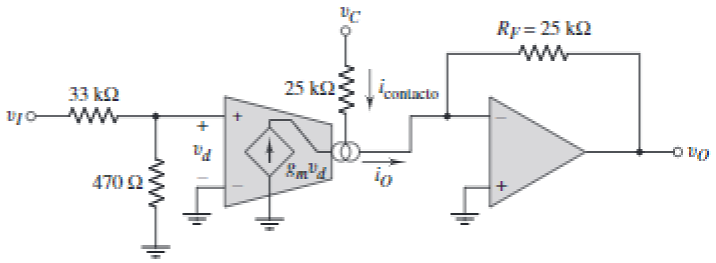


Figura 9.39 Ejemplo de un amplificador de voltaje controlado por voltaje con un AOT.

e

$$i_O = g_m v_d \tag{9.82}$$

donde

$$v_d = \frac{470}{470 + 33\ 000} \cdot v_I = 0.014 v_I \tag{9.83}$$

Por el circuito AOT, tenemos

$$g_m = \frac{i_{\text{control}}}{2V_T} \tag{9.84}$$

donde $V_T = 0.026$ V a temperatura ambiente. La corriente de control está dada por

$$i_{\text{control}} = \frac{v_C}{25\ \text{k}\Omega} \tag{9.85}$$

donde v_C puede estar en el rango $2 \le v_C \le 10$V. La transconductancia del amplificador operacional de transconductancia se controla por el voltaje de control v_C.

Al combinar las ecuaciones, escribimos la ganancia de voltaje como

$$A_v = \frac{v_O}{v_I} = 0.269 v_C \tag{9.86}$$

Así, el amplificador de la figura 9.39 es un amplificador de voltaje controlado por voltaje. El factor de amplificación es una función del voltaje de control v_C. Este circuito sirve como modulador de amplitud. La entrada v_I puede ser el portador de la señal, y la entrada v_C, la señal de audio.

Los AOT también son útiles para diseñar filtros controlados por voltaje y osciladores controlados por voltaje.

9.7 DISEÑO DE CIRCUITOS AMP-OP

Objetivo: • Diseñar varios circuitos AMP-OP con especificaciones de diseño dadas.

Hasta ahora nos hemos ocupado sobre todo del análisis de circuitos AMP-OP ideales y del diseño de unos cuantos circuitos AMP-OP básicos. En esta sección diseñaremos tres circuitos AMP-OP específicos. Supondremos que estos circuitos se fabricarán como circuitos integrados, de modo que no estamos limitados a valores de resistencia normales.

Bernardo Juárez 1094254-2201070038
10942542201070038

9.7.1 Diseño del circuito AMP-OP sumador

En un AMP-OP sumador inversor, cada entrada está conectada a la terminal inversora a través de una resistencia. El AMP-OP sumador se diseña de modo que la salida sea

$$v_O = -a_1 v_{I1} - a_2 v_{I2} + a_3 v_{I3} + a_4 v_{I4} \tag{9.87}$$

donde todos los coeficientes a_i son positivos. En un diseño, podemos aplicar los voltajes v_{I3} y v_{I4} a amplificadores inversores y usar el AMP-OP sumador ya considerado. Este diseño requiere tres AMP-OP. Como alternativa, podemos usar los resultados del ejercicio PPC 9.8 para diseñar un circuito sumador que sólo use un AMP-OP y sea más versátil.

Considere el circuito de la figura 9.40. La resistencia R_C proporciona más versatilidad al diseño. En esta sección continuaremos usando el AMP-OP ideal.

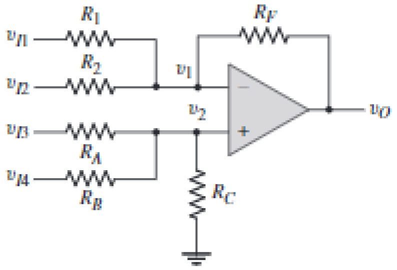


Figura 9.40 AMP-OP amplificador sumador generalizado.

Bernardo Juárez 1094254-2201070038

Para determinar el voltaje de salida de nuestro circuito, usamos superposición. Las entradas v_{I1} y v_{I2} producen la salida de costumbre, como sigue:

$$v_O(v_{I1}) = -\frac{R_F}{R_1} v_{I1} \tag{9.88a}$$

y

$$v_O(v_{I2}) = -\frac{R_F}{R_2} v_{I2} \tag{9.88b}$$

Luego determinamos la salida debida a v_{I3}, con todas las demás partes iguales a cero. Escribimos

$$v_2(v_{I3}) = \frac{R_B \| R_C}{R_A + R_B \| R_c} v_{I3} = v_1(v_{I3}) \tag{9.89}$$

Como $v_{I1} = v_{I2} = 0$, el voltaje $v_2(v_{I3})$ es la salida a un AMP-OP no inversor con R_1 y R_2 en paralelo.

Así,

$$v_O(v_{I3}) = \left(1 + \frac{R_F}{R_1 \| R_2}\right) v_1(v_{I3}) = \left(1 + \frac{R_F}{R_1 \| R_2}\right)\left(\frac{R_B \| R_C}{R_A + R_B \| R_C}\right) v_{I3} \tag{9.90}$$

que se reagrupa como sigue:

$$v_O(v_{I3}) = \left(1 + \frac{R_F}{R_N}\right)\left(\frac{R_P}{R_A}\right) v_{I3} \tag{9.91}$$

Aquí definimos

$$R_N = R_1 \| R_2 \tag{9.92a}$$

y

$$R_P = R_A \| R_B \| R_C \tag{9.92b}$$

El voltaje de salida debido a v_{I4} se determina de manera semejante y es

$$v_O(v_{I4}) = \left(1 + \frac{R_F}{R_N}\right)\left(\frac{R_P}{R_B}\right)v_{I4} \tag{9.93}$$

Así, el voltaje total de salida es la suma de los términos individuales, o

$$v_O = -\frac{R_F}{R_1}v_{I1} - \frac{R_F}{R_2}v_{I2} + \left(1 + \frac{R_F}{R_N}\right)\left[\frac{R_P}{R_A}v_{I3} + \frac{R_P}{R_B}v_{I4}\right] \tag{9.94}$$

Esta forma del voltaje de salida es la misma que la salida deseada dada por la ecuación (9.87).

EJEMPLO DE DISEÑO **9.10**

Objetivo: Diseñar un AMP-OP sumador para producir la salida

$$v_O = -10v_{I1} - 4v_{I2} + 5v_{I3} + 2v_{I4}$$

El mínimo valor de resistencia permitido es 20 kΩ. Considere el circuito de la figura 9.40.

Solución: Primero determinamos los valores de las resistencias R_1, R_2 y R_F, y luego determinamos los términos no inversores. Sabemos que

$$\frac{R_F}{R_1} = 10 \quad \text{y} \quad \frac{R_F}{R_2} = 4$$

La resistencia R_1 será el menor valor, de modo que podemos fijar $R_1 = 20$ kΩ. Así,

$$R_F = 200\,\text{k}\Omega \qquad \text{y} \qquad R_2 = 50\,\text{k}\Omega$$

El factor de multiplicación en los términos no inversores se vuelve

$$\left(1 + \frac{R_F}{R_1 \| R_2}\right) = \left(1 + \frac{200}{20\|50}\right) = 15$$

Así, necesitamos

$$(15)\left(\frac{R_P}{R_A}\right) = 5 \qquad \text{y} \qquad (15)\left(\frac{R_P}{R_B}\right) = 2$$

Si tomamos la razón de estas dos expresiones, tenemos

$$\frac{R_B}{R_A} = \frac{5}{2}$$

Si escogemos $R_A = 80$ kΩ, entonces $R_B = 200$ kΩ, $R_P = 26.67$ kΩ, y R_C se vuelve $R_C = 50$ kΩ.

Comentario: Podemos cambiar el número de entradas a la terminal inversora o no inversora, según la salida deseada contra la respuesta del voltaje de entrada.

Bernardo Juárez 1094254-2201070038
10942542201070038

PROBLEMA PARA EJERCITAR

Ejercicio 9.10: Considere el AMP-OP sumador en la figura 9.40. Sean $R_F = 80\ \text{k}\Omega$, $R_1 = 40\ \text{k}\Omega$, $R_2 = 20\ \text{k}\Omega$, $R_A = R_B = 50\ \text{k}\Omega$, y $R_C = 100\ \text{k}\Omega$. *a*) Determine el voltaje de salida en términos de los voltajes de entrada. *b*) Determine v_O para *i*) $v_{I1} = 0.1$ V, $v_{I2} = 0.15$ V, $v_{I3} = 0.2$ V, $v_{I4} = 0.3$ V; y para *ii*) $v_{I1} = -0.2$ V, $v_{I2} = 0.25$ V, $v_{I3} = -0.1$ V, $v_{I4} = 0.2$ V. (Respuestas: *a*) $v_O = -2v_{I1} - 4v_{I2} + 2.8v_{I3} + 2.8v_{I4}$; *b*) *i*) $v_O = 0.6$ V, *ii*) $v_O = -0.32$ V.)

9.7.2 Diseño de la fuente del voltaje de referencia

En el capítulo 2 analizamos los diodos Zener para proporcionar una fuente de voltaje constante o de referencia. Sin embargo, una limitación era que el voltaje de referencia jamás podía ser mayor que el voltaje Zener. Ahora podemos combinar un diodo Zener con un AMP-OP a fin de obtener más flexibilidad en el diseño de las fuentes de voltaje de referencia.

Considere el circuito de la figura 9.41. La fuente de voltaje V_S y la resistencia R_S polarizan el diodo Zener en la región de ruptura. Luego, el AMP-OP se usa como amplificador no inversor. El voltaje de salida es

$$V_O = \left(1 + \frac{R_2}{R_1}\right) V_Z \tag{9.95}$$

El AMP-OP suministra la corriente de salida al circuito de carga. Un cambio en la corriente de carga no provoca un cambio en la corriente en el diodo Zener; así, la regulación del voltaje se mejora mucho en comparación con la fuente de voltaje del diodo Zener considerada antes.

Como la resistencia Zener incremental es diferente de cero, el voltaje en el diodo Zener es una función ligera de la corriente del diodo. El circuito de la figura 9.42 recibe menos influencia de las variaciones en V_S, pues V_S se usa sólo para iniciar el circuito. El diodo Zener empieza a conducir cuando

$$\frac{R_4}{R_3 + R_4} V_S > V_Z + V_D \cong V_Z + 0.7 \tag{9.96}$$

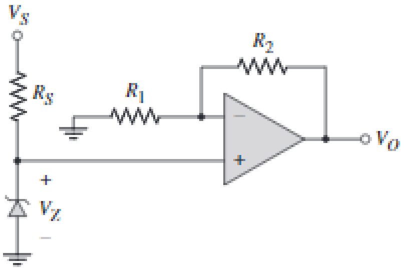


Figura 9.41 Circuito simple AMP-OP de voltaje de referencia.

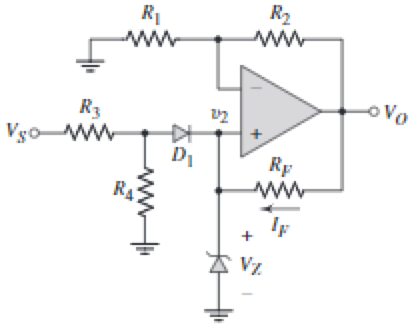


Figura 9.42 Circuito AMP-OP de voltaje de referencia.

Con este voltaje específico, tenemos

$$V_O = \left(1 + \frac{R_2}{R_1}\right) V_Z \tag{9.97}$$

e

$$I_F = \frac{V_O - V_Z}{R_F} = \frac{R_2 V_Z}{R_1 R_F} \tag{9.98}$$

Bernardo Juárez 1094254-2201070038

Si V_S decrece y el diodo D_1 se polariza inversamente, el diodo Zener continúa conduciendo; así, la corriente del diodo Zener es constante. Sin embargo, si el diodo D_1 está conduciendo, el circuito se diseña de modo que la variación en la corriente del diodo Zener sea pequeña.

EJEMPLO DE DISEÑO **9.11**

Objetivo: Diseñar una fuente de voltaje de referencia con una salida de 10.0 V. Use un diodo Zener con un voltaje de ruptura de 5.6 V. Suponga que la regulación de voltaje estará dentro de las especificaciones si el diodo Zener está polarizado entre 1 y 1.2 mA.

Solución: Considere el circuito de la figura 9.42. Para este ejemplo necesitamos

$$\frac{V_O}{V_Z} = \left(1 + \frac{R_2}{R_1}\right) = \frac{10.0}{5.6}$$

Por tanto,

$$\frac{R_2}{R_1} = 0.786$$

Sabemos que

$$I_F = \frac{V_O - V_Z}{R_F}$$

Si igualamos I_F a la corriente de polarización mínima, tenemos

$$1 \text{ mA} = \frac{10 - 5.6}{R_F}$$

lo que significa que $R_F = 4.4\text{k } \Omega$. Si escogemos $R_2 = 30 \text{ k}\Omega$, entonces $R_1 = 38.17 \text{ k}\Omega$.

Las resistencias R_3 y R_4 se determinan a partir de la figura 9.43. La máxima corriente Zener suministrada por V_S, R_3 y R_4 no debe ser superior a 0.2 mA. Igualamos a 0.2 mA la corriente a través de D_1, pues 0.2 mA, para $V_S = 10\text{V}$. Entonces tenemos

$$V_2' = V_Z + 0.7 = 5.6 + 0.7 = 6.3 \text{ V}$$

Asimismo,

$$I_4 = \frac{V_2'}{R_4} = \frac{6.3}{R_4}$$

e

$$I_3 = \frac{V_S - V_2'}{R_3} = \frac{10 - 6.3}{R_3} = \frac{3.7}{R_3}$$

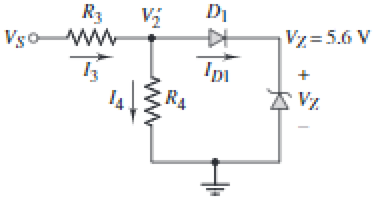


Figura 9.43 Circuito de entrada del circuito AMP-OP de voltaje de referencia.

Bernardo Juárez 1094254-2201070038
10942542201070038

Si fijamos $I_4 = 0.2$ mA, entonces

$$I_3 = 0.4\,\text{mA} \qquad R_3 = 9.25\,\text{k}\Omega \qquad R_4 = 31.5\,\text{k}\Omega$$

Comentario: El voltaje V_S se usa como puesta en marcha de la fuente. Una vez que el diodo Zener está polarizado en ruptura, la salida se mantiene en 10.0 V, aunque V_S se reduzca a cero.

PROBLEMA PARA EJERCITAR

Ejercicio 9.11: Considere el voltaje de referencia del circuito AMP-OP en la figura 9.42 con parámetros dados en el ejemplo 9.11. Primero establezca $V_S = 10$ V y luego grafique, con PSpice, v_O e I_F contra V_S cuando V_S decrece de 10 V a 0 V. Polarice el AMP-OP a ±15 V.

9.7.3 Amplificador diferencial y diseño de circuito puente

Un transductor es un dispositivo que transforma una forma de energía en otra forma de energía. Un tipo de transductor usa entradas no eléctricas para producir salidas eléctricas. Por ejemplo, un micrófono convierte energía acústica en energía eléctrica. Un transductor de presión es un dispositivo en el que, por ejemplo, una resistencia es una función de la presión, de modo que la presión se convierta en una señal eléctrica. A menudo, las características de salida de estos transductores son medidas con un circuito puente.

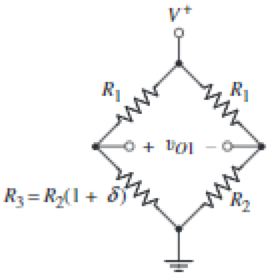


Figura 9.44 Circuito puente.

La figura 9.44 muestra un circuito puente. La resistencia R_3 representa el transductor, y el parámetro δ es la desviación de R_3 respecto de R_2 debido a la respuesta de entrada del transductor. El voltaje de salida v_{O1} es una medida de δ. Si v_{O1} es un voltaje de circuito abierto, entonces

$$v_{O1} = \left[\frac{R_2(1+\delta)}{R_2(1+\delta)+R_1} - \frac{R_2}{R_1+R_2}\right]V^+ \tag{9.99}$$

lo que se reduce a

$$v_{O1} = \delta\left(\frac{R_1 \| R_2}{R_1+R_2}\right)V^+ \tag{9.100}$$

Como ningún lado del voltaje v_{O1} está al potencial de tierra, debemos conectar v_{O1} con un amplificador de instrumentación. Además, v_{O1} es directamente proporcional al voltaje de alimentación V^+; por tanto, esta polarización debe ser un voltaje de referencia bien definido.

EJEMPLO DE DISEÑO **9.12**

Objetivo: Diseñar un sistema amplificador que produzca un voltaje de salida de ±5 V cuando la resistencia R_3 se desvía por ±1% del valor de R_2. Esto ocurriría, por ejemplo, en un sistema donde R_3 fuese un termistor cuya resistencia estuviera dada por

$$R_3 = 200\left[1 + \frac{(0.040)(T-300)}{300}\right]\text{k}\Omega$$

donde T es la temperatura absoluta. La variación de R_3 por ±1% significa que la temperatura está en el rango $225 \le T \le 375$K.

Considere que el circuito puente se polariza a $V^+ = 7.5$V con un diodo Zener de 5.6 V. Suponga que se cuenta con ±10 V para polarizar el AMP-OP y el voltaje de referencia de la fuente, y que $R_1 = R_2 = 200$ kΩ.

Bernardo Juárez 1094254-2201070039

Solución: Con $R_1 = R_2$, por la ecuación (9.100) tenemos

$$v_{O1} = \left(\frac{\delta}{4}\right) V^+$$

Para $V^+ = 7.5\text{V}$ y $\delta = 0.01$, la salida máxima del circuito puente es $v_{O1} = 0.01875$ V. Si la salida del sistema amplificador va a ser +5 V, la ganancia del amplificador de instrumentación debe ser $5/0.01875 = 266.7$. Considere el amplificador de instrumentación de la figura 9.26. El voltaje de salida está dado por la ecuación (9.67), que se escribe

$$\frac{v_O}{v_{O1}} = \frac{R_4'}{R_3'}\left(1 + \frac{2R_2'}{R_1'}\right) = 266.7$$

Es aconsejable que las relaciones R_4'/R_3' and R_2'/R_1' sean del mismo orden de magnitud. Si establecemos $R_3' = 15.0\ \text{k}\Omega$ y $R_4' = 187.0\ \text{k}\Omega$, entonces $R_4'/R_3' = 12.467$ y $R_2'/R_1' = 10.195$. Si establecemos $R_2' = 200.0\ \text{k}\Omega$, entonces $R_1' = 19.62\ \text{k}\Omega$.

La resistencia R_1' es una combinación de una resistencia fija en serie con un potenciómetro, para permitir el ajuste de la ganancia.

Comentario: El diseño completo de este amplificador de instrumentación se muestra en la figura 9.45. La correlación del diseño de la fuente del voltaje de referencia se deja como ejercicio.

Idea de diseño: El diseño de un AMP-OP muy complicado se facilita en gran medida con los parámetros ideales del AMP-OP.

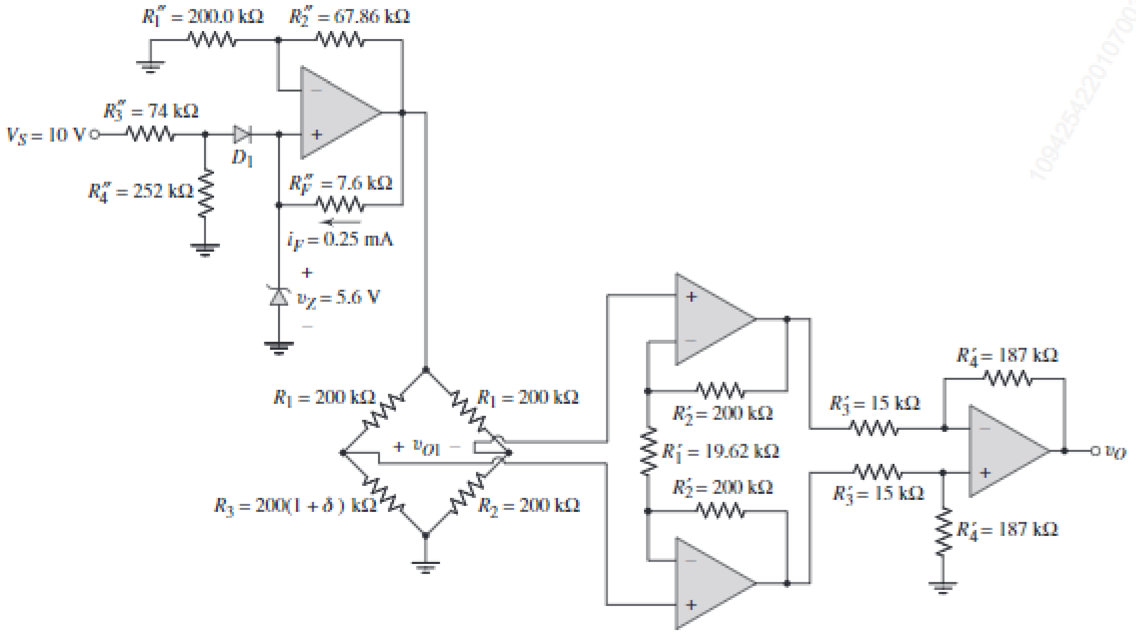


Figura 9.45 Sistema amplificador completo.

Ponga a prueba su comprensión

PPC 9.14 Considere el circuito puente de la figura 9.46. La resistencia es $R = 20\ \text{k}\Omega$ y la resistencia variable ΔR varía entre $-100\ \Omega$ y $+100\ \Omega$. El circuito está polarizado en $V^+ = 5$ V. *a*) Encuentre v_{O1} como función de ΔR. *b*) Diseñe un sistema amplificador tal que la salida sea -3 V cuando $\Delta R = -100\ \Omega$. (Respuestas: *a*) $|v_{O1}| = 2.5 \times 10^{-4}(\Delta R)$. *b*) Para un amplificador de instrumentación, sean $R_4/R_3 = 10$ y $R_2/R_1 = 5.5$.)

Bernardo Juárez 1094254-2201070039
1094254-2201070039

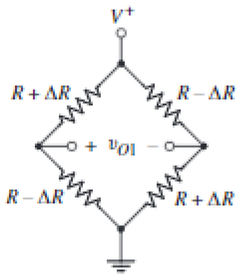


Figura 9.46 Figura para el ejercicio PPC 9.14

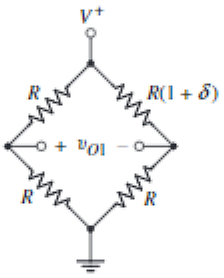


Figura 9.47 Figura para el ejercicio PPC 9.15

PPC 9.15 La resistencia R en el circuito puente de la figura 9.47 es 50 kΩ. El circuito está polarizado en $V^+ = 3$ V. *a*) Encuentre v_{O1} como función de δ. *b*) Diseñe un sistema amplificador tal que la salida varíe entre +3 V y −3 V conforme el parámetro δ varíe entre +0.025 y −0.025. (Respuestas: *a*) $v_{O1} \cong 0.75\delta$. *b*) Para un amplificador de instrumentación, sean $R_4/R_3 = 10$ y $R_2/R_1 = 7.5$.)

9.8 APLICACIÓN DE DISEÑO: TERMÓMETRO ELECTRÓNICO CON UN AMPLIFICADOR DE INSTRUMENTACIÓN

Objetivo: • Diseñar un termómetro electrónico con un amplificador de instrumentación para obtener la amplificación necesaria.

Especificaciones: El rango de temperatura que debe medirse varía de 0 a 100 °F. El voltaje de salida debe estar en el rango de 0 a 5 V, donde 0 V corresponde a 0 °F y 5 V corresponde a 100 °F.

Enfoque de diseño: En el capítulo 1 empezamos el diseño de un termómetro electrónico con las características de temperatura de un diodo de unión PN. Aquí abundamos sobre ese diseño.

La figura 9.48*a*) muestra un circuito con dos diodos, cada uno polarizado con una fuente de corriente constante. La figura 9.48*b*) muestra el mismo circuito, pero con fuentes de corriente constante implementadas con circuitos de transistores. Los circuitos de la fuente de corriente se describieron y analizaron brevemente en el capítulo 5. Se supone que los dos diodos, D_1 y D_2, son dispositivos que coinciden o son idénticos. También suponemos que todos los transistores coinciden. Omitiendo las corrientes de base, tenemos $I_1 = I_{REF1}$ e $I_2 = I_{REF2}$.

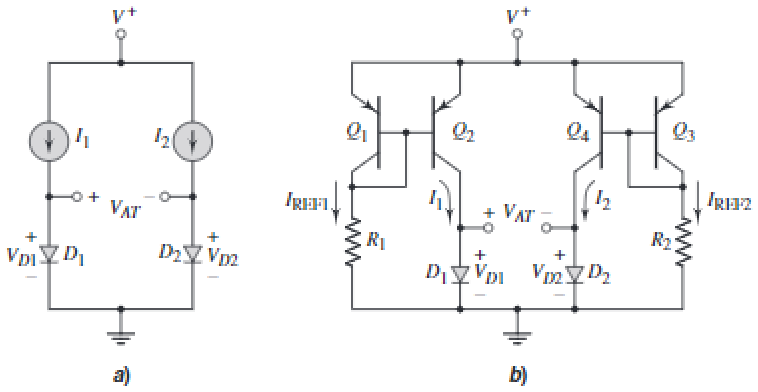


Figura 9.48 *a*) Dos diodos polarizados con fuentes de corriente constante. *b*) El mismo circuito con las fuentes de corriente constante con circuitos de transistores.

Bernardo Juárez 1094254-2201070039

Opciones: Se cuenta con diodos de silicio que coinciden y con transistores bipolares. Además, se dispone de AMP-OP ideales.

Solución (diodos): Por el capítulo 1, escribimos las caídas de voltaje a través de cada diodo como

$$V_{D1} = V_T \ln\left(\frac{I_1}{I_S}\right) \tag{9.101a}$$

y

$$V_{D2} = V_T \ln\left(\frac{I_2}{I_S}\right) \tag{9.101b}$$

Podemos observar que, como los dos diodos coinciden, la corriente inversa de saturación, I_S, es la misma en las dos expresiones.

El voltaje de salida se define como la diferencia entre los voltajes a través de los dos diodos, o

$$V_{AT} = V_{D1} - V_{D2} = V_T\left[\ln\left(\frac{I_1}{I_S}\right) - \ln\left(\frac{I_2}{I_S}\right)\right] \tag{9.102a}$$

o

$$V_{AT} = V_T \ln\left(\frac{I_1}{I_2}\right) = \frac{kT}{e}\ln\left(\frac{I_{\mathrm{REF1}}}{I_{\mathrm{REF2}}}\right) \tag{9.102b}$$

El voltaje de salida, V_{AT}, ahora es directamente proporcional a la temperatura absoluta T, de ahí el subíndice AT.

Si establecemos $I_{\mathrm{REF1}}/I_{\mathrm{REF2}} = 5$, entonces la ecuación (9.102*b*) se escribe como

$$V_{AT} = (0.0259)\left(\frac{T}{300}\right)\ln(5) = (1.3895 \times 10^{-4})T \tag{9.103}$$

Al establecer $I_{\mathrm{REF1}}/I_{\mathrm{REF2}} > 0$ se obtiene una pequeña cantidad de ganancia. Al convertir la temperatura absoluta a grados Celsius y luego a grados Fahrenheit encontramos

$$T = T_C + 273.15 \tag{9.104}$$

y

$$T_F = 32 + \frac{9}{5}T_C \Rightarrow T_C = (T_F - 32)\left(\frac{5}{9}\right) \tag{9.105}$$

donde T_C y T_F son las temperaturas en grados Celsius y grados Fahrenheit, respectivamente.

Combinamos las ecuaciones (9.104) y (9.105), y obtenemos

$$T = (T_F - 32)\left(\frac{5}{9}\right) + 273.15 = \frac{5}{9}T_F + 255.37 \tag{9.106}$$

El voltaje de salida a partir de la ecuación (9.103) se escribe ahora como

$$\begin{aligned} V_{AT} &= (1.3895 \times 10^{-4})\left(\frac{5}{9}T_F + 255.37\right) \\ &= (7.719 \times 10^{-5})T_F + 3.5484 \times 10^{-2} \end{aligned} \tag{9.107}$$

Bernardo Juárez 1094254-2201070039
1094254-2201070039

Solución (amplificador de instrumentación): Como ninguna terminal del voltaje de salida está al potencial de tierra, aplicamos este voltaje a un amplificador de instrumentación para obtener la ganancia de voltaje. La salida del amplificador de instrumentación se aplicará a un amplificador sumador además de un voltaje de equilibrio. El objetivo del diseño es obtener un voltaje de salida de cero volts a $T_F = 0$ y un voltaje de salida de 5 V en $T_F = 100$ °F.

Si la ganancia del amplificador de instrumentación es A = −129.55, entonces la salida del amplificador de instrumentación es como sigue:

T_F	V_{AT}	V_{O1}
0	0.035484	−4.5970
100	0.043203	−5.5970

Solución (etapa de salida): El voltaje de equilibrio se genera al utilizar el circuito AMP-OP no inversor con un diodo Zener, como se muestra en la figura 9.49. Si se usa un diodo Zener con un voltaje de ruptura de 3.60 V y establecemos $R_3/R_4 = 0.277$, entonces el voltaje de salida es $V_{O2} = +4.597$ V. Al aplicar el voltaje de salida al amplificador de instrumentación, V_{O1}, y el voltaje de equilibrio, V_{O2}, a un amplificador sumador con una ganancia de −5 como se muestra en la figura 9.49, cumplimos las especificaciones deseadas. Éstas son $V_O = 0$ a $T_F = 0$ y $V_O = 5$ V a $T_F = 100$ °F.

Comentario: La principal ventaja de este sistema es que el voltaje de salida es una función lineal de la temperatura.

Podemos aplicar el voltaje de salida análogo V_O a un convertidor A/D y usar una pantalla de siete segmentos de modo que la señal de salida se presente en realidad en términos de grados Fahrenheit.

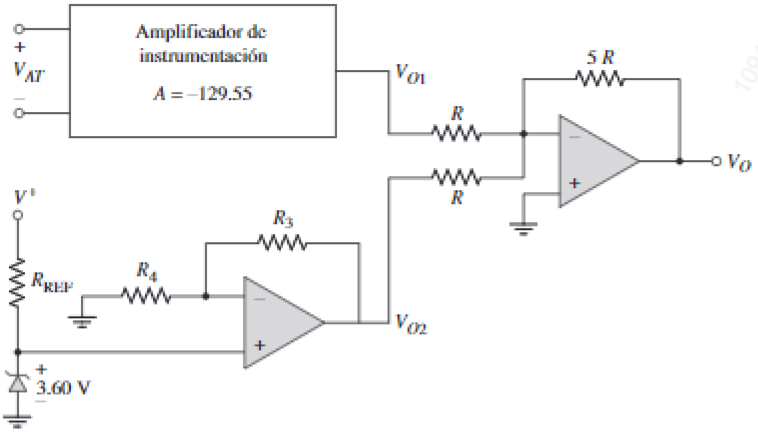


Figura 9.49 Voltaje de salida V_{AT} aplicado a un amplificador de instrumentación, voltaje de equilibrio generado por un diodo Zener y un amplificador no inversor, y voltaje de salida final obtenido de un amplificador sumador.

9.9 RESUMEN

- En este capítulo consideramos el amplificador operacional (AMP-OP) ideal y varias aplicaciones del AMP-OP. El AMP-OP es un dispositivo con tres terminales (terminales de tres señales) que idealmente amplifica sólo la diferencia entre dos señales de entrada. Así, el AMP-OP es un amplificador diferencial de alta ganancia.
- El modelo del AMP-OP ideal tiene una impedancia de entrada infinita (cero corrientes de polarización), ganancia de voltaje diferencial de lazo cerrado infinita (voltaje cero entre las dos terminales de salida) e impedancia de salida cero.

Bernardo Juárez 1094254-2201070039

- Dos circuitos básicos AMP-OP son el amplificador inversor y el amplificador no inversor. Para un AMP-OP ideal, la ganancia de voltaje de estos circuitos es sólo una función de la relación de las resistencias.
- Otras configuraciones de amplificadores consideradas son el amplificador sumador, el seguidor de voltaje, el convertidor de corriente a voltaje y el convertidor de voltaje a corriente.
- Un circuito versátil es el amplificador de instrumentación. La resistencia de entrada es esencialmente infinita, y la ganancia del amplificador se modifica al cambiar el valor de una sola resistencia.
- Si se incluye un capacitor como elemento de realimentación, el voltaje de salida es la integral del voltaje de entrada. Si se incluye un capacitor como elemento de entrada, el voltaje de salida es la derivada del voltaje de entrada. Los elementos no lineales de realimentación, como diodos o transistores, producen funciones de transferencia no lineales como una función logarítmica.
- Como aplicación se diseñó un termómetro electrónico junto con un amplificador de instrumentación para obtener una amplificación dada.

EVALUACIÓN

Después de estudiar este capítulo, el lector debe ser capaz de:

✓ Describir las características de un AMP-OP ideal.
✓ Analizar diversos circuitos AMP-OP con el modelo AMP-OP ideal.
✓ Analizar diversos circuitos AMP-OP, tomando en cuenta la ganancia finita del AMP-OP.
✓ Comprender y describir las características y operación de varios circuitos AMP-OP, como el amplificador sumador, el amplificador diferencial y el amplificador de instrumentación.
✓ Diseñar varios AMP-OP para que realicen funciones específicas con el modelo AMP-OP ideal.
✓ Analizar y diseñar circuitos AMP-OP con elementos de realimentación no lineales.

Bernardo Juárez 1094254-2201070039
10942542201070039

PREGUNTAS DE REPASO

1. Describa el modelo AMP-OP ideal y las implicaciones de este modelo ideal en términos de corrientes y voltajes de entrada.
2. Describa el modelo AMP-OP y el efecto de una ganancia finita de voltaje del AMP-OP.
3. Describa la operación y características del amplificador de inversión ideal.
4. ¿Cuál es el concepto de tierra virtual?
5. ¿Cuál es la importancia de resistencia de salida cero?
6. Cuando se toma en cuenta la ganancia de un AMP-OP, ¿la magnitud de la ganancia de voltaje del amplificador resultante es menor o mayor que el valor ideal?
7. Describa la operación y características del amplificador sumador ideal.
8. Describa la operación y características del amplificador no inversor ideal.
9. Describa el seguidor de voltaje. ¿Cuáles son las ventajas de usar este circuito?
10. ¿Cuál es la resistencia de entrada de un convertidor ideal de corriente a voltaje?
11. Describa la operación y características de un amplificador diferencial.
12. Describa la operación y características de un amplificador de instrumentación.
13. Describa la operación y características de un circuito AMP-OP con un capacitor como elemento de realimentación.
14. Describa la operación y características de un circuito AMP-OP con un diodo como elemento de realimentación.

PROBLEMAS

Sección 9.1 El amplificador operacional

9.1 Suponga que un AMP-OP es ideal, excepto que tiene una ganancia diferencial de lazo abierto finita. Se realizaron mediciones con el AMP-OP en el modo de lazo abierto. Determine la ganancia de lazo abierto y complete la tabla siguiente, que muestra los resultados de estas mediciones.

v_1	v_2	v_O
−1 mV	+1 mV	1 V
+1 mV		1 V
	1 V	5 V
−1 V	−1 V	
−0.5 V		−3 V

9.2 El AMP-OP de la figura P9.2 es ideal excepto que tiene una ganancia de lazo abierto finita. *a*) Si $A_{od} = 10^4$ y $v_O = -2$ V, determine v_I. *b*) Si $v_I = 2$ V y $v_O = 1$ V, determine A_{od}.

9.3 Un AMP-OP está en configuración de lazo abierto como se muestra en la figura 9.2. *a*) Si $v_1 = 2.0010$ V, $v_2 = 2.000$ V, y $A_{od} = 5 \times 10^3$, determine v_O.

1094254-2201070039

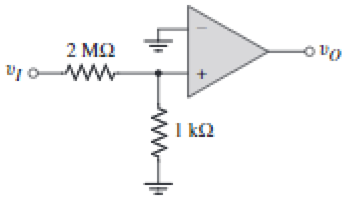


Figura P9.2

b) Si $v_2 = 3.0025$ V, $v_O = -3.00$ V, y $A_{od} = 2 \times 10^4$, ¿cuál es v_1? *c*) Si $v_1 = -0.01$ mV, $v_2 = +0.01$ mV, y $v_O = 1.80$ V, determine A_{od}.

9.4 Considere el circuito equivalente del AMP-OP de la figura 9.7*a*). Suponga que la terminal v_1 está a tierra y que la entrada de la terminal v_2 es de un transductor que se representa como una fuente de voltaje de 0.8 mV en serie con una resistencia de 25 kΩ. ¿Cuál es la resistencia de entrada mínima R_i tal que la entrada del voltaje diferencial mínimo sea $v_{id} = 0.790$ mV?

Sección 9.2 Amplificador inversor

9.5 Considere el circuito AMP-OP inversor ideal que se muestra en la figura 9.8. Determine la ganancia de voltaje $Av = v_O/v_I$ para *a*) $R_2 = 200$ kΩ, $R_1 = 20$ kΩ; *b*) $R_2 = 120$ kΩ, $R_1 = 40$ kΩ; y *c*) $R_2 = 40$ kΩ, $R_1 = 40$ kΩ.

9.6 Suponga que los AMP-OP de la figura P9.6 son ideales. Encuentre la ganancia de voltaje $A_v = v_O/v_I$ y la resistencia de entrada R_i de cada circuito.

Bernardo Juárez 1094254-2201070039

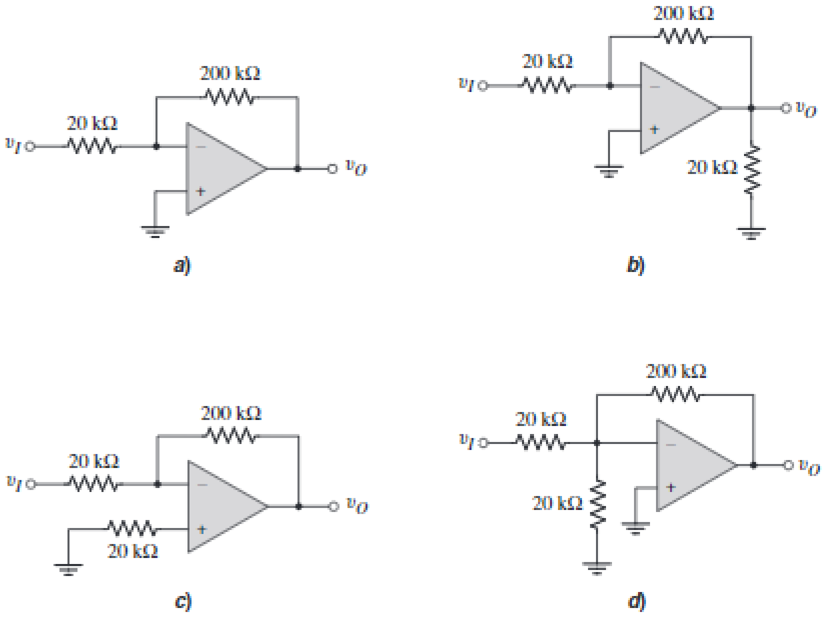


Figura P9.6

Bernardo Juárez 1094254-2201070039

1094254220170039

9.7 Considere un AMP-OP inversor ideal con $R_2 = 100$ kΩ y $R_1 = 10$ kΩ. *a*) Determine la ganancia de voltaje ideal y la resistencia de entrada R_i. *b*) Repita el inciso *a*) con una segunda resistencia de 100 kΩ conectada en paralelo con R_2. *c*) Repita el inciso *a*) con una segunda resistencia de 10 kΩ conectada en serie con R_1.

D9.8 *a*) Diseñe un circuito AMP-OP inversor con una ganancia de voltaje de lazo cerrado de $Av = v_O/v_I = -12$. La corriente en cada resistencia no debe ser mayor que 20 μA cuando el voltaje de salida es -4.0 V. *b*) Con los resultados del inciso *a*) determine v_I y la corriente en cada resistencia cuando $v_O = +1.5$ V.

9.9 Considere un AMP-OP ideal en una configuración inversora como se muestra en la figura 9.8. Determine la ganancia de voltaje de lazo cerrado para los siguientes valores de resistencia.

a) $R_1 = 20$ kΩ, $R_2 = 200$ kΩ

b) $R_1 = 20$ kΩ, $R_2 = 20$ kΩ

c) $R_1 = 20$ kΩ, $R_2 = 4$ kΩ

d) $R_1 = 50$ kΩ, $R_2 = 500$ kΩ

e) $R_1 = 50$ kΩ, $R_2 = 100$ kΩ

f) $R_1 = 50$ kΩ, $R_2 = 50$ kΩ

9.10 Considere el AMP-OP inversor de la figura 9.8. Suponga que el AMP-OP es ideal. Determine los valores de resistencia R_1 y R_2 para producir una ganancia de voltaje de lazo cerrado de *a*) -3.0, *b*) -8.0, *c*) -20, y *d*) -0.50. En cada caso, la resistencia más alta va a estar limitada a 200 kΩ.

D9.11 *a*) Diseñe un circuito AMP-OP inversor con una ganancia de voltaje de lazo cerrado $A_v = -6.5$. Cuando el voltaje de entrada es $v_I = -0.25$ V, la magnitud de la corriente debe ser 50 μA. Determine R_1 y R_2. *b*) Con los resultados del inciso *a*) encuentre v_I, i_1 e i_2 cuando $v_O = -4.0$ V.

D9.12 *a*) Diseñe un circuito AMP-OP inversor tal que la ganancia de voltaje de lazo cerrado sea $Av = -20$. y el valor de resistencia más pequeño sea 25 kΩ. *b*) Repita el inciso *a*) para el caso en que el valor de la resistencia más grande sea 1 MΩ. *c*) Determine i_1 en los incisos *a*) y *b*) cuando el voltaje de entrada sea $v_I = -0.20$ V.

Bernardo Juárez 1094254-2201070040

9.13 *a*) En un circuito AMP-OP inversor, los valores nominales de las resistencias son $R_2 = 300$ kΩ y $R_1 = 15$ kΩ. La tolerancia de cada resistencia es ±5%, lo que significa que cada resistencia puede desviarse de su valor nominal por ±5%. ¿Cuál es la desviación máxima en la ganancia de voltaje respecto de su valor nominal? *b*) Repita el inciso *a*) si la tolerancia de la resistencia se reduce a ±1%.

9.14 *a*) La entrada del circuito de la figura P9.14 es $v_I = -0.20$ V. *i*) ¿Cuál es v_O? *ii*) Determine i_2, i_O e i_L. *b*) Repita el inciso *a*) con $v_I = +0.05$ V. *c*) Repita el inciso *a*) con $v_I = 8$ sen ωt mV.

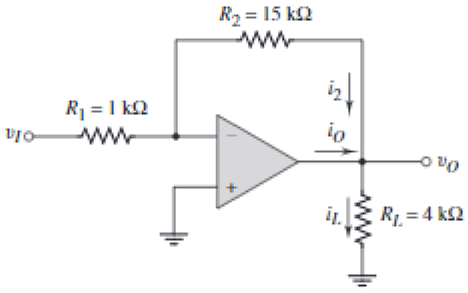


Figura P9.14

D9.15 *a*) Diseñe un AMP-OP inversor que proporcione una ganancia de voltaje de lazo cerrado nominal de $A_v = -30$. La máxima señal del voltaje de entrada es 25 mV con una resistencia de la fuente en el rango 1 kΩ $\leq R_S \leq$ 2 kΩ. La resistencia de fuente variable debe introducir una diferencia de no más de 5 por ciento en el factor de ganancia. ¿Cuál es el rango del voltaje de salida?

9.16 Los parámetros de los dos circuitos AMP-OP inversores conectados en cascada en la figura P9.16 son $R_1 = 10$ kΩ, $R_2 = 80$ kΩ, $R_3 = 20$ kΩ, y $R_4 = 100$ kΩ. Para $v_I = -0.15$ V, determine v_{O1}, v_O, i_1, i_2, i_3, e i_4. También determine la corriente que entra o sale de la terminal de salida cada AMP-OP.

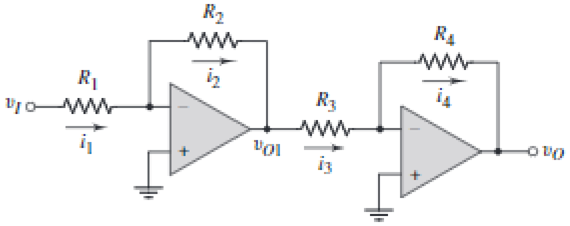


Figura P9.16

D9.17 Diseñe el circuito AMP-OP inversor en cascada de la figura P9.16 de modo que la ganancia global de voltaje de lazo cerrado sea $Av = v_O/v_I = 100$ y tal que la corriente máxima en cualquier resistencia esté limitada a 50 μA cuando $v_I = 50$ mV, pero con la condición de que la resistencia mínima sea 10 kΩ.

D9.18 Diseñe un sistema amplificador con tres circuitos AMP-OP inversores en cascada de modo que la ganancia global de voltaje de lazo cerrado sea $Av = v_O/v_I = -300$. La resistencia máxima está limitada a 200 kΩ, y la resistencia mínima, a 20 kΩ. Además, la corriente máxima en cualquier resistencia debe estar limitada a 60 μA cuando $v_O = 6$ V.

9.19 Considere el circuito de la figura P9.19. *a*) Determine el voltaje de salida ideal v_O si $v_I = -0.40$ V. *b*) Determine el voltaje de salida verdadero si la ganancia de lazo

abierto del AMP-OP es $A_{od} = 5 \times 103$. *c*) Determine el valor requerido de A_{od} para que la ganancia de voltaje verdadera sea inferior a 0.2 por ciento del valor ideal.

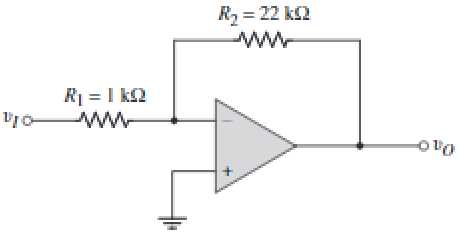


Figura P9.19

9.20 El AMP-OP inversor de la figura 9.19 tiene parámetros $R_1 = 25$ kΩ, $R_2 = 100$ kΩ, y $A_{od} = 5 \times 10^3$. El voltaje de entrada es desde una fuente de voltaje ideal cuyo valor es $v_I = 1.0000$V. *a*) Calcule la ganancia de voltaje de lazo cerrado. *b*) Determine el voltaje de salida verdadero. *c*) ¿Cuál es la diferencia porcentual entre el voltaje de salida verdadero y el voltaje de salida ideal? *d*) ¿Cuál es el voltaje en la terminal inversora del AMP-OP?

9.21 *a*) Un AMP-OP con una ganancia de lazo abierto de $A_{od} = 7 \times 10^3$ debe usarse en un circuito AMP-OP inversor. Sean $R_2 = 100$ kΩ y $R_1 = 10$ kΩ. Si el voltaje de salida es $v_O = 7$ V, determine el voltaje de entrada y el voltaje en la terminal inversora del AMP-OP. *b*) Si el voltaje de salida es $v_O = -5$ V y el voltaje en la terminal inversora del AMP-OP es 0.2 mV, ¿cuál es el voltaje de entrada y el valor de A_{od}?

9.22 *a*) Para el circuito AMP-OP inversor ideal con red T, de la figura 9.12, los parámetros del circuito son $R_1 = 10$ kΩ, $R_2 = R_3 = 50$ kΩ, y $R_4 = 5$ kΩ. Determine la ganancia de voltaje de lazo cerrado. *b*) Determine un nuevo valor de R_4 para producir una ganancia de voltaje de *i*) $A_v = -100$ y *ii*) $A_v = -150$.

D9.23 Considere el circuito AMP-OP inversor ideal con red T de la figura 9.12. *a*) Diseñe el circuito de modo que la resistencia de entrada sea 500 kΩ y la ganancia sea $A_v = -80$. No use valores de resistencia mayores que 500 kΩ. *b*) Para el diseño en el inciso *a*), determine la corriente en cada resistencia si $v_I = -0.05$V.

9.24 Un circuito AMP-OP inversor ideal debe diseñarse con una ganancia de voltaje de lazo cerrado de $A_v = -1\,000$. El valor máximo de resistencia por usar es 500 kΩ. *a*) Si se usa el diseño simple con dos resistencias de la figura 9.8, ¿cuál es la resistencia de entrada? *b*) Si se usa el diseño con red T de la figura 9.12 con $R_3 = 500$ kΩ y $R_2 = R_4 = 250$ kΩ, ¿cuál es la resistencia de entrada?

9.25 Para el circuito AMP-OP de la figura P9.25, determine la ganancia $A_v = v_O/v_I$. Compare este resultado con la ganancia del circuito de la figura 9.12, suponiendo que todos los valores de resistencia son iguales.

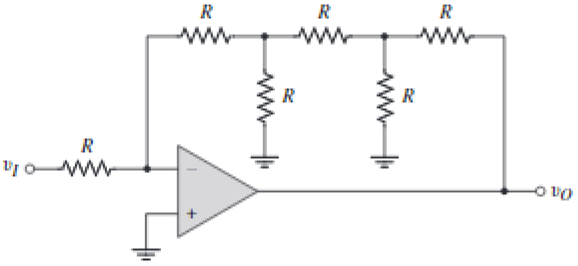


Figura P9.25

Bernardo Juárez 1094254-2201070040
1094254-2201070040

9.26 El circuito AMP-OP inversor de la figura 9.9 tiene parámetros $R_1 = 20\ \text{k}\Omega$, $R_2 = 200\ \text{k}\Omega$, y $A_{od} = 5 \times 10^4$. El voltaje de salida es $v_O = -4.80$ V. *a*) Determine la ganancia de voltaje de lazo cerrado. *b*) Encuentre el voltaje de entrada. *c*) Determine el voltaje en las terminales inversoras del AMP-OP. *d*) Con v_I del inciso *b*) encuentre el error porcentual en el voltaje de salida comparado con el valor ideal.

9.27 *a*) Considere el circuito AMP-OP de la figura P9.27. La ganancia de lazo abierto del AMP-OP es $A_{od} = 2.5 \times 10^3$. *i*) Determine v_O cuando $v_I = -0.80$ V. *ii*) ¿Cuál es el error porcentual en el voltaje de salida comparado con el valor ideal? *b*) Repita el inciso *a*) con $A_{od} = 200$.

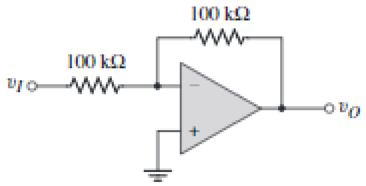


Figura P9.27

*9.28 El circuito en la figura P9.28 es semejante al amplificador inversor excepto que se añadió la resistencia R_3. *a*) Obtenga la expresión para v_O en términos de v_I y las resistencias. *b*) Obtenga la expresión para i_3 en términos de v_I y las resistencias.

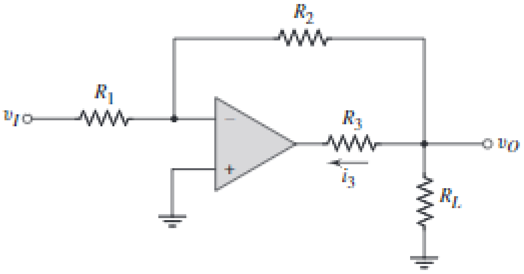


Figura P9.28

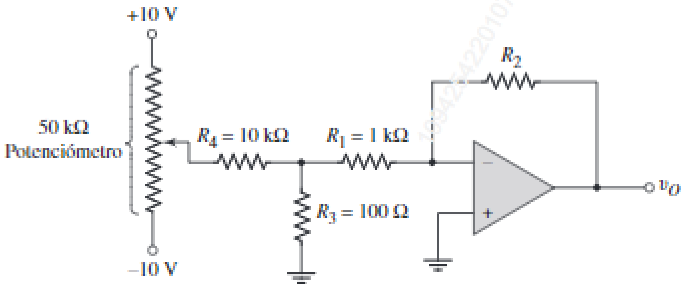


Figura P9.29

*D9.29 Diseñe el amplificador de la figura P9.29 de modo que el voltaje de salida varíe entre ±10 V cuando el contacto deslizante del potenciómetro cambie de −10 V a +10 V. ¿Cuál es el objeto de incluir R_3 y R_4 en vez de conectar R_1 directamente al contacto deslizante?

Sección 9.3 Amplificador sumador

9.30 Considere el amplificador sumador ideal de la figura 9.14*a*) con parámetros $R_1 = 40\ \text{k}\Omega$, $R_2 = 20\ \text{k}\Omega$, $R_3 = 60\ \text{k}\Omega$ y $R_F = 120\ \text{k}\Omega$. *a*) Determine v_O para $v_{I1} = -0.25$ V, $v_{I2} = +0.10$ V, y $v_{I3} = +1.5$ V. *b*) Determine v_{I1} para $v_{I2} = +0.25$ V, $v_{I3} = -1.2$ V, y $v_O = +0.50$ V.

D9.31 *a*) Diseñe un amplificador sumador inversor que produzca un voltaje de salida de $v_O = -2.5(1.2v_{I1} + 2.5v_{I2} + 0.25v_{I3})$. Diseñe el circuito de modo que produzca la máxima resistencia de entrada posible, suponiendo que la resistencia máxima en el circuito esté limitada a 400 kΩ. *b*) Con los resultados del inciso *a*) determine la corriente en la resistencia de realimentación para $v_{I1} = -1.0$ V, $v_{I2} = +0.25$ V, y $v_{I3} = +2$ V.

Bernardo Juárez 1094254-2201070040

D9.32 Diseñe un amplificador sumador inversor que produzca un voltaje de salida de $v_O = -2\ (v_{I1} + 3v_{I2})$. Los voltajes de entrada están limitados a los rangos de $-1 \le v_{I1} \le +1$ V y $-0.5 \le v_{I2} \le +0.2$ V. La corriente en cualquier resistencia debe estar limitada a un máximo de 80 μA.

9.33 Considere el amplificador sumador de la figura 9.14 con $R_F = 10$ kΩ, $R_1 = 1$ kΩ, $R_2 = 5$ kΩ, y $R_3 = 10$ kΩ. Si v_{I1} es una onda senoidal de 1 kHz con un valor rms de 50 mV, si v_{I2} es una onda cuadrada de 100 Hz con una amplitud de ±1 V, y si $v_{I3} = 0$, trace el voltaje de salida v_O.

9.34 Los parámetros del amplificador sumador de la figura 9.14 son $R_F = 100$ kΩ y $R_3 = \infty$. Los dos voltajes de entrada son $v_{I1} = 4 + 125$ sen ωt mV y $v_{I2} = -6$ mV. Determine R_1 y R_2 para producir un voltaje de salida $v_O = -0.5$ sen ωt V.

D9.35 *a*) Diseñe un circuito AMP-OP sumador que proporcione un voltaje de salida de $v_O = -2\ [(v_{I1}/4) + 2v_{I2} + v_{I3}]$. El valor de resistencia más alto debe ser 250 kΩ. *b*) Con los resultados del inciso *a*) determine el rango del voltaje de salida y la corriente máxima en R_F si los voltajes de entrada están en los rangos $-2 \le v_{I1} \le +2$ V, $0 \le v_{I2} \le 0.5$ V, y $-1 \le v_{I3} \le 0$ V.

D9.36 Se piensa diseñar un amplificador sumador inversor ideal con tres entradas. Los voltajes de entrada son $v_{I1} = 2 + 2$ sen ωt V, $v_{I2} = 0.5$ sen ωt V, y $v_{I3} = -4$ V. Se quiere tener un voltaje de salida $v_O = -6$ sen ωt V. La corriente máxima en cualquier resistencia debe estar limitada a 120 μA.

9.37 Un amplificador sumador puede usarse como convertidor digital a analógico (CDA). En la figura P9.37 se muestra un ejemplo de un CDA de 4 bits. Cuando el interruptor S_3 se conecta a la fuente de alimentación de -5 V, el bit más significativo es $a_3 = 1$; cuando S_3 se conecta a tierra, el bit más significativo es $a_3 = 0$. La misma condición es válida para los otros interruptores S_2, S_1 y S_0, que corresponden a los bits a_2, a_1 y a_0, donde a_0 es el bit menos significativo. *a*) Demuestre que el voltaje de salida está dado por

$$v_O = \frac{R_F}{10}\left[\frac{a_3}{2} + \frac{a_2}{4} + \frac{a_1}{8} + \frac{a_o}{16}\right](5)$$

donde R_F está en kΩ. *b*) Encuentre el valor de R_F tal que $v_O = 2.5$ V cuando la entrada digital sea $a_3a_2a_1a_o = 1\ 000$. *c*) Con los resultados del inciso *b*) encuentre v_o para: *i*) $a_3a_2a_1a_o = 0001$, e *ii*) $a_3a_2a_1a_o = 1\ 111$.

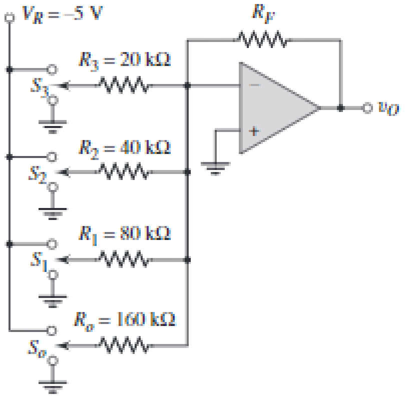


Figura P9.37

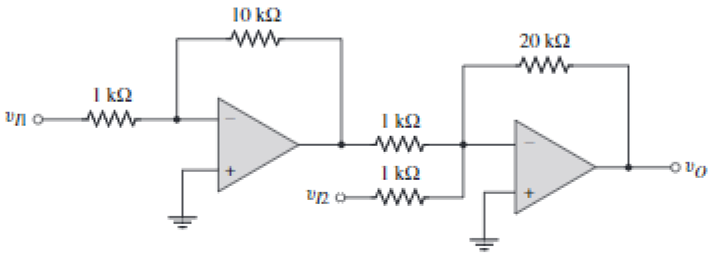


Figura P9.38

Bernardo Juárez 1094254-2201070040
10942542201070040

9.38 Considere el circuito de la figura P9.38. *a*) Obtenga la expresión para el voltaje de salida v_O en términos de v_{I1} y v_{I2}. *b*) Determine v_O para $v_{I1} = +5$ mV y $v_{I2} = -25 - 50 \text{ sen } \omega t$ mV. *c*) Determine las corrientes máximas en las resistencias de 10 kΩ y 20 kΩ.

*9.39 Considere el amplificador sumador de la figura 9.14*a*). Suponga que el AMP-OP tiene una ganancia diferencial finita de lazo abierto A_{od}. Con el principio de superposición demuestre que el voltaje de salida está dado por

$$v_O = \frac{-1}{1 + \dfrac{(1 + R_F/R_P)}{A_{od}}}\left[\frac{R_F}{R_1}v_{I1} + \frac{R_F}{R_2}v_{I2} + \frac{R_F}{R_3}v_{I3}\right]$$

donde $R_P = R_1 \| R_2 \| R_3$. Demuestre cómo cambia la expresión si se incluyen más o menos entradas.

Sección 9.4 Amplificador no inversor

9.40 Considere el circuito AMP-OP no inversor ideal de la figura 9.15. Determine la ganancia de lazo abierto para los siguientes parámetros del circuito: *a*) $R_1 = 15$ kΩ, $R_2 = 150$ kΩ; *b*) $R_1 = 50$ kΩ, $R_2 = 150$ kΩ; *c*) $R_1 = 50$ kΩ, $R_2 = 20$ kΩ; y *d*) $R_1 = 20$ kΩ, $R_2 = 20$ kΩ.

D9.41 *a*) Diseñe un circuito AMP-OP no inversor ideal con la configuración de la figura 9.15 para obtener una ganancia de lazo abierto de $A_v = 15$. Cuando $v_O = -7.5$ V, la corriente en cualquier resistencia debe estar limitada a un valor máximo de 120 μA. *b*) Con los resultados del inciso *a*) determine el voltaje de salida v_O y las corrientes en las resistencias para $v_I = 0.25$ V.

9.42 Considere el amplificador no inversor de la figura 9.15. Suponga que el AMP-OP es ideal. Determine los valores de las resistencias R_1 y R_2 para producir una ganancia de lazo cerrado de *a*) 3, *b*) 9, *c*) 30 y *d*) 1.0. El valor de resistencia máxima debe estar limitado a 290 kΩ.

9.43 Para el circuito de la figura P9.43, el voltaje de entrada es $v_I = 5$ V. *a*) Si $v_O = 2.5$ V, determine la ganancia diferencial finita de lazo abierto del AMP-OP. *b*) Si la ganancia diferencial de lazo abierto del AMP-OP es 5 000, determine v_O.

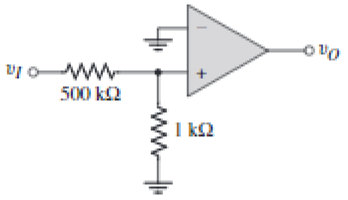


Figura P9.43

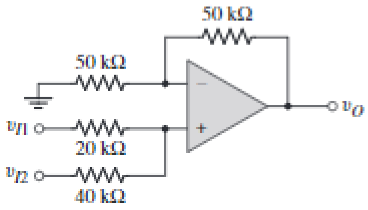


Figura P9.44

9.44 Determine v_O como función de v_{I1} y v_{I2} para el circuito AMP-OP no inversor ideal de la figura P9.44.

9.45 Considere el circuito amplificador AMP-OP no inversor ideal de la figura P9.45. *a*) Obtenga la expresión para v_O como función de v_{I1} y v_{I2}. *b*) Encuentre v_O para $v_{I1} = 0.2$ V y $v_{I2} = 0.3$V. *c*) Encuentre v_O para $v_{I1} = +0.25$ V y $v_{I2} = -0.40$ V.

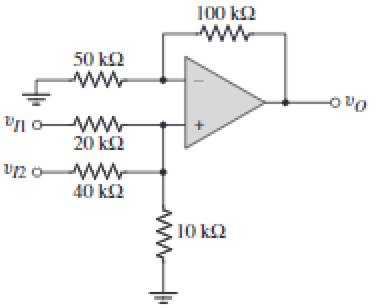


Figura P9.45

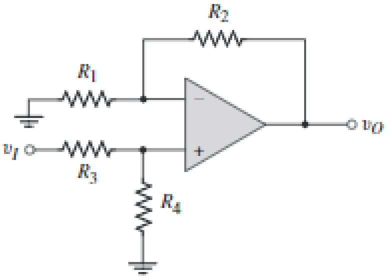


Figura P9.46

9.46 *a*) Obtenga la expresión para la ganancia de voltaje de lazo cerrado $A_v = v_O/v_I$ para el circuito de la figura P9.46. Suponga un AMP-OP ideal. *b*) Sean $R_4 = 50$ kΩ y $R_3 = 25$ kΩ. Determine R_1 y R_2 tales que $A_v = 6$, suponiendo que el valor máximo de resistencia está limitado a 200 kΩ.

9.47 El circuito de la figura P9.47 se usa como amplificador no inversor variable. El circuito usa un potenciómetro de 50 kΩ junto con un AMP-OP ideal. *a*) Obtenga la expresión para la ganancia de voltaje de lazo cerrado v_O/v_I en términos del establecimiento de x del potenciómetro. *b*) ¿Cuál es el rango de la ganancia de voltaje de lazo cerrado? *c*) ¿Hay algún problema potencial con este circuito? En caso afirmativo, ¿cuál es?

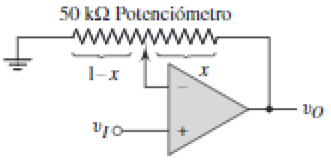


Figura P9.47

9.48 *a*) Determine la ganancia de voltaje de lazo cerrado $A_v = v_O/v_I$ para el circuito AMP-OP ideal de la figura P9.48. *b*) Determine v_O para $v_I = 0.25$ V. *c*) Sea $R = 30$ kΩ. Para $v_I = -0.15$ V, determine la corriente en la resistencia R en la red T.

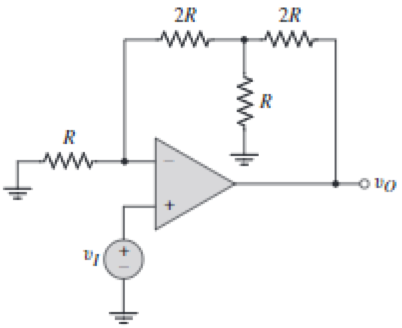


Figura P9.48

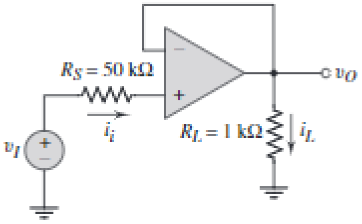


Figura P9.49

Bernardo Juárez 1094254-2201070040
10942542201070040

9.49 Para el amplificador de la figura P9.49, determine *a*) la ganancia de voltaje de lazo cerrado ideal, *b*) la ganancia de voltaje de lazo cerrado verdadera si la ganancia de voltaje de lazo abierto es $A_{od} = 150\,000$, y *c*) la ganancia de voltaje de lazo abierto de modo que la ganancia de voltaje de lazo cerrado verdadera sea menor que 1 por ciento del ideal.

9.50 *a*) Considere el circuito seguidor de emisor de la figura 9.17. Determine la ganancia de voltaje de lazo cerrado si la ganancia de voltaje de lazo abierto del AMP-OP A_{od} es *a*) 20, *b*) 200, *c*) 2×10^3, y *d*) 2×10^4.

9.51 *a*) Considere el circuito AMP-OP ideal de la figura P9.51. Determine las ganancias de voltaje $A_{v1} = v_{O1}/v_I$ y $A_{v2} = v_{O2}/v_I$. ¿Cuál es la relación entre v_{O1} y v_{O2}? *b*) Para $R_2 = 60\ \text{k}\Omega$, $R_1 = 20\ \text{k}\Omega$, y $R = 50\ \text{k}\Omega$, determine v_{O1} y v_{O2} para $v_I = -0.50$ V. *c*) Determine $(v_{O1} - v_{O2})$ para $v_I = +0.8$ V.

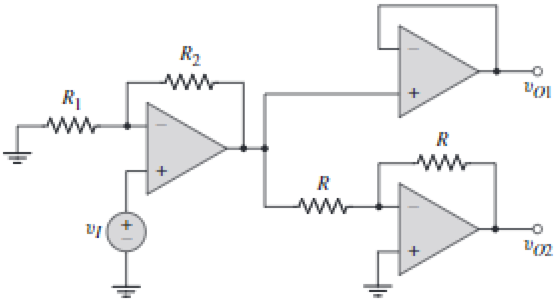


Figura P9.51

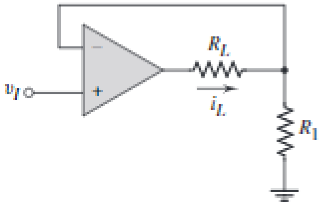


Figura P9.52

9.52 *a*) Suponga que el circuito AMP-OP de la figura P9.52 es ideal. Determine i_L como función de v_I. *b*) Sean $R_1 = 9\ \text{k}\Omega$ y $R_L = 1\ \text{k}\Omega$. Si el AMP-OP se satura en ±10 V, determine el valor máximo de v_I e i_L antes que el AMP-OP se sature.

9.53 Considere los tres circuitos de la figura P9.53. Determine cada voltaje de salida para *i*) $v_I = 3$ V y *ii*) $v_I = -5$ V.

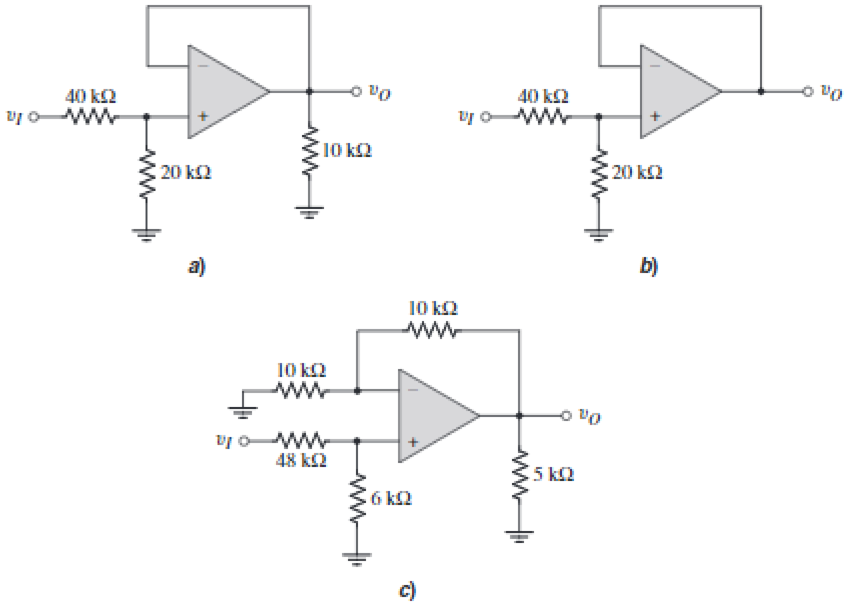


Figura P9.53

Bernardo Juárez 1094254-2201070040

Sección 9.5 Aplicaciones del AMP-OP

*9.54 En la figura P9.54 se muestra un convertidor de corriente a voltaje. La fuente de corriente tiene una resistencia de salida finita R_S y el AMP-OP tiene una ganancia diferencial de lazo abierto A_{od}. a) Demuestre que la resistencia de entrada está dada por

$$R_{\text{entrada}} = \frac{R_F}{1 + A_{od}}$$

b) Si $R_F = 10\ \text{k}\Omega$ y $A_{od} = 1\,000$, determine el rango de R_S tal que el voltaje de salida se desvíe de su valor ideal menos de 1 por ciento.

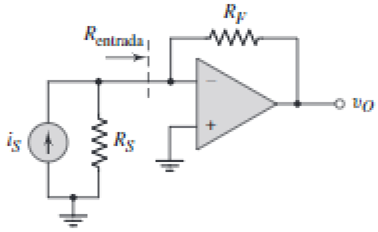


Figura P9.54

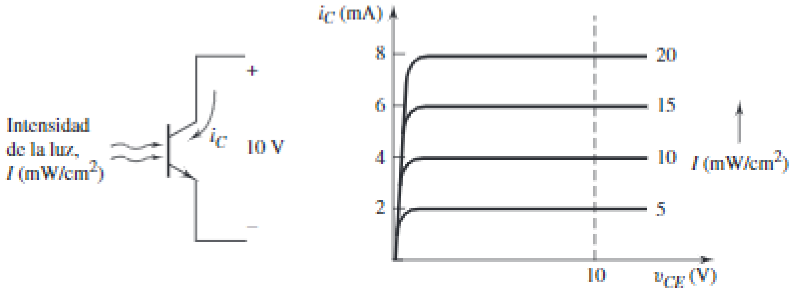


Figura P9.55

*D9.55 La figura P9.55 muestra un fototransistor que convierte la intensidad de la luz en una corriente de salida. El transistor debe estar polarizado como se muestra. Se muestran las características de salida contra la entrada del transistor. Diseñe un convertidor de corriente a voltaje que produzca un voltaje de salida entre 0 y 8 V para una intensidad de la luz de entrada entre 0 y 20 mW/cm^2. Se cuenta con fuentes de voltaje de +10 V y −10 V.

D9.56 El circuito en la figura P9.56 es un voltímetro analógico en el que la lectura del medidor es directamente proporcional al voltaje de entrada v_I. Diseñe el circuito de modo que 1 mA de la lectura de escala completa corresponda a $v_I = 10$ V. La resistencia R_2 corresponde a la resistencia del medidor, y R_1 corresponde a la resistencia de la fuente. ¿Cómo afectan estas resistencias el diseño?

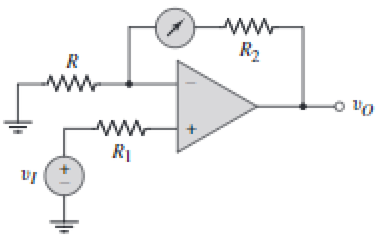


Figura P9.56

D9.57 Considere el convertidor de voltaje a corriente de la figura 9.22 con un AMP-OP ideal. *a*) Diseñe el circuito de modo que la corriente en una carga de 200 Ω varíe entre 0 y 5 mA con un voltaje de entrada entre 0 y −5 V. Suponga que el AMP-OP

Bernardo Juárez 1094254-2201070040
10942542201070040

está polarizado a ±15 V. *b*) Con los resultados del inciso *a*) determine el voltaje v_O; las corrientes i_2, i_3, i_4; y la corriente de salida del AMP-OP para $v_I = -5$ V.

D9.58 Con el circuito de la figura P9.58 se acciona un LED con una fuente de voltaje. El circuito también se considera un amplificador de corriente en el que, con el diseño idóneo, $i_D > i_1$.

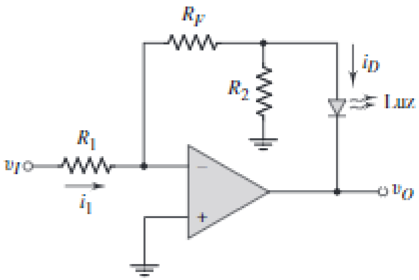


Figura P9.58

a) Obtenga la expresión para i_D en términos de i_1 y las resistencias. *b*) Diseñe el circuito de modo que $i_D = 12$ mA e $i_1 = 1$ mA para $v_I = 5$ V.

*P9.59 Con la figura P9.59 se calcula la resistencia vista por la carga en el convertidor de voltaje a corriente dado en la figura 9.22. *a*) Demuestre que la resistencia de salida está dada por

$$R_o = \frac{R_1 R_2 R_3}{R_1 R_3 - R_2 R_F}$$

b) Con los parámetros del ejemplo 9.5 determine R_O. ¿Es inesperado este resultado?

c) Considere la especificación de diseño dada por la ecuación (9.44). ¿Cuál es el valor esperado de R_o?

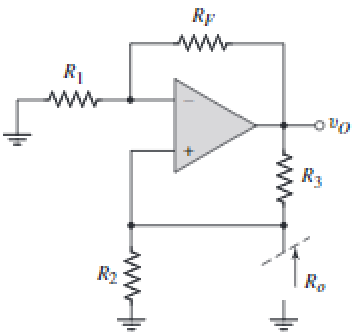


Figura P9.59

D9.60 Considere el amplificador diferencial AMP-OP de la figura 9.24*a*). Sean $R_1 = R_3$ y $R_2 = R_4$. Una resistencia de carga $R_L = 10$ kΩ se conecta desde la terminal de salida a tierra. *a*) Diseñe el circuito de modo que la ganancia de voltaje diferencial sea $A_d = 15$ y la diferencia mínima de la resistencia de entrada sea 30 kΩ. *b*) Si la corriente de carga es $i_L = 0.25$ mA, ¿cuál es el voltaje de entrada diferencial de

Bernardo Juárez 1094254-2201070040

entrada $(v_{I2} - v_{I1})$? *c*) Si $v_{I1} = 1.5$ V y $v_{I2} = 1.2$ V, determine i_L. *d*) Si $i_L = 0.5$ mA cuando $v_{I2} = 2.0$ V, determine v_{I1}.

D9.61 Considere el amplificador diferencial de la figura 9.24*a*). Sean $R_1 = R_3$ y $R_2 = R_4$. Diseñe el circuito de modo que la ganancia de voltaje diferencial sea *a*) 40, *b*) 25, *c*) 5 y *d*) 0.5. En cada caso, la resistencia de entrada diferencial debe ser lo más grande posible pero con la condición de que el valor más grande de resistencia esté limitado a 250 kΩ.

*9.62 Considere el amplificador diferencial de la figura 9.24*a*). Suponga que cada resistencia es $50(1 \pm x)$ kΩ. *a*) Determine el peor de los casos de la ganancia de modo común $A_{CM} = v_O/v_{CM}$, donde $v_{CM} = v_1 = v_2$. *b*) Evalúe A_{CM} y RRMC(dB) para $x = 0.01, 0.02$, y 0.05.

9.63 Sea $R = 10$ kΩ en el amplificador diferencial de la figura P9.63. Determine los voltajes v_X, v_Y, v_O y las corrientes i_1, i_2, i_3, i_4 para voltajes de entrada de *a*) $v_1 = 1.80$ V, $v_2 = 1.40$ V; *b*) $v_1 = 3.20$ V, $v_2 = 3.60$ V; y *c*) $v_1 = -1.20$ V, $v_2 = -1.35$ V.

9.64 Considere el circuito de la figura P9.64. *a*) La corriente de salida del AMP-OP es 1.2 mA y la ganancia de corriente del transistor es $\beta = 75$. Determine la resistencia R. *b*) Repita el inciso *a*) si la corriente es 0.2 mA y la ganancia de corriente del transistor es $\beta = 100$. *c*) Con los resultados del inciso *a*) determine la corriente de salida del AMP-OP si el voltaje de entrada es 6 V. *d*) Con los resultados del inciso *b*) determine la corriente de salida del AMP-OP si el voltaje de entrada es 4 V.

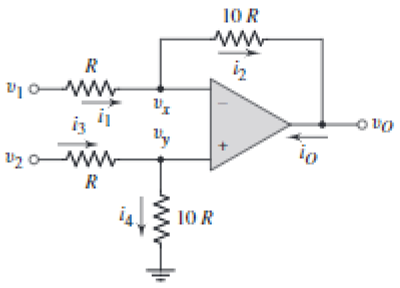


Figura P9.63

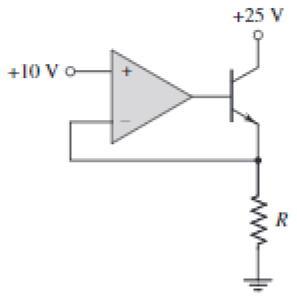


Figura P9.64

*9.65 El circuito de la figura P9.65 es una representación de las señales de modo común y de entrada diferencial a un amplificador diferencial. El voltaje de salida se escribe como

$$v_O = A_d v_d + A_{cm} v_{cm}$$

donde A_d es la ganancia de modo diferencial y A_{cm} es la ganancia de modo común. *a*) Al fijar $v_d = 0$, demuestre que la ganancia de modo común está dada por

$$A_{cm} = \frac{\left(\frac{R_4}{R_3} - \frac{R_2}{R_1}\right)}{(1 + R_4/R_3)}$$

b) Determine A_{cm} si $R_1 = 10.4$ kΩ, $R_2 = 62.4$ kΩ, $R_3 = 9.6$ kΩ, y $R_4 = 86.4$ kΩ. *c*) Determine el valor máximo de $|A_{cm}|$ si $R_1 = 20$ kΩ ±1%, $R_2 = 80$ kΩ ±1%, $R_3 = 20$ kΩ ±1%, y $R_4 = 80$ kΩ ±1%.

Bernardo Juárez 1084254-2201070040
1084254-2201070040

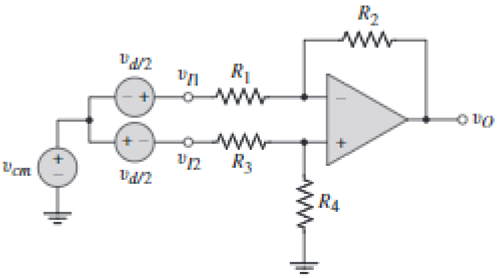


Figura P9.65

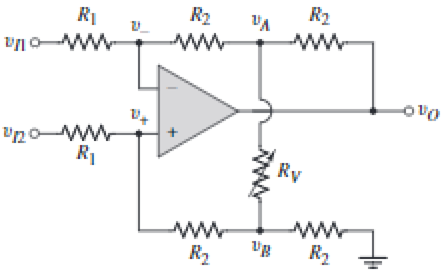


Figura P9.66

*9.66 Considere el amplificador diferencial con ganancia ajustable de la figura P9.66. Para modificar la ganancia se usa la resistencia variable R_V. Demuestre que el voltaje de salida v_O, como función de v_{I1} y v_{I2}, está dado por

$$v_O = \frac{2R_2}{R_1}\left(1 + \frac{R_2}{R_V}\right)(v_{I2} - v_{I1})$$

9.67 Suponga que el amplificador instrumental de la figura 9.26 tiene AMP-OP ideales. Los parámetros del circuito son $R_1 = 10$ kΩ, $R_2 = 40$ kΩ, $R_3 = 40$ kΩ, y $R_4 = 120$ kΩ. Determine v_{O1}, v_{O2}, v_O, y las corrientes en R_1 para *a*) $v_{I2} = 1.2 + 0.08$ sen ωt (V), $v_{I1} = 1.2 - 0.08$ sen ωt (V); y *b*) $v_{I2} = -0.60 - 0.05$ sen ωt (V), $v_{I1} = -0.65 + 0.05$ sen ωt (V).

9.68 Considere el circuito de la figura P9.68. Suponga que se usan AMP-OP ideales. El voltaje de entrada es $v_I = 0.5$ sen ωt. Determine los voltajes *a*) v_{OB}, *b*) v_{OC}, y *c*) v_O. *d*) ¿Cuál es la ganancia de voltaje v_O/v_I?

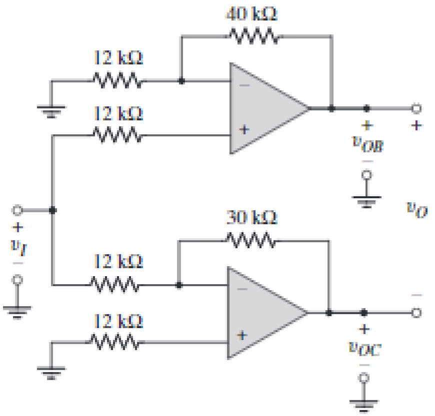


Figura P9.68

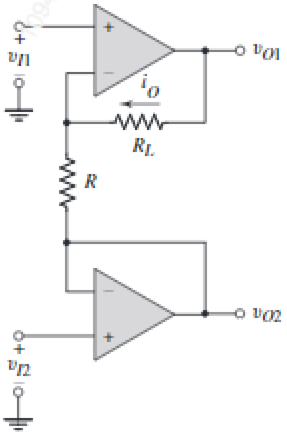


Figura P9.69

9.69 Considere el circuito de la figura P9.69. Suponga que se usan AMP-OP ideales. *a*) Obtenga la expresión para la corriente i_O como función de los voltajes de entrada v_{I1} y v_{I2}. *b*) Diseñe el circuito de modo que $i_O = 5$ mA para $v_{I1} = 0.25$ V y $v_{I2} = -0.25$ V. *c*) Con los resultados del inciso *b*) determine v_{O1} y v_{O2} si $R_L = 1$ kΩ. *d*) Determine i_O, v_{O1} y v_{O2} para $R = 500$ Ω, $R_L = 3$ kΩ, $v_{I1} = 1.25$ V, y $v_{I2} = 1.75$ V.

9.70 El amplificador de instrumentación de la figura 9.26 tiene los mismos parámetros de circuito y voltajes de entrada que en el problema 9.67, excepto que R_1 se sustituyó por una resistencia fija R_{1f} en serie con un potenciómetro, como se muestra en la figura 9.28. Determine los valores de R_{1f} y la resistencia del potenciómetro si la

Bernardo Juárez 1094254-2201070040

magnitud de la salida tiene un valor mínimo de $|v_O| = 0.5$V y un valor máximo de $|v_O| = 8$V.

D9.71 Diseñe el amplificador de instrumentación de la figura 9.26 de modo que la ganancia de voltaje diferencial cubra el rango de 5 a 200. Establezca la ganancia del amplificador diferencial en 2.5. La corriente máxima en R_1 debe estar limitada a 50 μA para un voltaje de salida de 10 V. ¿Qué valor del potenciómetro se requiere?

9.72 Todos los parámetros asociados con el amplificador de instrumentación de la figura 9.26 son los mismos que en el ejemplo para ejercitar 9.8, excepto que la resistencia R_3, que está conectada a la terminal inversora de A3, es $R_3 = 30$ k$\Omega \pm 5\%$. Determine la ganancia máxima de modo común.

9.73 Los parámetros en el circuito integrador de la figura 9.30 son $R_1 = 20$ kΩ y $C_2 = 0.02$ μF. La señal de entrada es $v_I = 0.25 \cos \omega t$ (V). *a*) Determine la frecuencia en que las señales de entrada y de salida tienen amplitudes iguales. En esta frecuencia ¿cuál es la fase de la señal de salida respecto de la entrada? *b*) ¿En qué frecuencia la amplitud de la señal de salida es *i*) $|v_O| = 1.5$ V y *ii*) $|v_O| = 0.15$ V?

9.74 Considere el AMP-OP integrador ideal. Suponga que inicialmente el capacitor está descargado. *a*) El voltaje de salida es $v_O = -5$ V en $t = 1.2$ s después que a la entrada se aplica un pulso de $+0.25$ V. ¿Cuál es la constante de tiempo *RC*? *b*) Use los resultados del inciso *a*). En $t = 1.2$ s la entrada cambia a -0.10 V. *i*) ¿En qué instante se tiene que $v_O = 0$? *ii*) ¿En qué instante se tiene que $v_O = +5$ V?

9.75 El circuito de la figura P9.75 es un filtro activo de paso bajo de primer orden. *a*) Demuestre que la función de transferencia de voltaje está dada por

$$A_v = \frac{-R_2}{R_1} \cdot \frac{1}{1 + j\omega R_2 C_2}$$

b) ¿Cuál es la ganancia de voltaje de CD ($\omega = 0$)? *c*) ¿En qué frecuencia la magnitud de la ganancia de voltaje es un factor de $\sqrt{2}$ menor que el valor de CD? (Ésta es la frecuencia de -3 dB.)

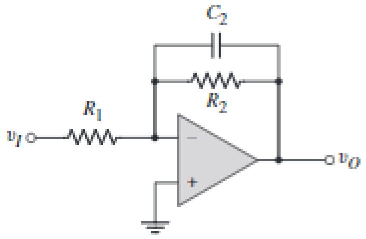


Figura P9.75

D9.76 *a*) Con los resultados del problema 9.75 diseñe el filtro activo de paso bajo en la figura P9.75 de modo que la resistencia de entrada sea 20 kΩ, la ganancia de baja frecuencia sea -15 y la frecuencia -3 dB sea 5 kHz. *b*) Repita el inciso *a*) de modo que la resistencia de entrada sea 15 kΩ, la ganancia de baja frecuencia sea -25 y la frecuencia -3 dB sea 15 kHz.

9.77 El circuito de la figura P9.77 es un filtro activo de paso alto de primer orden. *a*) Demuestre que la función de transferencia de voltaje está dada por

$$A_v = \frac{-R_2}{R_1} \cdot \frac{j\omega R_1 C_1}{1 + j\omega R_1 C_1}$$

b) ¿Cuál es la ganancia de voltaje cuando la frecuencia se vuelve más grande?

Bernardo Juárez 1094254-2201070040
1094254-2201070040

c) ¿En qué frecuencia la magnitud de la ganancia de voltaje es un factor de $\sqrt{2}$ menor que el valor limitante de alta frecuencia?

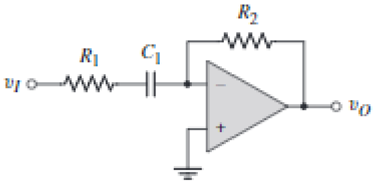


Figura P9.77

D9.78 *a*) Con los resultados del problema 9.77 diseñe el filtro activo de paso alto en la figura P9.77 de modo que la ganancia de voltaje de alta frecuencia sea -15 y la frecuencia -3 dB sea 20 kHz. El valor de resistencia máximo debe estar limitado a 350 kΩ. *b*) Repita el inciso *a*) de modo que la ganancia de voltaje de alta frecuencia sea -25 y la frecuencia -3 dB sea 35 kHz. El valor de resistencia máximo debe estar limitado a 20 kΩ.

9.79 Considere el circuito de referencia de voltaje de la figura P9.79. Determine v_O, i_2 e i_Z.

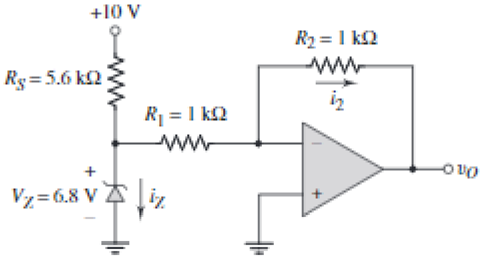


Figura P9.79

9.80 Considere el circuito de la figura 9.35. El parámetro del diodo es $I_S = 10^{-14}$ A y la resistencia es $R_1 = 10$ kΩ. Grafique v_O contra v_I sobre el rango 20mV $\leq v_I \leq$ 2V. (Grafique v_I en una escala logarítmica.)

*9.81 En el circuito de la figura P9.81, suponga que Q_1 y Q_2 son transistores idénticos. Si $T = 300$ K, demuestre que el voltaje de salida es

$$v_O = 1.0 \log_{10}\left(\frac{v_2 R_1}{v_1 R_2}\right)$$

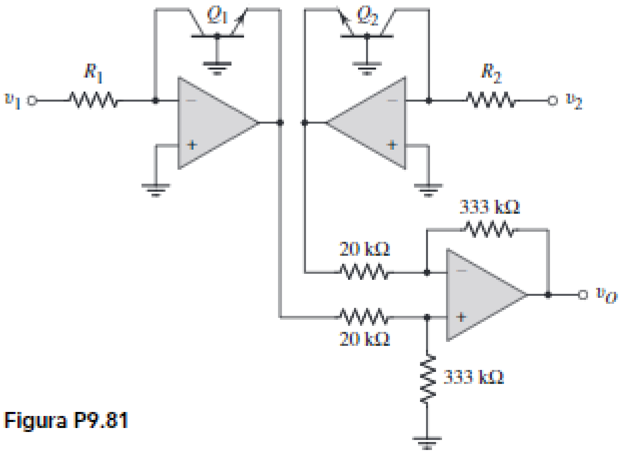


Figura P9.81

Bernardo Juárez 1094254-2201070040

9.82 Considere el circuito de la figura 9.36. El parámetro del diodo es $I_S = 10^{-14}$ A y la resistencia es $R_1 = 10$ kΩ. Grafique v_O contra v_I para $0.30 \leq v_I \leq 0.60$ V. (Grafique v_O en una escala logarítmica).

Sección 9.7 Diseño del circuito AMP-OP sumador

*D9.83 Diseñe un AMP-OP sumador que produzca el voltaje de salida $v_O = 2v_{I1} - 10v_{I2} + 3v_{I3} - v_{I4}$. Suponga que el mayor valor de la resistencia es 500 kΩ y que la impedancia de entrada vista por cada fuente es el mayor valor posible.

*D9.84 Diseñe un AMP-OP sumador que produzca un voltaje de salida $v_O = 3v_{I1} + 1.5v_{I2} + 2v_{I3} - 4v_{I4} - 6v_{I5}$. El mayor valor de la resistencia es 250 kΩ.

*D9.85 Diseñe una fuente de referencia de voltaje como se muestra en la figura 9.42 que tenga un voltaje de salida de 12.0 V. Se cuenta con un diodo Zener con un voltaje de ruptura de 5.6 V. Suponga que la regulación de voltaje cumple las especificaciones si la corriente del diodo Zener esté en el rango $1.2 \leq I_Z \leq 1.35$ mA. El voltaje de arranque V_S es 10 V.

*D9.86 Considere el circuito de voltaje de referencia en la figura P9.86. Use un diodo Zener con un voltaje de ruptura de 5.6 V de modo que el circuito produzca un voltaje de salida de 12.0 V. Suponga que el voltaje de entrada es 15 V y que la corriente en el diodo Zener es $I_Z = 2$ mA.

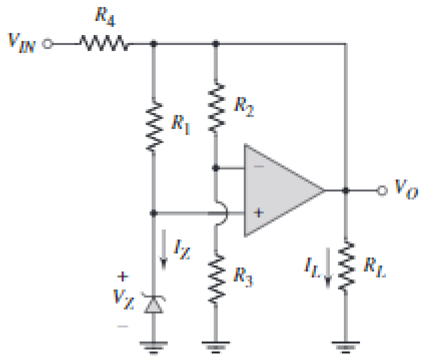


Figura P9.86

*D9.87 Considere el circuito puente en la figura P9.87. La resistencia R_T es un termistor con valores de 20 kΩ a $T = 300$ K y 21 kΩ a $T = 350$ K. Suponga que la resistencia del termistor es lineal con la temperatura y que el puente está polarizado en $V^+ = 10$ V. Diseñe un sistema amplificador con una salida de 0 V a $T = 300$ K y 5 V a $T = 350$ K.

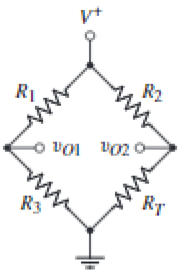


Figura P9.87

Bernardo Juárez 1094254-2201070041

*D9.88 Considere el circuito puente en la figura P9.46. La resistencia R es 20 kΩ y la polarización es $V^+ = 9$ V. *a*) Determine v_{OI} como una función de ΔR. *b*) Diseñe un sistema amplificador de modo que la salida varíe desde −5 V hasta +5 V cuando ΔR varía desde +200 Ω hasta −200 Ω.

PROBLEMAS DE SIMULACIÓN POR COMPUTADORA

9.89 Use una simulación por computadora para comprobar el diseño en el ejemplo 9.4.

9.90 Use una simulación por computadora para comprobar el diseño en el ejemplo 9.8.

9.91 Use una simulación por computadora para comprobar el diseño en el problema 9.76*b*). Grafique v_O contra la frecuencia en el rango $2 \leq f \leq 50$ kHz.

9.92 Use una simulación por computadora para comprobar el diseño en el problema 9.78*a*). Grafique v_O contra la frecuencia en el rango $2 \leq f \leq 100$ kHz.

PROBLEMAS DE DISEÑO

Consulte los problemas de diseño 9.83 a 9.88.

[Nota: Cada diseño debe relacionarse con un análisis por computadora.]

Bernardo Juárez 1094254-2201070041

10942542201070041

Constantes físicas y factores de conversión

APÉNDICE

A

CONSTANTES GENERALES Y FACTORES DE CONVERSIÓN

Angstrom	Å	$1\ \text{Å} = 10^{-4}\ \mu\text{m} = 10^{-8}\ \text{cm} = 10^{-10}\ \text{m}$
Constante de Boltzmann	k	$k = 1.38 \times 10^{-23}\ \text{J/K} = 8.6 \times 10^{-5}\ \text{eV/K}$
Electrón-volt	eV	$1\ \text{eV} = 1.6 \times 10^{-19}\ \text{J}$
Carga electrónica	e o q	$q = 1.6 \times 10^{-19}\ \text{C}$
Micra	μm	$1\ \mu\text{m} = 10^{-4}\ \text{cm} = 10^{-6}\ \text{m}$
Mil		$1\ \text{mil} = 0.001\ \text{in.} = 25.4\ \mu\text{m}$
Nanómetro	nm	$1\ \text{nm} = 10^{-9}\ \text{m} = 10^{-3}\ \mu\text{m} = 10\ \text{Å}$
Permitividad en el vacío	ε_0	$\varepsilon_0 = 8.85 \times 10^{-14}\ \text{F/cm}$
Permeabilidad en el vacío	μ_0	$\mu_0 = 4\pi \times 10^{-9}\ \text{H/cm}$
Constante de Planck	h	$h = 6.625 \times 10^{-34}\ \text{J-s}$
Voltaje o tensión térmica	V_T	$V_T = kT/q \cong 0.026\ \text{V a } 300\ \text{K}$
Velocidad de la luz en el vacío	c	$c = 2.998 \times 10^{10}\ \text{cm/s}$

CONSTANTES DE SEMICONDUCTORES

	Si	**Ge**	**GaAs**	**SiO_2**
Constante dieléctrica relativa	11.7	16.0	13.1	3.9
Energía de banda prohibida, E_g(eV)	1.1	0.66	1.4	
Concentración intrínseca del portador, n_i (cm^{-3} a 300 K)	1.5×10^{10}	2.4×10^{13}	1.8×10^{6}	

Bernardo Juárez 1094254-2201070041

1094254-2201070041

Bernardo Juárez 1094254-220107004 1
1094254220107004 1

Hojas de datos de fabricantes seleccionados

APÉNDICE

B

Este apéndice contiene las hojas de datos representativas de los transistores y amplificadores operacionales. Este apéndice no pretende ser un sustituto de los libros de datos apropiados. Por consiguiente, en algunos casos sólo se presenta información seleccionada. Estas hojas de datos son cortesía de National Semiconductor.

CONTENIDO

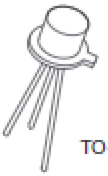
1. 2N2222 Transistor bipolar NPN
2. 2N2907 Transistor bipolar PNP
3. NDS9410 MOSFET de tipo incremental de canal-N
4. LM741 Amplificador operacional

Bernardo Juárez 1094254-2201070041

National Semiconductor

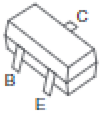
2N2222/PN2222/MMBT2222/MPQ2222/2N2222A/PN2222A/MMBT2222A NPN General Purpose Amplifier

2N2222 2N2222A	PN2222 PN2222A	MMBT2222 MMBT2222A	MPQ2222

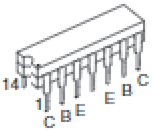


TO–18

TO–92



TO–236
(SOT–23)



TO–116

Amplificador de propósito general NPN

Características eléctricas $T_A = 25$ °C a menos que se establezca otra cosa

Símbolo	Parámetro		Mín	Máx	Unidades
CARACTERÍSTICAS EN ESTADO APAGADO					
$V_{(BR)CEO}$	Voltaje de ruptura de colector-emisor (Nota 1) ($I_C = 10$ mA, $I_B = 0$)	2222 2222A	30 40		V
$V_{(BR)CBO}$	Voltaje de ruptura de colector-base ($I_C = 10\ \mu$A, $I_E = 0$)	2222 2222A	60 75		V
$V_{(BR)EBO}$	Voltaje de ruptura de emisor-base ($I_E = 10\ \mu$A, $I_C = 0$)	2222 2222A	5.0 6.0		V
I_{CEX}	Corriente de corte de colector ($V_{CE} = 60$ V, $V_{EB(APAG)} = 3.0$ V)	2222A		10	nA
I_{CBO}	Corriente de corte de colector ($V_{CB} = 50$ V, $I_E = 0$) ($V_{CB} = 60$ V, $I_E = 0$) ($V_{CB} = 50$ V, $I_E = 0$, $T_A = 150$ °C) ($V_{CB} = 60$ V, $I_E = 0$, $T_A = 150$ °C)	2222 2222A 222 2222A		0.01 0.01 10 10	μA
I_{EBO}	Corriente de corte de emisor ($V_{EB} = 3.0$ V, $I_C = 0$)	2222A		10	nA
I_{BL}	Corriente de corte de base ($V_{CE} = 60$ V, $V_{EB(APAG)} = 3.0$)	2222A		20	nA
CARACTERÍSTICAS EN ESTADO ENCENDIDO					
h_{FE}	Ganancia de corriente de CD ($I_C = 0.1$ mA, $V_{CE} = 10$ V) ($I_C = 1.0$ mA, $V_{CE} = 10$ V) ($I_C = 10$ mA, $V_{CE} = 10$ V) ($I_C = 10$ mA, $V_{CE} = 10$ V, $T_A = -55$ °C) ($I_C = 150$ mA, $V_{CE} = 10$ V) (Nota 1) ($I_C = 150$ mA, $V_{CE} = 1.0$ V) (Nota 1) ($I_C = 500$ mA, $V_{CE} = 10$ V) (Nota 1)	2222 2222A	35 50 75 35 100 50 30 40	300	

Nota 1: Prueba del pulso: Anchura de pulso ≤ 300 μs, ciclo útil ≤ 2.0%.

Bernardo Juárez 1094254-2201070041

Amplificador de propósito general NPN (*continuación*)

Características eléctricas $T_A = 25\ °C$ a menos que se establezca otra cosa (*continuación*)

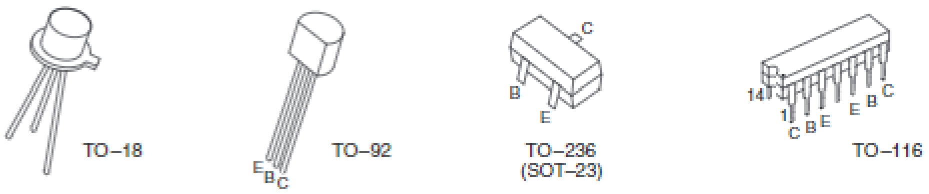
Símbolo	Parámetro		Mín	Máx	Unidades
CARACTERÍSTICAS EN ESTADO ENCENDIDO (*continuación*)					
V_{CE} (sat)	Voltaje de saturación de colector-emisor (Nota 1)				
	($I_C = 150$ mA, $I_B = 15$ mA)	2222		0.4	V
		2222A		0.3	V
	($I_C = 500$ mA, $I_B = 50$ mA)	2222		1.6	V
		2222A		1.0	V
V_{BE} (sat)	Voltaje de saturación de base-emisor (Nota 1)				
	($I_C = 150$ mA, $I_B = 15$ mA)	2222	0.6	1.3	V
		2222A	0.6	1.2	V
	($I_C = 500$ mA, $I_B = 50$ mA)	2222		2.6	V
		2222A		2.0	V
CARACTERÍSTICAS DE PEQUEÑA SEÑAL					
f_T	Producto Ganancia de corriente–Ancho de banda (Nota 3) ($I_C = 20$ mA, $V_{CE} = 20$ V, f = 100 MHz)	2222	250		MHz
		2222A	300		MHz
C_{obo}	Capacitancia de salida (Nota 3) ($V_{CB} = 10$ V, $I_E = 0$, f = 100 kHz)			8.0	pF
C_{ibo}	Capacitancia de entrada (Nota 3) ($V_{EB} = 0.5$ V, $I_C = 0$, f = 100 kHz)	2222		30	pF
		2222A		25	pF
$rb'C_C$	Constante de tiempo de colector a base ($I_E = 20$ mA, $V_{CB} = 20$ V, f = 31.8 MHz)	2222A		150	ps
NF	Figura de ruido ($I_C = 100\ \mu$A, $V_{CE} = 10$ V, $R_S = 1.0$ kΩ, f = 1.0 kHz)	2222A		4.0	dB
Re(h_{ie})	Parte real de impedancia de entrada de alta frecuencia de emisor común ($I_C = 20$ mA, $V_{CE} = 20$ V, f = 300 MHz)			60	Ω
CARACTERÍSTICAS DE CONMUTACIÓN					
t_D	Tiempo de retardo ($V_{CC} = 30$ V, $V_{BE(APAG)} = 0.5$ V, $I_C = 150$ mA, $I_{B1} = 15$ mA)	excepto MPQ2222		10	ns
t_R	Tiempo de subida ($V_{CC} = 30$ V, $V_{BE(APAG)} = 0.5$ V, $I_C = 150$ mA, $I_{B1} = 15$ mA)	excepto MPQ2222		25	ns
t_S	Tiempo de almacenamiento ($V_{CC} = 30$ V, $I_C = 150$ mA, $I_{B1} = I_{B2} = 15$ mA)	excepto MPQ2222		225	ns
t_F	Tiempo de caída ($V_{CC} = 30$ V, $I_C = 150$ mA, $I_{B1} = I_{B2} = 15$ mA)	excepto MPQ2222		60	ns

Nota 1: Prueba del pulso: Anchura de pulso < 300 μs, ciclo útil ≤ 2.0%.
Nota 2: Para curvas características, véase Proceso 19.
Nota 3: f_T se define como la frecuencia a la que h_{fe} se extrapola a la unidad.

Bernardo Juárez 1094254-2201070041

National Semiconductor

2N2907 2N2907A	PN2907 PN2907A	MMBT2907 MMBT2907A	MPQ2907



Amplificador de propósito general PNP

Características eléctricas $T_A = 25\ °C$ a menos que se establezca otra cosa

Símbolo	Parámetro		Mín	Máx	Unidades
CARACTERÍSTICAS EN ESTADO APAGADO					
$V_{(BR)CEO}$	Voltaje de ruptura de colector-emisor (Nota 1) ($I_C = 10$ mAdc, $I_B = 0$)	2907 2907A	40 60		Vdc
$V_{(BR)CBO}$	Voltaje de ruptura de colector-base ($I_C = 10\ \mu$ Adc, $I_E = 0$)		60		Vdc
$V_{(BR)EBO}$	Voltaje de ruptura de emisor-base ($I_E = 10\ \mu$ Adc, $I_C = 0$)		5.0		Vdc
I_{CEX}	Corriente de corte de colector ($V_{CE} = 30$ Vdc, $V_{BE} = 0.5$ Vdc)			50	nAdc
I_{CBO}	Corriente de corte de colector ($V_{CB} = 50$ Vdc, $I_E = 0$) ($V_{CB} = 50$ Vdc, $I_E = 0$, $T_A = 150$ °C)	2907 2907A 2907 2907A		0.020 0.010 20 10	μ Adc
I_B	Corriente de corte de base ($V_{CE} = 30$ Vdc, $V_{EB} = 0.5$ Vdc)			50	nAdc

2N2907/PN2907/MMBT2907/MPQ2907/2N2907A/PN2907A/MMBT2907A PNP General Purpose Amplifier

Bernardo Juárez 1094254-2201070041

2N2907/PN2907/MMBT2907/MPQ2907/2N2907A/PN2907A/MMBT2907A PNP General Purpose Amplifier

Amplificador de propósito general PNP (*continuación*)

Características eléctricas $T_A = 25$ °C a menos que se establezca otra cosa (*continuación*)

Símbolo	Parámetro		Mín	Máx	Unidades
CARACTERÍSTICAS EN ESTADO ENCENDIDO					
h_{FE}	Ganancia de corriente de CD				
	(I_C = 0.1 mAdc, V_{CE} = 10 Vdc)	2907	35		
		2907A	75		
	(I_C = 1.0 mAdc, V_{CE} = 10 Vdc)	2907	50		
		2907A	100		
	(I_C = 10 mAdc, V_{CE} = 10 Vdc)	2907	75		
		2907A	100		
	(I_C = 150 mAdc, V_{CE} = 10 Vdc) (Nota 1)		100	300	
	(I_C = 500 mAdc, V_{CE} = 10 Vdc) (Nota 1)	2907	30		
		2907A	50		
V_{CE} (sat)	Voltaje de saturación de colector-emisor (Nota 1)				
	(I_C = 150 mAdc, I_B = 15 mAdc)			0.4	Vdc
	(I_C = 500 mAdc, I_B = 50 mAdc)			1.6	
V_{BE} (sat)	Voltaje de saturación de base-emisor				
	(I_C = 150 mAdc, I_B = 15 mAdc) (Nota 1)			1.3	Vdc
	(I_C = 150 mAdc, I_B = 50 mAdc)			2.6	
CARACTERÍSTICAS DE PEQUEÑA SEÑAL					
f_T	Producto Ganancia de corriente–Ancho de banda (I_C = 50 mAdc, V_{CE} = 20 Vdc, f = 100 MHz)		200		MHz
C_{obo}	Capacitancia de salida (V_{CB} = 10 Vdc, I_E = 0, f = 100 kHz)			8.0	pF
C_{ibo}	Capacitancia de entrada (V_{EB} = 2.0 Vdc, I_C = 0, f = 100 kHz)			30	pF
CARACTERÍSTICAS DE CONMUTACIÓN					
t_{enc}	Tiempo de encendido	(V_{CC} = 30 Vdc, I_C = 150 mAdc, I_{B1} = 15 mAdc) Excepto MPQ2907		45	ns
t_d	Tiempo de retardo			10	ns
t_r	Tiempo de subida			40	ns
t_{apag}	Tiempo de apagado	(V_{CC} = 6.0 Vdc, I_C = 150 mAdc, I_{B1} = I_{B2} = 15 mAdc) Excepto MPQ2907		100	ns
t_s	Tiempo de almacenamiento			80	ns
t_f	Tiempo de caída			30	ns

Nota 1: Prueba del pulso: Anchura de pulso ≤ 300 μs, ciclo útil ≤ 2.0%.

Bernardo Juárez 1094254-2201070041

National Semiconductor

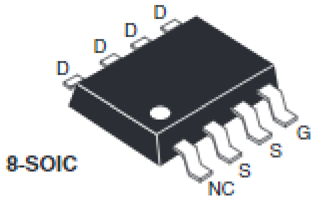
NDS9410
Transistor de efecto de campo de tipo incremental de canal N

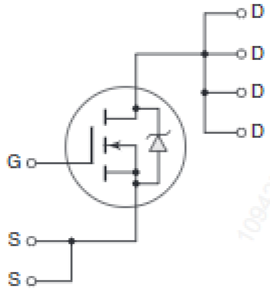
Descripción general

Estos transistores de efecto de campo de potencia de tipo incremental de canal N se producen con tecnología propietaria DMOS de celdas de alta densidad de National Semiconductor. Este proceso de muy alta densidad se diseñó especialmente para reducir al mínimo la resistencia en el estado de encendido, proporcionar un rendimiento superior de conmutación, y soportar los pulsos de alta energía en los modos de avalancha y de conmutación. Estos dispositivos son muy adecuados para aplicaciones de bajo voltaje, como la administración de energía en computadoras portátiles y otros circuitos alimentados por baterías donde son necesarias la conmutación rápida, la baja pérdida de potencia en línea y la resistencia a los transitorios.

Características

- 7.0 A, 30 V. $R_{DS(ENC)}$ = 0.03 Ω
- Diodo robusto interno de fuente a drenaje que elimina la necesidad de un supresor de transitorios de diodo Zener externo
- Diseño de celda de alta densidad (3.8 millones/pulgada^2) para una $R_{DS(ENC)}$ extremadamente baja
- Capacidad de manejo de alta potencia y corriente en un empaque de montaje superficial muy utilizado
- Parámetros eléctricos de CD críticos especificados a temperatura elevada





VALORES NOMINALES MÁXIMOS ABSOLUTOS

T_C = 25 °C a menos que se establezca otra cosa

Símbolo	Parámetro	NDS9410	Unidades
V_{DSS}	Voltaje drenaje-fuente	30	V
V_{DGR}	Voltaje drenaje-compuerta ($R_{GS} \leq 1$ MΩ)	30	V
V_{GSS}	Voltaje compuerta-fuente	±20	V
I_D	Corriente de drenaje – Continua @ T_A = 25 °C	±7.0	A
	– Continua @ T_A = 70 °C	±5.8	A
	– Pulsante	±20	A
P_D	Disipación de potencia máxima @ T_A = 25 °C	2.5 (Nota 1)	W
$T_J T_{STG}$	Rango de temperatura de funcionamiento y almacenamiento	–55 hasta 150	°C
CARACTERÍSTICAS TÉRMICAS			
$R_{\theta JA}(t)$	Resistencia térmica, unión – medio ambiente (Pulso = 10 segundos)	50 (Nota 1)	°C/W
$R_{\theta JA}$	Resistencia térmica, unión – medio ambiente (Estado estacionario)	100 (Nota 2)	°C/W

Bernardo Juárez 1094254-2201070041

CARACTERÍSTICAS ELÉCTRICAS (T_C = 25 °C a menos que se establezca otra cosa)

Símbolo	Parámetro	Condiciones	Mín	Tipo	Máx	Unidades
CARACTERÍSTICAS EN ESTADO APAGADO						
BV_{DSS}	Voltaje de ruptura de drenaje-fuente	V_{GS} = 0 V, I_D = 250 μA	30			V
I_{DSS}	Corriente de drenaje a voltaje de compuerta cero	V_{DS} = 24 V, V_{GS} = 0 V			2	μA
		T_C = 125 °C			25	μA
I_{GSSF}	Fuga de compuerta-cuerpo, directa	V_{GS} = 20 V, V_{DS} = 0 V			100	nA
I_{GSSR}	Fuga de compuerta-cuerpo, inversa	V_{GS} = –20 V, V_{DS} = 0 V			–100	nA
CARACTERÍSTICAS EN ESTADO ENCENDIDO (Nota 3)						
$V_{GS(h)}$	Voltaje umbral de compuerta	V_{DS} = VGS, I_D = 250 μA	1	1.4	3	V
		T_C = 125 °C	0.7	1	2.2	V
$R_{DS(ENC)}$	Resistencia en estado activo de drenaje-fuente estática	V_{GS} = 10 V, I_D = 7.0 A		0.022	0.03	Ω
		T_C = 125 °C		0.033	0.045	Ω
		V_{GS} = 4.5 V, I_D = 3.5 A		0.031	0.05	Ω
		T_C = 125 °C		0.045	0.075	Ω
$I_{D(ENC)}$	Corriente de drenaje en estado activo	V_{GS} = 10 V, V_{DS} = 5 V	20			A
		V_{GS} = 2.7 V, V_{DS} = 2.7 V		7.7		A
g_{FS}	Transconductancia directa	V_{DS} = 15 V, I_D = 7.0 V		15		S
CARACTERÍSTICAS DINÁMICAS						
C_{ISS}	Capacitancia de entrada	V_{DS} = 15 V, V_{GS} = 0 V, f = 1.0 MHz		1 250		pF
C_{OSS}	Capacitancia de salida			610		pF
C_{RSS}	Capacitancia de transferencia inversa			260		pF
CARACTERÍSTICAS DE CONMUTACIÓN (Nota 3)						
$t_{D(ENC)}$	Tiempo de retardo de encendido	V_{DD} = 25 V, I_D = 1 A, V_{GEN} = 10 V, R_{GEN} = 6 Ω		10	30	ns
t_r	Tiempo de subida de encendido			15	60	ns
$t_{D(APAG)}$	Tiempo de retardo de apagado			70	150	ns
t_f	Tiempo de caída de apagado			50	140	ns
Q_g	Carga total de compuerta	V_{DS} = 15 V, I_D = 2.0 A, V_{GS} = 10 V		41	50	nC
Q_{gs}	Carga de compuerta-fuente			2.8		nC
Q_{gd}	Carga de compuerta-drenaje			12		nC
CARACTERÍSTICAS DE DIODO DE DRENAJE-FUENTE Y VALORES NOMINALES MÁXIMOS						
I_S	Corriente directa de diodo de drenaje-fuente continua máxima				2.2	A
V_{SD}	Voltaje de diodo directo de drenaje-fuente	V_{GS} = 0 V, I_S = 2.0 A (Nota 3)		0.76	1.1	V
t_{rr}	Tiempo de recuperación inverso	V_{GS} = 0 V, I_S = 2 A, dI_S/dt = 100 A/μs		100		ns

Notas:

1. Disipación de potencia máxima y resistencia térmica basada en el supuesto de que un pulso de 10 segundos es equivalente al estado estacionario y mediante una placa de montaje con un máximo de un solo lado de cobre.
2. Resistencia térmica unión-medio ambiente basada en las condiciones de estado estacionario en el aire mediante una placa de montaje con características de disipación de calor mínimas.
3. Prueba de pulso: Anchura de pulso ≤ 300 μs, ciclo útil ≤ 2.0%.

Bernardo Juárez 1094254-2201070041

CARACTERÍSTICAS ELÉCTRICAS COMUNES

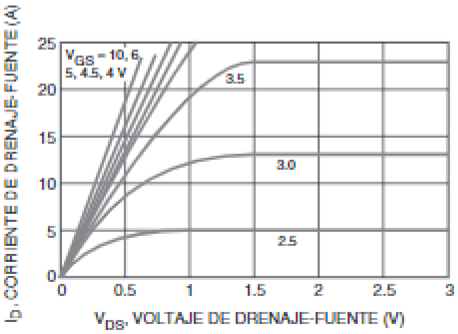


Figura 1. Características de la región en estado activo

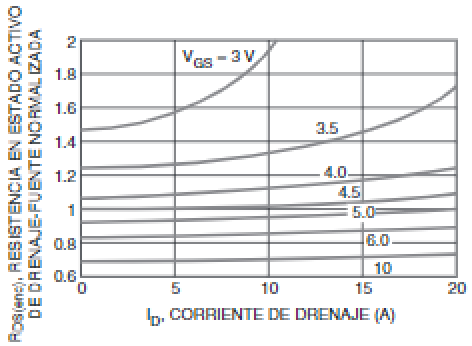


Figura 2. Variación de la resistencia en estado activo con corriente de drenaje y voltaje de compuerta

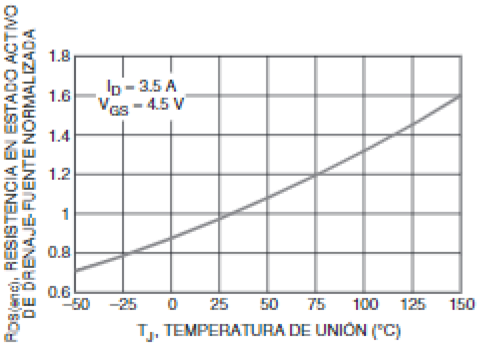


Figura 3. Variación de la resistencia en estado activo con la temperatura

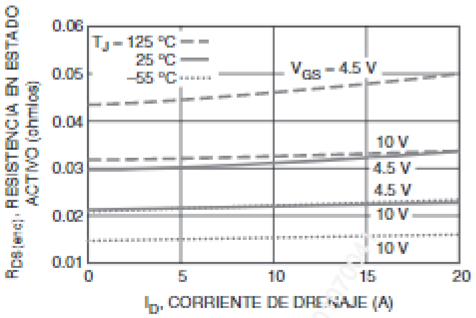


Figura 4. Variación de la resistencia en estado activo con la corriente de drenaje y la temperatura

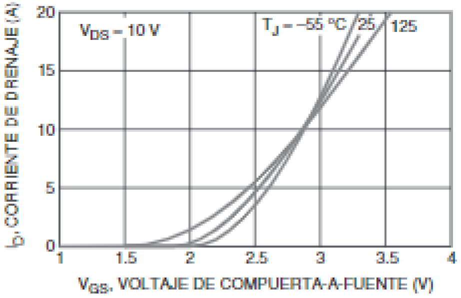


Figura 5. Características de transferencia

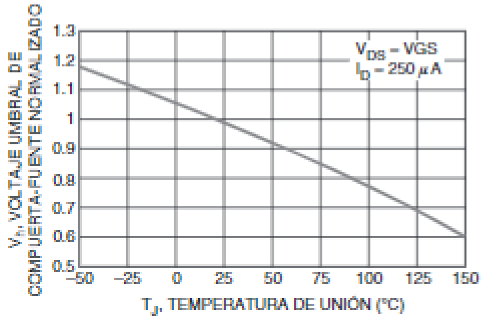


Figura 6. Variación del umbral de compuerta con la temperatura

Bernardo Juárez 1084254-2201070041

National Semiconductor

Amplificador operacional LM741

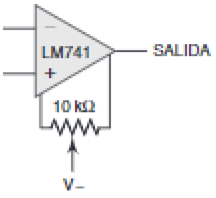
Descripción general

La serie LM741 son amplificadores operacionales de propósito general que cuentan con características de rendimiento mejorado sobre los estándares de la industria, como el LM709. Son reemplazos directos para los 709C, LM201, MC1439 y 748 en la mayoría de las aplicaciones. Los amplificadores ofrecen muchas características que hacen que su aplicación sea casi infalible: protección de sobrecargas en la entrada y la salida, no prende cuando se supera el rango de modo común, además de estar libre de oscilaciones.

Los LM741C/LM741E son idénticos a los LM741/LM741A salvo que los LM741C/LM741E tienen su rendimiento garantizado en todo un rango de temperatura desde 0 °C hasta +70 °C, en lugar de –55 °C hasta +125 °C.

Diagrama esquemático

Circuito de anulación de compensación



Bernardo Juárez 1094254-2201070041
1094254220107004 1

Valores nominales máximos absolutos

	LM741A	LM741E	LM741	LM741C
Voltaje de alimentación	±22 V	±22 V	±22 V	±18 V
Disipación de potencia	500 mW	500 mW	500 mW	500 mW
Voltaje de entrada diferencial	±30 V	±30 V	±30 V	±30 V
Voltaje de entrada (Nota 2)	±15 V	±15 V	±15 V	±15 V
Duración del cortocircuito de salida	Continua	Continua	Continua	Continua
Rango de temperatura de funcionamiento	Desde −55 °C hasta +125 °C	Desde 0 °C hasta +70 °C	Desde −55 °C hasta +125 °C	Desde 0 °C hasta +70 °C
Rango de temperatura de almacenamiento	Desde −65 °C hasta +150 °C	Desde −65 °C hasta +150 °C	Desde −65 °C hasta +150 °C	Desde −65 °C hasta +150 °C
Temperatura de unión	150 °C	100 °C	150 °C	100 °C

Características eléctricas

Parámetro	Condiciones	LM741A/LM741E			LM741			LM741C			Unidades
		Mín	Tipo	Máx	Mín	Tipo	Máx	Mín	Tipo	Máx	
Voltaje de compensación de entrada	$T_A = 25$ °C $R_S \leq 10$ kΩ $R_S \leq 50$ Ω		 0.8	 3.0		 1.0	 5.0		 2.0	 6.0	 mV mV
	$T_{AMIN} \leq T_A \leq T_{AMAX}$ $R_S \leq 50$ Ω $R_S \leq 10$ kΩ			 4.0			 6.0			 7.5	 mV mV
Compensación promedio de entrada. Derivación de voltaje				15							μV/°C
Voltaje de compensación de entrada. Rango de ajuste	$T_A = 25$ °C, $V_S = \pm 20$ V	±10				±15			±15		mV
Corriente de compensación de entrada	$T_A = 25$ °C		3.0	30		20	200		20	200	nA
	$T_{AMIN} \leq T_A \leq T_{AMAX}$			70		85	500			300	nA
Compensación promedio de entrada. Derivación de corriente				0.5							nA/°C
Corriente de polarización de entrada	$T_A = 25$ °C		30	80		80	500		80	500	nA
	$T_{AMIN} \leq T_A \leq T_{AMAX}$			0.210			1.5			0.8	μA
Resistencia de entrada	$T_A = 25$ °C, $V_S = \pm 20$ V	1.0	6.0		0.3	2.0		0.3	2.0		MΩ
	$T_{AMIN} \leq T_A \leq T_{AMAX}$, $V_S = \pm 20$ V	0.5									MΩ
Rango de voltaje de entrada	$T_A = 25$ °C							±12	±13		V
	$T_{AMIN} \leq T_A \leq T_{AMAX}$				±12	±13					V
Ganancia de voltaje de gran señal	$T_A = 25$ °C, $R_L \geq 2$ kΩ $V_S = \pm 20$ V, $V_O = \pm 15$ V $V_S = \pm 15$ V, $V_O = \pm 10$ V	 50			 50	 200		 20	 200		 V/mV V/mV
	$T_{AMIN} \leq T_A \leq T_{AMAX}$, $R_L \geq 2$ kΩ $V_S = \pm 20$ V, $V_O = \pm 15$ V $V_S = \pm 15$ V, $V_O = \pm 10$ V $V_S = \pm 5$ V, $V_O = \pm 2$ V	 32 10			 25			 15			 V/mV V/mV V/mV

Bernardo Juárez 1094254-2201070041

Características eléctricas *(continuación)*

Parámetro	Condiciones	LM741A/LM741E			LM741			LM741C			Unidades
		Mín	Tipo	Máx	Mín	Tipo	Máx	Mín	Tipo	Máx	
Oscilación del voltaje de salida	$V_S = \pm 20$ V										
	$R_L \geq 10$ kΩ	±16									V
	$R_L \geq 2$ kΩ	±15									V
	$V_S = \pm 15$ V										
	$R_L \geq 10$ kΩ				±12	±14		±12	±14		V
	$R_L \geq 2$ kΩ				±10	±13		±10	±13		V
Corriente de cortocircuito de salida	$T_A = 25$ °C	10	25	35		25			25		mA
	$T_{AMIN} \leq T_A \leq T_{AMAX}$	10		40							mA
Relación de rechazo en modo común	$T_{AMIN} \leq T_A \leq T_{AMAX}$										
	$R_S \leq 10$ kΩ, $V_{CM} = \pm 12$ V				70	90		70	90		dB
	$R_S \leq 50$ Ω, $V_{CM} = \pm 12$ V	80	95								dB
Relación de rechazo del voltaje de alimentación	$T_{AMIN} \leq T_A \leq T_{AMAX}$										
	$V_S = \pm 20$ V a $V_S = \pm 5$ V										
	$R_S \leq 50$ Ω	86	96								dB
	$R_S \leq 10$ Ω				77	96		77	96		dB
Sobreimpulso de tiempo de subida en respuesta a transitorio	$T_A = 25$ °C, ganancia unitaria		0.25	0.8		0.3			0.3		μs
			6.0	20		5			5		%
Ancho de banda	$T_A = 25$ °C	0.437	1.5								MHz
Razón de cambio	$T_A = 25$ °C, Ganancia unitaria	0.3	0.7			0.5			0.5		V/μs
Corriente de alimentación	$T_A = 25$ °C					1.7	2.8		1.7	2.8	mA
Consumo de energía (potencia)	$T_A = 25$ °C										
	$V_S = \pm 20$ V		80	150							mW
	$V_S = \pm 15$ V					50	85		50	85	mW
LM741A	$V_S = \pm 20$ V										
	$T_A = T_{AMIN}$			165							mW
	$T_A = T_{AMAX}$			135							mW
LM741E	$V_S = \pm 20$ V										
	$T_A = T_{AMIN}$			150							mW
	$T_A = T_{AMAX}$			150							mW
LM741	$V_S = \pm 15$ V										
	$T_A = T_{AMIN}$					60	100				mW
	$T_A = T_{AMAX}$					45	75				mW

Nota 2: Para voltajes de alimentación menores que ±15 V, el voltaje de entrada máximo absoluto es igual al voltaje de alimentación.

Bernardo Juárez 1094254-2201070041

10942542201070041

Bernardo Juárez 1094254-2201070042

Valores estándar de resistores y capacitores

APÉNDICE

C

En este apéndice enumeramos valores de componentes estándar con que se seleccionan los valores de resistores y capacitores para diseñar circuitos y sistemas electrónicos discretos. Los resistores de película y carbono de baja potencia con tolerancias de 2 por ciento a 20 por ciento tienen un conjunto estándar de valores y un esquema marcado de banda de colores estándar. Estos valores en la tabla pueden variar de un fabricante a otro, por lo que las tablas deben considerarse ilustrativas.

C.1 RESISTORES DE CARBONO

Los valores estándar de resistores se encuentran en la tabla C.1. Con fuente normal se indican los valores de 2 por ciento y 5 por ciento de tolerancia, y con negritas se indican los valores de resistores de 10% de tolerancia.

Bernardo Juárez 1084254-2201070042

Tabla C.1 Valores de resistencia estándar ($\times 10^n$)

10	16	**27**	43	**68**
11	**18**	30	**47**	75
12	20	**33**	51	**82**
13	**22**	36	**56**	91
15	24	**39**	62	**100**

1084254-2201070042

Los resistores de carbono discretos tienen un esquema de marcado estándar de bandas de colores, lo que facilita reconocer los valores de resistencia en un circuito o un contenedor de piezas sin tener que buscar una leyenda impresa. Las bandas de colores comienzan en un extremo del resistor, como se muestra en la figura C.1. Dos dígitos y un dígito multiplicador determinan el valor de la resistencia. Las bandas de colores adicionales indican la tolerancia y la confiabilidad. Los códigos de colores para el dígito y el multiplicador se presentan en la tabla C.2.

Por ejemplo, las primeras tres bandas de colores de un resistor de 4.7 kΩ son de color amarillo, violeta y rojo. Los dos primeros dígitos son 47 y el multiplicador es 100. Las primeras tres bandas de color en un resistor de 150 kΩ son de color marrón, verde y amarillo.

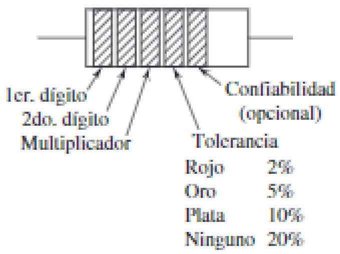


Figura C.1 Notación de bandas de colores para resistores compuestos de carbono de baja potencia.

Tabla C.2 Código de dígitos y colores múltiples

Dígito	Color	Multiplicador	Cantidad de ceros
	Plata	0.01	−2
	Oro	0.1	−1
0	Negro	1	0
1	Café o marrón	10	1
2	Rojo	100	2
3	Naranja	1 k	3
4	Amarillo	10 k	4
5	Verde	100 k	5
6	Azul	1 M	6
7	Violeta	10 M	7
8	Gris		
9	Blanco		

Hay resistores de carbono disponibles con 10 por ciento de tolerancia, con los valores nominales de potencia siguientes: $\frac{1}{4}$, $\frac{1}{2}$, 1 y 2 W.

C.2 RESISTORES DE PRECISIÓN (TOLERANCIA DE UNO POR CIENTO)

Los resistores de precisión con película de metal tienen niveles de tolerancia en el rango de ½ a 1 por ciento. Estos resistores utilizan un código de cuatro dígitos impreso en el cuerpo del resistor en lugar de la combinación de la banda de colores. Los tres primeros dígitos indican un valor y el último dígito es el multiplicador para la cantidad de ceros. Por ejemplo, 2 503 significa un resistor de 250 kΩ, y 2 000 indica un resistor de 200 Ω. Si el valor de la resistencia es demasiado pequeño para describirse de esta manera, con una *R* se indica la presencia del punto decimal; por ejemplo, 37R5 es un resistor de 37.5 Ω, y 10R0 es un resistor de 10.0 Ω.

Los valores estándar suelen oscilar entre 10 Ω y 301 kΩ. Los valores estándar en cada década se proporcionan en la tabla C.3.

Tabla C.3 Valores estándar para resistencias de precisión

100	140	196	274	383	536	750
102	143	200	280	392	549	768
105	147	205	287	402	562	787
107	150	210	294	412	576	806
110	154	215	301	422	590	825
113	158	221	309	432	604	845
115	162	226	316	442	619	866
118	165	232	324	453	634	887
121	169	237	332	464	649	909
124	174	243	340	475	665	931
127	178	249	348	487	681	953
130	182	255	357	499	698	976
133	187	261	365	511	715	
137	191	267	374	523	732	

Bernardo Juárez 1094254-2201070042

Los resistores de uno por ciento son frecuentes en aplicaciones que requieren una excelente estabilidad y precisión; puede conectarse un pequeño resistor ajustable o *trimmer* en serie con el resistor de 1 por ciento para establecer un valor preciso de resistencia. Es importante tener en mente que los resistores de 1 por ciento sólo se garantizan para estar dentro del 1 por ciento de su valor nominal en un conjunto de condiciones específicas. Las variaciones de la resistencia debidas a los cambios de temperatura o de humedad y el funcionamiento a plena potencia nominal pueden exceder la tolerancia de 1 por ciento.

C.3 CAPACITORES

En la tabla C.4 se enlistan los valores habituales de un capacitor de un fabricante para capacitores con 10 por ciento de tolerancia. El rango de valores de capacitancia para el capacitor cerámico de disco es aproximadamente de 10 pF a 1 μF.

Tabla C.4 Capacitores cerámicos de disco

3.3	30	200	600	2 700
5	39	220	680	3 000
6	47	240	750	3 300
6.8	50	250	800	3 900
7.5	51	270	820	4 000
8	56	300	910	4 300
10	68	330	1 000	4 700
12	75	350	1 200	5 000
15	82	360	1 300	5 600
18	91	390	1 500	6 800
20	100	400	1 600	7 500
22	120	470	1 800	8 200
24	130	500	2 000	
25	150	510	2 200	
27	180	560	2 500	

Capacitores de tantalio ($\times 10^n$) (hasta 330 μF)

0.0047	0.010	0.022
0.0056	0.012	0.027
0.0068	0.015	0.033
0.0082	0.018	0.039

Bernardo Juárez 1094254-2201070042

10942542201070042

Bernardo Juárez 1094254-2201070042
10942542201070042

Lista de lecturas

APÉNDICE

D

TEXTOS ELECTRÓNICOS EN GENERAL

Burns, S.G. y P.R. Bond. *Principles of Electronic Circuits.* 2a. ed. Boston: PWS Publishing Co., 1997.

Hambley, A.R. *Electronics.* 2a. ed. Upper Saddle River, NJ: Prentice-Hall, Inc., 2003.

Hayt, W.H., Jr. y G.W. Neudeck. *Electronic Circuit Analysis and Design.* 2a. ed. Boston: Houghton Mifflin Co., 1984.

Horenstein, M.N. *Microelectronic Circuits and Devices.* 2a. ed. Englewood Cliffs, NJ: Prentice Hall, Inc., 1995.

Horowitz, P. y W. Hill. *The Art of Electronics.* 2a. ed. New York: Cambridge University Press, 1989.

Howe, R.T. y C.G. Sodini, *Microelectronics: An Integrated Approach.* Upper Saddle River, NJ: Prentice-Hall, Inc., 1997.

Jaeger, R.C y T.N. Blalock. *Microelectronic Circuit Design*. 3a. ed. New York: McGraw-Hill, 2008.

Malik, N.R. *Electronic Circuits: Analysis, Simulation, and Design.* Englewood Cliffs, NJ: Prentice Hall, Inc., 1995.

Mauro, R. *Engineering Electronics.* Englewood Cliffs, NJ: Prentice Hall, Inc., 1989.

Millman, J. y A. Graybel. *Microelectronics.* 2a. ed. New York: McGraw-Hill Book Co., 1987.

Mitchell, F.H., Jr. y F.H. Mitchell, Sr. *Introduction to Electronics Design.* 2a. ed. Englewood Cliffs, NJ: Prentice-Hall, Inc., 1992.

Rashid, M.H. *Microelectronic Circuits: Analysis and Design.* Boston: PWS Publishing Co., 1999.

Razaavi, B. *Fundamentals of Microelectronics.* New York: John Wiley and Sons, Inc., 2008.

Roden, M.S. y G.L. Carpenter. *Electronic Design: From Concept to Reality.* 3a. ed. Burbank, CA: Discovery Press, 1997.

Schubert, T., Jr y E. Kim. *Active and Non-Linear Electronics.* New York: John Wiley and Sons, Inc., 1996.

Spencer, R.R. y M.S. Ghausi. *Introduction to Electronic Circuit Design.* Upper Saddle River, NJ: Prentice-Hall, Inc., 2003.

Sedra, A.S. y K.C. Smith. *Microelectronic Circuits*. 5a. ed. New York: Oxford University Press, 2004.

TEORÍA DE CIRCUITOS LINEALES

Alexander, C.K. y M.N.O. Sadiku. *Fundamentals of Electric Circuits.* 3a. ed. New York: McGraw-Hil1, 2007.

Bode, H.W. *Network Analysis and Feedback Amplifier Design.* Princeton, NJ; D. Van Nostrand Co., 1945.

Hayt, W.H., Jr.; J.E. Kemmerly y S.M. Durbin. *Engineering Circuit Analysis.* 7a. ed. New York: McGraw-Hil1, 2007.

Irwin, J.D. y R.M. Nelms. *Basic Engineering Circuit Analysis*. 9a. ed. New York: John Wiley and Sons, Inc., 2008.

Johnson, D.E.; J.L. Hillburn; J.R. Johnson y P.D. Scott. *Basic Electric Circuit Analysis.* 5a. ed. Englewood Cliffs, NJ: Prentice Hall, Inc., 1995.

Bernardo Juárez 1094254-2201070042
1094254-2201070042

Nilsson, J.W. y S.A. Riedel. *Electric Circuits*. 8a. ed. Upper Saddle River, NJ: Prentice-Hall, Inc., 2007.

Thomas, R.E.; A.J. Rosa y G.J. Toussaint. *The Analysis and Design of Linear Circuits*. 6a. ed. New York: John Wiley and Sons, Inc., 2008.

DISPOSITIVOS SEMICONDUCTORES

Neamen, D.A. *An Introduction to Semiconductor Devices.* Boston: McGraw-Hill, 2006.

Neamen, D.A. *Semiconductor Physics and Devices: Basic Principles*. 3a. ed. Boston: McGraw-Hill, 2003.

Streetman, B.G. y S. Banerjee. *Solid State Electronic Devices*. 6a. ed. Upper Saddle River, NJ: Prentice Hall, 2006.

Sze, S.M. y K.K. Ng. *Physics of Semiconductor Devices*. 3a. ed. New York: John Wiley and Sons, Inc., 2007.

Taur, Y. y T.H. Ning. *Fundamentals of Modern VLSI Devices.* Cambridge, United Kingdom: Cambridge University Press, 1998.

CIRCUITOS INTEGRADOS ANALÓGICOS

Allen, P.E. y D.R. Holberg. *CMOS Analog Circuit Design*. 2a. ed. New York: Oxford University Press, 2002.

Geiger, R.L.; P.E. Allen y N.R. Strader. *VLSI Design Techniques for Analog and Digital Circuits.* New York: McGraw-Hill Publishing Co., 1990.

Gray, P.R.; P.J. Hurst; S.H. Lewis y R.G. Meyer. *Analysis and Design of Analog Integrated Circuits*. 5a. ed. New York: John Wiley and Sons, Inc., 2009.

Johns, D.A. y K. Martin. *Analog Integrated Circuit Design*. New York: John Wiley and Sons, Inc., 1997.

Laker, K.R. y W.M.C. Sansen. *Design of Analog Integrated Circuits and Systems.* New York: McGraw-Hill, Inc., 1994.

Northrop, R.B. *Analog Electronic Circuits.* Reading, MA: Addison-Wesley Publishing Co., 1990.

Razavi, B. *Design of Analog CMOS Integrated Circuits.* Boston: McGraw-Hill, 2001.

Soclof, S. *Design and Applications of Analog Integrated Circuits.* Englewood Cliffs, NJ: Prentice Hall, Inc., 1991.

Solomon, J.E. "The Monolithic Op-Amp: A Tutorial Study", *IEEE Journal of Solid-State Circuits* SC-9, No. 6 (diciembre 1974), pp. 314-332.

Widlar, R.J. "Design Techniques for Monolithic Operational Amplifiers", *IEEE Journal of Solid-State Circuits* SC-4 (agosto 1969), pp. 184-191.

CIRCUITOS AMPLIFICADORES OPERACIONALES

Barna, A. y D.I. Porat. *Operational Amplifiers.* 2a. ed. New York: John Wiley and Sons, Inc., 1989.

Berlin, H.M. *Op-Amp Circuits and Principles.* Carmel, IN: SAMS, A division of Macmillan Computer Publishing, 1991.

Clayton, G. y B. Newby. *Operational Amplifiers.* London: Butterworth-Heinemann, Ltd., 1992.

Coughlin, R.F. y F.F. Driscoll. *Operational Amplifiers and Linear Integrated Circuits.* Englewood Cliffs, NJ: Prentice Hall, Inc., 1977.

Bernardo Juárez 1094254-2201070042

Fiore, J.M. *Operational Amplifiers and Linear Integrated Circuits: Theory and Application.* New York: West Publishing Co., 1992.

Franco, S. *Design with Operational Amplifiers and Analog Integrated Circuits*. 2a. ed. New York: McGraw-Hill, 1998.

Graeme, J.G.; G.E. Tobey y L.P. Huelsman. *Operational Amplifiers: Design and Applications.* New York: McGraw-Hill Book Co., 1971.

Helms, H. *Operational Amplifiers 1987 Source Book.* Englewood Cliffs, NJ: Prentice Hall, Inc., 1987.

DISPOSITIVOS Y CIRCUITOS DIGITALES

Ayers, J.E. *Digital Integrated Circuits: Analysis and Design.* New York: CRC Press, 2004.

Baker, R.J.; H.W. Li, y D.E. Boyce. *CMOS Circuit Design, Layout, and Simulation.* New York: IEEE Press, 1998.

CMOS/NMOS Integrated Circuits, RCA Solid State, 1980.

DeMassa, T.A. y Z. Ciccone. *Digital Integrated Circuits.* New York: John Wiley and Sons, Inc., 1996.

Glasford, G.M. *Digital Electronic Circuits.* Englewood Cliffs, NJ: Prentice Hall, Inc., 1988.

Hauser, J.R. "Noise Margin Criteria for Digital Logic Circuits", *IEEE Transactions on Education* 36, No. 4 (noviembre 1993), pp. 363-368.

Hodges, D.A.; H.G. Jackson, y R.A. Saleh. *Analysis and Design of Digital Integrated Circuits*. 3a. ed. New York; McGraw-Hill, 2004.

Kang, S.M. y Y. Leblebici. *CMOS Digital Integrated Circuits: Analysis and Design.* 3a. ed. New York; McGraw-Hill, 2003.

Lohstroh, J. "Static and Dynamic Noise Margins of Logic Circuits", *IEEE Journal of Solid-State Circuits* SC-14, No. 3 (junio 1979), pp. 591-598.

Mead, C. y L. Conway. *Introduction to VLSI Systems.* Reading, MA: Addison-Wesley Publishing Co., Inc., 1980.

Mukherjee, A. *Introduction to nMOS and CMOS VLSI Systems Design.* Englewood Cliffs, NJ: Prentice Hall, Inc., 1986.

Prince, B. *Semiconductor Memories: A Handbook of Design, Manufacture and Applications.* 2a. ed. New York: John Wiley and Sons, Inc., 1991.

Rabaey, J.M.; A. Chandrakasan y B. Nikolic. *Digital Integrated Circuits: A Design Perspective*. 2a. ed. Upper Saddle River, NJ: Prentice-Hall, 2003.

Segura, J. y C.F. Hawkins. *CMOS Electronics: How It Works, How It Fails.* Piscataway, NJ: IEEE Press, 2004.

Wang, N. *Digital MOS Integrated Circuits.* Englewood Cliffs, NJ: Prentice Hall, Inc., 1989.

Wilson, G.R. "Advances in Bipolar VLSI", *Proceedings of the IEEE* 78, No. 11 (noviembre 1990), pp. 1707-1719.

REFERENCIAS PARA SPICE Y PSPICE

Banzhap, W. *Computer-Aided Circuit Analysis Using PSpice.* 2a. ed. Englewood Cliffs, NJ: Prentice Hall, Inc., 1992.

Brown, W.L. y A.Y.J. Szeto. "Verifying Spice Results with Hand Calculations: Handling Common Discrepancies", *IEEE Transactions on Education,* 37, No. 4 (noviembre 1994), pp. 358-368.

Goody, R.W. *MicroSim PSpice for Windows: Volume I: DC, AC, and Devices and Circuits.* 2a. ed. Upper Saddle River, NJ: Prentice-Hall, Inc., 1998.

Goody, R.W. *MicroSim PSpice for Windows: Volume II: Operational Amplifiers and Digital Circuits.* 2a. ed. Upper Saddle River, NJ: Prentice-Hall, 1998.

Bernardo Juárez 1094254-2201070042
10942542201070042

Herniter, M.E. *Schematic Capture with MicroSim PSpice.* 3a. ed. Upper Saddle River, NJ: Prentice-Hall, 1998.

Meares, L.G. y C.E. Hymowitz. *Simulating with Spice.* San Pedro, CA: Intusoft, 1988.

MicroSim Staff. *PSpice User's Manual Version* 4.03. Irvine, CA: MicroSim Corporation, 1990.

Natarajan, S. "An Effective Approach to Obtain Model Parameters for BJTs and FETs from Data Books", *IEEE Transactions on Education* 35, No. 2 (mayo 1992), pp.164-169.

Rashid, M.H. *SPICE for Circuits and Electronics Using PSpice.* Englewood Cliffs, NJ: Prentice Hall, Inc., 1990.

Roberts, G.W. y A.S. Sedra. *SPICE for Microelectronic Circuits.* 3a. ed. New York: Saunders College Publishing, 1992.

Thorpe, T.W. *Computerized Circuit Analysis with SPICE.* New York: John Wiley and Sons, Inc., 1992.

Tront, J.G. *PSpice for Basic Microelectronics with CD.* New York: McGraw-Hill, 2008.

Tuinenga, P.W. *SPICE: A Guide to Circuit Simulation and Analysis Using PSpice.* 2a. ed. Englewood Cliffs, NJ: Prentice Hall, Inc., 1992.

Bernardo Juárez 1094254-2201070042

10942542201070042

Respuestas a problemas seleccionados

APÉNDICE

E

CAPÍTULO 1

1.1 *a*) Silicio
i) $n_i = 1.61 \times 10^8\ \text{cm}^{-3}$
ii) $n_i = 3.97 \times 10^{11}\ \text{cm}^{-3}$
b) GaAs
i) $n_i = 6.02 \times 10^3\ \text{cm}^{-3}$
ii) $n_i = 1.09 \times 10^8\ \text{cm}^{-3}$

1.3 Silicio
a) $n_i = 8.79 \times 10^{-10}\ \text{cm}^{-3}$
b) $n_i = 1.5 \times 10^{10}\ \text{cm}^{-3}$
c) $n_i = 1.63 \times 10^{14}\ \text{cm}^{-3}$
Germanio
a) $n_i = 35.9\ \text{cm}^{-3}$
b) $n_i = 2.40 \times 10^{13}\ \text{cm}^{-3}$
c) $n_i = 8.62 \times 10^{15}\ \text{cm}^{-3}$

1.5 *a*) Tipo P, $p_o = 10^{16}\ \text{cm}^{-3}$
$n_o = 3.24 \times 10^{-4}\ \text{cm}^{-3}$
b) Tipo P, $p_o = 10^{16}\ \text{cm}^{-3}$
$n_o = 5.76 \times 10^{10}\ \text{cm}^{-3}$

1.7 *a*) Tipo P, $p_o = 5 \times 10^{16}\ \text{cm}^{-3}$
$n_o = 4.5 \times 10^3\ \text{cm}^{-3}$
b) Tipo P, $p_o = 5 \times 10^{16}\ \text{cm}^{-3}$
$n_o = 6.48 \times 10^{-5}\ \text{cm}^{-3}$

1.9 *a*) $n_o = 5 \times 10^{15}\ \text{cm}^{-3}$
$p_o = 4.5 \times 10^4\ \text{cm}^{-3}$
b) Tipo N
c) $N_d = 5 \times 10^{15}\ \text{cm}^{-3}$

1.11 *a*) $I = 0.15\text{mA}$
b) $E = 2.4\ \text{V/cm}$

1.13 *a*) $N_d = 7.69 \times 10^{15}\ \text{cm}^{-3}$
b) $E = 104\ \text{V/cm}$

1.15 *a*) $1.36 \le \sigma \le 1.36 \times 10^4 (\Omega\text{–cm})^{-1}$
b) $0.136 \le J \le 1.36 \times 10^3\ \text{A/cm}^2$

1.17 *a*) $J_p = 2.4\ \text{A/cm}^2$
b) $J_p = 0.883\ \text{A/cm}^2$
c) $J_p = 0.119\ \text{A/cm}^2$

1.19 *a*) *i*) 0.661 V, *ii*) 0.739 V, *iii*) 0.937 V
b) *i*) 1.13 V, *ii*) 1.21 V, *iii*) 1.41 V

1.21 para $N_a = 10^{15}\ \text{cm}^{-3}$, $V_{bi} = 0.637$ V
para $N_a = 10^{18}\ \text{cm}^{-3}$, $V_{bi} = 0.817$ V

1.23 *a*) $C_j = 0.255$ pF
b) $C_j = 0.172$ pF
c) $C_j = 0.139$ pF

1.25 *a*) $f_o = 6.57$ MHz
b) $f_o = 7.95$ MHz
c) $f_o = 8.86$ MHz

1.27 *a*) *i*) 1.03μA, *ii*) 2.25 mA,
iii) 4.93 A, *iv*) -5.37×10^{-12} A,
v) -10^{-11} A, *vi*) -10^{-11} A
b) *i*) 0.0103μA, *ii*) 22.5μA,
iii) 49.3 mA, (*iv*) -5.37×10^{-14} A,
v) -10^{-13} A, *vi*) -10^{-13} A

1.29 *a*) $I_S = 2.03 \times 10^{-15}$ A
b) *i*) At $V_D = 0.1$ V,
$I_D = 9.50 \times 10^{-14}$ A
At $V_D = 0.7$ V, $I_D = 10^{-3}$ A
ii) At $V_D = 0.1$ V,
$I_D = 1.39 \times 10^{-14}$ A
At $V_D = 0.7$ V, $I_D = 1.42 \times 10^{-9}$ A

1.31 *a*) $\Delta V_D \cong 60$ mV
b) $\Delta V_D \cong 120$ mV

1.33 $0.5150 \le V_D \le 0.6347$ V

1.35 *a*) 2.31 n_a, 5.05μA, 11.1 mA,
-5.37×10^{-23} A, -10^{-22} A, -10^{-22} A
b) 115 pA, 0.253μA, 0.554 mA,
-2.68×10^{-24} A, -5×10^{-24} A,
-5×10^{-24} A

1.37 $\dfrac{I_D(100)}{I_D(-55)} = 2.83 \times 10^3$

1.39 $I_D = 0.4740$ mA, $V_D = 0.5194$ V

1.41 *a*) $I_{D1} = I_{D2} = 1$ mA,
i) $V_{D1} = V_{D2} = 0.599$ V
ii) $V_{D1} = 0.617$ V, $V_{D2} = 0.557$ V
b) *i*) $V_{D1} = V_{D2} = 0.581$ V,
$I_{D1} = I_{D2} = 0.5$ mA
ii) $V_{D1} = V_{D2} = 0.554$ V,
$I_{D1} = 0.0909$ mA, $I_{D2} = 0.909$ mA

Bernardo Juárez 1094254-2201070042

1.43 *a*) $V_D = 0.7$ V
$I_D = 26.7\ \mu$A
b) $V_D = 0.45$ V
$I_D = 0$

1.45 *a*) $V_O = I_I \cdot (1), I_D = 0;$
para $0 \le I_I \le 0.7$ mA
$V_O = 0.7$ V, $I_D = (I_I - 0.7)$ mA;
para $I_I \ge 0.7$mA
b) $V_O = I_I \cdot (1), I_D = 0;$
para $0 \le I_I \le 1.7$ mA
$V_O = 1.7$ V, $I_D = (I_I - 1.7)$ mA;
para $I_I \ge 1.7$mA
c) $V_O = 0.7$ V, $I_{D1} = I_I$ e $I_{D2} = 0;$
para $0 \le I_I \le 2$ mA

1.47 *a*) *i*) $I = 0.215$ mA, $V_O = 0.7$ V
ii) $I = 0.220$ mA, $V_O = 0.6$ V
b) *i*) $I = 0.2325$ mA, $V_O = -0.35$ V
ii) $I = 0.235$ mA, $V_O = -0.30$ V
c) *i*) $I = 0.372$ mA, $V_O = 0.14$ V
ii) $I = 0.376$ mA, $V_O = 0.12$ V
d) *i*) $I = 0, V_O = -5$ V
ii) $I = 0, V_O = -5$ V

1.49 *a*) $V_D = 0.7$ V, $V = 2.42$ V
b) $P = 0.28$mW

1.51 *a*) $v_d = 1.30$ mV
b) $v_d = 1.30$ mV

1.53 *b*) para $I = 1$ mA, $v_o/v_s = 0.0909$
para $I = 0.1$ mA, $v_o/v_s = 0.50$
para $I = 0.01$ mA, $v_o/v_s = 0.909$

1.55 $I_S = 4.87 \times 10^{-12}$ A

1.57 *a*) $V_O = 5.685$ V
b) $\Delta V_O = 0.0392$ V
c) $V_O = 5.658$ V

1.59 *a*) $V_O = 6.921$ V
b) $\Delta V_O = -0.13$ V

1.61 $V_D = 0, I_D = 0.2$ A
$V_D = 0.60, I_D = 0.1995$ A
$V_D = 0.70, I_D = 0.1754$ A
$V_D = 0.7545, I_D = 0$

CAPÍTULO 2

2.1 *a*) $v_O = 0$ para $v_I \le 0.6$ V
$$v_O = \left(\frac{1\,000}{1\,020}\right)(v_I - 0.6)$$
para $v_I \ge 0.6$ V
b) *ii*) $v_O(\text{prom}) = 2.89$ V
iii) $i_d(\text{máx}) = 9.216$ mA
iv) PIV $= 10$V

2.3 *a*) $v_O(\text{pico}) = 16.27$ V
b) $i_D(\text{pico}) = 8.14$ mA
c) 48.7%
d) $v_O(\text{prom}) = 5.06$ V
e) $i_d(\text{prom}) = 2.53$ mA

2.5 *a*) $R = 4.417\Omega$
b) i_D (prom) $= 0.436$ A
c) 27.6%

2.7 *a*) $\dfrac{N_1}{N_2} = 6.06$
b) $\dfrac{N_1}{N_2} = 1.58$
c) para *a*), PIV $= 52.1$ V
para *b*), PIV $= 202.1$ V

2.9 *a*) $v_S(\text{rms}) = 8.98$ V
b) $C = 4\,444\mu$F
c) $i_D(\text{máx}) = 4.58$ A

2.11 *a*) $10.3 \le v_O \le 12.3$ V
b) $0.490 \le V_r \le 0.586$ V
c) $C = 513\ \mu$F

2.13 *a*) $v_S(\text{rms}) = 11.6$ V
b) $C = 2\,857\ \mu$F

2.15 *a*) $\dfrac{N_1}{N_2} = 13.3$
b) $C = 0.0116$ F
c) $i_D(\text{pico}) = 13.3$ A
d) $i_D(\text{prom}) = 0.539$ A
e) PIV $= 24.8$ V

2.19 *a*) $I_Z = 0.367$ mA, $I_L = 0.975$ mA,
$P = 1.43$ mW
b) $I_Z = 0.952$ mA, $I_L = 0.39$ mA,
$P = 3.71$ mW

2.21 *a*) $15 \le I_Z \le 259.74$ mA
b) $54.5 \le R_L \le 410\ \Omega$

2.23 *a*) $R_i = 8.08\ \Omega$
b) $P_Z = 11.9$ W, $P_L = 5$ W

2.25 *a*) $R_i = 257\ \Omega$
b) $7.450 \le V_L \le 7.556$ V; 4.42%
c) $7.50 \le V_L \le 7.586$ V; 1.15%

2.27 *a*) $R_i = 200\ \Omega$
b) $\Delta V_O = 0.35$ V
c) 3.5%

2.29 5.0%, $C = 0.0357$ F

2.31 *a*) $v_O = 0$ para $-10 \le v_I \le 3$ V
$v_O = [(0.5)\ v_I - 1.5]$ V para $v_I \ge 3$ V
b) $-i_1 = \dfrac{0 - v_I}{20}$ mA para $v_I \le 0$
$i_1 = 0$ para $0 \le v_I \le 3$ V
$i_1 = \dfrac{v_I - 3}{20}$ mA para $v_I \ge 3$ V

2.33 *a*) *i*) $v_O = v_I$ para $v_I \ge 1.1$ V
$v_O = 1.1$ V para $v_I \le 1.1$ V
ii) $v_O = v_I$ para $v_I \ge -2.5$ V
$v_O = -2.5$ V para $v_I \le -2.5$ V
b) *i*) $v_O = 2.5$ V para $v_I \ge 2.5$ V
$v_O = v_I$ para $v_I \le 2.5$ V
ii) $v_O = -1.1$ V para $v_I \ge -1.1$ V
$v_O = v_I$ para $v_I \le -1.1$ V

Bernardo Juárez 1094254-2201070042
1094254-2201070042

2.35 *a*) *i*) $v_O = v_I - 5.7$ V para $v_I \geq 5.7$ V
$v_O = 0$ para $v_I \leq 5.7$ V
ii) $v_O = v_I + 4.3$ V para $v_I \geq -4.3$ V
$v_O = 0$ para $v_I \leq -4.3$ V
b) *i*) $v_O = 0$ para $v_I \geq 4.3$ V
$v_O = v_I - 4.3$ V para $v_I \leq 4.3$ V
ii) $v_O = 0$ para $v_I \geq -5.7$ V
$v_O = v_I + 5.7$ V para $v_I \leq -5.7$ V

2.37 v_O(máx) = 6.7 V, v_O (mín) = −4.7 V

2.39 *a*) Onda cuadrada entre +40 V y 0.
b) Onda cuadrada entre +35 V y −5 V.
c) Onda cuadrada entre +5 V y −35 V.

2.41 Circuito semejante al de la figura 2.31*a*) con $V_B = -10$ V.

2.43 *i*) $v_O = (10 \text{ sen } \omega t - 5)$ V
ii) $v_O = (10 \text{ sen } \omega t - 15)$ V

2.45 *a*) $I = I_{D1} = I_{D2} = 0$, $V_O = 10$ V
b) $I = I_{D2} = 0.94$ mA,
$I_{D1} = 0$, $V_O = 1.07$ V
c) $I = I_{D2} = 0.44$ mA,
$I_{D1} = 0$, $V_O = 5.82$ V
d) $I = 0.964$ mA, $V_O = 0.842$ V,
$I_{D1} = I_{D2} = 0.482$ mA

2.47 *a*) $R_1 = 25$ kΩ, $R_2 = 10$ kΩ, $R_3 = 4.4$ kΩ
b) $V_1 = 4.4$ V, $V_2 = -0.6$ V, $I_{D1} = 0.5$ mA,
$I_{D2} = 0.75$ mA, $I_{D3} = 0.75$ mA
c) $V_1 = 6.07$ V, $V_2 = -0.6$ V,
$I_{D1} = 1.11$ mA,
$I_{D2} = 0$, $I_{D3} = 0.65$ mA
d) $V_1 = 4.4$ V, $V_2 = 1.27$ V,
$I_{D1} = 0.833$ mA,
$I_{D2} = 0.211$ mA, $I_{D3} = 0$

2.49 *a*) $I_{D1} = 1.0$ mA, $I_{D2} = 6.0$ mA,
$V_A = 2.30$ V
b) $I_{D1} = 0$, $I_{D2} = 5$ mA, $V_A = 8.2$ V
c) $I_{D1} = 2.15$ mA, $I_{D2} = 7.15$ mA,
$R_2 = 0.60$ kΩ

2.51 $v_O = v_I$ para $-4.65 \leq v_I \leq 4.65$ V,
$v_O = 4.65$ V para $v_I \geq 4.65$ V,
$v_O = -4.65$ V para $v_I \leq -4.65$ V

2.53 *a*) $V_O = 0$, $I_{D1} = 0.86$ mA
b) $I_{D1} = 0$, $V_O = -3.57$ V

2.55 *a*) $I_{D1} = 0.93$ mA, $V_O = -15$ V
b) $I_{D1} = 1.86$ mA, $V_O = -15$ V

2.57 *a*) $I_D = 0$, $V_D = 0$, $V_A = V_B = 3$ V
b) $I_D = 0.08$ mA, $V_D = 0.7$ V,
$V_A = 1.4$ V, $V_B = 2.1$ V
c) $I_D = 0$, $V_D = -0.5$ V, $V_A = 2.5$ V,
$V_B = 2.0$ V
d) $I_D = 0.23$ mA, $V_D = 0.7$ V,
$V_A = 2.15$ V, $V_B = 2.85$ V

2.59 *a*) $I_{D1} = I_{D2} = I_{D3} = 0$, $v_O = 0.5$ V
b) $I_{D1} = 0.0667$ mA, $I_{D2} = I_{D3} = 0$,
$v_O = 1.23$ V
c) $I_{D1} = 0.171$ mA, $I_{D2} = 0.0615$ mA,
$I_{D3} = 0$, $v_O = 2.069$ V
d) $I_{D1} = 0.275$ mA, $I_{D2} = 0.20$ mA,
$I_{D3} = 0.05$ mA, $v_O = 2.90$ V

2.61 *a*) $V_{O1} = V_{O2} = 0$
b) $V_{O1} = 4.4$ V, $V_{O2} = 3.8$ V
c) $V_{O1} = 4.4$ V, $V_{O2} = 3.8$ V
Se degrada el nivel lógico 1

2.63 (V_1 y V_2) o (V_3 y V_4)

2.65 $V_I = 2.3$ V

2.67 $V_{PS} = 2.6$ V

CAPÍTULO 3

3.1 *a*) *i*) $I_D = 0$
ii) $I_D = 82.5$ μA
iii) $I_D = 0.2325$ mA
iv) $I_D = 0.3825$ mA
b) *i*) $I_D = 0$
ii) $I_D = 0.27$ mA
iii) $I_D = 1.92$ mA
iv) $I_D = 5.07$ mA

3.3 *a*) Tipo incremental
b) $V_{TN} = 1.5$ V, $K_n \cong 0.064$ mA/V^2
c) i_D(sat) = 0.256 mA, para $v_{GS} = 3.5$ V
i_D(sat) = 0.576 mA, para $v_{GS} = 4.5$ V

3.5 *a*) Saturación
b) No saturación
c) Corte

3.7 $\dfrac{W}{L} = 5.79$

3.9 *a*) $K_n = 1.40$ mA/V^2
b) $I_D = 3.58$ mA
c) V_{DS}(sat) = 1.6 V

3.11 $W = 3.22$ μm

3.13 $V_{TP} = -0.571$ V, $\dfrac{W}{L} = 4.41$

3.15 *a*) Tipo incremental
b) $V_{TP} \cong -0.5$ V, $K_p \cong 0.20$ mA/V^2
c) i_D(sat) = 1.8 mA, i_D(sat) = 3.2 mA

3.17 *a*) $I_D = 0.21$ mA
b) $I_D = 0.66$ mA
c) $I_D = 0.81$ mA
d) $I_D = 0.844$ mA
e) $I_D = 0.844$ mA

3.19 $K_n = K_p = 41.3$ μA/V^2,
$W_n = 7.09$ μm, $W_p = 12.8$ μm

3.21 $\lambda = 0.00926$ V^{-1}, $V_A = 108$ V

3.23 *a*) $I_D = 0.739$ mA
b) $I_D = 0.296$ mA

3.25 $t_{óx} = 1\,200$ Å

3.27 *a*) $V_{DS} = 1.88$ V, $I_D = 2.12$ mA
b) $V_{DS} = 0.741$ V, $I_D = 1.42$ mA

Bernardo Juárez 1094254-2201070042

3.29 *a*) $V_{SD} = 1.90$ V, $I_D = 1.33$ mA
b) $V_{SD} = 0.698$ V, $I_D = 1.08$ mA
3.31 $V_S = 2.21$ V, $V_{SD} = 5.21$ V
3.33 $\frac{W}{L} = 20.8$, $R_1 = 360$ kΩ, $R_2 = 450$ kΩ
3.35 $V_{GS} = 1.71$ V, $I_D = 2.58$ mA,
$V_{DS} = 5.62$ V
3.37 *a*) *i*) $V_{GS} = 1.516$ V, $V_{DS} = 6.516$ V
ii) $V_{GS} = 2.61$ V, $V_{DS} = 7.61$ V
b) *i*) $V_{GS} = V_{DS} = 1.516$ V
ii) $V_{GS} = V_{DS} = 2.61$ V
3.39 *a*) $R_D = 8$ kΩ, $R_S = 4.38$ kΩ
b) Sea $R_D = 8.2$ kΩ, $R_S = 4.3$ kΩ
Entonces $V_{GS} = 2.82$ V,
$I_D = 0.504$ mA, $V_{DS} = 3.70$ V
c) para $R_S = 4.73$ kΩ, $I_D = 0.476$ mA
para $R_S = 3.87$ kΩ, $I_D = 0.548$ mA
3.41 $I_{DQ} = 1.25$ mA, $R_2 = 59.4$ kΩ,
$R1 = 20.6$ kΩ
3.43 $R_D = 0.8$ kΩ, $R_1 = 408$ kΩ, $R_2 = 99.5$ kΩ
3.45 $\left(\frac{W}{L}\right)_1 = 2.78$
3.47 *a*) $\left(\frac{W}{L}\right)_1 = 2.31$, $\left(\frac{W}{L}\right)_2 = 1.59$, $\left(\frac{W}{L}\right)_3 = 3.69$
b) *i*) $V_1 = 2.5$ V, $V_2 = 6$ V
ii) $V_1 = 2.5$ V, $V_2 = 6$ V
c) $V_1 = 2.469$ V, $V_2 = 5.916$ V
3.49 $\left(\frac{W}{L}\right)_D = 3.31$
3.51 $R_D = 271$ Ω, $\frac{W}{L} = 231$
3.53 *a*) $\frac{W}{L} = 0.623$
b) $V_O = 0.297$ V
3.55 *a*) $\left(\frac{W}{L}\right)_A = \left(\frac{W}{L}\right)_B = 12.5$, $\left(\frac{W}{L}\right)_C = 7.81$
b) $R_D = 11$ kΩ
3.57 $I_D = I_{DSS}$
3.59 $V_P = 3.97$ V, $I_{DSS} = 5.0$ mA
3.61 $V_{TN} = 0.221$ V, $K_n = 1.11$ mA/V^2
3.63 $V_{GS} = -1.17$ V, $I_D = 5.85$ mA, $V_{DS} = 7.13$ V
3.65 $V_{GS} = 0.838$ V, $V_{SD} = 7.5$ V, $R_1 = 109$ kΩ,
$R_2 = 1.21$ MΩ
3.67 $V_G = 6$ V, $V_{GS} = -1.30$ V,
$I_D = 3.65$ mA, $V_{DS} = 2.85$ V
3.69 $I_D = I_{DSS} = 4$ mA,
$R_D = 1.75$ kΩ
3.71 $R_D = 15$ kΩ, $R_1 = 100$ kΩ
$R_2 = 50$ kΩ

CAPÍTULO 4

4.1 *a*) *i*) $\frac{W}{L} = 2.5$
ii) $V_{GSQ} = 2.4$ V
b) *i*) $\frac{W}{L} = 8.33$
ii) $V_{GSQ} = 1.0$ V
4.3 $\lambda = 0.0308$ V^{-1}, $r_o = 12.5$ kΩ
4.5 *a*) $\lambda = 0.01826$ V^{-1}, $r_o = 225$ kΩ
b) $I_D = 0.2655$mA
4.7 $I_D = 0.25$ mA, $r_o = 400$ kΩ
4.9 *a*) $\frac{W}{L} = 6.02$
b) $\frac{W}{L} = 10.4$
4.13 *a*) $I_{DQ} = 0.270$ mA, $V_{DSQ} = 1.14$ V
b) $g_m = 2.078$ mA/V, $r_o = 185$ kΩ
c) $A_v = -15.3$
4.15 *a*) $I_{DQ} = 0.608$ mA, $V_{DSQ} = 1.96$ V
b) $A_v = -2.44$
c) $R_L = 12$ kΩ
4.17 *a*) Del problema 4.16, $R_S = 0.5$ kΩ,
$R_D = 3$ kΩ, $R_1 = 894$ kΩ, $R_2 = 347$ kΩ
b) $A_v = -7.99$
4.19 *a*) $g_m = 1$ mA/V, $R_D = 16$ kΩ
b) $R_S = 0.6$ kΩ
4.21 *a*) $R_S = 38.6$ kΩ, $R_D = 6.43$ kΩ
b) $g_m = 0.583$ mA/V, $r_o = 500$ kΩ
c) $A_v = -3.19$
4.23 *a*) $R_S = 9$ Ω, $I_{DQ} = 1.244$ mA
b) $A_v = -3.10$
4.25 *a*) $R_S = 7.76$ kΩ, $R_D = 10.2$ kΩ
b) $A_v = -1.50$
4.27 *a*) $I_Q = 1.518$mA
b) $A_v = -11.8$
c) $A_v = -8.29$
4.29 Sea $R_D = 8$ kΩ, $R_S = 2$ kΩ,
Entonces, $R_1 = 778$ kΩ, $R_2 = 269$ kΩ
4.31 $g_m = 0.98$ mA/V, $r_o = 50$ kΩ
4.33 *a*) $I_{DQ} = 0.15$ mA, $V_{GSQ} = 0.594$ V
b) $A_v = 0.938$
c) $R_o = 605$ Ω
4.35 *a*) $I_Q = 1$ mA
b) $\frac{W}{L} = 19.6$
c) $A_v = 0.990$
d) $R_o = 223$ Ω
4.37 *a*) *i*) $A_v = 0.927$
ii) $R_o = 219$ Ω

Bernardo Juárez 1094254-2201070042

b) i) $A_v = 0.907$
ii) $R_o = 349\ \Omega$

4.39 $R_S = 1.2\ \text{k}\Omega$, $A_v = 0.878$, $R_o = 91.9\ \Omega$

4.41 Establezca $g_m = 5$ mA/V, $R_S = 4.09\ \text{k}\Omega$, $A_v = 0.870$

4.45 $\dfrac{W}{L} = 80$, $R_D = 10\ \text{k}\Omega$

4.47 $A_v = 11.3$, $R_i = 342\ \Omega$

4.49 a) $R_S = 3.70\ \text{k}\Omega$, $R_D = 1.63\ \text{k}\Omega$
b) $R_i = 0.816\ \text{k}\Omega$, $R_o = 1.63\ \text{k}\Omega$
c) $i_o = 1.84$ sen ωt (μA), $v_o = 3.68$ sen ωt (mV)

4.51 a) $R_D = 0.554\ \text{k}\Omega$
b) $g_m = 5.657$ mA/V, $R_i = 177\ \Omega$
c) $A_v = 2.75$

4.53 a) $\left(\dfrac{W}{L}\right)_D = 25$, $V_{GSDQ} = 0.825$ V
b) $I_{DQ} = 0.0633$ mA, $V_{DSDQ} = V_O = 1.575$ V

4.55 a) $r = 900\ \Omega$
b) $I_D = 3.56$ mA, $r = 337\ \Omega$

4.57 a) $V_{GG} = 5.95$ V
c) $A_v = 0.691$

4.59 a) $\left(\dfrac{W}{L}\right)_D = 14.4$
b) $V_B = 1.393$ V
c) $V_{GSDQ} = 1.233$ V

4.61 $A_v = -73.7$

4.63 a) $V_O = \dfrac{2}{3} V_I - \dfrac{1}{3}(0.4)$
b) $I_D = 0.5\left[\dfrac{2}{3} V_I - 0.533\right]^2$
c) $A_v = 0.667$

4.65 a) $V_{GSDQ} = 1.307$ V, $V_{SGLQ} = 2.014$ V, $V_{DSDQ} = 2.593$ V
b) $A_v = \sqrt{\dfrac{K_n}{K_p}}$
c) $A_v = 2$

4.67 a) $g_{m1} = g_{m2} = 0.8944$ mA/V, $r_{o1} = r_{o2} = 100\ \text{k}\Omega$
b) $A_v = -44$
c) $R_o = 49.7\ \text{k}\Omega$

4.69 a) $R_1 = 586\ \text{k}\Omega$, $R_2 = 436\ \text{k}\Omega$, $R_{D1} = 20\ \text{k}\Omega$, $R_{S2} = 3.6\ \text{k}\Omega$, $R_{D2} = 2.4\ \text{k}\Omega$
b) $A_v = 13.6$

4.71 a) $I_{DQ1} = 0.757$ mA, $I_{DQ2} = 0.757$ mA, $V_{DSQ1} = 12.4$ V, $V_{DSQ2} = 8.65$ V
b) $g_{m1} = g_{m2} = 3.48$ mA/V
c) $A_v = 2.42$

4.73 a) $R_1 = 38.8\ \text{k}\Omega$, $R_2 = 35\ \text{k}\Omega$, $R_3 = 26.2\ \text{k}\Omega$, $R_D = 0.6\ \text{k}\Omega$
b) $A_v = -5.37$

4.75 $g_m = 1.569$ mA/V, $A_v = -3.62$, $A_i = -45.2$

4.77 a) $R_S = 1.2\ \text{k}\Omega$, $R_1 = 265\ \text{k}\Omega$, $R_2 = 161\ \text{k}\Omega$
b) $A_v = 0.495$, $R_o = 0.273\ \text{k}\Omega$

4.79 $R_S = 0.516\ \text{k}\Omega$, $R_D = 2.61\ \text{k}\Omega$
$R_1 = 65\ \text{k}\Omega$, $R_2 = 335\ \text{k}\Omega$

CAPÍTULO 5

5.1 a) $\beta = 115$, $\alpha = 0.9914$, $i_C = 322\ \mu$A
b) $\beta = 89$, $\alpha = 0.9889$, $i_C = 1.78$ mA

5.3 a) $0.99099 \le \alpha \le 0.99448$
b) $5.50 \le I_C \le 9.0$ mA

5.5 a) $\beta = 9, 19, 49, 99, 199, 999$
b) $\alpha = 0.9524, 0.9804, 0.9901, 0.9934, 0.9955, 0.9975$

5.7 $V_{BE} = 0.6109$ V, $I_C = 0.7928$ mA, $I_B = 7.21\ \mu$A, $V_C = 3.41$ V

5.9 a) $I_E = 1.785$ mA, $I_B = 25\ \mu$A
b) $V_{EB} = 0.7154$ V

5.11 $I_{EO1} = 6.94 \times 10^{-15}$ A, $I_{EO2} = 1.69 \times 10^{-13}$ A, relación = 24.4

5.13 a) $I_C = 0.622$ mA
b) $r_o = 137\ \text{k}\Omega$

5.15 $\beta = 60.6$

5.17 a) $I_C = 1.836$ mA, $R_C = 3.65\ \text{k}\Omega$
b) $V_B = 0.164$ V, $R_C = 8.11\ \text{k}\Omega$
c) $I_C = 1.744$ mA, $V_{CE} = 1.96$ V
d) $I_B = 4.61\ \mu$A, $V_C = 1.49$ V

5.19 a) $V_{BB} = 0.7091$ V
b) $V_{BB} = 2.127$ V

5.21 a) $I_C = 0.7273$ mA, $V_{EC} = 0.9$ V
b) $I_C = 1.185$ mA, $V_{EC} = 0.2$ V
c) $I_C = 0$, $V_{EC} = 2$ V

5.23 a) $\beta = 134.4$, $\alpha = 0.9926$, $I_C = 0.269$ mA, $V_{CE} = 4.7$ V
b) $\beta = 10.63$, $\alpha = 0.9140$

5.25 a) $I_E = 0.245$ mA, $I_C = 0.242$ mA, $\beta = 80.67$, $\alpha = 0.9878$, $V_{EC} = 1.73$ V
b) $V_E = 0.8371$ V, $V_{EC} = 1.70$ V

5.27 $V_C = -4.39$ V, $V_E = 1.68$ V

5.29 $I_{E1} = I_{E2} = 0.5$ mA, $V_{C1} = V_{C2} = 3$ V

5.31 a) $R_C = 18\ \text{k}\Omega$, $R_B = 2.656\ \text{M}\Omega$
b) $I_{CQ} = 0.375$ mA, $V_{CEQ} = 2.25$ V

5.33 a) i) $V_O = 3.33$ V, ii) $V_O = 1.83$ V, iii) $V_O = 0.2$ V

5.35 a) $I_Q = 0.2017$ mA
b) $I_Q = 0.605$ mA
c) $I_Q = 1.008$ mA

5.37 $I_E = 2.075$ mA, $I_C = 2.06$ mA, $V_{BC} = 4.47$ V

Bernardo Juárez 1094254-2201070042

5.39 $1.86 \leq V_1 \leq 3.96$ V
5.41 $V_O = V_T \ln(10)$
5.43 $V_O = 0$ para $4.3 \leq V_I \leq 5$ V,
$V_O = 4.8$ V para $0 \leq V_I \leq 1.6$ V
5.45 $R_B = 3.58$ kΩ
5.47 $R_B = 4.69$ kΩ
5.49 $R_1 = 399$ kΩ, $R_2 = 401$ kΩ,
$V_{CEQ} = 1.30$ V
5.51 $I_{EQ} = 4.62$ mA, $V_B = 4.68$ V
5.53 *a)* $I_{BQ} = 10.98\ \mu$A, $I_{CQ} = 0.8782$ mA,
$V_{CEQ} = 3.50$ V
b) para I_{CQ}: +7.21%; para V_{CEQ}: −11.2%
5.55 *a)* $R_{TH} = 1.714$ kΩ, $V_{TH} = -3.571$ V
b) $I_{CQ} = 1.41$ mA, $V_{CEQ} = 2.32$ V
d) $1.332 \leq I_{CQ} \leq 1.467$ mA
$1.59 \leq V_{CEQ} \leq 2.97$ V
5.57 *a)* $I_{CQ} = 0.0888$ mA, $V_{CEQ} = 3.55$ V
b) $I_{CQ} = 0.266$ mA, $V_{CEQ} = 3.56$ V
5.59 *a)* $R_1 = 44.1$ kΩ, $R_2 = 5.70$ kΩ,
$R_C = 5.75$ kΩ
b) 6.75%
c) $R_1 = 63.6$ kΩ, $R_2 = 12.0$ kΩ, 6.63%
5.61 $I_{CQ} = 2.73$ mA, $V_{CEQ} = 6$ V,
$R_1 = 23.2$ kΩ, $R_2 = 2.83$ kΩ
5.63 *a)* Sea $R_E = 0.333$ kΩ, $R_C = 2$ kΩ,
$R_1 = 22.3$ kΩ, $R_2 = 3.96$ kΩ
b) $2.90 \leq I_{CQ} \leq 3.10$ mA
5.65 $R_E = 0.496$ kΩ, $R_1 = 32.3$ kΩ,
$R_2 = 7.37$ kΩ
5.67 $R_E = 4.92$ kΩ, $R_1 = 72.5$ kΩ,
$R_2 = 51.2$ kΩ
5.69 $R_1 = 152$ kΩ, $R_2 = 37.8$ kΩ
5.71 Sea $R_E = 10$ kΩ, $R_C = 14$ kΩ,
$R_1 = 70.0$ kΩ, $R_2 = 474$ kΩ
5.73 *a)* $R_{TH} = 54.7$ kΩ, $V_{TH} = -3.03$ V
b) $I_{CQ} = 0.227$ mA, $V_{CEQ} = 7.51$ V
5.75 *a)* $R_E = 19.8$ kΩ, $R_C = 80$ kΩ,
$R_1 = 573$ kΩ, $R_2 = 123$ kΩ
b) $I_{CQ} = 0.0514$ mA, $V_{CEQ} = 4.86$ V
5.77 *a)* $R_E = 7$ kΩ, $R_C = 23$ kΩ,
$R_1 = 103$ kΩ, $R_2 = 316$ kΩ
b) $I_{CQ} = 0.1027$ mA, $V_{ECQ} = 2.914$ V
5.79 $I_{B1} = 0.0144$ mA, $I_{C1} = 1.73$ mA,
$I_{E1} = 1.75$ mA, $I_{B2} = 0.0232$ mA,
$I_{C2} = 2.785$ mA, $I_{E2} = 2.808$ mA,
$V_{CEQ1} = 2.99$ V, $V_{CEQ2} = 5.96$ V
5.81 $R_1 = 130$ kΩ, $R_2 = 60$ kΩ, $R_3 = 60$ kΩ,
$R_E = 2.5$ kΩ, $R_C = 10.5$ kΩ
5.83 $R_{E1} = 2.93$ kΩ, $R_{E2} = 4.25$ kΩ,
$R_{C1} = 5.21$ kΩ, $R_{C2} = 3.21$ kΩ

CAPÍTULO 6

6.1 *a)* *i)* $g_m = 19.23$ mA/V, $r_\pi = 9.36$ kΩ,
$r_o = 300$ kΩ
ii) $g_m = 76.92$ mA/V, $r_\pi = 2.34$ kΩ,
$r_o = 75$ kΩ
b) *i)* $g_m = 9.615$ mA/V, $r_\pi = 8.32$ kΩ,
$r_o = 400$ kΩ
ii) $g_m = 3.077$ mA/V, $r_\pi = 26$ kΩ,
$r_o = 1\,250$ kΩ
6.3 $30.77 \leq g_m \leq 46.15$ mA/V,
$1.95 \leq r_\pi \leq 5.85$ kΩ
6.5 *a)* $g_m = 16.78$ mA/V, $r_\pi = 7.15$ kΩ,
$r_o = 183$ kΩ
b) $A_v = -4.0$
c) $v_s(t) = -0.125$ sen $(100t)$ (V)
6.7 *a)* $R_i = 56.24$ kΩ
b) $R_i = 5.87$ kΩ
c) $R_i = 6.24$ kΩ
6.9 $i_B(t) = 15 + 2.89$ sen ωt (μA)
$I_C(t) = 1.5 + 0.289$ sen ωt (mA)
$v_C(t) = 4 - 1.156$ sen ωt (V)
$A_v = -231$
6.11 $v_{be}(t) = -12$ sen ωt (mV)
$i_b(t) = -6$ sen ωt (μA)
6.13 *a)* $I_{CQ} = 0.506$ mA, $V_{ECQ} = 1.78$ V
b) $A_v = -1.884$
c) $1.871 \leq |A_v| \leq 1.895$
6.15 $R_E = 16.4$ kΩ, $R_C = 11.3$ kΩ,
$A_v = -55.1$, $R_i = 14.5$ kΩ
6.17 *a)* *i)* $R_B = 20.25$ kΩ, $R_C = 2.53$ kΩ
ii) $G_f = -11.63$ mA/V
b) *i)* $R_B = 30.3$ kΩ, $R_C = 2.52$ kΩ
ii) $G_f = -11.62$ mA/V
6.19 *a)* *i)* $A_v = -26.97$, $G_f = -5.39$ mA/V
ii) $v_o(t) = -0.108$ sen ωt (V)
$i_o(t) = -21.6$ sen ωt (μA)
b) *i)* $A_v = -30.5$, $G_f = -6.1$ mA/V
ii) $v_o(t) = -0.122$ sen ωt (V)
$i_o(t) = -24.4$ sen ωt (μA)
6.21 *a)* $V_B = -0.0347$ V, $V_E = -0.735$ V
b) $R_C = 6.43$ kΩ
c) $A_v = -81.7$
d) $A_v = -74.9$
6.23 *a)* $R_E = 11.0$ kΩ
b) $R_C = 3.71$ kΩ
c) $A_v = -43.9$
d) $R_i = 4.81$ kΩ
6.27 $r_e = r_\pi \left\| \left(\frac{1}{g_m}\right) \right\| r_0$

Bernardo Juárez 1094254-2201070043
1094254-2201070043

6.29 Para la figura 6.28, sea $R_E = 0.5$ kΩ, $R_C = 12.7$ kΩ, $R_1 = 555$ kΩ, $R_2 = 55$ kΩ

6.31 Sea $R_E = 2$ kΩ, $R_C = 15.1$ kΩ, $R_1 = 164$ kΩ, $R_2 = 28.4$ kΩ

6.33 3.24 V, pico a pico

6.35 $\Delta i_o = 0.546$ mA, pico a pico

6.37 $R_1 = 34.9$ kΩ, $R_2 = 18.6$ kΩ

6.39 *a)* 2.59 V, pico a pico
b) $\Delta i_C = 1.294$ mA, pico a pico

6.41 *a)* $R_E = 0.586$ kΩ, $I_{CQ} = 0.832$ mA
b) $R_o = 29.3$ Ω

6.43 *a)* $I_Q = 2.37$ mA
b) $A_v = 0.9993$

6.45 *a)* $I_{CQ} = 2.09$ mA, $V_{CEQ} = 3.69$ V
c) $A_v = 0.484$
d) $R_{ib} = 122$ kΩ, $R_o = 32.4$ Ω

6.47 *a)* $V_B = 0.0617$ V, $V_E = 0.7617$ V
b) $g_m = 19$ mA/V, $r_\pi = 4.21$ kΩ, $r_o = 304$ kΩ
c) $A_v = 0.906$, $A_i = 14.8$
d) $A_v = 0.728$, $A_i = 14.8$

6.49 *a)* $I_{CQ} = 1.29$ mA, $V_{ECQ} = 5.7$ V
b) $A_v = 0.974$, $R_{ib} = 85.7$ kΩ, $R_o = 19.8$ Ω
c) $i_s(t) = 32.7$ sen ωt (μA)
$i_o(t) = 2.73$ sen ωt (mA)
$v_o(t) = 2.73$ sen ωt (V)
$v_{eb}(t) = -72.5$ sen ωt (mV)

6.51 $0.789 \le A_v \le 0.811$
$17.0 \le A_i \le 19.6$

6.53 $0.9066 \le A_v \le 0.9999$

6.55 $R_1 = 318$ kΩ, $R_2 = 886$ kΩ

6.57 Sea $R_E = 33.3$ kΩ, $R_1 = 594$ kΩ, $R_2 = 981$ kΩ, v_o(mín) = 3.73 sen ωt (V), v_o(máx) = 3.86 sen ωt (V)

6.59 *a)* $A_v = 76.9$
b) $A_i = 0.9917$
c) $R_i = 25.8$ Ω
d) $R_o = R_C = 2$ kΩ

6.61 *a)* $A_v = 3.77$
b) $A_i = 0.991$
c) $R_i = 1.052$ kΩ
d) $R_o = R_C = 4$ kΩ

6.63 *a)* $I_{CQ} = 0.921$ mA, $V_{ECQ} = 6.10$ V
b) $A_v = 161$

6.65 *a)* $V_{CEQ} = 3.72$ V
b) $A_v = 63.6$

6.67 *a)* $I_{CQ} = 0.4663$ mA, $V_{CEQ} = 4.79$ V
b) $R_m = 2.12$ V/mA
c) $A_v = 6.73$

6.69 *a)* $I_{CQ} = 0.984$ mA, $V_{CEQ} = 2.34$ V
b) $A_v = 25.4$

6.71 *a)* $I_{CQ} = 1.91$ mA, $V_{ECQ} = 13.3$ V
b) $2.70 \le A_v \le 2.71$
c) $0.0302 \le R_i \le 0.0305$ kΩ
$R_o = R_C = 6.5$ kΩ

6.73 *a)* $A_{v1} = 0.4927$
b) $A_{v2} = 153.8$
c) $A_v = 75.8$

6.75 *a)* $g_{m1} = 42.74$ mA/V, $r_{\pi1} = 2.34$ kΩ, $g_{m2} = 48.65$ mA/V, $r_{\pi2} = 2.06$ kΩ, $r_{o1} = r_{o2} = \infty$
b) $A_{v1} = -85.48$, $A_{v2} = -97.3$
c) $A_v = 3\,909$, $A'_v = A_{v1} \cdot A_{v2} = 8\,317$

6.77 *a)* $I_{C1} = 2.253$ mA, $I_{C2} = 69.73$
b) $A_v = 0.990$
c) $R_{ib} = 467.6$ kΩ, $R_o = 0.512$ Ω

6.79 *a)* $R_o = 30.77$ kΩ
b) $R_o = 31.38$ kΩ
c) $R_o = 19.17$ kΩ

6.81 *a)* $\bar{P}_Q = 2.564$ mW, $\bar{P}_{RC} = 3.123$ mW, $\bar{P}_{RE} = 3.175$ mW
b) $\bar{P}_{RC} = 0.721$ mW

6.83 *a)* $\bar{P}_{RL} = 0.286$ mW,
b) $\bar{P}_{RL} = 0.499$ mW

CAPÍTULO 7

7.1 *a)* $T(s) = \dfrac{1}{1 + sR_1C_1}$
b) $f_H = 159$ Hz
c) $v_O(t) = 1 - \exp\left(\dfrac{-t}{R_1C_1}\right)$

7.3 *a)* $T(s) = \left(\dfrac{R_2}{R_1 + R_2}\right) \cdot \dfrac{1}{1 + s(R_1\|R_2)C_1}$
b) $\tau = 66.7$ ms
c) $f = 2.39$ Hz

7.5 *a)* $\dfrac{V_o}{V_i} = \dfrac{R_2}{R_1 + R_2} = 0.667$
b) $\dfrac{V_o}{V_i} = 1$
c) $T(s) = \left(\dfrac{R_2}{R_1 + R_2}\right) \cdot \dfrac{[1 + sR_1C_1]}{[1 + s(R_1\|R_2)C_1]}$

$$K = \frac{R_2}{R_1 + R_2},\ \tau_A = R_1C_1,$$
$$\tau_B = (R_1\|R_2)C_1$$

7.7 *a)* $|T(f_T)|_{dB} = -9.03$ dB, $\phi = -135°$
b) Pendiente = −18 dB/octava = −60 dB/década, $\phi = -270°$

7.9 *a)* *ii)* $\omega_1 = 1$ rad/s, $\omega_2 = 10$ rad/s, $\omega_3 = 100$ rad/s, $\omega_4 = 1\,000$ rad/s

Bernardo Juárez 1094254-2201070043
1094254-2201070043

iii) $|T(0)| = 10$
iv) $|T(\infty)| = 10$
b) *ii*) $\omega = 5$ rad/s
iii) $|T(0)| = 0$
iv) $|T(\infty)| = 200$

7.11 *a*) $|T|_{\text{banda media}} = 159$
b) $\tau_S = 5.31$ ms, $\tau_P = 0.332$ μs
c) $C_C = 0.932$ μF, $C_L = 55.3$ pF

7.15 *a*) $R_C = 2.49$ kΩ
b) $I_{CQ} = 0.503$ mA
c) $|A_v|_{\text{máx}} = 48.1$

7.17 *a*) $f_L = 959$ Hz
b) $|A_v| = 6.69$

7.19 *a*) $R_S = 2.59$ kΩ, $R_D = 4.41$ kΩ
b) $T(s) = \dfrac{I_o(s)}{V_i(s)}$

$$= \frac{-g_m R_D}{(1 + g_m R_S)(R_D + R_L)} \times \frac{s(R_D + R_L)C_C}{1 + s(R_D + R_L)C_C}$$

$\tau = (R_D + R_L)C_C$
c) $C_C = 1.89$ μF

7.21 *a*) $R_1 = 79.6$ kΩ, $R_2 = 124$ kΩ
b) $A_v = 0.991$
c) $R_o = 17.25$ Ω
d) $f_L = 19.8$ Hz

7.23 *a*) $$T(s) = \frac{g_m(R_D \| R_L)}{1 + g_m R_S} \cdot \frac{1}{\left[1 + s\left(\dfrac{1}{g_m} \| R_s\right)C_i\right]} \cdot \left[\frac{s(R_D + R_L)C_C}{1 + s(R_D + R_L)C_C}\right]$$

b) $\tau = \left(\dfrac{1}{g_m} \| R_S\right)C_i$
c) $\tau = (R_L + R_D)C_C$

7.25 *a*) $f_H = 8.30$ MHz
b) $f = 82.6$ MHz

7.27 Sea $I_{DQ} = 0.2$ mA, $V_{DSQ} = 5$ V, $V_{TN} = 0.5$ V
$R_D = 20$ kΩ, $\dfrac{W}{L} = 6.25$, $R_1 = 192.5$ kΩ,
$R_2 = 32.5$ kΩ, $C_C = 0.0284$ μF,
$C_L = 2.65$ nF

7.29 *a*) $R_E = 6$ kΩ, $R_B = 532$ kΩ
b) $C_C = 0.0257$ μF
c) $A_v = 0.983$

7.31 *a*) $C_{C1} = 12$ μF, *b*) $C_{C2} = 0.050$ F

7.33 *a*) $R_S = 6.4$ kΩ, $R_D = 5.6$ kΩ
b) $f_A = 4.97$ Hz, $f_B = 36.8$ Hz
c) $f_A \to 0$, $f_B = 31.8$ Hz

7.35 *a*) La misma expresión que en la ecuación (7.59) con $R_S = 0$.
b) $\tau_A = R_E C_E$
$$\tau_B = \frac{r_\pi R_E C_E}{r_\pi + (1+\beta)R_E}$$

7.37 *a*) $A_v = 118$
b) $f = 15.9$ MHz

7.39 $C_L = 121$ pF

7.41 *a*) $$A_v(s) = -g_m(R_D \| R_L) \cdot \left[\frac{1}{1 + s(R_D \| R_L)C_L}\right]$$
b) $\tau = (R_D \| R_L)C_L$
c) $\tau = 6.67 \times 10^{-8}$ s, $f_H = 2.39$ MHz, $A_v = -4.7$

7.45 $g_m = 9.615$ mA/V, $f_\beta = 33.3$ MHz, $C_\pi = 0.303$ pF

7.47 *a*) $f_\beta = 4.5$ MHz, $C_\pi = 1.87$ pF
b) $f_T = 2.16$ GHz, $f_\beta = 18.0$ MHz

7.49 *a*) $Z_i = 2\,700 - j3.33$
b) $Z_i = 2\,700 - j33.3$
c) $Z_i = 2\,656 - j327$
d) $Z_i = 1\,100 - j1\,200$

7.51 $f = 307$ kHz

7.53 $f_L = 159$ Hz, $f_H = 489$ kHz

7.55 $f_T = 1.84$ GHz

7.57 *a*) $f_T = 1.25$ GHz
b) $f_T = 3.05$ GHz
c) $I_D = 290$ μA
d) $C_{gs} = 70$ fF

7.59 *a*) $C_M = 344.3$ fF
b) $f_{3\text{-dB}} = 37.5$ MHz

7.61 *a*) $r_s = 43.5$ Ω
b) $\dfrac{g'_m}{g_m} = 94.5\%$

7.63 *b*) $C_M = 96.28$ fF
c) $f_{3\text{-dB}} = 1.095$ GHz, $A_v = -10.96$

7.65 *a*) $C_\pi = 2.20$ pF, $C_M = 27.6$ pF
b) $f_H = 3.61$ MHz, $A_v = -19.7$

7.67 *a*) $C_M = 6.785$ pF
b) $f_H = 4.84$ MHz, $A_v = -5.67$

7.69 *a*) $f_H = -10.4$ MHz
b) $C_M = 18.2$ pF
c) $A_v = -4.66$

7.71 *a*) $f_{P\pi} = 1.20$ GHz, $f_{P\mu} = 56.3$ MHz
b) $A_v = 2.76$
c) $f = 3.75$ MHz, domina C_L

7.73 $f = 119$ MHz, $A_v = 1.19$

Bernardo Juárez 1094254-2201070043
1094254-2201070043

CAPÍTULO 8

8.1 *b*) *i*) $R_D = 6\ \Omega$, $P_{D,\text{máx}} = 24$ W
ii) $R_D = 13.3\ \Omega$, $P_{D,\text{máx}} = 30$ W
c) *i*) $I_{D,\text{máx}} = 4$ A
ii) $I_{D,\text{máx}} = 3$ A

8.3 *a*) $R_L = 25\ \Omega$, $R_B = 3.91$ kΩ, $P_{Q,\text{máx}} = 9$W
b) $I_{C,\text{máx}} = 0.8944$ A, $V_{CC} = 22.36$ V
c) para *a*): $\bar{P}L = 4.5$ W
para *b*): $\bar{P}L = 2.5$ W

8.5 *b*) $V_{GG} = 5$ V, $P = 9.375$ W;
$V_{GG} = 6$ V, $P = 30$ W;
$V_{GG} = 7$ V, $P = 39.375$ W;
$V_{GG} = 8$ V, $P = 10.8$ W;
$V_{GG} = 9$ V, $P = 7.16$ W

8.7 *b*) $T_{j,\text{máx}} = 145$ °C
c) $\theta_{\text{dis-amb}} = 2$ °C/W

8.9 *a*) $P_T = 19.39$ W
b) $T_{\text{encap}} = 90.9$ °C, $T_{\text{disip}} = 79.3$ °C

8.11 *a*) $P_T = 13.4$ W
b) $V_{CE,\text{máx}} = 8.96$ V

8.13 *b*) *i*) $I_C = 29.25$ mA
ii) $I_C = 61.75$ mA
iii) $I_C = 108$ mA

8.15 *a*) $A_v = 0.9928$
b) $A_v = 0.9872$
c) $A_v = 0.939$

8.17 $v_O(\text{mín}) = -3.93$ V, $v_I\,(\text{mín}) = -3.43$ V;
$v_O(\text{máx}) = 4.43$ V, $v_I\,(\text{máx}) = 5.76$ V

8.19 *a*) $I_Q = 0.12$ A, $R = 187\ \Omega$
b) $P_{Q1} = 2.88$ W, $P = 5.88$ W
c) $\eta = 11.4\%$

8.23 *a*) $V^+ = -V^- = 52$ V
b) $I_P = 2.04$ A
c) $\eta = 74\%$

8.25 *b*) *i*) $A_v = 0$
ii) $A_v = 0.472$
iii) $A_v = 0.739$

8.27 *a*) *i*) $V_{BB} = 4$ V
ii) $P = 12$ mW
b) *i*) $v_O(\text{máx}) = 10.39$ V
ii) $i_{Dn} = 10.39$ mA, $i_{Dp} = 0$,
$i_L = 10.39$ mA, $v_I = 11.5$ V
iii) $P_{RL} = 108$ mW, $P_{Mn} = 16.7$ mW,
$P_{Mp} = 0$

8.29 *a*) $K_{n3} = \text{Kp}_4 = 200\ \mu\text{A}/V_2$
b) *i*) $A_v = 0$; *ii*) $A_v = 0.876$

8.31 *a*) $I_{CQ} = 50.57$ mA
b) $R_L = 237\ \Omega$
c) $\bar{P}_{L,\text{máx}} = 255$ mW
d) $\eta = 42\%$

8.33 *a*) $I_{CQ} = 98.91$ mA
b) $a = 3.89$
c) $\bar{P}_L = 333.9$ mW
d) $\eta = 28.1\%$

8.35 *a*) $\dfrac{v_e}{v_i} = \dfrac{(1+\beta)R'_E}{r_\pi + (1+\beta)R'_E}$

$$\frac{v_o}{v_i} = \frac{1}{(n_1/n_2)} \cdot \frac{(1+\beta)R'_E}{r_\pi + (1+\beta)R'_E}$$

donde $R'_E = \left(\dfrac{n_1}{n_2}\right)^2 R_L$

b) $a^2 = \dfrac{V_{CC}}{5}$

c) $R_o = 0.255\ \Omega$

8.37 *a*) $a = 2.86$
b) $P_Q = 4.95$ W

8.39 *a*) $V_{BB} = 1.473$ V
b) $I_{CQ} = 14$ mA

8.41 *a*) $V_{BB} = 1.4845$ V
b) $v_{BEn} = 0.75124$ V, $v_{EBp} = 0.73322$ V
c) $i_{Cn} = i_{Cp} = 2.828$ mA
d) $v_I = -0.73322$ V

8.43 *a*) para $v_O(\text{máx}) = 4$ V,
$R_1 = R_2 = 32.5\ \Omega$
b) $I_{E1} = I_{E2} = 0.286$ A,
$I_{E3} = I_{E4} = 2.86$ A
c) $R_o = 5.34$ mΩ

8.45 *b*) $R_1 = R_2 = 4$ kΩ
c) $I_{DQ1} = I_{DQ2} = 2$ mA
d) $I_{Dn3} = 23.33$ mA, $I_{Dp1} = 0.835$ mA,
$I_{Dn2} = 3.188$ mA, $I_{Dp4} = 0$,
$\bar{P}_L = 81.7$ mW

8.47 $R_o = 7.46\ \Omega$

8.49 *a*) $V_{BB} = 1.742$ V, $I_{C1} \cong 10$ mA,
$I_{C2} = 0.20$ A, $I_{C3} \cong 0.5$ mA,
$V_{BE1} = 0.58065$ V, $V_{BE2} = 0.6585$ V
$V_{EB3} = 0.50276$ V
b) $i_{C1} = 4.47$ mA, $i_{C2} = 93.9$ mA,
$i_{C3} = 2.267$ mA, $i_{C4} = 45.3$ mA,
$i_{C5} = 0.952$ A, $P_{Q2} = 4.13$ W,
$P_{Q5} = 13.3$ W

CAPÍTULO 9

9.1 *a*) $A_{od} = 500$, *b*) $v_2 = 3$ mV,
c) $v_1 = 0.990$ V, *d*) $v_o = 0$,
e) $v_2 = -0.506$ V

9.3 *a*) $v_O = -5$ V
b) $v_1 = 3.00265$ V
c) $A_{od} = 9 \times 10^4$

9.5 *a*) $A_v = -10$
b) $A_v = -3$
c) $A_v = -1$

9.7 *a*) $A_v = -10$, $R_i = 10$ kΩ
b) $A_v = -5$, $R_i = 10$ kΩ
c) $A_v = -5$, $R_i = 20$ kΩ

Bernardo Juárez 1094254-2201070043

9.9 *a*) -10, *b*) -1, *c*) -0.20,
d) -10, *e*) -2, *f*) -1

9.11 *a*) $R_1 = 5\ \text{k}\Omega, R_2 = 32.5\ \text{k}\Omega$
b) $v_I = 0.6154$ V, $i_1 = i_2 = 0.123$ mA

9.13 *a*) -9.5% hasta $+10.5\%$
b) $\pm 2\%$

9.15 $R_1 = 18.5\ \text{k}\Omega, R_2 = 599.6\ \text{k}\Omega$
$0.731 \le |v_O| \le 0.769$ V

9.17 $R_1 = 10\ \text{k}\Omega, R_2 = 100\ \text{k}\Omega,$
$R_3 = 10\ \text{k}\Omega$, R4 $= 100\ \text{k}\Omega$

9.19 *a*) $v_O = 8.8$ V
b) $v_O = 8.7597$ V
c) $A_{od} = 1.1477 \times 10^4$

9.21 *a*) $v_I = -0.7011$ V, $v_1 = -1$mV
b) $A_{od} = 2.5 \times 10^4$, $v_I = 0.50022$ V

9.23 *a*) $R_1 = 500\ \text{k}\Omega, R_2 = R_3 = 500\ \text{k}\Omega,$
$R_4 = 6.41\ \text{k}\Omega$
b) $i_1 = i_2 = -0.1\ \mu$A, $i_4 = -7.80\ \mu$A,
$i_3 = -7.90\ \mu$A

9.25 Para la figura P9.25, $A_v = -8$;
para la figura 9.12, $A_v = -3$

9.27 *a*) *i*) $v_O = 0.79936$ V
ii) 0.08%
b) *i*) $v_O = 0.79208$ V
ii) 0.99%

9.29 $R_2 = 111\ \text{k}\Omega$

9.31 *a*) $R_1 = 83.3\ \text{k}\Omega, R_2 = 40\ \text{k}\Omega,$
$R_3 = 400\ \text{k}\Omega, R_F = 250\ \text{k}\Omega$
b) $|i_F| = 0.75\ \mu$A

9.33 $v_O = [-0.707\ \text{sen}(2\pi f t) \pm 2]$ (V)

9.35 *a*) $R_1 = 250\ \text{k}\Omega, R_2 = 31.25\ \text{k}\Omega,$
$R_3 = 62.5\ \text{k}\Omega, R_F = 125\ \text{k}\Omega$
b) $-3 \le v_O \le +3$ V, $|i_F|_{\text{máx}} = 24\ \mu$A

9.37 *b*) $R_F = 10\ \text{k}\Omega$
c) *i*) $v_O = 0.3125$ V, *ii*) $v_O = 4.6875$ V

9.41 *a*) $R_1 = 4.17\ \text{k}\Omega, R_2 = 58.33\ \text{k}\Omega$
b) $v_O = 3.75$ V, $i_1 = i_2 = 60\ \mu$A

9.43 *a*) $A_{od} = 250.5$
b) $v_O = 49.9$ V

9.45 *a*) $v_O = \dfrac{6}{7} \cdot v_{I1} + \dfrac{3}{7} \cdot v_{I2}$
b) $v_O = 0.3$ V
c) $v_O = 42.86$ mV

9.47 *a*) $A_v = \dfrac{1}{1-x}$
b) $1 \le A_v \le \infty$
c) $x \ne 1$

9.49 *a*) $A_v = 1$
b) $A_v = 0.999993$
c) $A_{od} = 99$

9.51 *a*) $A_{v1} = \left(1 + \dfrac{R_2}{R_1}\right), A_{v2} = -\left(1 + \dfrac{R_2}{R_1}\right)$
b) $v_{O1} = -2$ V, $v_{O2} = 2$ V
c) $(v_{O1} - v_{O2}) = 6.4$ V

9.53 *a*) *i*) $v_O = 1$ V
ii) $v_O = 1.67$ V
b) *i*) $v_O = 1$ V
ii) $v_O = 1.67$ V
c) *i*) $v_O = 0.667$ V
ii) $v_O = -1.111$ V

9.55 De la figura P9.54, sea $R_F = 1\ \text{k}\Omega$

9.57 *a*) $R_2 = 1\ \text{k}\Omega$, Sea $R_3 = 1\ \text{k}\Omega$,
$R_1 = R_F = 10\ \text{k}\Omega$
b) $i_1 = i_2 = -0.6$ mA, $v_O = 7$ V,
$i_3 = 6$ mA, $i_4 = 1$ mA, $i_O = 6.6$ mA

9.59 *b*) $R_o = \infty$

9.61 *a*) $R_2 = R_4 = 250\ \text{k}\Omega,$
$R_1 = R_3 = 6.25\ \text{k}\Omega$
b) $R_2 = R_4 = 250\ \text{k}\Omega,$
$R_1 = R_3 = 10\ \text{k}\Omega$
c) $R_2 = R_4 = 250\ \text{k}\Omega,$
$R_1 = R_3 = 50\ \text{k}\Omega$
d) $R_2 = R_4 = 125\ \text{k}\Omega,$
$R_1 = R_3 = 250\ \text{k}\Omega$

9.63 *a*) $v_O = -4$ V, $v_X = v_Y = 1.273$ V,
$i_1 = i_2 = 0.0527$ mA,
$i_3 = i_4 = 0.0127$ mA
b) $v_O = 4$ V, $v_X = v_Y = 3.273$ V,
$i_1 = i_2 = -0.00727$ mA,
$i_3 = i_4 = 0.0327$ mA
c) $v_O = -1.5$ V, $v_X = v_Y = -1.227$ V,
$i_1 = i_2 = 0.00273$ mA,
$i_3 = i_4 = -0.0123$ mA

9.65 *b*) $A_{cm} = 0.3$
c) $|A_{cm}|_{\text{máx}} = 0.0325$

9.67 *a*) $v_{O1} = 1.2 - 0.72\ \text{sen}\ \omega t$ (V)
$v_{O2} = 1.2 + 0.72\ \text{sen}\ \omega t$ (V)
$v_O = 4.32\ \text{sen}\ \omega t$ (V)
b) $v_{O1} = -0.85 + 0.45\ \text{sen}\ \omega t$ (V)
$v_{O2} = -0.40 - 0.45\ \text{sen}\ \omega t$ (V)
$v_O = 1.35 - 2.7\ \text{sen}\ \omega t$ (V)

9.69 *a*) $i_O = \dfrac{v_{I1} - v_{I2}}{R}$
b) $R = 100\ \Omega$
c) $v_{O1} = 5.25$ V, $v_{O2} = -0.25$ V
d) $i_O = -1$ mA, $v_{O1} = -1.75$ V,
$v_{O2} = 1.75$ V

9.71 R_1(fijo) $= 1\ \text{k}\Omega, R_2 = 39.5\ \text{k}\Omega,$
R_1(var) $= 78\ \text{k}\Omega$

Bernardo Juárez 1094254-2201070043

9.73 *a)* $f = 398$ Hz, fase $= 90°$
b) *i)* $f = 66.3$ Hz, *ii)* $f = 663$ Hz

9.75 *b)* $A_v(0) = -\dfrac{R_2}{R_1}$

c) $f = \dfrac{1}{2\pi R_2 C_2}$

9.77 *b)* $A_v(\infty) = -\dfrac{R_2}{R_1}$

c) $f = \dfrac{1}{2\pi R_1 C_1}$

9.79 $i_2 = 1.52$ mA, $v_O = -1.52$ V,
$i_z = 0$

9.83 De la figura 9.40, $R_F = 500$ kΩ,
$R_1 = 50$ kΩ, $R_2 = 500$ kΩ,
$R_A = 500$ kΩ, $R_B = 333.3$ kΩ,
$R_C = 142.8$ kΩ

9.85 $R_F = 5.33$ kΩ, $R_4 = 31.5$ kΩ,
$R_3 = 10.6$ kΩ, $\dfrac{R_2}{R_1} = 1.143$

9.87 para el circuito puente, $R_T = 20(1 + \delta)$ kΩ,
$R_1 = R_2 = R_3 = 20$ kΩ
para el amplificador de instrumentación,
sea $\dfrac{R_4}{R_3} = 4, \dfrac{R_2}{R_1} = 4.5$

Bernardo Juárez 1094254-2201070043

10942542201070043

Bernardo Juárez 1094254-2201070043

10942542201070043

Índice analítico

A

Acción
  básica del transistor, 281
  parasitaria del transistor bipolar, 140
  que define el transistor, 340
Acumulación de carga estática, 228
Admitancia de salida de señal pequeña, 378
Aislante, 11
Amplificador
  acoplado por inducción, 569
  básico de una sola etapa, 467
  CMOS, 240
  de antilogaritmo, 635
  de audio, 452
  de carga decremental NMOS, 237
  de compuerta común, 227
  de emisor común
    con una sola etapa, 421
    simple, 338
  de etapas múltiples, 409
  de fuente común, 210
    CMOS, 241
  de instrumentación, 629, 642, 646
  de logaritmo, 634
  de transconductancia, 205
  de voltaje, 384
  diferencial
    de alta ganancia, 646
    ideal, 624
  exponencial, 635
  FET con un capacitor de desvío, 481
  inversor, 607
  lineal, 200, 358
    de pequeña señal, 321
  multietapa, 542
  no inversor básico, 618
  normal clase A, 567
  sumador, 617, 620, 646
Amplificador operacional (AMP-OP), 559, 601
  de transconductancia (AOT), 636
  ideal, 602
Amplificador MOSFET de
  canal N, 206, 207
  canal P, 207
  fuente común, 470, 474
  señal pequeña, 164
Amplificadores, 358
  bipolares, 477
  clase C, 566
  de alta frecuencia, 518
  de etapas múltiples, 231
  de microondas, 500
  de potencia, 542, 553, 554, 578
    acoplados con transformador, 557
    acoplados por inducción, 557
  de transistores, 463
    bipolares, 359
    múltiples, 246
  de una sola etapa, 420
  FET discretos, 477
  lineales con MOSFET, 146
  MOSFET de circuitos integrados, 151
  multietapa, 420
  multitransistor, 420
  normales clase A, 555, 557
AMP-OP ideal, 603
Análisis
  CD de los circuitos MOSFET, 142
  de CA, 42, 43
  de CD, 42, 43
    bipolar, 301
    de los circuitos de transistores bipolares, 293
  de circuitos con diodos múltiples, 98
  de constante de tiempo con valor cero, 482
  de corriente-voltaje, 467
  de gran señal, 359
  del amplificador BJT, 370
  del amplificador MOSFET, 206
  de PSpice, 97
  de respuesta de frecuencia, 360, 455
  de señal pequeña, 359
  global de CA, 360
  matemático de las señales de CA, 360
  senoidal de estado estable de circuitos, 360
Ancho de banda, 463, 493
  de ganancia unitaria, 488, 498, 499
    de un transistor, 488
  de la respuesta en frecuencia, 603
  de los circuitos de emisor común, 506
  del FET, 497
Anchura de base neutral, 288
Aplicación
  de los diodos, 66
  del principio de superposición a un circuito lineal, 364
Aplicaciones
  de los AMP-OP, 601
  digitales, 199
Aproximación asintótica, 459
Área de operación segura (AOS), 544
Armónicas, 362
Arreglo en cascada de un amplificador, 247
Asíntota de
  alta frecuencia, 459
  baja frecuencia, 459, 460
  ganancia máxima, 464, 474

B

Baja resistencia de salida, 542
Banda
  de conducción, 11, 12, 14
  de energía de valencia, 12
  media del amplificador, 385
Bandas de energía, 11
Barrera de potencial integrada, 23, 24, 26
Base, 278
BJT, 542, 544
BJT de
  potencia, 543, 549
  señal pequeña, 543
Bloques para efectuar cálculos analógicos, 616
Buffer. *Véase* Transformador de impedancia
  de corriente, 418

C

Campo eléctrico de modulación, 175
Canal
  de región N, 175
  del semiconductor, 175
Cantidad de
  energía mínima, 11
  fasor, 201
Cantidades
  CD, 360
  fasoriales, 360
Capacidad de manejo de potencia, 564
Capacitancia
  colector-sustrato, 518
  de compuerta de un MOSFET, 140
  de difusión, 45
  de entrada de una etapa, 459
  de juntura, 25
  de la capa de agotamiento, 25
  de realimentación, 505
  de traslape, 500
    del drenaje, 497
  de un capacitor de placas paralelas, 122
  de unión, 45
    PN del drenaje, 497

Bernardo Juárez 1094254-2201070043

del transistor, 452
Miller, 492, 493, 494, 496, 500, 503
parásita, 177, 460
Capacitancias
de carga, 452
de traslape, 497
parásitas, 497
del transistor, 453, 503
parásitas, 452, 453, 497
Capacitor
cerámico de disco, 681
de acoplamiento, 221, 321, 329, 384, 456, 457, 461, 462, 465, 467, 469-471, 474
de salida, 472
de carga, 459, 461, 462, 467, 474, 475, 520
de desvío, 467, 478, 506
de emisor, 482
de fuente, 218
en el emisor, 392
de filtro, 74, 75, 80, 82
de metal-óxido-semiconductor, 122
de placas paralelas, 122
Miller CM, 495
MOS con un sustrato de tipo N, 124
MOS con un sustrato de tipo P, 124
Capacitores de
acoplamiento, 452, 453, 463, 490, 506, 521
desvío, 452, 463
paso, 452
Capa de
acumulación de huecos, 122
inversión de electrones, 124, 136
inversión
de huecos, 124
electrónica, 125
Característica(s)
de alta frecuencia de circuitos FET, 500
de corriente-voltaje de
base común, 291
emisor común, 290
de desempeño de los MOSFET de potencia, 547
de los circuitos AMP-OP ideales, 605
de transferencia de voltaje, 70, 304
simplificada, 606
del amplificador de instrumentación, 630
del diodo en la región de ruptura, 86
Carga
activa, 159, 231, 396
neta de un semiconductor, 12
pasiva, 542
Cargadores de baterías, 66
Cargas RLC sintonizadas, 566
Celda solar, 46, 47
Cero lógico, 101
Chip de MOSFET de potencia, 548
Circuito
AMP-OP sumador inversor, 638
analógico, 200
bipolar, 314
capacitor de acoplamiento, 468
cascode, 418, 502, 503, 512
con MOSFET de canal N, 173, 248
clase AB, 572
clase B, 572
común de fotodiodos, 103
con emisor común, 419
con transformador de derivación central, 72
de base común, 415, 418, 419, 506
de colector común, 405
de compuerta común, 227, 506
de configuración en cascada, 421
de drenaje común, 220
de emisor común, 293, 384, 506
con un transistor NPN, 293
de filtro simple, 73
de fuente común, 142, 164
NMOS, 200
de realimentación, 604
de referencia de voltaje constante, 82
de sujeción, 92
de transistor bipolar, 340
básico, 503
de transistores con un punto Q estable, 340
de transistor NMOS, 217
de transistor PMOS, 217
de voltaje de referencia ideal, 82
divisor de voltaje, 258
duplicador de voltaje, 81
equilibrado bipolar, 558
estable en polarización, 326
idealizado clase B, 564
limitador
doble, 89
pasivo, 89
multiplicador VBE, 575
puente, 642
recortador paralelo, 90
regulador de voltaje Zener, 83
RLC de alta resonancia Q, 554
seguidor-fuente, 221, 222
Circuito amplificador
ideal, 617
inversor, 608
lineal, 484
NMOS, 204
sumador inversor, 616
Circuito equivalente
CA, 365
de alta frecuencia, 453, 506
del FET, 496
de baja frecuencia, 453, 497
de pequeña señal del JFET, 180
de señal pequeña, 365
de un MOSFET, 496
de Thévenin, 312, 324
en pequeña señal, 45
híbrido π, 367
del transistor PNP, 374
MOSFET de señal pequeña, 603
Norton, 382
Thévenin, 382, 490
Circuito integrado
AMP-OP habitual, 602
bipolar, 602
integrado del amplificador operacional, 602
integrado MOSFET real, 142
Circuito inversor
bipolar, 318, 360
de transistor simple, 316
MOSFET en modo incremental de canal N, 161
Circuito lógico
con diodos, 101
digital, 153
NOR bipolar de dos entradas, 317
NOR de dos entradas, 162
normal, 549
Circuito rectificador, 33
de filtrado, 76
de media onda, 67, 80
de onda completa, 69
Circuito seguidor de
emisor, 405, 419, 542
fuente, 542
voltaje, 619
Circuitos
abiertos, 452, 453
amplificadores lineales, 199, 359
analógicos, 122, 358
BJT, 305, 358
CMOS, 136
con cargas resistivas, 232
cuadruplicadores de voltaje, 82
de alta frecuencia de radio frecuencia (RF), 554
de diodos múltiples, 95, 96, 97
de polarización estables, 323
de radiofrecuencia (RF), 566
de realimentación, 363, 459
de transistores
bipolares, 293
con capacitores, 467
digitales, 122
discretos, 332
electrónicos digitales, 301
EMGI de alta densidad, 122
integrados, 332, 596
limitadores, 89
lógicos
con diodos conectados en cascada, 102
digitales, 316
MOSFET, 122
NMOS, 136
PMOS, 136
recortadores, 89, 90, 91
con diodos, 91
resonantes sintonizados eléctricamente, 25
RLC, 566
sujetadores, 88
triplicadores de voltaje, 82
Circuitos equivalentes
bipolares modificados, 372
de banda media, 453
de señal pequeña, 361
Clampers, 88

Bernardo Juárez 1094254-2201070043

Clasificación de transistores, 553
Clippers, 88
Código para resistores de precisión, 680
Coeficiente de
difusión de los huecos, 20
emisión, 27
la difusión de electrones, 19
Colector, 278
como fuente de corriente ideal, 284
Combinaciones de polarización del transistor NPN, 279
Complemento del convertidor de corriente a voltaje, 621
Componentes
de la corriente de base, 281
en un dispositivo PNP, 285
del fasor, 204
Compuerta, 122
de un MOSFET de potencia, 549
del NMOS, 258
Computadoras analógicas, 601
Concentración de
dopaje
del emisor, 293
en el colector, 293
huecos, 13, 15, 16, 17, 19, 45
en equilibrio térmico, 15
Concentración de electrones, 13, 14, 15, 16, 17, 19
intrínsecos, 13
libres, 13
Concentración de portadores
intrínsecos, 13, 15, 29
minoritarios, 280
Concentración en equilibrio térmico de electrones libres, 15
Concepto de
amplificador lineal, 358
banda media, 463
corto virtual, 618
divisores de corriente, 410
línea de carga, 36, 232
portadores, 16
rectificación, 66
resistencia térmica, 549
señal pequeña, 358
tierra virtual, 608
transductor, 642
Concepto global del sistema propuesto, 595
Condición
de estado estable, 26
de polarización del transistor, 151
pinchoff, 176
Conducción subumbral, 138
Conductancia
de difusión, 43, 45
del canal, 175
incremental en pequeña señal, 43
Conductividad, 15, 18, 19
del semiconductor, 17
Conexión
de realimentación negativa, 618
de tipo diodos, 168
en cascada de circuitos amplificadores de transistores, 170
en serie de circuitos amplificadores de transistores, 170
Configuración
de base común, 382
de circuito de
emisor común, 288
transistor básico, 293
de colector común, 382
de compuerta común, 173
de Darlington, 580
PNP compuesta, 581
de emisor común, 282, 382
de fuente común, 173
del par de Darlington, 423
en cascada de un amplificador de fuente común, 171
multietapa cascode, 424
tetraédrica, 10
Configuración básica de
compuerta común, 210
drenaje común, 210
emisor común, 554
fuente común, 210
Configuraciones
básicas
de circuitos MOSFET, 210
del transistor amplificador, 382
de circuito de base común, 287
posibles de etapas múltiples, 171
Conjunto
de parámetros de señal pequeña, 379
global de especificaciones, 597
Conmutación de
los transistores, 32
un transistor entre corte y saturación, 316
Constante de
Boltzmann, 13, 23
tiempo de
circuito abierto, 462
cortocircuito, 462
Contacto óhmico, 49
Conversión
de eficiencia, 562
energética para la etapa de salida clase A-B, 564
Convertidor de
corriente a voltaje, 621
voltaje a corriente, 621
Corriente
con polarización invertida, 379
de CD, 36, 44
de deriva, 16, 17, 18, 20
convencional, 17
de difusión, 16, 19, 20
de electrones en el semiconductor, 14
de emisor, 280
de equilibrio en el colector, 394
de fuga, 290
inversamente polarizada, 290
de generación, 28
de huecos, 15
de la unión colector-base, 379
de recombinación, 281
de referencia, 166, 332
de subumbral, 140
de transistor en reposo, 564
del colector, 381
en reposo, 251
inversa de saturación, 103
media del diodo durante el tiempo de conducción, 77
nominal máxima de colector, 543
pico de diodo durante el tiempo de conducción, 77
subumbral, 140
Corriente de base, 281, 361
CA, 361
de señal pequeña, 367
en reposo, 361, 362
en un dispositivo PNP, 285
senoidal, 370
total, 281
en el dispositivo PNP, 285
Corriente de colector, 280, 281, 331
CA, 361
de CD, 299
de señal pequeña, 367
en reposo, 361, 366, 564
senoidal, 370
Corriente de drenaje, 137, 497, 556
de saturación, 156
de señal pequeña, 202, 204, 207
en estrangulamiento, 176
en reposo, 202, 565
ideal, 128
variable, 202
Corriente de polarización, 166
del diodo, 574
directa, 28
inversa, 26, 29
Corriente de saturación, 250
de polarización inversa, 28
en polarización inversa, 27
inversa del diodo Schottky, 49
Corrientes de
colector en reposo, 564, 574, 576
dirección opuesta, 374
fuga, 368, 547
terminal, 281
Corrimiento de fase de 180 grados, 370
Corte, 283
Corto virtual, 618
Cortocircuito, 204
Cristal de silicio, 11
Curva(s) de
carga, 232, 233
las características de la segunda ruptura, 545
reducción de potencia del transistor, 551
respuesta de frecuencia, 453, 454

Bernardo Juárez 1094264-2201070043

D

Década, 457
Definición cuantitativa de señal pequeña, 361
Definición de
capacitancia de difusión, 45
eficiencia de conversión de energía, 555
ganancia de voltaje de lazo cerrado, 607
operación clase A, 563
potencia nominal de un dispositivo, 551
voltaje de umbral del MOSFET de canal N, 126
voltaje umbral, 131
Densidad de
carga de inversión inducida, 127
corriente de difusión, 20
Deriva del electrón, 17
Detectores para señales de radio de amplitud modulada (AM), 80
Diagrama de
bandas de energía, 12
flujo, 597
Diferencia de temperatura, 549, 550, 551
Difusión de
electrones, 19, 23
huecos, 19, 20, 23
Diodo
de barrera Schottky, 48
de juntura PN, 48
de unión PN, 27, 31, 32, 33, 41
emisor de luz (LED) , 46, 47, 103
en estado
de conducción, 95
estable, 45
en polarización inversa, 29
ideal, 33, 35, 36, 38, 39, 41, 48
láser, 47
no lineal, 42
polarizado inversamente, 140
Schottky, 46, 48, 50
sin conducir, 95
Zener, 46
ideal, 86
Diodos, 9, 633
colocados espalda con espalda, 278
semiconductores, 80
varactores, 25
Zener, 31, 49
Direct-bandgap, 104
Diseño
ascendente, 596
de amplificadores bipolares, 293
de circuitos rectificadores, 66
descendente, 595
Disipación
de potencia
del transistor, 546
instantánea en el transistor, 554
máxima del transistor, 562
instantánea de potencia, 544
Disipador de calor, 549, 550, 551
de un transistor de potencia, 549
infinito, 551
Disminución de la resistencia del material semiconductor, 544
Dispositivo, 176
compuesto de tres terminales, 580
de almacenamiento, 568
de amplificación, 279
de canal
corto, 137
largo, 136
de carga, 232
decremental, 157
incremental, 153
de portadores mayoritarios, 175
de protección de compuerta, 140
electrónico simple, 602
NMOS, 131, 136
PMOS, 131, 136, 159
PNP polarizado en modo activo directo, 284
portador mayoritario, 549
VMOS, 547
Dispositivo en modo
decremental, 176, 178
de canal N, 136, 231
incremental de canal N, 231
incremental de canal P, 231
Dispositivos
de acoplamiento directo, 603
de amplificación, 102
electrónicos, 9, 10, 18
laterales con bajos valores de β, 580
optoelectrónicos mejorados, 596
verticales con valores de β, 580
Distorsión armónica total (DAT), 363, 542, 560
Distorsión
de cruce, 559, 562, 564, 572
de la señal, 201
del segundo armónico, 261
en la señal de salida, 562
no lineal, 202
en la corriente de salida, 251
Distribución de
carga de equilibrio en el capacitor MOS, 123
dopado no homogénea, 16
Divisor de voltaje de polarización, 210
Dopaje de los semiconductores, 139
Drenaje, 496, 497

E

Ecuación
de divisor de voltaje, 221, 375, 387, 388, 410
de la admitancia, 45
de la ley de voltajes de Kirchhoff (KVL), 298, 325, 398
de lazo
base-emisor, 364
colector-emisor, 364
del diodo, 34, 35, 36, 38, 39, 41, 43, 48
ideal, 280
de voltajes de Kirchhoff, 377
KCL, 461, 486, 498
en la terminal de compuerta, 604
KVL, 390
Efecto
de campo, 122
de capacitores múltiples, 467
de carga, 213, 389
de cuerpo, 139, 208
del transistor de carga, 233
de distorsión de cruce, 559
de estabilidad, 152
del cuerpo, 137
de realimentación, 489
de rizo, 74, 75, 81
de túnel, 30
Early, 288, 294, 371
Miller, 485, 489, 492, 493, 494, 496, 500, 503, 505, 506
Efectos
de canal corto, 137
de capacitores de acoplamiento, 452
de carga, 420
de la temperatura, 138, 140
de ruptura, 138
en un MOSFET, 140
de segundo orden dentro de los MOSFET, 140
del capacitor de carga, 474
Eficiencia de conversión de energía, 556, 557, 562, 568-570, 572
Electricidad estática, 140
Electrodo de compuerta, 132
Electrón libre con carga negativa, 12
Electrones
de valencia, 10, 11, 14, 21
en exceso, 21
libres, 12, 14, 15, 16, 21, 26
portadores minoritarios, 123
Elemento(s)
con resistencia térmica, 549
no lineales, 633
Emisor, 278
común bipolar, 467
Energía
de banda, 12
mínima de la banda de conducción, 12
térmica, 11, 12, 14
Enlaces covalentes, 10, 12, 29, 30
Entrada del amplificador, 358
Equilibrio térmico, 15, 21, 23, 26, 32
para los transistores de salida, 578
Escala de frecuencias, 462
Escalas
lineales de corriente y voltaje, 545
logarítmicas, 452
de corriente y voltaje, 545
Espacio de energía entre bandas, 11, 12, 13, 52
prohibida, 12

Bernardo Juárez 1094254-2201070043

Espejo de corriente, 165, 332
Espesor de la capa del canal de inversión, 126
Estabilidad del punto Q, 218
Estabilización del punto Q, 325, 380
Estado estable, 21, 32, 42, 44
Estados vacíos con carga positiva, 12
Estrangulamiento, 176
Estructura interdigitada, 547
Estructuras monocristalinas, 11
Etapa de salida
 clase A-B, 563, 564, 565
 clase AB, 572, 577
 complementaria equilibrada, 558, 580
 de amplificadores, 572
  operacionales, 572
 de un amplificador, 570
  de etapas múltiples, 409
 del amplificador de potencia, 542
 ideal clase B, 560
Experiencia en el análisis, 597

F

Factor
 de amplificación, 453
 de ganancia, 452
 de ganancia de voltaje, 493
 ideal, 27
Factores de ganancia de un amplificador, 452
Fasor de la corriente de
 entrada, 410
 salida, 410
Fasores, 377, 495
Fenómeno de ruptura, 29
Fibra óptica, 48
Fijación de voltaje, 92
Filtros controlados por voltaje, 637
Flujo de
 calor, 542, 549
 carga en la capa de inversión, 124
 electrones con carga negativa, 280
 fotones, 103
 huecos portadores mayoritarios, 281
Fotocorriente, 46, 47, 103
Fotodetector(es), 47, 620
Fotodiodo, 46, 47, 103, 105, 620
Fotones con alta energía, 21
Frecuencia
 compleja, 631
 compleja s, 454
 de −3 dB, 457, 462, 470
 de 3 dB, 462, 493, 521
 de polo dominante, 509
 de punto de ruptura, 457
Frecuencia de corte, 457, 488, 489
 beta, 487, 488
 de la función de transferencia, 465
 de un MOSFET, 501
 inferior, 482
Frecuencia(s) de esquina, 457, 459-460, 468, 470-471, 487, 509, 512
 de las gráficas de Bode, 462
 debida a ceros del sistema, 470
 inferior, 462, 475
 izquierda, 482
 superior, 462, 475
Fuente
 de alimentación de corriente continua, 66
 de corriente
  constante, 218, 281
  controlada linealmente, 202
  ideal, 418
 de la señal de entrada, 382
 de señal
  ideal, 218
  variable en el tiempo, 201
 de voltaje de corriente directa, 358
 equivalente
  Norton, 382
  Thévenin, 382
Fuentes de alimentación de voltaje positivo, 286
Fuerte efecto de carga, 619
Función
 de la corriente de fuga, 548
 de la señal de frecuencia, 453
 de transconductancia, 454
 de transferencia, 453
  de voltaje, 454-456, 459, 461, 462, 468
 escalón, 465
 escalón finita, 631
 lógica NOR, 162, 317
 rampa, 631
Funciones
 de transferencia, 453
  de primer orden, 455
  del sistema, 454
 lógicas, 95, 101

G

Ganancia
 de amplificador variable, 630
 de banda media, 473
 de lazo abierto, 603, 605, 608
 de lazo cerrado de un amplificador inversor, 613
 de modo común, 627
 de señal pequeña de tiempo variable, 164
 de un amplificador cascode, 425
 del amplificador, 463, 493
  de instrumentación, 643
 del transistor, 202, 498
 finita
  de lazo abierto, 613
  en modo diferencial, 613
 máxima de banda media, 470
Ganancia(s) de corriente, 578
 base común, 281
 beta de CD, 290
 BJT, 547
 CD del emisor común, 380
 de base común, 283
 de cortocircuito, 488, 498, 501
 de emisor común, 282, 283, 367
 del transistor, 332
 de señal pequeña, 378
  global del par de Darlington, 424
 efectiva de la configuración de tres transistores, 581
 en cortocircuito, 417
 global, 424
 incremental, 367
 de los transistores, 580
Ganancia de voltaje, 340, 558
 de lazo cerrado, 605, 608
 de pequeña señal, 218
 de señal pequeña, 170, 368, 406
  de banda media, 247
 de un circuito, 386
 del amplificador
  CMOS, 241
  de compuerta común, 231
  de fuente común, 231
  seguidor-fuente, 231
 diferencial de lazo cerrado infinita, 646
 total, 170
Ganancia diferencial, 630
  de lazo abierto, 625
  de lazo cerrado, 625
  de voltaje, 603, 615
  de voltaje de lazo abierto del AMP-OP, 603
Gradiente de concentración de huecos, 20
Gradientes de concentración, 16
Gráfica de Bode de la magnitud de la ganancia, 473, 475, 479
Gráficas de Bode, 456, 463, 464

H

Hueco, 12, 14, 15, 20, 21, 47
 con carga positiva, 12
Huecos
 en exceso, 21, 47
 portadores
  mayoritarios en la base, 281
  minoritarios, 124, 285

I

Imagen espejo de
 la curva característica de carga, 232
 las características i-v del dispositivo de carga, 233
Impedancia
 compleja, 454
 de entrada, 258, 407
 de entrada de la compuerta, 140
 efectiva en el emisor, 407
 equivalente de CA, 204
Impureza
 aceptora, 15
 deseable, 13
 donadora, 14
Inductor, 568

Bernardo Juárez 1094254-2201070043

Intensidad de fotones, 103
Inversor, 314
  MOS complementario, 159
Ion de fósforo con carga positiva, 14
Iones
  aceptores con carga negativa, 23
  donadores con carga positiva, 23

J

JFET, 500
  de alto rendimiento, 596
  de canal N, 176
  de canal P, 175
  PN, 175
  PN en modo incremental, 178
  PN simétrico, 175
Juntura metal-semiconductor, 49

L

Lazo
  base-emisor, 364
  colector-emisor, 364
  exterior, 243
LED (light-emitting diode). *Véase* Diodo emisor de luz
  de siete segmentos, 104
Ley de la corriente de Kirchhoff (KCL), 283, 377, 455, 500
Ley de Ohm, 17, 232
Ley de voltaje de Kirchhoff, 34, 35, 38, 39, 44, 81, 92, 149, 298
Limitación de
  potencia máxima, 542
  potencia media, 544
  voltaje máximo en un BJT, 543
Limitaciones de los transistores, 542
Límite de
  frecuencia cero, 456
  una frecuencia cero, 459
  una frecuencia muy alta, 456, 459
Línea de carga, 149
  de CA, 299, 398
  de CD, 299
  del circuito, 36, 38
Linealidad en la señal de salida, 542
Líneas de carga
  equivalentes, 232
  no lineales, 232

M

Magnitud
  de la capacitancia de juntura, 25
  de la carga electrónica, 17, 19, 23
  de la impedancia del capacitor, 385
  de una señal analógica, 199, 200, 358
  del campo eléctrico inducido, 123
Magnitudes de las gráficas de Bode, 457
Marcado de banda de colores en resistores, 679
Material(es)
  aislantes, 12
  conductores, 12
  de banda
    directa, 47
    indirecta, 47
  semiconductor semicristalino, 13
  semiconductores, 9, 10, 13
    compuestos, 47, 596
Máxima
  disipación de potencia segura en un dispositivo, 551
  oscilación simétrica de salida, 201
Mecanismo de
  ruptura *punch through*, 140
  voltaje de ruptura, 543
Medidas de la eficiencia de un regulador de voltaje, 86
Medio ciclo
  negativo del voltaje de entrada, 70
  positivo del voltaje de entrada, 70
Memoria de acceso aleatorio dinámico (DRAM, por sus siglas en inglés), 140
Memorias, 122
MESFET, 500
  en modo incremental de canal N, 178, 180
  en modo incremental de canal P, 178
Métodos para el análisis en CD de circuitos con diodos, 34
Microprocesadores, 122
Modelo
  de circuito equivalente, 374
  de Ebers-Moll, 302
  de parámetro lineal por segmentos del transistor, 301
  de señal grande, 33
  de señal pequeña, 33
  de transistor bipolar NPN, 374
  de transistores a pequeña señal, 46
  híbrido π, 365
    de señal pequeña, 371
    de señal pequeña del transistor bipolar, 484
  T de señal pequeña del transistor, 382
Modelo lineal por
  partes, 36, 37, 38, 39, 41, 48
  segmentos
    de la unión PN, 340
    de una unión PN, 282, 293
    del diodo, 67
Modo
  de funcionamiento del transistor, 301
  de operación activo directo, 279
  incremental, 124
Modos de funcionamiento de un transistor NPN, 301
modos de operación del transistor, 340
Modulación de
  anchura de base, 288
  la conductancia del canal, 175
  longitud del canal, 138
Modulador de amplitud, 637
Módulo IC, 333
MOS complementario (CMOS), 159
MOSFET, 542, 547, 548, 549
  de canal N
  de canal N (NMOS), 125, 496, 499
  de canal P, 206, 498
  de modo incremental, 125
    de canal P, 131
  de potencia de canal N, 547
  en modo decremental, 237
    de canal N, 134, 156
    de canal P, 135
Movilidad
  de electrones, 16, 17, 18
  de huecos, 17
  de los electrones, 176
  de los huecos, 176
  de los portadores, 137
  en la capa de
    inversión de electrones, 131
    inversión de huecos, 131
Multiplicación por avalancha, 140

N

Nodo de drenaje, 500
Notación de fasores, 201
Notación fasorial, 360, 495
Número de electrones de valencia, 10

O

Octava, 457
Onda(s)
  cuadrada, 465, 467
  portadora de radiofrecuencia, 80
  sonora, 200
Operación
  clase A, 553, 554, 557
  clase AB, 553
  clase B, 553
  clase B idealizada, 557
  clase C, 554, 566
  clase D, 554
  clase E, 554
  clase F, 554
Optoaisladores, 105
Oscilación simétrica máxima, 401
  de la señal de salida, 568
  de salida, 400
Osciladores
  controlados por voltaje, 637
  sintonizados eléctricamente, 25
Óxido de campo, 125

P

Pantalla de
  ánodo común, 104
  siete segmentos, 104

Bernardo Juárez 1094254-2201070043

Parámetro
  de conducción, 128, 140
    de proceso, 129
    para el dispositivo de canal P, 131
  de ganancia de corriente β, 386
  de transconducción para el dispositivo de canal N, 128
  de transconductancia de señal pequeña, 128
  del efecto de cuerpo, 139
  h de señal pequeña, 377
  lineal por segmentos, 300
Parámetros del transistor en corte, 379
  h, 377
  h de emisor común, 377
  híbridos π, 377
Par
  complementario de transistores bipolares, 557
  Darlington NPN seguidor de emisor, 581
  de Darlington, 423
  electrón-hueco, 21
Pares electrón-hueco, 29, 30
Pendiente de la
  curva de transferencia, 563
  línea de carga CA, 399
Pequeña señal, 200
Permitividad del
  espacio libre, 497
  óxido, 122, 497
PIV. *Véase* Voltaje inverso pico
PIV de un diodo, 31
Polarización
  con fuentes de alimentación duales, 329
  de CD, 239
    de los MOSFET, 142
    de los transistores, 293
  de corriente constante, 333
  de transistor discreto, 324
  de un transistor con voltajes de CD, 329
  directa, 26, 28, 29, 31, 32, 39, 48, 278, 279
  en reposo, 572, 577
  inversa, 24, 26, 27, 28, 31, 33, 47, 50, 278, 279
Polo dominante, 482
Porcentaje total de distorsión armónica (THD), 363
Portadores
  mayoritarios, 16, 26, 47, 48
  minoritarios, 16, 22, 26, 27, 31, 32, 45, 47, 48
    en exceso, 26, 31, 47, 104
Potencia
  nominal máxima, 544
  térmica a través del elemento, 549
Potencia disipada en
  el diodo, 83
  los transistores, 542
  un transistor, 549
Potencia media
  disipada en el transistor, 427
  disipada en un BJT, 544
  suministrada a la carga, 427
  suministrada por la fuente de voltaje, 427
Preamplificador, 384
Principal componente de la corriente de colector, 281
Principio
  básico del
    transistor, 122
    transistor BJT, 278
  de superposición, 358
Procesamiento de señales, 65, 107
Proceso
  básico de difusión, 19
  de análisis de circuitos con diodos múltiples, 301
  de avalancha de ruptura, 291
  de difusión, 19
  de diseño, 595
    de abajo hacia arriba, 596
    de arriba hacia abajo, 595
  de dopado, 14, 15
  de generación, 12
  DMOS, 547
Producto ganancia-ancho de banda, 477, 488
Programa de simulación
  de circuitos integrados, 40
  por computadora SPICE, 302
Propiedad inversora del circuito, 319
Propiedades de
  conmutación del transistor bipolar, 314
  conmutación de un transistor NMOS, 161
  un AMP-OP ideal, 606
  un AMP-OP práctico, 606
Pseudoavalancha, 140
Punch through (penetración), 140
Punto
  de corte, 236
  de operación del transistor, 299
  de polarización de CD del transistor, 320
  de ruptura inversa, 31
  de trabajo del transistor, 359
  de transición, 150, 236
  estable, 36
  Q, 36, 39, 46, 299, 477, 545, 546, 556, 560, 566
  Q de los transistores, 359
  Q del transistor, 299
  Q de un transistor, 554
  Q ideal, 310
  Q real, 310

R

Rango(s)
  de altas frecuencias, 452, 453
  de bajas frecuencias, 452, 453
  de banda media, 452, 453, 463, 481
  de frecuencia, 452
    de banda media, 453
  medio de frecuencia, 385
Razón de realimentación de voltaje, 378
Realimentación
  negativa, 325, 605
  positiva, 544, 605
Rechazo en modo común, 603
Recombinación
  de portadores en la base, 280
  electrón-hueco, 21
Recortador polarizado en paralelo, 90, 95
  con diodos Zener, 91
Rectificación
  de la señal de entrada, 34
  de media onda, 66
  de onda completa, 66
  negativa, 72
Rectificador
  de diodos, 66
  de onda completa, 69
  puente, 72
Red de
  dos puertos, 365, 377
  paso alto, 458, 467, 469, 470, 471
  paso bajo, 460, 474
Redistribución de energía entre la carga y el transistor, 426
Reducción de eficiencia de conversión, 564
Región
  activa, 279
    directa, 386
  de agotamiento, 23, 178
    inducida, 123
  de base, 280
    neutral, 280
  de canal, 124
  de carga espacial, 23, 103, 104, 126, 175
    base-colector B-C, 280, 288
  de conducción del diodo, 67
  de electrones portadores minoritarios, 124
  de la banda muerta, 558, 560
  de no conducción del diodo, 67
  de no saturación, 127, 496
  de polarización de
    no saturación, 212
    saturación, 212
  de ruptura, 83, 86
    inversa, 91
  de saturación, 127, 128, 497, 500
    para el dispositivo de canal N, 179
    para el dispositivo de canal P, 179
  de triodo, 127
  del colector, 280
  del emisor, 280
  espacio-carga, 23, 24, 26, 29, 30, 47
Regiones semiconductoras neutrales, 47
Regla
  de reflexión de la impedancia, 478
  de reflexión de la resistencia, 387, 407, 468
  inversa de reflexión de la resistencia, 408
Regulación de
  la carga, 86
  la fuente, 86
Regulador de voltaje, 82
Relación(es)
  de Einstein, 20
  de rechazo de modo común, 626

Bernardo Juárez 1094254-2201070044

de rechazo de modo común (RRMC), 627
de señal pequeña, 204
de vueltas de conductor del transformador, 67
de vueltas del transformador, 69, 78
W/L del transistor, 203
Resistencia
de encendido, 548
de realimentación, 604, 621
de señal pequeña, 365
del diodo en directa, 36, 38, 41
del emisor, 387
divisora de voltaje, 341
efectiva en el emisor, 407
en la fuente, 216
en serie del material semiconductor, 376
equivalente de Thévenin, 312, 324, 413
externa del diodo Zener, 51
fuente equivalente, 211
incremental, 128
en pequeña señal, 43
Norton equivalente, 372
sensible a la temperatura, 619
térmica, 551
Thévenin, 385
Zener no ideal, 82
Resistencia de carga
efectiva, 569
relativamente pequeña, 542
Resistencia de difusión, 43, 44, 45, 366
con polarización inversa de la unión base-colector, 377
del diodo, 371
Resistencia de entrada, 373, 608, 626
base-emisor, 366
de señal pequeña, 377, 387, 407
diferencial, 625
en la base, 407
Resistencia de salida, 289, 373
de la fuente, 382
del circuito seguidor de emisor, 408
del transistor de señal pequeña, 372
finita en la región de saturación, 137
Resistencias de
fuente pequeñas, 258
lastre, 547
polarización, 571
Resistividad del semiconductor, 17
Resistor
ajustable, 681
de emisor, 325
de polarización simple, 324
en emisor, 386
Resistores de
carbono discretos, 679
polarización, 212
precisión con película de metal, 680
Respuesta
a la frecuencia de los transistores, 382
de fase, 453, 480
de frecuencia, 453, 454
del transistor MOS, 496
senoidal, 465
de voltaje de salida, 465
del circuito transistor, 379
en frecuencia, 44
total del circuito amplificador, 359
transitoria de un diodo, 31
Ruptura
de avalancha, 30
de cierre, 140
de unión PN de polarización inversa, 140
por avalancha, 543
sobre la unión PN, 543
Zener, 30

S

Salida de
estado estacionario, 467
un amplificador de baja potencia, 578
un fotodiodo, 383
Saturación
de la velocidad, 137
de deriva, 18
del transistor, 562
Seguidor de
emisor, 382, 514, 563, 570
acoplado por transformador, 570
fuente, 514, 565
Segunda ruptura, 544, 546, 547, 549
Semiconductor
compuesto, 10
dopado con aceptores, 16
dopado con donadores, 16
en equilibrio térmico, 15
intrínseco, 13
moderadamente dopado, 48
tipo N, 14, 16, 17
tipo P, 15, 16, 17
Semiconductores
de banda prohibida directa, 104
dopados, 15
elementales, 10
extrínsecos, 15
Señal, 200
analógica, 200, 358
de frecuencia, 452, 477
de onda cuadrada, 92
de salida, 382, 455
de salida en modo común, 603
de salida no senoidal, 362
modulada en amplitud, 80
pequeña, 362
senoidal, 359
variable en el tiempo, 318
Señal de entrada, 382
cero en los transistores, 564
de modo común, 627
de onda cuadrada, 92, 465, 466
en modo común, 603
senoidal, 553, 554, 558, 560
simétrica, 320
Señales, 358
analógicas, 199
de baja frecuencia, 407
de entrada, 329, 455, 457, 462
de salida, 465
digitales, 465
no senoidales, 465
senoidales
simétricas, 201, 400
sobrepuestas, 370
variables en el tiempo, 358
Serie de
Fourier, 360, 362
Taylor, 362
Silicio policristalino de alta conductividad, 122
Símbolo de circuito
convencional de un transistor bipolar NPN, 285
convencional de un transistor bipolar PNP, 285
para el MOSFET de canal N, 133
Simulaciones por computadora, 453
Sistema
de lógica positiva, 101, 316
se divide en subsistemas, 595
SPICE (*simulation program with integrated circuit emphasis*). *Véase* Programa de simulación de circuitos integrados
Subsistema global, 597
Sujeción de voltaje, 92
Superposición, 206
Sustitución del resistor fuente, 218
Sustrato
semiaislante, 177
semiconductor de tipo P, 122

T

Tasa de flujo de electrones, 282
Técnica
de análisis gráfica, 34
de análisis por iteración, 34
de la constante de tiempo, 467, 470, 471, 472
gráfica, 358
Tecnología
CMOS, 159
de MOS complementario (CMOS), 136
electrónica, 596
Tecnología bipolar, 602
Temperatura máxima permitida del transistor, 542
Teorema de
superposición, 615
transferencia de potencia máxima, 555
Teoría cinética, 19
Terminal
a tierra virtual, 605
de drenaje, 124
de entrada inversora, 603
de entrada no inversora, 603

Bernardo Juárez 1084254-2201070044

de fuente, 124
Terminales de tres señales, 646
Término lineal, 362
Termistor, 619
Tiempo
de almacenamiento, 32, 48
de caída, 32
de vida del portador en exceso, 21
total de apagado, 32
transitorio de encendido, 32
Tierra(s)
de la señal, 208, 218
de señal, 204, 242
virtual, 618
Tipos de
amplificadores de potencia, 554
partículas cargadas, 12
Transconductancia, 202, 366, 373, 452, 488, 497, 498, 499, 547
de compuerta posterior, 208
de descarga, 636
de señal pequeña, 366
del MOSFET, 547
Transductor, 619
de presión, 642
Transformada inversa de Laplace, 465, 466
Transformador de impedancia, 409, 619
Transistor
BJT, 542
controlador, 153, 233
en modo incremental de canal N, 231
de carga, 233
incremental NMOS, 232
de emisor común, 377
de unión bipolar (BJT), 278
en corte, 301, 340
en saturación, 299, 301
equivalente PNP, 580
está polarizado en el modo de saturación, 299
MOSFET, 542
NMOS, 159, 206
PMOS, 258
PNP, 284
Transistor bipolar, 365, 484, 485, 487, 489, 494, 498
en modo activo inverso, 301
NPN, 278, 281, 484
NPN idealizado, 279
PNP, 278
Transistor polarizado en
el modo activo directo, 282, 301
el modo de saturación, 294
el modo directo-activo, 282
la región activa, 544
la región de saturación, 200
saturación, 316
Transistor de efecto de campo, 451
de metal-óxido-semiconductor (MOSFET), 122
de unión (JFET), 175
metal-semiconductor (MESFET), 175
MOS, 124
Transistor en modo
activo directo, 340
activo inverso, 301, 340
de saturación, 340
incremental de canal P, 136, 159
incremental MOSFET de canal N, 126
Transistores, 9, 35, 72, 89, 102, 358, 633
complementarios, 577
de buffer de entrada, 577
de efecto de campo, 200
de etapas múltiples, 246
de potencia, 542, 543, 547, 549
del seguidor de emisor, 577
están polarizados en la región activa, 602
NMOS, 558
PMOS, 558
polarizados en la región activa, 606
Transistores bipolares, 358
de potencia, 547
discretos, 491
NPN, 373, 580
PNP, 580
Transistores conectados en
cascada, 420
configuración de tipo diodo, 168
serie, 420
Transistores de salida, 572
como fuente de corriente, 554
como interruptores, 554
Transresistencia, 452
Trayectoria entre el drenaje y la fuente, 548
Trimmer, 681

U

Umbral de masa, 139
Unidades de
décadas de dB, 457
la transconductancia, 636
octavas de dB, 457
Unión
base-colector polarizada en inversa, 279
base-emisor polarizada en directa, 279
de barrera Schottky, 175, 177
directamente polarizada, 301
inversamente polarizada, 301
metalúrgica, 23, 26, 48
PN, 22, 23, 24
PN inversamente polarizada, 175
PN polarizada en directa, 45
rectificadora, 48
Uniones PN de interacción, 278
Uno lógico, 101
Uso de los
MOSFET, 161
transistores, 314

V

Valor
de equilibrio térmico, 24
instantáneo de una señal de CA, 201
instantáneo total, 201
rms de los componentes armónicos, 542
Valores
de la capacitancia de acoplamiento, 464, 474
estándar de resistores, 679
habituales de un capacitor, 681
instantáneos de señales CA, 360
instantáneos totales, 360
Variables de señal pequeña, 211, 385
Velocidad
de deriva de los huecos, 17
de deriva de los portadores, 18
neta de deriva, 16
Ventaja(s)
de la polarización de corriente constante, 152
de los conmutadores de transistores, 316
de los MESFET, 177
Voltaje
base-corriente, 361
base-emisor, 361
de señal pequeña, 368
colector-emisor, 544, 554, 561, 569
en reposo, 568
negativo, 368
de activación de la unión, 282
de apagado del diodo, 36
de CD, 34, 36
de colector-emisor, 299
de compuerta, 124, 137
a fuente del transistor, 165
a fuente de señal pequeña, 202, 250
de control, 368
de drenaje, 137
en estrangulamiento, 177
de emisor-colector, 331
de encendido
base-emisor, 362
del diodo, 36
de estrangulamiento, 178, 250
de la corriente de base, 361
de rizo, 74
de salida
neto, 625
simétrico, 212
de saturación colector-emisor, 381
de Thévenin equivalente, 324
de umbral, 137, 178
del MOSFET en modo decremental de canal N, 156
drenaje-fuente, 556
Early, 288, 371, 386
emisor-base, 382
equivalente de Thévenin, 312, 384, 413
integrado, 23
inverso pico, 31
máximo de polarización inversa del diodo, 68
pico inverso (VPI), 68, 72
senoidal, 34

Bernardo Juárez 1094254-2201070344

térmico, 23, 27, 52
habitual, 280
Thévenin, 571
Voltaje de entrada con salida senoidal, 558
de modo común, 628
de modo diferencial, 627
senoidal, 370
Voltaje de polarización
directa, 24, 26-29, 31, 47, 48, 178
inversa, 25-29, 31, 49, 103, 139, 293
positiva, 606
Voltaje de ruptura, 30, 31, 49, 543, 544
de la unión colector-base, 291
de un diodo Zener, 82
de unión, 293
Zener, 50
Voltaje disruptivo
colector-base, 379
colector-emisor, 379
emisor-base, 379
Voltajes de
encendido base-emisor, 560
polaridad opuesta, 374
un transformador ideal, 66

Bernardo Juárez 1094254-220107044
1094254220107044

Bernardo Juárez 1094254-220107004

Bernardo Juárez 1094254-220107044
1094254220107044

El objetivo central de Dispositivos y circuitos electrónicos es presentar a los estudiantes de ingeniería la operación, características y limitaciones de los circuitos integrados. Esta cuarta edición continúa ofreciendo las bases para el análisis y el diseño de circuitos electrónicos analógicos y digitales.

En este libro se incluye un gran número de ejemplos de diseño, problemas con ejercicios de diseño y problemas de diseño al final de cada capítulo.

Lo nuevo en esta edición

- Varios problemas fueron agregados en las secciones de Problemas para ejercitar y Ponga a prueba su comprensión, al final de cada capítulo.
- Se actualizaron los niveles de voltaje de los circuitos de acuerdo con los que se encuentran en la electrónica moderna.
- El capítulo 9 se reescribió para que los circuitos con amplificadores operacionales ideales puedan estudiarse como primer tema acerca de la electrónica.
- Se conservó el rigor matemático necesario para que se comprendan con más claridad la operación y características de los circuitos básicos.
- El autor actualizó los parámetros de los dispositivos MOSFET de acuerdo con los que se encuentran en la electrónica moderna.

Síguenos en @MHEducacion

Encuéntranos en McGraw-Hill Educación

Visite nuestra página WEB
www.mcgraw-hill-educacion.com